

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-518557

(P2005-518557A)

(43) 公表日 平成17年6月23日(2005.6.23)

(51) Int.Cl.⁷

G09F 9/30

G09G 3/20

G09G 3/30

H05B 33/10

H05B 33/14

F I

G09F 9/30

G09F 9/30

G09G 3/20

G09G 3/20

G09G 3/30

365Z

338

611H

624B

H

テーマコード(参考)

3K007

5C080

5C094

審査請求 有 予備審査請求 未請求 (全 16 頁) 最終頁に続く

(21) 出願番号 特願2003-570328 (P2003-570328)
 (86) (22) 出願日 平成14年12月10日 (2002.12.10)
 (85) 翻訳文提出日 平成16年8月11日 (2004.8.11)
 (86) 国際出願番号 PCT/KR2002/002323
 (87) 国際公開番号 W02003/071511
 (87) 国際公開日 平成15年8月28日 (2003.8.28)
 (31) 優先権主張番号 2002/9590
 (32) 優先日 平成14年2月22日 (2002.2.22)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 503447036
 サムスン エレクトロニクス カンパニー
 リミテッド
 大韓民国キョンギード, スウォンシ, ヨ
 ントンーク, マエタンードン 416
 (74) 代理人 100089705
 弁理士 社本 一夫
 (74) 代理人 100076691
 弁理士 増井 忠武
 (74) 代理人 100075270
 弁理士 小林 泰
 (74) 代理人 100080137
 弁理士 千葉 昭男
 (74) 代理人 100096013
 弁理士 富田 博行

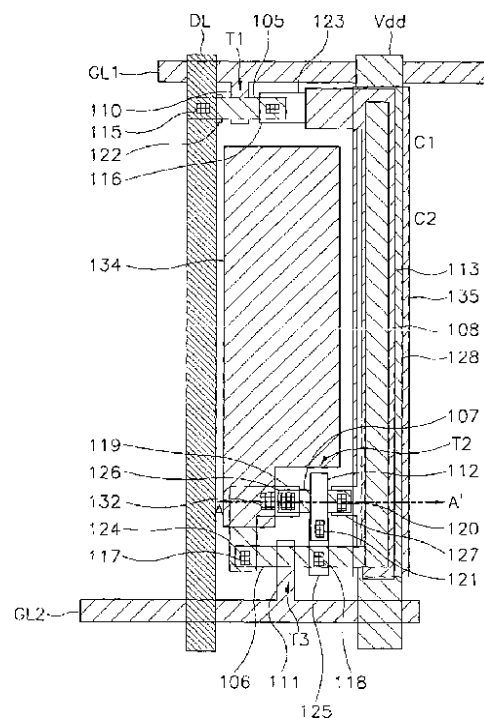
最終頁に続く

(54) 【発明の名称】 アクティブマトリックス型有機電界発光表示装置及びその製造方法

(57) 【要約】

アクティブマトリックス型有機電界発光表示装置及びその製造方法を提供する。

単位画素領域内に互いに異なる機能を有する少なくとも二つのキャパシタが配置され、少なくとも二つのキャパシタは垂直方向に積層されて形成される。画素当り互いに異なる機能を有する二つ以上のキャパシタを必要とする補償回路を備える場合、二つ以上のキャパシタを垂直方向に積層させることで、画素内のキャパシタ個数の増加による開口率低下を防止することができる。



【特許請求の範囲】

【請求項 1】

単位画素領域内に互いに異なる機能を有する少なくとも二つのキャパシタが配置され、前記少なくとも二つのキャパシタは垂直方向に積層されて形成されることを特徴とするアクティブマトリックス型有機電界発光表示装置。

【請求項 2】

前記少なくとも二つのキャパシタは、一つの電極を共有することを特徴とする請求項 1 記載のアクティブマトリックス型有機電界発光表示装置。

【請求項 3】

前記単位画素領域内に形成された少なくとも三つの薄膜トランジスタ及び一つの有機電界発光素子をさらに具備することを特徴とする請求項 1 記載のアクティブマトリックス型有機電界発光表示装置。 10

【請求項 4】

第 1 方向に伸長される第 1 及び第 2 ゲートラインと、前記第 1 方向と直交する第 2 方向に伸長されるデータライン及び直流信号ラインとによって単位画素が限定されるアクティブマトリックス型有機電界発光表示装置において、

前記第 1 ゲートラインに第 1 ゲート電極が接続され、前記データラインに第 1 ソース電極が接続された第 1 薄膜トランジスタと、

前記第 2 ゲートラインに第 2 ゲート電極が接続された第 2 薄膜トランジスタと、

前記直流信号ラインに第 3 ソース電極が接続された第 3 薄膜トランジスタと、 20

前記第 3 薄膜トランジスタの第 3 ドレイン電極とアース端との間に接続された有機電界発光素子と、

前記第 3 薄膜トランジスタの第 3 ゲート電極及び前記第 2 薄膜トランジスタの第 2 ソース電極に接続された第 1 電極と、前記第 1 薄膜トランジスタの第 1 ドレイン電極に接続された第 2 電極とを含む第 1 キャパシタと、

前記第 2 電極と前記直流信号ラインに接続された第 3 電極を含む第 2 キャパシタとを具備し、

前記第 1 及び第 2 キャパシタは、互いに異なる機能を有して垂直方向に積層されて形成されたことを特徴とするアクティブマトリックス型有機電界発光表示装置。

【請求項 5】 30

第 1 方向に伸長される第 1 及び第 2 ゲートラインと、前記第 1 方向と直交する第 2 方向に伸長されるデータライン及び直流信号ラインとによって単位画素が限定されるアクティブマトリックス型有機電界発光表示装置において、

前記第 1 ゲートラインとデータラインの交差点の近傍に配置された第 1 アクティブパターンと、前記第 1 ゲートラインから延長されて前記第 1 アクティブパターンの上を通る第 1 ゲート電極と、前記データラインから延長されて前記第 1 ゲート電極の側の第 1 アクティブパターンと接触される第 1 ソース電極と、前記第 1 ゲート電極の他側の第 1 アクティブパターンと接触される第 1 ドレイン電極とを含む第 1 薄膜トランジスタと、

前記第 2 ゲートラインとデータラインの交差点の近傍に配置された第 2 アクティブパターンと、前記第 2 ゲートラインから延長されて前記第 2 アクティブパターンの上を通る第 2 ゲート電極と、前記第 2 ゲート電極の側の第 2 アクティブパターンと接触される第 2 ソース電極と、前記第 2 ゲート電極の他側の第 2 アクティブパターンと接触される第 2 ドレイン電極とを含む第 2 薄膜トランジスタと、 40

前記単位画素内に配置された第 3 アクティブパターンと、前記第 3 アクティブパターンの上を通る第 3 ゲート電極と、前記直流信号ラインから延長されて前記第 3 ゲート電極の側の第 3 アクティブパターンと接触される第 3 ソース電極と、前記第 2 ドレイン電極から延長されて前記第 3 ゲート電極の他側の第 3 アクティブパターンと接触される第 3 ドレイン電極とを含む第 3 薄膜トランジスタと、

前記第 2 アクティブパターンから延長され、前記直流信号ラインの下部に前記直流信号ラインと平行に配置された第 1 電極と、前記第 1 電極上に形成され前記第 1 ドレイン電極 50

と接続される第2電極とを含む第1キャパシタと、

前記第2電極と、前記第2電極上に形成され前記直流信号ラインに接続された第3電極とを含み、前記第1キャパシタとは互いに異なる機能を有する第2キャパシタと、

前記第3ドレイン電極と接触されて前記単位画素内に配置された画素電極とを具備することを特徴とするアクティブマトリックス型有機電界発光表示装置。

【請求項6】

前記第1電極と前記第1、第2及び第3アクティブパターンは、同一の層に形成されたことを特徴とする請求項5記載のアクティブマトリックス型有機電界発光表示装置。

【請求項7】

前記第2電極と前記ゲートラインは、同一の層に形成されたことを特徴とする請求項5記載のアクティブマトリックス型有機電界発光表示装置。 10

【請求項8】

前記第3電極と前記データラインは、同一の層に形成されたことを特徴とする請求項5記載のアクティブマトリックス型有機電界発光表示装置。

【請求項9】

前記画素電極と同一の層に形成され、前記直流信号ライン上に形成された第4電極をさらに具備することを特徴とする請求項5記載のアクティブマトリックス型有機電界発光表示装置。

【請求項10】

前記第2薄膜トランジスタの第2ソース電極は、前記第3薄膜トランジスタの第3ゲート電極と接触されるように形成されたことを特徴とする請求項5記載のアクティブマトリックス型有機電界発光表示装置。 20

【請求項11】

基板上の各画素領域に複数のアクティブパターン及び第1電極を形成する段階と、
前記アクティブパターン、第1電極及び基板上にゲート絶縁膜を形成する段階と、
前記アクティブパターン上のゲート絶縁膜上に第1、第2及び第3ゲート電極を形成し、前記第1電極上のゲート絶縁膜上に第2電極を形成して、前記第1電極、ゲート絶縁膜及び第2電極で構成される第1キャパシタを形成する段階と、

前記第1、第2及び第3ゲート電極、第2電極及びゲート絶縁膜上に、層間絶縁膜を形成する段階と、 30

前記複数のアクティブパターン上の層間絶縁膜上に、第1、第2及び第3ソース電極と第1、第2及び第3ドレイン電極を形成して、第1ゲート電極、第1ソース電極及び第1ドレイン電極を含む第1薄膜トランジスタと、第2ゲート電極、第2ソース電極及び第2ドレイン電極を含む第2薄膜トランジスタと、第3ゲート電極、第3ソース電極及び第3ドレイン電極を含む第3薄膜トランジスタとを形成し、それと同時に、前記第1電極の上の層間絶縁膜上に第3電極を形成して、前記第1キャパシタ上に垂直に積層された第2電極、層間絶縁膜及び第3電極で構成される第2キャパシタを形成する段階と、

前記第1、第2及び第3薄膜トランジスタ、第1及び第2キャパシタ、並びに層間絶縁膜上に保護膜を形成する段階と、

前記保護膜上に画素電極を形成する段階と、 40

前記画素電極上に有機電界発光素子を形成する段階とを具備することを特徴とするアクティブマトリックス型有機電界発光表示装置の製造方法。

【請求項12】

一つの電極パターンで、前記第2薄膜トランジスタの第2ドレイン電極と前記第3薄膜トランジスタの第3ドレイン電極を共に形成することを特徴とする請求項11記載のアクティブマトリックス型有機電界発光表示装置の製造方法。

【請求項13】

前記第2薄膜トランジスタの第2ソース電極は、前記第3薄膜トランジスタの第3ゲート電極と接触されるように形成することを特徴とする請求項11記載のアクティブマトリ 50

ックス型有機電界発光表示装置の製造方法。

【請求項 14】

前記画素電極を形成する段階において、前記第 3 電極とオーバーラップするように第 4 電極を形成することを特徴とする請求項 11 記載のアクティブマトリックス型有機電界発光表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、アクティブマトリックス型有機電界発光表示装置及びその製造方法に関し、より詳細には、画素当たり二つ以上のキャパシタを必要とする補償回路を用いる時の開口率の低下を防止することができるアクティブマトリックス型有機電界発光表示装置及びその製造方法に関する。

今日のような情報化社会において、電子表示装置の役割はますます重要になり、各種電子表示装置が多様な産業分野に広く使われている。

一般的に、電子表示装置とは、多様な情報を視覚を通じて人間に伝達する装置のことである。即ち、電子表示装置は、各種電子機器から出力される電気的情報信号を人間の視覚で認識可能な光情報信号に変換する電子装置であると定義することができ、人間と電子機器とを結びつける架橋的役割を担う装置として定義することもできる。

【0002】

このような電子表示装置において、光情報信号が発光現象によって表示される場合には発光型表示装置 (emissive display) と称され、反射、散乱、干渉現象などによって光変造を表示される場合には受光型表示装置 (non-emissive display) と称される。能動型表示装置とも言われる発光型表示装置としては、陰極選管、プラズマ表示パネル、発光ダイオード及び電子発光ディスプレイ (electroluminescent display: ELD) などあげることができる。また、受動型表示装置である受光型表示装置には、液晶表示装置、電気化学表示装置及び電気泳動表示装置などがある。

テレビやコンピュータ用モニタなどのような画像表示装置に使われる陰極選管 (CRT) は、表示品質及び経済性などの面で最も高い市場占有率を占めているが、重い重量、大きい容積及び高い消費電力などの多くの短所を有している。

しかし、半導体技術の急速な進歩によって、各種電子装置の固体化、低電圧及び低電力化とともに電子器機の小型及び軽量化によって新しい環境に相応しい電子表示装置、即ち、薄くて軽いながらも低い駆動電圧及び低い消費電力の特徴を備えた平板 (フラットパネル) 表示装置に対する要求が急激に増大している。

【0003】

このような平板表示装置の一つとして、電界発光素子が注目されている。電界発光素子は、使用する材料によって無機電界発光素子と有機電界発光素子とで大きく分けられる。

無機電界発光素子は、一般に、発光部に高い電界を印加し、高い電界中で電子を加速して発光中心に衝突させ、それによって発光中心を励起することで発光する素子である。

有機電界発光素子は、陰極 (cathode) 電極と陽極 (anode) 電極からそれぞれ電子と正孔を発光部内に注入させて、注入された電子と正孔が結合して励起子を生成し、この励起子が励起状態から基底状態に遷移する時に発光する素子である。

前記のような動作原理によって、無機電界発光素子は 100～200 V の高い駆動電圧を必要とする一方、有機電界発光素子は 5～20 V 程度の低い電圧で駆動することができるという長所を有しており、このため、有機電界発光素子に対する研究がさらに活発に進められている。また、有機電界発光素子は、広い視野角、高速応答性、高コントラストなどの優秀な特徴を有している。

【0004】

有機電界発光素子は、アクティブマトリックス型表示装置とパッシブマトリックス型表示装置に両方とも適用することができる。アクティブマトリックス型有機電界発光表示装

置は、薄膜トランジスタのようなスイッチング素子によって、複数個の画素に対応する有機電界発光素子を互いに独立的に駆動させる表示装置である。

図1は、従来のアクティブマトリックス型有機電界発光表示装置の等価回路図である。

図1に示すように、従来のアクティブマトリックス型有機電界発光表示装置の画素回路は、二つの薄膜トランジスタTFT1、TFT2と一つのキャパシタCstで構成される。

具体的には、複数個のゲートラインG1、G2と複数個のデータラインD1、D2が交差配列されて単位画素領域を限定する。隣接するデータラインD1、D2の間には直流信号ラインVddがデータラインD1、D2と平行に配列される。直流信号ラインVddには、表示信号の最大値が直流状態で印加される。

10

【0005】

ゲートラインG1とデータラインD1の交差点には、スイッチング素子である第1薄膜トランジスタTFT1が接続される。第1薄膜トランジスタTFT1のゲート電極は、ゲートラインG1と接続され、ソース電極は、データラインD1と接続される。

第1薄膜トランジスタTFT1のドレイン電極と直流信号ラインVddとの間にはストレージキャパシタCstが形成される。また、第1薄膜トランジスタTFT1のドレイン電極と直流信号ラインVddとの間には、ストレージキャパシタCstと並列に、駆動素子である第2薄膜トランジスタTFT2が接続される。第2薄膜トランジスタTFT2のゲート電極は、第1薄膜トランジスタTFT1のドレイン電極と接続され、ソース電極は、直流信号ラインVddと接続され、ドレイン電極は、有機電界発光素子ELに接続される。

20

第1薄膜トランジスタTFT1がターンオンされると、データラインD1の表示信号値によって第2薄膜トランジスタTFT2がターンオンされ、直流信号ラインVddの直流信号値が有機電界発光素子ELに印加されて有機電界発光素子ELが駆動される。

しかし、このように二つの薄膜トランジスタを使用する回路を適用した有機電界発光表示装置によると、駆動薄膜トランジスタの特性偏差、例えばしきい電圧の変動などによって、パネル上の輝度が均一ではない問題が発生する。

【発明の開示】

【発明が解決しようとする課題】

【0006】

このような駆動薄膜トランジスタの特性偏差を補償するために、別途の薄膜トランジスタを追加する補償回路が提案された。しかし、このような補償回路を適用する場合、薄膜トランジスタの個数が増加するので、単位画素領域に薄膜トランジスタの占める面積が増加して開口率が低下される。また、補償回路の中で一部回路は画素当り互いに異なる機能を有する二つのキャパシタを必要とするので、単位画素に配置される薄膜トランジスタとキャパシタ個数の増加によって開口率が減少される。このような開口率の減少は輝度の低下をもたらす、高電流駆動を要求して寿命が減少される結果をもたらす。

30

従って、本発明の一目的は、画素当り二つ以上のキャパシタを必要とする補償回路を適用する時、開口率低下を防止することができるアクティブマトリックス型有機電界発光表示装置を提供することにある。

本発明の一目的は、画素当り二つ以上のキャパシタを必要とする補償回路を適用するアクティブマトリックス型有機電界発光表示装置の開口率低下を防止することができるアクティブマトリックス型有機電界発光表示装置の製造方法を提供することにある。

40

【課題を解決するための手段】

【0007】

前述した本発明の一目的を達成するために、本発明は、単位画素領域内に互いに異なる機能を有する少なくとも二つのキャパシタが配置され、少なくとも二つのキャパシタは垂直方向に積層されて形成されたことを特徴とするアクティブマトリックス型有機電界発光表示装置を提供する。

また、本発明の一目的は、第1方向に伸長される第1及び第2ゲートラインと、第1方向と直交する第2方向に伸長されるデータライン及び直流信号ラインによって単位画素が

50

限定されるアクティブマトリックス型有機電界発光表示装置において、第1ゲートラインに第1ゲート電極が接続され、データラインに第1ソース電極が接続された第1薄膜トランジスタと、第2ゲートラインに第2ゲート電極が接続された第2薄膜トランジスタと、直流信号ラインに第3ソース電極が接続された第3薄膜トランジスタと、第3薄膜トランジスタの第3ドレイン電極とアース端との間に接続された有機電界発光素子と、第3薄膜トランジスタの第3ゲート電極及び第2薄膜トランジスタの第2ソース電極に接続された第1電極と、第1薄膜トランジスタの第1ドレイン電極に接続された第2電極とを含む第1キャパシタと、第2電極と直流信号ラインに接続された第3電極を含む第2キャパシタを具備し、第1及び第2キャパシタは互いに異なる機能を有し垂直方向に積層されて形成されたことを特徴とするアクティブマトリックス型有機電界発光表示装置によって達成され得る。 10

【0008】

また、本発明の一目的を達成するために、本発明は、第1方向に伸長される第1及び第2ゲートラインと、第1方向と直交する第2方向に伸長されるデータライン及び直流信号ラインによって単位画素が限定されるアクティブマトリックス型有機電界発光表示装置において、第1ゲートラインとデータラインの交差点の近傍に配置された第1アクティブパターン、第1ゲートラインから延長されて第1アクティブパターンの上を通る第1ゲート電極、データラインから延長されて第1ゲート電極側の第1アクティブパターンと接触される第1ソース電極及び第1ゲート電極他側の第1アクティブパターンと接触される第1ドレイン電極を含む第1薄膜トランジスタと、第2ゲートラインとデータラインの交差点の近傍に配置された第2アクティブパターン、第2ゲートラインから延長されて第2アクティブパターンの上を通る第2ゲート電極、第2ゲート電極側の第2アクティブパターンと接触される第2ソース電極及び第2ゲート電極他側の第2アクティブパターンと接触される第2ドレイン電極を含む第2薄膜トランジスタと、単位画素内に配置された第3アクティブパターン、第3アクティブパターンの上を通る第3ゲート電極、直流信号ラインから延長されて第3ゲート電極の側の第3アクティブパターンと接触される第3ソース電極及び第2ドレイン電極から延長されて第3ゲート電極他側の第3アクティブパターンと接触される第3ドレイン電極を含む第3薄膜トランジスタと、第2アクティブパターンから延長され直流信号ラインの下部に直流信号ラインと平行に配置された第1電極及び第1電極上に形成され第1ドレイン電極と接続される第2電極を含む第1キャパシタと、第2電極及び第2電極上に形成されて直流信号ラインからなる第3電極を含み、第1キャパシタとは互いに異なる機能を有する第2キャパシタと、第3ドレイン電極と接触されて単位画素内に配置された画素電極と、を具備することを特徴とするアクティブマトリックス型有機電界発光表示装置を提供する。 20 30 40 50

【0009】

前述した他の目的を達成するために、本発明は、基板上の各画素領域にアクティブパターン及び第1電極を形成する段階と、アクティブパターン、第1電極及び基板上にゲート絶縁膜を形成する段階と、アクティブパターンの上のゲート絶縁膜上に第1、第2及び第3ゲート電極を形成して第1電極の上のゲート絶縁膜上に第2電極を形成して第1電極、ゲート絶縁膜及び第2電極で構成される第1キャパシタを形成する段階と、第1、第2及び第3ゲート電極、第2電極及びゲート絶縁膜上に層間絶縁膜を形成する段階と、アクティブパターンの上の層間絶縁膜上に第1、第2及び第3ソース電極と第1、第2及びドレイン電極を形成して第1ゲート電極、第1ソース電極及び第1ドレイン電極を含む第1薄膜トランジスタ、第2ゲート電極、第2ソース電極及び第2ドレイン電極を含む第2薄膜トランジスタ及び第3ゲート電極、第3ソース電極及び第3ドレイン電極を含む第3薄膜トランジスタを形成すると同時に、第1電極の上の層間絶縁膜上に第3電極を形成して第1キャパシタ上に垂直に積層され第2電極、層間絶縁膜及び第3電極で構成される第2キャパシタを形成する段階と、第1、第2及び第3薄膜トランジスタ、第1及び第2キャパシタと層間絶縁膜上に保護膜を形成する段階と、保護膜上に画素電極を形成する段階と、画素電極上に有機電界発光素子を形成する段階と、を具備することを特徴とするアクティ 40 50

ブマトリックス型有機電界発光表示装置の製造方法を提供する。

【発明の効果】

【0010】

本発明によると、画素当り互いに異なる機能を有する二つ以上のキャパシタを必要とする補償回路を適用する時、二つ以上のキャパシタを垂直方向に積層させることで、画素内のキャパシタ個数の増加による開口率低下を防止することができる。

【発明を実施するための最良の形態】

【0011】

以下、図面を参照して本発明の望ましい一実施形態をより詳細に説明する。

図2は、本発明によるアクティブマトリックス型有機電界発光表示装置の平面図である。図3は、図2に示すアクティブマトリックス型有機電界発光表示装置の等価回路図である。図4は、図2のA-A'線による有機電界発光表示装置の断面図である。

図2～図4に示すように、本発明のアクティブマトリックス型有機電界発光表示装置の画素回路は、三つの薄膜トランジスタT1、T2、T3と二つのキャパシタC1、C2、そして四つの配線GL1、GL2、DL、Vddで構成される。

具体的に、第1方向に伸長される第1及び第2ゲートラインGL1、GL2と、第1方向と直交する第2方向に伸長されるデータラインDL及び直流信号ラインVddによって単位画素が限定される。

第1ゲートラインGL1は、スイッチング素子である第1薄膜トランジスタT1をオン／オフしてデータラインDLを通じて初期データ電圧及び階調データ電圧を印加する役割をする。第2ゲートラインGL2は、第2薄膜トランジスタT2をオン／オフして駆動素子である第3薄膜トランジスタT3の特性を補償する役割をする。直流信号ラインVddには、表示信号の最大値が直流状態で一定に印加される。

【0012】

第1薄膜トランジスタT1は、第1ゲートラインGL1とデータラインDLの交差点の近傍に配置された第1アクティブパターン105、第1ゲートラインGL1から延長されて第1アクティブパターン105上を通る第1ゲート電極110、データラインDLから延長されて第1ゲート電極110の一侧の第1アクティブパターン105と接触される第1ソース電極122及び第1ゲート電極110の他側の第1アクティブパターン105と接触される第1ドレイン電極123を含む。第1薄膜トランジスタT1の第1ゲート電極110は第1ゲートラインGL1と接続され、第1ソース電極122はデータラインD1と接続される。

第2薄膜トランジスタT2は、第2ゲートラインGL2とデータラインDLの交差点の近傍に配置された第2アクティブパターン106、第2ゲートラインGL2から延長されて第2アクティブパターン106上を通る第2ゲート電極111、第2ゲート電極111の一侧の第2アクティブパターン106と接触される第2ソース電極125及び第2ゲート電極111の他側の第2アクティブパターン106と接触される第2ドレイン電極124を含む。第2薄膜トランジスタT2の第2ゲート電極111は、第2ゲートラインGL2と接続される。

【0013】

第3薄膜トランジスタT3は、単位画素内に配置された第3アクティブパターン107、第3アクティブパターン107上を通る第3ゲート電極112、直流信号ラインVddから延長されて第3ゲート電極112の一侧の第3アクティブパターン107と接触される第3ソース電極127及び第2ドレイン電極124から延長されて第3ゲート電極112の他側の第3アクティブパターン107と接触される第3ドレイン電極126を含む。第3薄膜トランジスタT3の第3ゲート電極112は、第2薄膜トランジスタT2の第2ソース電極125と接続され、第3ソース電極127は、直流信号ラインVddと接続され、第3ドレイン電極126は、第2薄膜トランジスタT2の第2ドレイン電極124及び有機電界発光素子ELと接続される。

望ましくは、第3薄膜トランジスタT3はp型に形成され、第1及び第2薄膜トランジ

スタ T 1、T 2 は n 型または p 型中の一つで形成される。

【0014】

第 1 キャパシタ C 1 は、第 2 薄膜トランジスタ T 2 の第 2 アクティブパターン 106 から延長されて直流信号ライン V d d の下部に直流信号ライン V d d と平行に配置された第 1 電極 108、ゲート絶縁膜 109 及び第 1 電極 108 とオーバーラップされる第 2 電極 113 で構成される。第 1 電極 108 は、第 1、第 2 及び第 3 薄膜トランジスタ T 1、T 2、T 3 のアクティブパターン 105、106、107 と同一の層に形成される。第 2 電極 113 は、ゲートライン G L と同一の層に形成される。第 1 キャパシタ C 1 の第 1 電極 108 は、第 3 薄膜トランジスタ T 3 の第 3 ゲート電極 112 及び第 2 薄膜トランジスタ T 2 の第 2 ソース電極 125 に接続され、第 2 電極 113 は、第 1 薄膜トランジスタ T 1 の第 1 ドレイン電極 123 に接続される。第 1 キャパシタ C 1 は、第 3 薄膜トランジスタ T 3 の特性が補償された電圧を保存し、カップリングを通じて第 3 薄膜トランジスタ T 3 の第 3 ゲート電極 112 にデータ電圧を伝達する役割をする。

第 2 キャパシタ C 2 は、第 2 電極 113、層間絶縁膜 114 及び第 2 電極 113 とオーバーラップされる第 3 電極 128 で構成される。第 2 キャパシタ C 2 の第 3 電極 128 は、直流信号ライン V d d に接続される。第 3 電極 128 は、データライン D L と同一の層に形成される。第 2 キャパシタ C 2 は、直流信号ライン V d d と第 1 薄膜トランジスタ T 1 の第 1 ドレイン電極 123 との間に接続され、フレーム時間の間、データ電圧を一定に維持させる役割をする。

【0015】

従って、第 1 キャパシタ C 1 と第 2 キャパシタ C 2 は、異なる機能を有し、第 1 薄膜トランジスタ T 1 の第 1 ドレイン電極 123 に接続された共通電極、即ち第 2 電極 113 を共有して、垂直方向に積層されて形成される。

本発明の単位画素領域内には、第 3 薄膜トランジスタ T 3 の第 3 ドレイン電極 126 と接触される画素電極 134 が形成される。また、画素電極 134 と同一の層からなる第 4 電極 135 が第 2 キャパシタ C 2 の第 3 電極 128 とオーバーラップされるように形成される。万一、第 2 キャパシタ C 2 に高いキャパシタンスが要求される場合には、第 2 電極 113 と第 4 電極 135 との間に存在する層間絶縁膜 114 及び保護膜 130 で誘電膜を構成することで、キャパシタンスを確保することができる。

本発明による画素回路は、次のように駆動される。

【0016】

即ち、第 1 ゲートライン G L 1 によって第 1 薄膜トランジスタ T 1 がターンオンされると、データライン D L の表示信号値によって第 3 薄膜トランジスタ T 3 がターンオンされ、直流信号ライン V d d の直流信号値が有機電界発光素子 E L に印加されて有機電界発光素子 E L が駆動される。この時、第 2 ゲートライン G L 2 に補償電圧を印加して第 2 薄膜トランジスタ T 2 をターンオンさせると、第 3 薄膜トランジスタ T 3 の第 3 ゲート電極 112 と第 3 ドレイン電極 126 が接続され、駆動素子である第 3 薄膜トランジスタ T 3 の特性差異が減少される。

【0017】

以下、前述した構造を有する本発明のアクティブマトリックス型有機電界発光表示装置の製造方法を説明する。

図 5 a ～図 5 e は、図 4 に図示した有機電界発光表示装置の製造方法を説明するための断面図である。

図 5 a に示すように、硝子、石英、サファイアのような絶縁基板 100 上に、シリコン酸化物をプラズマ-増大化学気相蒸着方法 P E C V D によって、約 2000 Å の厚さに蒸着して遮断膜 101 を形成する。遮断膜 101 は、後続の非晶質シリコン膜の結晶化の間、熱損失を防止するために使用することが望ましい。

遮断膜 101 上に、n 型不純物でドーピングされた非晶質シリコン膜を P E C V D 方法によって約 800 Å の厚さに蒸着した後、これをフォトリソグラフィ工程でパターンニングして、単位画素内の薄膜トランジスタ領域及びキャパシタ領域にバッファ層 102、10

3を形成する。

【0018】

続いて、バッファ層102、103及び遮断膜101上に、非晶質シリコン膜を低圧化学気相蒸着またはPECVD方法によって、約500Åの厚さに蒸着してアクティブ層104を形成した後、レーザーアニーリングまたはファーネスアニーリング(furnace annealing)を実施して、アクティブ層104を多結晶シリコンで結晶化させる。

図5bに示すように、フォトリソグラフィ工程で多結晶シリコンアクティブ層104をパターンニングして、単位画素内の薄膜トランジスタ領域に第1アクティブパターン(図2の105)、第2アクティブパターン(図2の106)及び第3アクティブパターン(図3の107)を形成する。これと同時に、単位画素内のキャパシタ領域に、多結晶シリコンアクティブ層からなる第1電極108を形成する。 10

続いて、アクティブパターン105、106、107及び第1電極108が形成された結果物の全面に、シリコン酸化物をPECVD方法によって1000Å~2000Åの厚さに蒸着してゲート絶縁膜109を形成する。

【0019】

図5cに示すように、ゲート絶縁膜109上にゲート膜として、例えばアルミニウム-ネオジム(AlNd)をスパッタリングによって約3000Åの厚さに蒸着した後、フォトリソグラフィ工程でゲート膜をパターンニングする。これにより、第1方向に伸長される第1及び第2ゲートライン(図2のGL1、GL2)、第1ゲートラインGL1から分岐された第1薄膜トランジスタT1の第1ゲート電極(図2の110)、第2ゲートラインGL2から分岐された第2薄膜トランジスタT2の第2ゲート電極(図2の111)、及び単位画素内に配置される第3薄膜トランジスタT3の第3ゲート電極(図2の112)が形成される。これと同時に、ゲート膜からなる第2電極113が第1電極108とオーバーラップされるように形成される。第2電極113は、積層される第1キャパシタC1と第2キャパシタC2の共通電極として使われる。 20

この時、前述したゲート膜のパターンニング工程の時、使用されるフォトマスクを利用して不純物イオン注入を実施することで、第1、第2及び第3薄膜トランジスタT1、T2、T3のソース/ドレイン領域(図示せず)を形成する。望ましくは、第3薄膜トランジスタT3はp型に形成され、第1及び第2薄膜トランジスタT1、T2はn型またはp型中の一つで形成する。 30

【0020】

図5dに示すように、ソース/ドレイン領域のドーピングされたイオンを活性化させシリコン層の損傷をキュアリングするために、レーザーアニーリングまたはファーネスアニーリングを実施した後、結果物の全面にシリコン窒化物を約8000Åの厚さに蒸着して層間絶縁膜114を形成する。

続いて、フォトリソグラフィ工程で、層間絶縁膜114をエッチングして、第1、第2及び第3薄膜トランジスタT1、T2、T3のソース/ドレイン領域を露出させるコンタクトホール115、116、117、118、119、120を形成する。この時、第3薄膜トランジスタT3の第3ゲート電極112の所定部位を露出させるコンタクトホール121を共に形成する。 40

【0021】

コンタクトホール115、116、117、118、119、120、121及び層間絶縁膜114上に、データ膜として、例えばモリダングステン(MoW)またはアルミニウム-ネオジム(AlNd)を約3000Å~6000Åの厚さに蒸着した後、フォトリソグラフィ工程でデータ膜をパターンニングする。これにより、第1方向と直交する第2方向に伸長されるデータラインDL及び直流信号ラインVdd、及び、コンタクトホールを通じてソース/ドレイン領域と接続される第1薄膜トランジスタT1の第1ソース/ドレイン電極(図2の122、123)、第2薄膜トランジスタT2の第2ソース/ドレイン電極(図2の125、124)及び第3薄膜トランジスタT3の第3ソース/ドレイン電 50

極（図 2 の 1 2 7、1 2 6）が形成される。これと同時に、データ膜からなる第 3 電極 1 2 8 が、第 2 電極 1 1 3 とオーバーラップされるように形成される。第 3 電極 1 2 8 は、直流信号ライン V d d で構成され、第 3 薄膜トランジスタ T 3 の第 3 ソース電極 1 2 7 と接続される。望ましくは、一つの電極パターンで、第 2 薄膜トランジスタ T 2 の第 2 ドレイン電極 1 2 4 と第 3 薄膜トランジスタ T 3 の第 3 ドレイン電極 1 2 6 を同時に形成する。また、第 2 薄膜トランジスタ T 2 の第 2 ソース電極 1 2 5 は、第 3 薄膜トランジスタ T 3 の第 3 ゲート電極 1 1 2 と接触されるよう形成される。

【0022】

図 5 e に示すように、データライン D L、直流信号ライン V d d、ソース／ドレイン電極 1 2 2、1 2 3、1 2 4、1 2 5、1 2 6、1 2 7 及び層間絶縁膜 1 3 0 上に、シリコン窒化物を約 2 0 0 0 Å ~ 3 0 0 0 Å の厚さに蒸着して保護膜 1 3 0 を形成した後、フォトリソグラフィ工程で、保護膜 1 3 0 をエッチングして第 3 薄膜トランジスタ T 3 の第 3 ドレイン電極 1 2 6 を露出させるバイアホール 1 3 2 を形成する。

バイアホール 1 3 2 及び保護膜 1 3 0 上に、インジウム錫酸化物またはインジウム-亜鉛-酸化物のような透明導電膜を約 3 0 0 Å ~ 5 0 0 Å の厚さに蒸着した後、フォトリソグラフィ工程で、透明導電膜をパターンニングする。これにより、バイアホール 1 3 2 を通じて第 3 薄膜トランジスタ T 3 の第 3 ドレイン電極 1 2 6 と接続される画素電極 1 3 4 が形成され、これと同時に、透明導電膜からなる第 4 電極 1 3 5 が第 3 電極（1 2 8）とオーバーラップされるように形成される。

【0023】

続いて、図 4 に示すように、画素電極 1 3 4、第 4 電極 1 3 5 及び保護膜 1 3 0 上に有機絶縁膜 1 3 6 を形成した後、露光及び現像工程で画素電極 1 3 4 と同一の形状の開口部 1 3 7 を形成する。この時、開口部 1 3 7 は、画素電極 1 3 4 の幅より狭い幅に形成する。

開口部 1 3 7 及び有機絶縁膜 1 3 6 上に、正孔移送層 1 3 8、発光層 1 4 0 及び電子移送層 1 4 2 を順次に形成した後、その上に陰極電極 1 4 4 を形成することで、有機電界発光素子 E L を完成する。

【0024】

前述したように本発明によると、画素当り互いに異なる機能を有する二つ以上のキャパシタを必要とする補償回路を備える時、二つ以上のキャパシタを垂直方向に積層させることで、画素内のキャパシタ個数の増加による開口率低下を防止することができる。

また、本発明の積層型キャパシタは、図 3 に図示した画素回路以外に、互いに異なる機能を有する二つ以上のキャパシタを使用するいかなる画素回路にも適用することができることは明白である。

以上、本発明の実施形態によって詳細に説明したが、本発明はこれに限定されず、本発明が属する技術分野において通常の知識を有するものであれば、本発明の思想と精神を離れることなく、本発明を修正または変更できる。

【図面の簡単な説明】

【0025】

【図 1】従来のアクティブマトリックス型有機電界発光表示装置の回路図である。

【図 2】本発明によるアクティブマトリックス型有機電界発光表示装置の平面図である。

【図 3】図 2 に示すアクティブマトリックス型有機電界発光表示装置の等価回路図である。

【図 4】図 2 の A - A ' 線に沿った有機電界発光表示装置の断面図である。

【図 5 a】図 4 に示す有機電界発光表示装置の製造方法を説明するための断面図である。

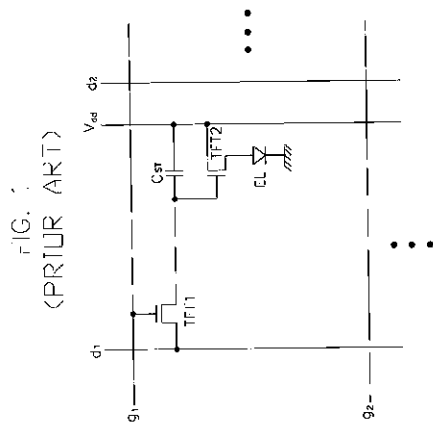
【図 5 b】図 4 に示す有機電界発光表示装置の製造方法を説明するための断面図である。

【図 5 c】図 4 に示す有機電界発光表示装置の製造方法を説明するための断面図である。

【図 5 d】図 4 に示す有機電界発光表示装置の製造方法を説明するための断面図である。

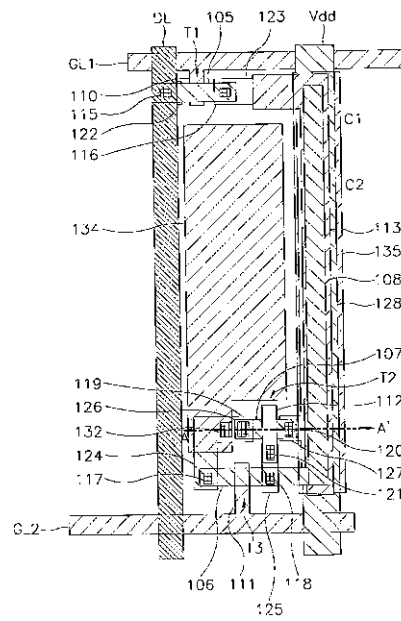
【図 5 e】図 4 に示す有機電界発光表示装置の製造方法を説明するための断面図である。

【図 1】

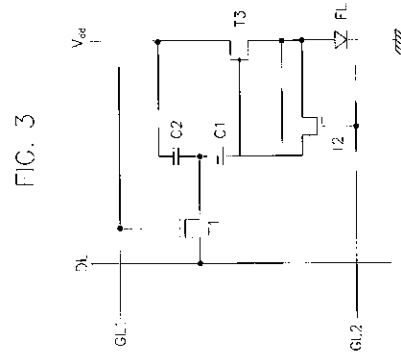


【 図 2 】

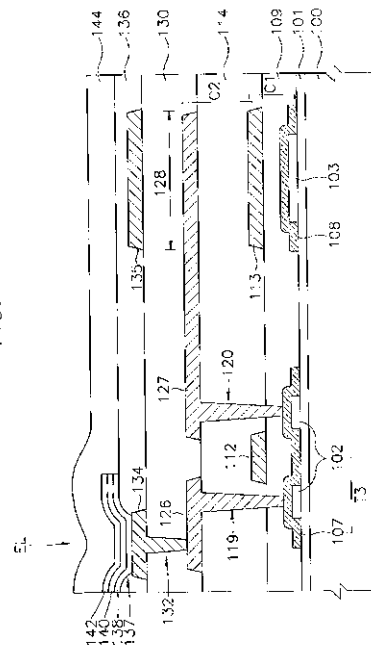
FIG. 2



【 図 3 】



【圖 4】

$$\overline{F|G}, \Delta$$


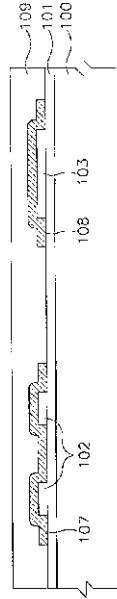
【図 5 A】

FIG. 5A



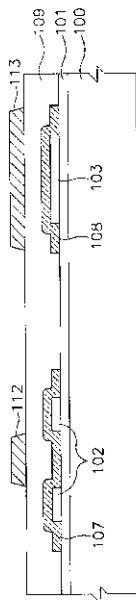
【図 5 B】

FIG. 5B



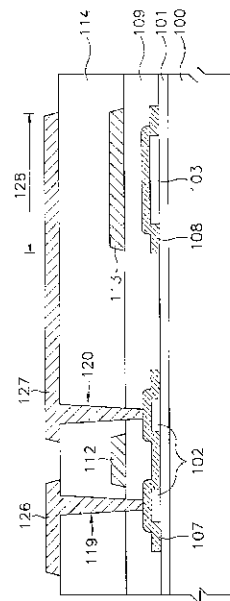
【図 5 C】

FIG. 5C



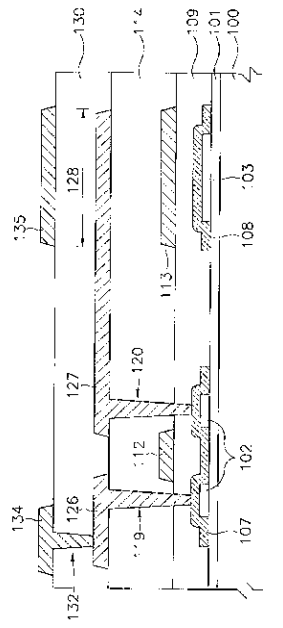
【図 5 D】

FIG. 5D



【図 5 E】

FIG. 5E



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.
PCT/KR 02/02323

CLASSIFICATION OF SUBJECT MATTER		
IPC ⁷ : G09F 9/30; G09F 13/22; H01L 27/12; H01L 27/15; H05B 33/20		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
IPC ⁷ : G09F; H01L; G09G		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
Epodoc, Wpi, Paj		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 98/36407 A (Seiko Epson) 20 August 1998 (20.08.98) <i>claims 1-4; fig. 1-3.</i>	1,2
A		4,5,11
A	WO 19/9190 A (Philips) 27 December 2001 (27.12.01) <i>claim 1.</i>	1,4,5
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: „A“ document defining the general state of the art which is not considered to be of particular relevance „B“ earlier application or patent but published on or after the international filing date „L“ document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) „O“ document referring to an oral disclosure, use, exhibition or other means „P“ document published prior to the international filing date but later than the priority date claimed „T“ later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention „X“ document of particular relevance, the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone „Y“ document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art „&“ document member of the same patent family		
Date of the actual completion of the international search 8 May 2003 (08.05.2003)		Date of mailing of the international search report 12 August 2003 (12.08.2003)
Name and mailing address of the ISA/AT Austrian Patent Office Dresdner Straße 87, A-1200 Vienna Facsimile No. 1/53424/535		Authorized officer MIHATSEK R. Telephone No. 1/53424/329

Form PCT/ISA/210 (second sheet) (July 1998)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/KR 02/02323

Patent document cited in search report			Publication date	Patent family member(s)			Publication date
WO	A	199190		none			
WO	A1	9836407	20-08-1998	CN	A	1217806	26-05-1999
				CN	A	1217807	26-05-1999
				CN	T	1217806	26-05-1999
				CN	T	1217807	26-05-1999
				EP	A1	895219	03-02-1999
				EP	A1	917127	19-05-1999
				EP	A4	917127	22-11-2000
				EP	A4	895219	31-01-2001
				EP	A1	1255240	06-11-2002
				TW	B	491985	21-06-2002
				US	AA	02024493	28-02-2002
				US	AA	02097213	25-07-2002
				US	BA	6462722	08-10-2002
				US	AA	02196206	26-12-2002
				US	BB	6522315	18-02-2003
				US	AA	03098827	29-05-2003
				WO	A1	9836406	20-08-1998

フロントページの続き

(51)Int.Cl.⁷ F I テーマコード (参考)
H O 5 B 33/10
H O 5 B 33/14 A

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT, BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,IE,IT,LU,MC,NL,PT,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ, GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE, ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,MW,MX,MZ,N O,NZ,OM,PH,PL,PT,RO,RU,SC,SD,SE,SG,SK,SL,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,YU,ZA,ZM,ZW

(74)代理人 100096068

弁理士 大塚 住江

(72)発明者 崔 凡 洛

大韓民国ソウル特別市江南区大峙1洞 三星アパートメント112棟508号

(72)発明者 チョイ・ジュンフー

大韓民国ソウル特別市西大門区靈泉洞 サンホアパートメント108棟303号

(72)発明者 蔡 鐘 哲

大韓民国ソウル特別市麻浦区新孔徳洞 三星アパートメント102棟1004号

Fターム(参考) 3K007 AB03 AB11 BA06 DB03 FA00 GA00

5C080 AA06 BB05 DD05 FF11 HH09 JJ03 JJ06

5C094 AA02 AA37 BA03 BA27 CA19 DA09 DA13 DB01 FA02 FB19

GB10

专利名称(译)	有源矩阵有机电致发光显示装置及其制造方法		
公开(公告)号	JP2005518557A	公开(公告)日	2005-06-23
申请号	JP2003570328	申请日	2002-12-10
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
[标]发明人	崔凡洛 チヨイジュンフー 蔡鐘哲		
发明人	崔凡洛 チヨイ・ジュン・フー 蔡鐘哲		
IPC分类号	H05B33/10 G09F9/30 G09G3/20 G09G3/30 G09G3/32 H01L21/77 H01L21/84 H01L27/12 H01L27/13 H01L27/32 H01L51/50 H05B33/08 H05B33/14		
CPC分类号	G09G3/3233 G09G2300/0417 G09G2300/0465 G09G2300/0819 G09G2300/0852 G09G2310/0262 G09G2320/0233 G09G2320/043 H01L27/1255 H01L27/3244		
FI分类号	G09F9/30.365.Z G09F9/30.338 G09G3/20.611.H G09G3/20.624.B G09G3/30.H H05B33/10 H05B33/14.A		
F-TERM分类号	3K007/AB03 3K007/AB11 3K007/BA06 3K007/DB03 3K007/FA00 3K007/GA00 5C080/AA06 5C080/BB05 5C080/DD05 5C080/FF11 5C080/HH09 5C080/JJ03 5C080/JJ06 5C094/AA02 5C094/AA37 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DA09 5C094/DA13 5C094/DB01 5C094/FA02 5C094/FB19 5C094/GB10		
代理人(译)	小林 泰 千叶昭夫		
优先权	1020020009590 2002-02-22 KR		
其他公开文献	JP3999205B2		
外部链接	Espacenet		

摘要(译)

有源矩阵有机电致发光显示装置及其制造方法。在单位像素区域中，布置具有不同功能的至少两个电容器，并且在垂直方向上堆叠至少两个电容器。当与一个补偿电路，其需要每像素具有不同功能的两个以上的电容器，通过在垂直方向上层叠两个或更多的电容器提供，以防止降低开口率，由于增加了电容器的像素的数你可以。

