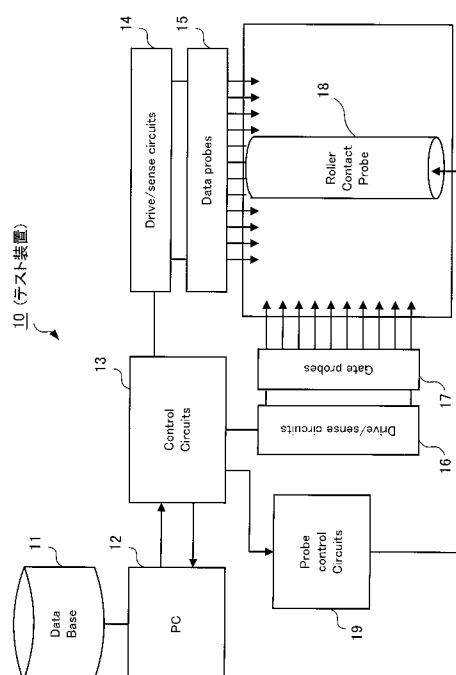




【特許請求の範囲】

【請求項 1】

O L E D (Organic Light Emitting Diode) 形成前のアクティブマトリックスパネルの特性を検査するためのアクティブマトリックスパネルの検査装置であって、

少なくとも表面が導電性材料からなり、前記アクティブマトリックスパネルに形成される画素電極に回転しながら順次当接する回転体プローブと、

前記回転体プローブが画素電極に接触している T F T アレイに対して測定に必要な電圧を印加することができる電圧印加手段と、

前記電圧印加手段により電圧が印加された T F T アレイを流れる電流を測定する電流測定手段とを含むアクティブマトリックスパネルの検査装置。

10

【請求項 2】

前記電流測定手段により順次測定される測定結果を統計的に処理する処理手段を更に備えたことを特徴とする請求項 1 記載のアクティブマトリックスパネルの検査装置。

【請求項 3】

前記処理手段は、前記電流測定手段による T F T アレイ毎の測定回数を記録することを特徴とする請求項 2 記載のアクティブマトリックスパネルの検査装置。

【請求項 4】

前記回転体プローブは、ローラ状で構成され、表面に凹凸を有することを特徴とする請求項 1 記載のアクティブマトリックスパネルの検査装置。

【請求項 5】

前記回転体プローブの前記凹凸は、角形、球形、および溝形の少なくとも何れか 1 つの形状であることを特徴とする請求項 4 記載のアクティブマトリックスパネルの検査装置。

20

【請求項 6】

前記回転体プローブは、ローラ状で構成され、同時に複数ラインの画素電極に対して接触可能に構成されることを特徴とする請求項 1 記載のアクティブマトリックスパネルの検査装置。

【請求項 7】

O L E D (Organic Light Emitting Diode) 形成前のアクティブマトリックスパネルを検査するアクティブマトリックスパネルの検査方法であって、

電氣的に電源または G N D として働くように制御された回転体プローブを回動させて、前記アクティブマトリックスパネルにおける測定対象画素の画素電極に当該回転体プローブを順次、当接させるステップと、

30

前記アクティブマトリックスパネルにおけるラインを選択するためのセレクト線をスキャンするステップと、

前記セレクト線のスキャンに同期してデータ線に測定電圧を印加するステップと、

前記測定電圧が印加された前記測定対象画素の駆動 T F T (Thin Film Transistor) を流れる電流を観測するステップと、を含むアクティブマトリックスパネルの検査方法。

【請求項 8】

前記電流を観測するステップは、1 つの前記測定対象画素に対して複数回の測定値を得ることを特徴とする請求項 7 記載のアクティブマトリックスパネルの検査方法。

40

【請求項 9】

前記電流を観測するステップにより観測された測定回数をマップ化するステップと、

マップ化された測定結果を用いて前記アクティブマトリックスパネルを構成する画素回路の異常、および/または前記回転体プローブの異常を確認するステップとを更に含む請求項 8 記載のアクティブマトリックスパネルの検査方法。

【請求項 10】

前記電流を観測するステップによる電流の観測から、前記回転体プローブの形状に依存する周期的な状態を検出することによって、当該回転体プローブの異常を検出するステップを更に含む請求項 7 記載のアクティブマトリックスパネルの検査方法。

【請求項 11】

50

ＯＬＥＤ (Organic Light Emitting Diode)形成前のアクティブマトリックスパネルを検査するアクティブマトリックスパネルの検査方法であって、

前記アクティブマトリックスパネルにおける測定対象画素の画素電極にプローブを順次、当接させるステップと、

前記プローブが当接した前記測定対象画素について、当該測定対象画素を流れる電流に対する複数回の測定結果を得るステップと、

得られた前記複数回の測定結果から異常を検出するステップと、

測定結果を統計的に処理し、検出された異常が前記測定対象画素の欠陥によるものか、前記プローブの欠陥によるものか、を判断するステップとを含むアクティブマトリックスパネルの検査方法。

10

【請求項 1 2】

前記判断するステップは、測定回数がラインとカラムでマトリックス化された測定回数マップを出力し、検出された異常が、当該測定回数マップにより前記プローブの形状に依存した周期的な異常である場合に、当該プローブの異常と判断することを特徴とする請求項 1 1 記載のアクティブマトリックスパネルの検査方法。

【請求項 1 3】

基板上にＴＦＴ (Thin Film Transistor)アレイを形成してアクティブマトリックスパネルを生成するアレイ工程と、

生成された前記アクティブマトリックスパネルの機能検査を行う検査工程と、

前記検査工程により良品と判断されたアクティブマトリックスパネルに対してＯＬＥＤ (Organic Light Emitting Diode)を実装するセル工程とを含み、

前記検査工程は、導電性材料からなる回転体プローブを回転させて前記アクティブマトリックスパネルにおける測定対象画素の画素電極に当該回転体プローブを順次、当接させ、当該アクティブマトリックスパネルを構成する測定対象画素を流れる電流を観測することにより機能検査を行うことを特徴とするアクティブマトリックスＯＬＥＤパネルの製造方法。

20

【請求項 1 4】

前記検査工程は、前記アクティブマトリックスパネルを構成する前記測定対象画素の測定結果を画素毎に記録し、記録された当該測定回数に基づいて前記回転体プローブの性能を確認しながら当該測定対象画素の検査を行うことを特徴とする請求項 1 3 記載のアクティブマトリックスＯＬＥＤパネルの製造方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機ＥＬや無機ＥＬ等に用いられるアクティブマトリックスパネルの検査装置等に係り、より詳しくは、画素電極にプローブを接触させて検査を行う検査装置等に関する。

【背景技術】

【0002】

表示パネルの中で、有機ＥＬ (Electro Luminescence)や無機ＥＬを用いたＥＬパネルが近年、非常に注目されている。ＥＬ素子は、通電することで材料自体が発光する化学物質であり、化学構造を異ならせることで、異なった発光色を得ることができ、表示パネルへの利用研究が進められている。その中で、有機ＥＬ (以下、ＯＬＥＤ (Organic Light Emitting Diode)と呼ぶ)は、電場を加えることによって励起する蛍光性の有機化合物に直流電流を流して発光させるものであり、薄型、高視野角、広いガミュート (Gamut)等の点から次世代ディスプレイデバイスとして注目されている。このＯＬＥＤの駆動方式にはパッシブ型とアクティブ型が存在するが、大画面、高精細のディスプレイを実現するには、材料、寿命、クロストークの面でアクティブ型が適している。このアクティブ型では、一般に、ＴＦＴ (Thin Film Transistor)駆動方式が採用されている。

40

【0003】

50

ここで、アクティブマトリックスOLED (AMOLED)とアクティブマトリックス液晶ディスプレイ (AMLCD)とを比較して説明する。図21(a),(b)は、AMOLEDとAMLCDとの画素回路を比較説明するための図である。図21(a)はAMOLEDの画素回路、図21(b)はAMLCDの画素回路を示している。図21(b)において、データ線(Data)とゲート線(Gate)とに接続されたTFT310によってTFTアレイの画素回路が形成される。一方、図21(a)に示すAMOLEDでは、図21(b)に示すものと同様な回路の画素容量の横に、オープン・ドレインのドライブ駆動用トランジスタである駆動TFT302が接続され、発光素子であるOLED301が駆動TFT302に接続されている。図21(b)に示すAMLCDは、TFT310に電圧を発生させるだけで階調を変えることができる。一方、AMOLEDでは、駆動TFT302に所定の電圧をかけた場合に、流れる電流の値に応じてOLED301の輝度が変わる。この駆動TFT302の閾値電圧 V_{th} (threshold voltage)は、プロセスを調整したとしてもばらつきが生じるおそれがある。ばらつきがある場合には、同じ電圧をかけた場合でも、流れる電流が変わってくるので、輝度ムラが生じる。そこで、AMOLEDパネル用TFTアレイの機能検査では、配線の切断(オープン)/短絡(ショート)検査に加えてOLED301を駆動する駆動TFT302の特性がパネル全体で均一であることの検査が重要となる。この検査とは、駆動TFT302の補正回路が機能し、パネル上の駆動TFT302の V_{th} が揃っていることを確認することである。

10

【0004】

ここで、現状のAMOLEDパネルの製造コストを削減するためには、TFTアレイ単体での機能テストを行い、良品だけをOLED形成工程等の次工程に流すことが要求される。AMOLEDパネルの製造では、現状のAMOLED用TFTアレイの歩留まりが十分に高くないこと、OLED301の材料自体が高価であること、製造工程の中でOLED301の形成プロセスの工程占有時間が長いこと、等の理由により、OLED301を実装する前に、駆動TFT302の V_{th} を測定することが望まれる。しかしながら、TFTアレイ単体では、画素回路の構成要素であるOLEDが未実装であり、駆動TFTはオープン・ドレイン状態となっている。即ち、OLEDの実装前の工程では、図21(a)の破線で示されるOLED301が接続されておらず、正常な回路を構成していない。従って、駆動TFT302に電流を流すことが基本的に不可能であり、そのままでは、 V_{th} 補正回路の機能検査などを行うことができなかった。このような駆動TFT302を検査するためには、オープン状態となっている電極に外部から電圧を印加する手法、または、電極の電位をGND(グランド)に落とす手法が必要である。

20

30

【0005】

公報記載の従来技術として、例えば、TFTアレイを電解質の液体に浸し、電氣的導通をとって電圧を印加する検査方法が提案されている(例えば、特許文献1参照。)。また例えば、画素電極をパターニングする前に、検査用導電膜を画素電極上部に形成して検査を行い、検査後に検査用導電膜を除去する検査手法が述べられている(例えば、特許文献2参照。)。更に、技術的な課題解決の点では関連性はないが、表示パネルの配線引き出し部に円筒状の回転型プローブを回転させながら接触させ、電極の電氣的特性を検査する技術が存在する(例えば、特許文献3参照。)。)

40

【0006】

【特許文献1】特開2002-72918号公報(第4-5頁、図1)

【特許文献2】特開2002-108243号公報(第8-9頁、図1)

【特許文献3】特開昭63-5377号公報(第2-3頁、第1図)

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、上記特許文献2に記載の技術では、検査用導電膜はTFTアレイ上部に積層されて形成されており、密接に画素電極と接触している。そのために、実際に検査用導電膜をTFTアレイ上部に形成する工程および除去する工程でのTFTアレイへの負荷

50

が大きくなり、画素電極回路表面に対して損傷を与える可能性が高い。また、上記特許文献1に記載の技術では、TFTアレイを電解液に浸す必要があり、現実的なものとは言えない。

【0008】

また、半導体部品の検査に際して電氣的接触をとる装置として、プローブ装置(プローバー)が用いられるが、このプローブ装置は、金属の細い針あるいは導電性ゴムなどの針で検査のための電極パッドに接触させる装置である。従来のプローブ装置におけるプローブヘッドとしては、例えば、モルディングにより異方性導電樹脂を一体成型したコンタクトプローブなどが提案されており、例えば、上下のコンタクト用突起の間のみ電氣的導通を図るものが存在する。また半導体部品検査では、数十から数百の電極に対して接触をとれば良いことから、パネの弾性やゴムの弾性あるいは金属針の張力、更には周囲の雰囲気

10

の圧力による加圧で確実に接触をとることが可能になっている。しかしながら、AMOLEDパネルの場合、マトリックス状に並んだ10万以上の電極に対して接触をとる必要があるため、すべてのプローブについて、均一の圧力をかけることが難しい。また、個々の検査針を独立に制御することにより各画素に加圧する装置も考えられるが、やはり、10万以上の画素電極に対応した装置を製作するのは非常に困難であり、高価なものとなる。上記特許文献3では、引き出された配線に対してプローブを押し当てる技術が開示されているに留まり、マトリックス状に配置された電極に直接、触れるものではない。そのため、OLED形成前のOLED用TFTアレイにおける検査といった課題に対処できるものではなく、これを解決するものとしては利用し得ない。

20

【0009】

本発明は、以上のような技術的課題を解決するためになされたものであって、その目的とするところは、マトリックス状に配置された電極に直接接触しながら電氣的特性を検査するアクティブマトリックスパネルの検査装置を提供することにある。

また他の目的は、画素電極にプローブを直接接触させた場合であっても、接触不具合による影響を軽減し、また、プローブの接触による画素電極に対する悪影響を軽減することにある。

更に他の目的は、画素電極に回転体プローブを押し当てることで、例えば湾曲しているようなシート状の基板であっても検査を可能とすることにある。

また更に他の目的は、マトリックス状に配置された画素回路に対する複数回の測定結果を用いて、統計的な手法によって検査を行い、要因別特徴を加味した精度の高い測定結果を得ることにある。

30

【課題を解決するための手段】

【0010】

かかる目的のもと、本発明は、OLED形成前のアクティブマトリックスパネルの特性を検査するためのアクティブマトリックスパネルの検査装置であって、少なくとも表面が導電性材料からなり、アクティブマトリックスパネルに形成される画素電極に回転しながら順次当接する回転体プローブと、この回転体プローブが画素電極に接触しているTFTアレイに対して測定に必要な電圧を印加することができる電圧印加手段と、この電圧印加手段により電圧が印加されたTFTアレイを流れる電流を測定する電流測定手段と、電流測定手段により順次測定される測定結果を統計的に処理する処理手段とを含む。

40

【0011】

ここで、この処理手段は、電流測定手段によるTFTアレイ毎の測定回数を記録することを特徴とすれば、統計的な処理によって異常原因の判断が容易になる点で好ましい。また、この回転体プローブは、ローラ状で構成され、表面に凹凸を有することを特徴とすれば、パネルの撓み等による接触不良を抑制できる点で優れている。更に、この回転体プローブの凹凸は、角形、球形、および溝形の少なくとも何れか1つの形状であることを特徴とすることができる。また更に、この回転体プローブは、ローラ状で構成され、同時に複数ラインの画素電極に対して接触可能に構成されることを特徴とすることができる。

【0012】

一方、本発明は、OLED形成前のアクティブマトリックスパネルを検査するアクティブマトリックスパネルの検査方法であって、電氣的に電源またはGNDとして働くように制御された回転体プローブを回動させて、アクティブマトリックスパネルにおける測定対象画素の画素電極にこの回転体プローブを順次、当接させるステップと、アクティブマトリックスパネルにおけるラインを選択するためのセレクト線をスキャンするステップと、セレクト線のスキャンに同期してデータ線に測定電圧を印加するステップと、測定電圧が印加された測定対象画素の駆動TFTを流れる電流を観測するステップとを含む。

【0013】

ここで、電流を観測するステップは、1つの測定対象画素に対して複数回の測定値を得ることを特徴としている。

10

また、電流を観測するステップにより観測された測定回数をマップ化するステップと、マップ化された測定結果を用いてアクティブマトリックスパネルを構成する画素回路の異常、および/または回転体プローブの異常を確認するステップとを更に含むことを特徴とすることができる。

更に、電流を観測するステップによる電流の観測から、回転体プローブの形状に依存する周期的な状態を検出することによって、回転体プローブの異常を検出するステップを更に含むことができる。

【0014】

他の観点から捉えると、本発明が適用されるアクティブマトリックスパネルの検査方法は、アクティブマトリックスパネルにおける測定対象画素の画素電極にプローブを順次、当接させるステップと、プローブが当接した測定対象画素について、この測定対象画素を流れる電流に対する複数回の測定結果を得るステップと、得られた複数回の測定結果から異常を検出するステップと、測定結果を統計的に処理し、検出された異常が測定対象画素の欠陥によるものか、プローブの欠陥によるものか、を判断するステップとを含む。ここで、この判断するステップは、測定回数がラインとカラムでマトリックス化された測定回数マップを出力し、検出された異常が、測定回数マップによりプローブの形状に依存した周期的な異常である場合に、プローブの異常と判断することを特徴とすることができる。

20

【0015】

一方、本発明が適用されるアクティブマトリックスOLEDパネルの製造方法は、基板上にTFTアレイを形成してアクティブマトリックスパネルを生成するアレイ工程と、生成されたアクティブマトリックスパネルの機能検査を行う検査工程と、この検査工程により良品と判断されたアクティブマトリックスパネルに対してOLEDを実装するセル工程とを含み、検査工程は、導電性材料からなる回転体プローブを回動させてアクティブマトリックスパネルにおける測定対象画素の画素電極に回転体プローブを順次、当接させ、アクティブマトリックスパネルを構成する測定対象画素を流れる電流を観測することにより機能検査を行うことを特徴としている。ここで、この検査工程は、アクティブマトリックスパネルを構成する測定対象画素の測定結果を画素毎に記録し、記録された測定回数に基づいて回転体プローブの性能を確認しながら測定対象画素の検査を行うことを特徴とすることができる。

30

【発明の効果】

40

【0016】

本発明によれば、マトリックス状に配置されたTFTアレイ基板(アクティブマトリックスパネル)に対して、画素電極の不具合を精度良く把握することができる。

【発明を実施するための最良の形態】

【0017】

以下、添付図面を参照して、本発明の実施の形態について詳細に説明する。

図1は、本実施の形態が適用されるアクティブマトリックスパネル(TFTアレイ基板)の検査装置としてのテスト装置10の構成を説明するための図である。テスト装置10は、記憶装置(Data Base)11、計算機(PC)12、測定制御回路(Control Circuits)13、信号生成・信号測定回路(Drive/sense circuits)14、プローブ(Data probes)15、信

50

号生成・信号測定回路(Drive/sense circuits)16、プローブ(Gate probes)17、ローラ状コンタクトプローブ(Roller Contact Probe)18、およびプローブ制御回路(Probe control Circuits)19を有している。

【0018】

テスト装置10の記憶装置11には、検査対象となる個々のTFTアレイの良・不良判定に必要な情報や測定に必要な情報が格納されている。計算機12は、例えばPC等によって構成され、入力されたデータに基づき、記憶装置11に格納された情報に基づいて判定処理を実行する。測定制御回路13は、検査法の測定シーケンスを管理している。また、信号生成・信号測定回路14,16は、AMOLEDの駆動信号を生成すると共に、TFTアレイの測定波形を取得するアナログ回路である。この信号生成・信号測定回路14,16に、後述する積分回路が実装される。プローブ15,17は、信号生成・信号測定回路14,16で生成されたAMOLED駆動信号を測定対象であるTFTアレイに供給し、また、TFTアレイから測定波形を取得する。ローラ状コンタクトプローブ18は、測定対象であるTFTアレイのパネル表面の画素電極に回転しながら接触する導電性材料で形成される。更に、プローブ制御回路19は、ローラ状コンタクトプローブ18の動作を制御すると共に、このローラ状コンタクトプローブ18に供給される電源電圧を制御している。

10

【0019】

本実施の形態では、ローラ状コンタクトプローブ18をアクティブマトリックスパネルのライン方向に回転させることで、ローラ状コンタクトプローブ18の接触圧を制御しながら全画素電極を確実に接触させ、連続的に全ての画素が検査できるように構成されている。また、コンタクトプローブをローラ形状にしたことで、画素電極への密着は同時に数ライン分だけとなり、圧力の均一化が容易となる。更に、ローラ状コンタクトプローブ18を回転しながら接触・剥離を行うので、剥離がし易く、画素電極への負荷を最小限にすることが可能となる。

20

【0020】

テスト装置10では、検査法の測定シーケンスが測定制御回路13で管理され、AMOLED駆動信号は信号生成・信号測定回路14,16で生成されて、プローブ15,17を通してTFTアレイに供給される。また、ローラ状コンタクトプローブ18はプローブ制御回路19にて管理され、プローブ制御回路19は測定制御回路13によって管理されており、測定シーケンスに同期して動作する。TFTアレイの測定波形は、プローブ15,17を通して信号生成・信号測定回路14,16に入力されて、もしくはローラ状コンタクトプローブ18に入力されて観測される。そのために、信号生成・信号測定回路14,16またはプローブ制御回路19に電流測定用の回路が実装される。観測された信号は、測定制御回路13によりデジタルデータに変換されて計算機12に入力される。計算機12では、記憶装置11に格納された情報を参照しながら、測定データの処理と良・不良判定が行われる。また、必要に応じて、統計的手法による判断に必要なデータの表示出力等を行っている。

30

【0021】

図2は、ローラ状コンタクトプローブ18の構成例を示した図である。ローラ状コンタクトプローブ18は、測定対象であるTFTアレイ基板の破損を防ぎながら、TFTアレイ基板の画素電極への接触を行う手段として機能している。そのために、ローラ状コンタクトプローブ18に対して、加圧機構21、位置制御機構22、および図示しない移動機構などの制御機構が備えられている。このような制御機構を用いて、ローラ状コンタクトプローブ18は、支持台25上に設けられたTFTアレイ基板の画素電極に接触可能に構成されている。図2に示すような構造を採用せずに、TFTアレイ全面に導電ゴム等を配置した場合には、広範囲に均一な圧力をかける必要が生じる。また、TFTアレイ検査後に導電ゴム等を剥離するときに、画素回路表面に垂直方向の引張り力がかかり、画素回路表面を破損する可能性が高い。従って、図2に示すように、AMOLEDパネルの表面(OLED接続電極が露出する面)に対して、導電ゴムや導電有機材料など柔らかく導電性

40

50

のある材質でできたローラ状の電極であるローラ状コンタクトプローブ 18 が当接するように構成している。プローブをローラ状にすることで、接触する面積を画素数ライン程度に限ることが可能になり、接触圧制御が容易に行えることから、ローラ状コンタクトプローブ 18 と画素電極間の接触抵抗を均一にすることができる。また、ローラ状コンタクトプローブ 18 を回転させながらパネル上を移動させることにより、画素回路の検査を連続的に行うことが可能となる。

【0022】

図 2 に示す加圧機構 21 は、バネなどの弾性力や張力、ねじ込み型、あるいは気体の圧力などの圧力発生装置 21a を用いて圧力を発生している。また、その圧力を測定するセンサ 21b が付加されており、圧力が基準範囲内にあるように圧力発生装置 21a にフィードバックをかけている。位置制御機構 22 は、3 軸方向の位置調整と 2 軸方向の角度調整とからなる。AMOLED の画素のサイズは、精細度にもよるが、1:3 の長方形であり、短辺が 50 μm から 100 μm 程度である。ローラ状コンタクトプローブ 18 の曲率半径を十分に大きくすることで、同時に 10 ラインは接触できる。例えば同時に 10 ラインを接触できるとすると、角度の許容範囲として ± 3 度は確保できるので、一般的な角度制御装置で十分に対応することが可能である。ローラ面の曲率半径は大きいほうが望ましい。移動機構はローラ状コンタクトプローブ 18 および加圧機構 21、位置制御機構 22 などを同時に基板上で回転移動させる機構である。ねじ込み型やベアリング式、エア浮上など、一般に用いられている移動機構を採用することができる。また移動は、TF T アレイ基板を支持する支持台 25 側を移動しても構わない。

【0023】

ここで、ローラ状コンタクトプローブ 18 のローラ面は、滑らかな曲面であっても良いが、望ましくは凹凸面を有することが好ましい。凹凸面があると、基板の撓みによる接触不良を防ぐことができ、確実に画素電極とコンタクトすることができる。

図 3(a)~(c) および図 4(a)~(c) は、ローラ状コンタクトプローブ 18 のローラ面の例を示した図である。

図 3(a)~(c) は単独の凹凸形状の例を示しており、その形状は、球面、錐形、何れでも良い。その配列の方法は、図 3(a) に示す格子配列、図 3(b) に示す千鳥配列、図 3(c) に示すランダム配列等が考えられる。凹凸の平均距離(ピッチ)は、AMOLED の画素電極のピッチよりも小さいことが望ましく、製造精度から、10 μm ~ 100 μm の範囲であることが望ましい。

図 4(a)~(c) は、尾根状突起の例を示している。尾根状の突起をローラ面に形成する方法として、例えば、図 4(a) に示す直線状配列、図 4(b) に示す斜線状配列、あるいは図 4(c) に示す曲線状配列がある。図 3(a)~(c) および図 4(a)~(c) は、同様に展開図なので、これがローラ面に巻きつくように形成される。尾根のピッチは、AMOLED の画素電極のピッチよりも小さいことが望ましく、製造精度から、10 μm ~ 100 μm の範囲であることが望ましい。

【0024】

次に、電流測定に用いられる回路例について説明する。

図 5(a)~(d) は、電流測定に使用可能な回路例を示した図であり、例えば、信号生成・信号測定回路 14, 16 またはプローブ制御回路 19 に実装される。図 5(a) は GND 配線に接続して測定を行う電荷積分回路、図 5(b) は電源配線に接続して測定を行う電荷積分回路、図 5(c) は GND 配線に接続して測定を行う電流測定回路、図 5(d) は電源配線に接続して測定を行う電流測定回路を示している。

図 5(a), (b) に示される積分回路は、オペレーショナル・アンプ (Operational Amplifier) 31、キャパシタ C_i、リセットスイッチ S_{Wreset} が備えられている。尚、積分回路の動きについては、米国特許 (USP) 第 5,179,345 号にも詳しい。図 5(c), (d) に示される電流測定回路は、オペレーショナル・アンプ 31 の他に、電流モニタ用の微小抵抗 R が設けられている。図 5(a)~(d) に示す積分回路や電流測定回路からの出力は、図 1 に示す測定制御回路 13 に設けられる A/D 変換回路によってデジタルデータに変

10

20

30

40

50

換され、計算機 12 に取り込まれる。

【0025】

次に、実際の検査方法について説明する。

図 6 (a) ~ (d) は、検査対象となる画素回路例を示した図である。図 6 (a) はプロディ (Brody) による 2 T F T 構成電圧プログラミング回路を示しており、現在、主流の構成である。図 6 (b) はドーソン (Dawson) による V_{th} 補正機能付き 4 T F T 構成電圧プログラミング回路を示している。また、図 6 (c) はドーソン (Dawson) による V_{th} 補正機能付き 4 T F T 構成電流プログラミング回路を示し、図 6 (d) は、カレントミラー方式 4 T F T 構成電流プログラミング回路を示している。各画素回路とも、駆動 T F T の種類として、n チャンネルと p チャンネルの両者の構成があり得る。図 6 (a) ~ (d) に示す各種画素回路では、各々、 $T_2(n)$ または $T_2(p)$ で示す駆動 T F T が用いられ、画素電極が接続されている。

10

【0026】

この画素電極は、駆動用の T F T におけるドレインあるいはソースと接続されている。O L E D を成膜すると、この画素電極の対向に陽極あるいは陰極が配置され、駆動 T F T は O L E D に電流を流すことが可能となる。ローラ状コンタクトプローブ 18 を画素電極に接触させることで、この O L E D を挟んで対向配置される電極の代替にローラ状コンタクトプローブ 18 を用いることができる。図 6 (a) の場合、ローラ状コンタクトプローブ 18 は電源として働くように電氣的に制御される。図 6 (b) ~ (d) の場合には、ローラ状コンタクトプローブ 18 は G N D として働くように電氣的に制御される。

20

【0027】

図 6 (a) に示す画素回路を例に、本実施の形態における駆動 T F T の電気特性検査について説明する。

図 7 は、ローラ状コンタクトプローブ 18 で画素電極に接触がとられ、電源 (V_{dd}) が供給された状態を示した図である。ローラ状コンタクトプローブ 18 が接触しているラインについてセレクト線 (Select) を駆動し、画素選択 T F T (T_1) をオンにする。この状態でデータ線 (Data) にビデオ電圧を印加することにより、駆動 T F T (T_2) のゲート・ソース間電圧 (V_{gs}) が設定される。駆動 T F T (T_2) のドレイン電極には画素選択 T F T (T_1) で電源 (V_{dd}) が供給されるため、駆動 T F T (T_2) のドレイン・ソース間電圧 (V_{ds}) が確定する。このとき、ローラ状コンタクトプローブ 18、あるいは T F T アレイ上の G N D 配線に、電流を計測できる回路 (例えば、図 5 (a) ~ (d) に示す積分回路や電流測定回路) を接続すれば、駆動 T F T (T_2) のドレイン・ソース間電流 (I_d) を測定することができる。

30

【0028】

図 8 は、複数のゲート・ソース間電圧 (V_{gs}) についてドレイン・ソース間電流 (I_d) を測定することにより、求められた $V_{gs} - I_d$ 曲線 (特性カーブ) を示した図である。横軸にゲート・ソース間電圧 (V_{gs}) をとり、縦軸にドレイン・ソース間電流 (I_d) をとっている図 6 (b) ~ (d) に示す画素回路でも同様に測定が可能であり、図 8 では、 V_{th} 補正機能付きの画素回路の測定結果も合わせて示されている。

【0029】

図 9 は、図 8 のようにして求められた $V_{gs} - I_d$ 曲線に対し、縦軸に I_d の平方根をとって特定カーブを示した図である。ドレイン・ソース間電流 (I_d) の平方根をとることにより、図 9 に示すような曲線が得られ、駆動 T F T の V_{th} と β とを容易に求めることができる。即ち、特性の直線部分が $I_d = 0$ と交差するゲート・ソース間電圧 (V_{gs}) が V_{th} となり、特性の直線部分の傾きが $(0.5)^{1/2}$ となる。検査では、各画素の駆動 T F T について V_{th} と β とを求めることにより、駆動 T F T における電気特性のばらつきや良・不良判定を行うことが可能となる。

40

【0030】

図 10 は、本実施の形態が適用される検査の流れを示したフローチャートである。

まず、検査に際して、電流測定用の回路が接続されたローラ状コンタクトプローブ 18

50

を、測定対象となるパネルの測定開始ライン近傍に配置する(ステップ101)。その後、ローラ状コンタクトプローブ18の移動する(ステップ102)。このローラ状コンタクトプローブ18の移動速度は、セレクト線のスキャン速度に比べ小さく設定される。このとき、セレクト線ドライバ回路にスタートパルスを入力して、セレクト線がスキャンされる(ステップ103)。このスタートパルスは、ローラ状コンタクトプローブ18が同時に接触するライン数を超える間隔で入力される。また、このセレクト線スキャンに同期して、データ線に測定電圧が印加される(ステップ104)。

【0031】

ローラ状コンタクトプローブ18が測定開始ラインに接触した後、全ての画素回路についての測定が終了するまで、電流測定が実行される。即ち、検査装置である例えば測定制御回路13は、図5(a)~(d)に示すような測定電流用の回路を利用して、測定電流の観測が実行される(ステップ105)。検査装置である例えば測定制御回路13は、各画素回路の測定電流値を記憶すると共に、各画素回路で電流測定が行われた回数をカウントし、測定回数のマップ化(後述)がなされる(ステップ106)。そして、作成される測定回数マップから、各画素回路について複数回の電流測定の状態が把握される(ステップ107)。測定制御回路13は、全ての画素回路について、複数回の電流測定が完了しているか否かを判断する(ステップ108)。全てが終了していない場合には、ステップ102に戻り、ローラ状コンタクトプローブ18を移動させながら、セレクト線ドライバ回路にスタートパルスを入力する操作を繰り返す。ステップ108で、全ラインの測定が完了した場合には、測定が終了する。尚、以上の検査の流れでは、セレクト線ドライバ回路(信号生成・信号測定回路14,16)は一般的にシフトレジスタにより構成されるため、複数のスタートパルス入力を行っても問題ないこと、および、パネル(TFTアレイ基板)上の複数のセレクト線が駆動されていても、ローラ状コンタクトプローブ18が接触している画素回路でのみ電流が流れることを利用している。

【0032】

次に、接触不具合の検出について説明する。

図11は、ローラ状コンタクトプローブ18が画素電極に正しく接触できている状態を示した図である。ローラ状コンタクトプローブ18で多数画素電極に同時に接触を行う場合に、図11に示すように、検査対象ラインの全ての画素電極に接触がとれる状態が理想的である。図11に示す例では、画素電極が並ぶラインに対してローラ状コンタクトプローブ18が平行に配置され、また、ローラ状コンタクトプローブ18の接触面に破損等がない場合を示している。尚、ここでは説明を簡素化するために、カラムは0~29、ラインは0~5としている。

【0033】

図12(a)~(g)は、図11に示す場合におけるローラ状コンタクトプローブ18の移動と検査の流れを説明するための図である。(a)~(g)の各図において、左側の図は、ローラ状コンタクトプローブ18の接触領域を示している。ここでは、縦方向にライン(0~5)、横方向にカラム(0~14)が示されている。中央の図は、パネルとローラ状コンタクトプローブ18とを横から眺めた状態を示している。右側の図表は、例えば、測定制御回路13によって生成される測定回数マップの例を示しており、図表の横方向はカラム番号、縦方向はライン番号を示している。この測定回数マップには、各画素回路で電流測定が行なわれた回数が見られる。図12(a)~(g)では、ローラ状コンタクトプローブ18は、同時に2ライン分、接触できる場合を示している。

【0034】

図12(a)では、ライン0の測定電流が観測され、ライン1では測定電流が観測されない状態を示している。かかる状態は、ローラ状コンタクトプローブ18が測定開始ライン上に配置されたことを意味している。ローラ状コンタクトプローブ18を移動させながら、セレクト線ドライバ回路にスタートパルスを入力する。図12(b)に示すようにライン0の2回目の測定、ライン1の1回目の測定が完了する。更にローラ状コンタクトプローブ18を移動させながらセレクト線ドライバ回路にスタートパルスを入力する操作を繰り返す。

返す。図 1 2 (c)では、ライン 1 の 2 回目の測定、ライン 2 の 1 回目の測定が完了した状態、図 1 2 (d)では、ライン 2 の 2 回目の測定、ライン 3 の 1 回目の測定が完了した状態、図 1 2 (e)では、ライン 3 の 2 回目の測定、ライン 4 の 1 回目の測定が完了した状態、図 1 2 (f)では、ライン 4 の 2 回目の測定、ライン 5 の 1 回目の測定が完了した状態が示されている。そして、図 1 2 (g)に示すようにライン 5 の 2 回目の測定が完了することで、全ラインの測定が完了する。この全ラインの測定が完了したときに、測定値が好ましい値でない画素が存在する場合には、その画素が異常であると判断することができる。

【 0 0 3 5 】

尚、図 1 2 (a) ~ (g)の各々の右図に示すような表(マップ)は、例えば、図 1 に示すテスト装置 1 0 の計算機 1 2 に設けられるディスプレイ(図示せず)等に表示される。また、表示される際に異常があった場合には、異常箇所だけを強調表示するように構成すれば、検査担当者が容易に判断することが可能となる。

10

【 0 0 3 6 】

図 1 3 は、ローラ状コンタクトプローブ 1 8 の接触面の一部に破損部 1 8 a があり、破損部 1 8 a で画素電極と正しく接触できていない例を示した図である。図 1 3 では、図 1 1 等と同様、横軸にカラム、縦軸にラインが示されており、2 ライン目にローラ状コンタクトプローブ 1 8 が移動している状態が示されている。図 1 3 に示す例では、ライン 2 のカラム 5, 6 が正しく接触できていない。正しく接触できていない場合には、画素回路検査を行うと駆動 T F T に電流が流れないため、検査装置によって画素回路不良とみなされてしまう。本実施の形態では、かかる場合であっても、接触不具合が発生していることを検査装置が検知できることに特徴がある。

20

【 0 0 3 7 】

図 1 4 (a) ~ (g)は、図 1 3 に示すような場合におけるローラ状コンタクトプローブ 1 8 の移動と検査の流れを説明するための図である。各図の配置等は、図 1 2 と同様であり、説明を省略する。上述した検査の流れに従って処理を進めると、図 1 3 に示すようなローラ状コンタクトプローブ 1 8 の破損部 1 8 a によって、図 1 4 (a)に示す例では、ライン 0 (第 0 列)のカラム 1 とカラム 2 が正しく接触できていない。そのために、図 1 4 (a)に示すように、ライン 0 (第 0 列)のカラム 1 とライン 0 のカラム 2 が正しく測定できない。図 1 4 (b)に示す位置にローラ状コンタクトプローブ 1 8 が移動し、ライン 0 に測定回数 2 回が記憶された場合であっても、ライン 0 のカラム 1 とライン 0 のカラム 2 は「0」となったままである。同様に、図 1 4 (e)および図 1 4 (f)に示すように、破損部 1 8 a によって、ライン 4 のカラム 1、ライン 4 カラム 2 は、正しく測定できない箇所が生じる。このように、ローラ状コンタクトプローブ 1 8 に破損箇所が存在すると、測定回数マップ上に、ローラ径に応じた周期的な不具合箇所が検出できる。即ち、図 1 4 (g)に示すように、ローラ状コンタクトプローブ 1 8 の回転方向にローラの外周長の周期となる位置に不具合箇所が検出される場合には、ローラ状コンタクトプローブ 1 8 に異常があると認識でき、画素回路の故障による測定不良と区別することができる。尚、この異常検出は、検査者がディスプレイ等に表示された表を見て判断することが簡単であるが、例えば図 1 に示す計算機 1 2 によって異常状態の周期性を自動的に認識し、異常の原因を表示出力するように構成することも可能である。

30

40

【 0 0 3 8 】

図 1 5 は、ローラ状コンタクトプローブ 1 8 に対して被測定対象物である T F T アレイ基板が斜めに配置された場合を示している。ローラ状コンタクトプローブ 1 8 と T F T アレイ基板との設置角度ずれによって、図 1 5 に示す例では、ライン 2 のカラム 2 7 ~ 2 9 がローラ状コンタクトプローブ 1 8 に接触できていない。また、ライン 2 のカラム 1 9 ~ 2 6 も接触できていない可能性がある。

【 0 0 3 9 】

図 1 6 (a) ~ (g)は、図 1 5 に示す場合におけるローラ状コンタクトプローブ 1 8 の移動と検査の流れを説明するための図である。各図の配置等は、図 1 2 と同様であり、説明を省略する。上述した検査の流れに従って処理を進めると、設置角度ずれによって、例え

50

ば図 16 (a)では、ライン 0 のカラム 10 ~ 14 だけが正しく接触ができており、測定回数マップでもその部分だけに出力が出ている様子が観察できる。図 16 (b)では、ライン 0 のカラム 9 ~ 14 に 2 回の測定が観測でき、ライン 0 のカラム 0 ~ 8、ライン 1 のカラム 9 ~ 14 に 1 回の測定が観測できている。図 16 (c)では、ライン 0 の全ての画素と、ライン 1 のカラム 9 ~ 14 に 2 回の測定が観測でき、ライン 1 のカラム 0 ~ 8、ライン 2 のカラム 9 ~ 14 に 1 回の測定が観測できている。同様に、図 16 (d)では、ライン 0 と 1 の全ての画素と、ライン 2 のカラム 9 ~ 14 に 2 回の測定が観測でき、ライン 2 のカラム 0 ~ 8、ライン 3 のカラム 9 ~ 14 に 1 回の測定が観測できている。図 16 (e) ~ (g) も同様にラインがずれて観測される。最後に、ローラ状コンタクトプローブ 18 と T F T アレイ基板とが図 16 (h) に示すような状態になったときに、測定回数マップには、全て 2 回ずつの測定が行なわれたことが記憶されている。即ち、ローラ状コンタクトプローブ 18 と T F T アレイ基板との設置角度ずれがあったとしても、ローラ状コンタクトプローブ 18 が T F T アレイ基板の斜め方向を全て覆うことのできる長さがあれば、測定には支障がないことが理解できる。このように、本実施の形態によれば、これらの設置角度調整のための精密な制御が不要となる。

【0040】

次に、測定対象となる T F T アレイ基板の一例と、各画素を検査するための駆動波形について説明する。

図 17 は、基本的な 2 T F T 構成の画素回路を配列した図である。後工程で O L E D が形成されるべき画素電極 41 には、ローラ状コンタクトプローブ 18 が接触し、電源として作用する。図 17 に示す例では、電流測定はローラ状コンタクトプローブ 18 で行われる。図 17 では、Select1 ~ Select3 の 3 つのセレクト線 42 と、Data1 ~ Data3 の 3 つのデータ線 43 が示されている。ここでは、ライン 1 (Line1) からライン 3 (Line3) 方向にローラ状コンタクトプローブ 18 が移動する場合について説明する。

【0041】

図 18 は、図 17 の配列に対して各画素を検査するための駆動波形を示した図である。図の「R C P Position」は、ローラ状コンタクトプローブ 18 が接触している画素電極 41 の位置(ライン)を示す。図 17 に示す T F T アレイ基板にローラ状コンタクトプローブ 18 が装着された状態で、ローラ状コンタクトプローブ 18 は、ライン 1 からライン 3 方向に、ラインのスキャンに同期して回転しながら移動する。ローラ状コンタクトプローブ 18 は、セレクト線 42 によるスキャン速度の 3 分の 1 の速度で移動している。シーケンス 00 ~ 12 は、ライン 1 にのみ接触がとれている状態にある。また、シーケンス 13 ~ 24 は、ライン 1 とライン 2 とに接触がとれている状態が示されている。更に、シーケンス 25 ~ 36 は、ライン 2 とライン 3 とに接触がとれている状態が示されている。ローラ状コンタクトプローブ 18 がライン 1 に位置するとき、シーケンス 01 ~ 03 で、データ線 43 の Data1 ~ Data3 をアクティブにすることにより、ライン 1 のカラム 1, 2, 3 に対して 1 回目測定が行われ、シーケンス 13 ~ 15 で、ライン 1 のカラム 1, 2, 3 の 2 回目測定が行われる。ローラ状コンタクトプローブ 18 がライン 2 に位置するとき、シーケンス 17 ~ 19 で、ライン 2 のカラム 1, 2, 3 の 1 回目測定が行われ、シーケンス 29 ~ 31 で、ライン 2 のカラム 1, 2, 3 の 2 回目測定が行われる。以下、同様に各ラインの画素回路の検査が行われる。以上のようにして、図 12 などに示したように、各カラムに対して 2 回ずつの測定を可能としている。

【0042】

図 19 は、他の実施形態として、2 つのローラ状コンタクトプローブ 18 が設けられ、この 2 つのローラ状コンタクトプローブ 18 と共に、被検査対象の基板である T F T アレイ基板を挟み込む対向ローラ 51 が設けられている。また、2 つのローラ状コンタクトプローブ 18 と 2 つの対向ローラ 51 との間には、各々、ローラをクリーニングするためのクリーニングローラ 52 が連結動作している。更に、T F T アレイ基板の搬送方向上流側に、パネル表面をクリーニングするためのパネルクリーニングローラ 53 が設けられている。図 19 に示す例では、2 つのパネルクリーニングローラ 53、ローラ状コンタクトブ

ロープ 18 と対向ローラ 51 とによって、TFT アレイ基板を挟みながら回転移動させている。前述した実施形態では、TFT アレイ基板とローラ状コンタクトプローブ 18 とが相対的に移動しているが、その移動の方式としては、TFT アレイ基板上をローラ状コンタクトプローブ 18 が移動する形態の他、TFT アレイ基板が移動する形態がある。図 19 では、TFT アレイ基板が移動する状態が矢印で示されている。図 19 に示す例では、TFT アレイ基板の支持と加圧を同時に行っている。図 19 に示すように、複数のローラ状コンタクトプローブ 18 を同時に設置することで、並行して検査をすることが可能となる。

【0043】

最後に、OLED パネルの製造工程について説明する。

図 20 は、本実施の形態が適用される OLED パネルの製造工程を説明するための図である。本実施の形態が適用される OLED パネルの製造方法は、OLED の駆動回路である TFT アレイが形成されたアクティブマトリックスパネルを生成するアレイ工程 1 と、生成されたアクティブマトリックスパネル単体で機能テストを行う検査工程 2 を有している。この検査工程 2 では、前述した検査装置や検査方法によって、配線のオープン/ショートが所定条件以下であり、また TFT の特性がパネル全体で均一であること等の検査が行われる。この検査工程 2 で不良品であると判断されるアクティブマトリックスパネルは、次工程に移行させずに排除される。良品であると判断されるアクティブマトリックスパネルについては、TFT アレイ上に OLED を形成するセル工程 3 を経て、最終検査工程 4 に移行する。この最終検査工程 4 によって、最後に、良品と不良品とが振り分けられる。本実施の形態では、セル工程 3 の前に検査工程 2 を設けることで、OLED を載せる前に、駆動 TFT のばらつきの大きいアクティブマトリックスパネルを排除することが可能となる。検査対象としては、例えば PHS や携帯電話などの表示画面に用いられるアクティブマトリックス (AM) パネルの他、各種 AMOLED パネルが挙げられる。

【0044】

以上、詳述したように、本実施の形態によれば、OLED 未実装の TFT アレイに対して、接触による負荷を最小限にし、かつ均一な圧力をかけながら効率的に TFT アレイを検査することが可能となる。ローラ状コンタクトプローブ 18 から直接電流が流せるため、画素回路内の駆動 TFT に関する特性検査 (しきい値電圧 V_{th} 、特性パラメータ β 、画素容量値、あるいはリーク検査) が確実にできる。このような特性検査をパネルの全画素について行うことにより、パネル内におけるばらつきを求めることができ、この結果を使用してパネルの良・不良判定をおこなうことが可能になる。これにより、不良アクティブマトリックスパネルの次工程への流出量を大幅に削減でき、パネル製作コストの削減が行える。また、パネル開発段階では、本テスト装置を故障診断として利用することにより、開発期間の短縮が期待できる。

【0045】

更に、本実施の形態によれば、測定回数マップを作成しながら測定を行うため、測定を通してローラ状コンタクトプローブ 18 の接触位置を検出できる。これにより、ローラ状コンタクトプローブ 18 の位置制御装置を簡略化することができるとともに、接触不具合の発生した画素位置を検出できる。また、この測定回数マップの利用によって統計的にデータをとることによって、測定結果として好ましくない結果が得られた場合に、その原因が画素電極そのものにあるのか、またはプローブに影響があるのか、を認識することが可能となる。プローブに影響がある場合には、プローブの清掃や修理、交換等によって、正常な検査を行うことが容易となる。また更に、画素領域全面に導電ゴムを配置して測定を行う場合には、セレクト線 42 は常に 1 本のみ駆動されなければならない。これは、同時に複数のセレクト線 42 が駆動された場合、複数の画素からの電流を測ることになるためである。本実施の形態によれば、ローラ状コンタクトプローブ 18 により、同時に接触をとるのは数ライン程度であり、この領域内で駆動されるセレクト線が 1 本であればよい。従って、セレクト線ドライバ回路のシフトレジスタがウォッシュ・アウトされる時間を待つ必要がないことから、測定時間の短縮化を図ることもできる。

【0046】

尚、本実施の形態では、回転体プローブとして、円筒形状のローラ状コンタクトプローブ18を用いていたが、球体などの他の回転体からなるプローブを用いることができる。球体からなる回転体プローブを用いた場合には、例えば、湾曲しているようなフィルム状の表示装置に対しても、画素電極に接触させて測定することが容易になる点で好ましい。

【産業上の利用可能性】

【0047】

本発明の活用例としては、EL素子を実装するためのアクティブマトリックスパネルの検査装置、検査方法、およびEL素子を実装された表示パネルへの適用等が考えられる。

【図面の簡単な説明】

10

【0048】

【図1】本実施の形態が適用されるアクティブマトリックスパネル(TFTアレイ基板)の検査装置としてのテスト装置の構成を説明するための図である。

【図2】ローラ状コンタクトプローブの構成例を示した図である。

【図3】(a)~(c)は、ローラ状コンタクトプローブのローラ面の例を示した図である。

【図4】(a)~(c)は、ローラ状コンタクトプローブのローラ面の例を示した図である。

【図5】(a)~(d)は、電流測定に使用可能な回路例を示した図である。

【図6】(a)~(d)は、検査対象となる画素回路例を示した図である。

【図7】ローラ状コンタクトプローブで画素電極に接触がとられ、電源(V_{dd})が供給された状態を示した図である。

20

【図8】複数のゲート・ソース間電圧(V_{gs})についてドレイン・ソース間電流(I_d)を測定することにより、求められたV_{gs}-I_d曲線(特性カーブ)を示した図である。

【図9】図8のようにして求められたV_{gs}-I_d曲線に対し、縦軸にI_dの平方根をとって特定カーブを示した図である。

【図10】本実施の形態が適用される検査の流れを示したフローチャートである。

【図11】ローラ状コンタクトプローブが画素電極に正しく接触できている状態を示した図である。

【図12-1】(a)~(c)は、図11に示す場合におけるローラ状コンタクトプローブの移動と検査の流れを説明するための図である。

【図12-2】(d)~(f)は、図11に示す場合におけるローラ状コンタクトプローブの移動と検査の流れを説明するための図である。

30

【図12-3】(g)は、図11に示す場合におけるローラ状コンタクトプローブの移動と検査の流れを説明するための図である。

【図13】ローラ状コンタクトプローブの接触面の一部に破損部があり、破損部で画素電極と正しく接触できていない例を示した図である。

【図14-1】(a)~(c)は、図13に示すような場合におけるローラ状コンタクトプローブの移動と検査の流れを説明するための図である。

【図14-2】(d)~(f)は、図13に示すような場合におけるローラ状コンタクトプローブの移動と検査の流れを説明するための図である。

【図14-3】(g)は、図13に示すような場合におけるローラ状コンタクトプローブの移動と検査の流れを説明するための図である。

40

【図15】ローラ状コンタクトプローブに対して被測定対象物であるTFTアレイ基板が斜めに配置された場合を示している。

【図16-1】(a)~(c)は、図15に示す場合におけるローラ状コンタクトプローブの移動と検査の流れを説明するための図である。

【図16-2】(d)~(f)は、図15に示す場合におけるローラ状コンタクトプローブの移動と検査の流れを説明するための図である。

【図16-3】(g)、(h)は、図15に示す場合におけるローラ状コンタクトプローブの移動と検査の流れを説明するための図である。

【図17】基本的な2TFT構成の画素回路を配列した図である。

50

【図 18】図 17 の配列に対して各画素を検査するための駆動波形を示した図である。

【図 19】他の実施形態の一例を示した図である。

【図 20】本実施の形態が適用される O L E D パネルの製造工程を説明するための図である。

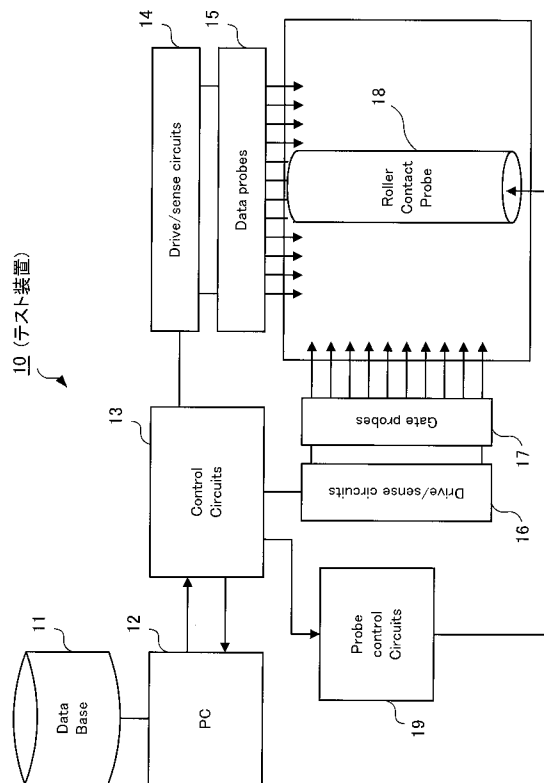
【図 21】(a),(b)は、A M O L E D と A M L C D との画素回路を比較説明するための図である。

【符号の説明】

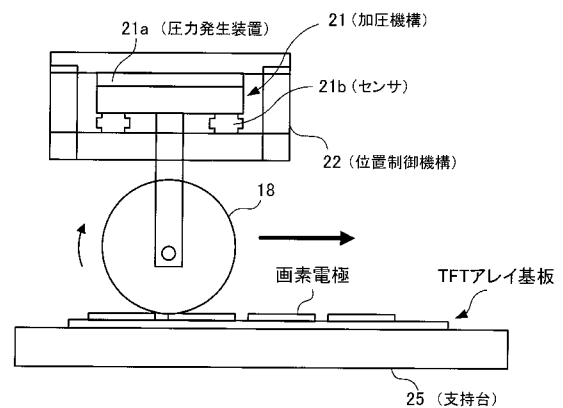
【0049】

1 ... アレイ工程、2 ... 検査工程、3 ... セル工程、4 ... 最終検査工程、10 ... テスト装置、11 ... 記憶装置(Data Base)、12 ... 計算機(PC)、13 ... 測定制御回路(Control Circuits) 10
14 ... 信号生成・信号測定回路(Drive/sense circuits)、15 ... プローブ(Data probes)、16 ... 信号生成・信号測定回路(Drive/sense circuits)、17 ... プローブ(Gate probes)、18 ... ロール状コンタクトプローブ(Roller Contact Probe)、19 ... プローブ制御回路(Probe control Circuits)、21 ... 加圧機構、22 ... 位置制御機構、25 ... 支持台

【図 1】

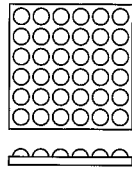


【図 2】

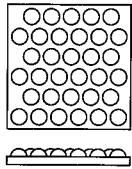


【 図 3 】

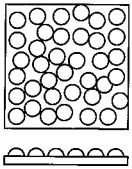
(a) 格子配列



(b) 千鳥配列

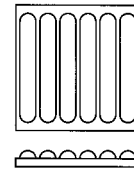


(c) ランダム配列

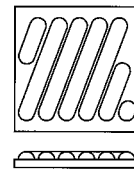


【 図 4 】

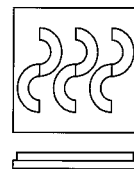
(a) 直線状配列



(b) 斜線状配列

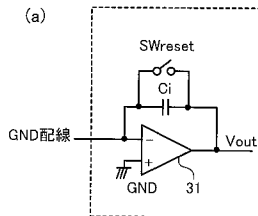


(c) 曲線状配列

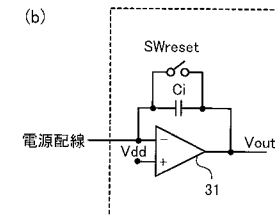


【 図 5 】

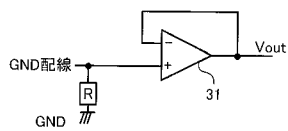
(a)



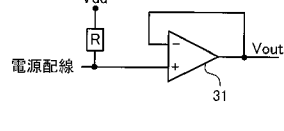
(b)



(c)

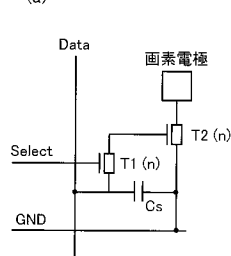


(d)

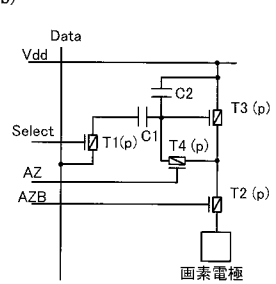


【 図 6 】

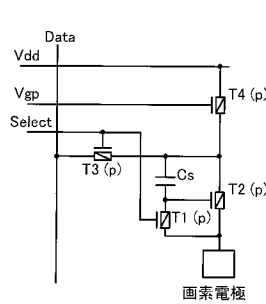
(a)



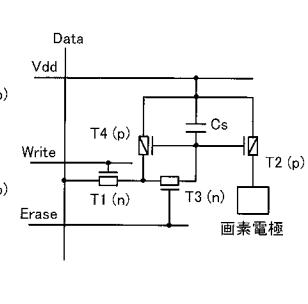
(b)



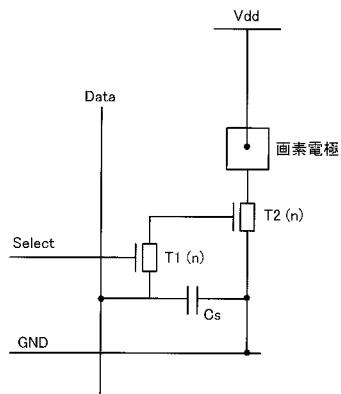
(c)



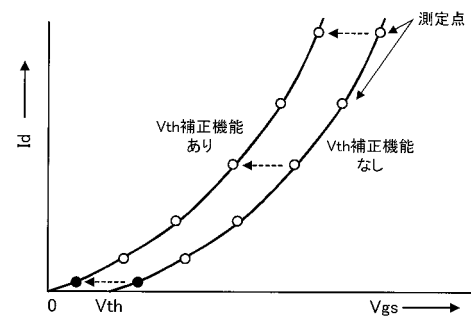
(d)



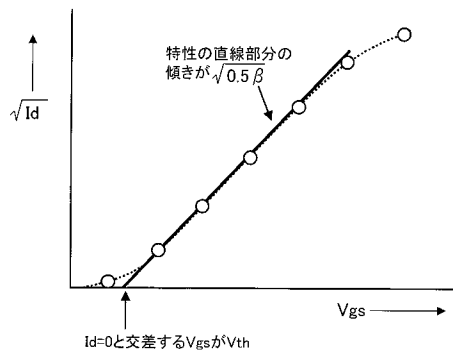
【図 7】



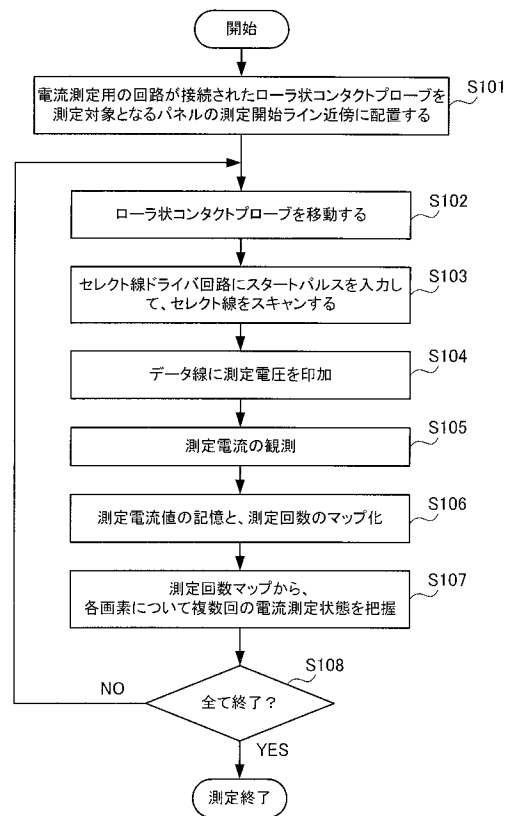
【図 8】



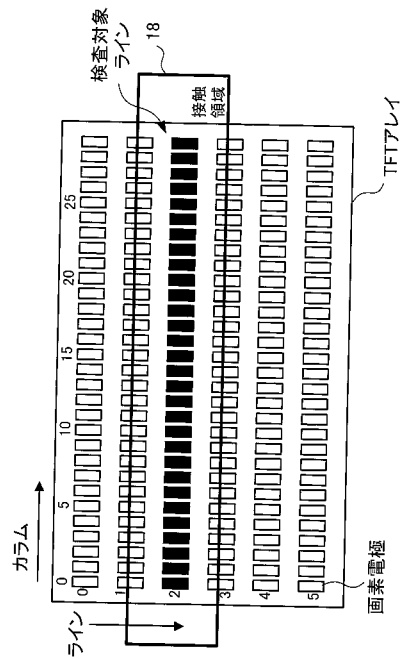
【図 9】



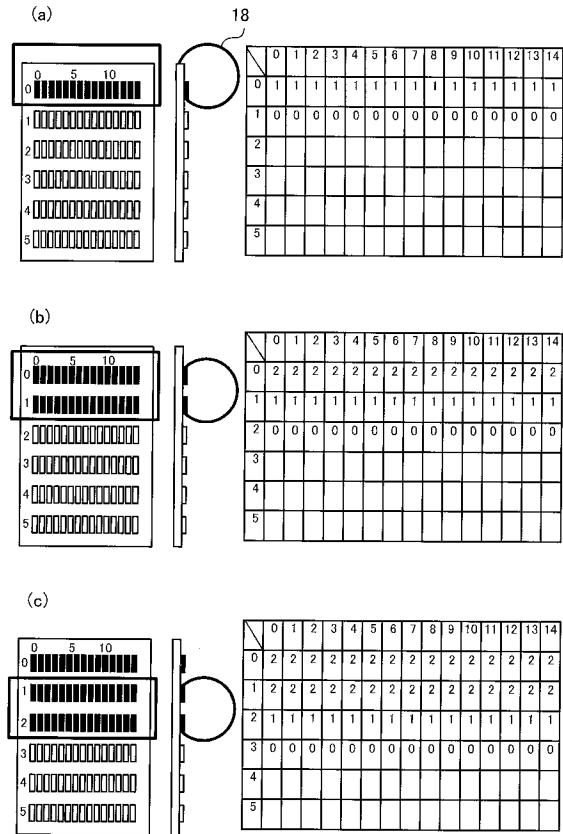
【図 10】



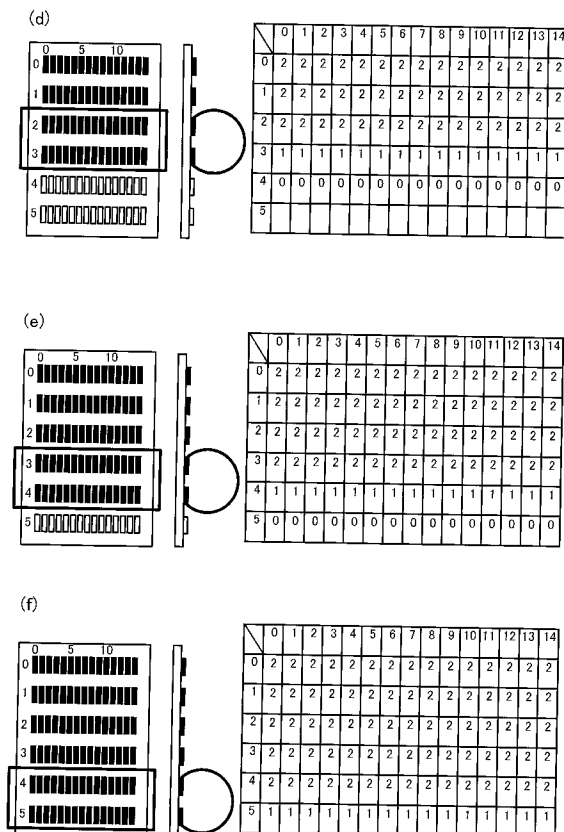
【図 1 1】



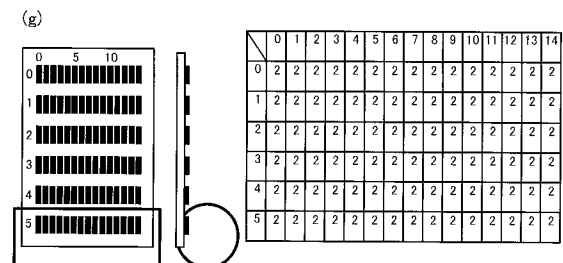
【図 1 2 - 1】



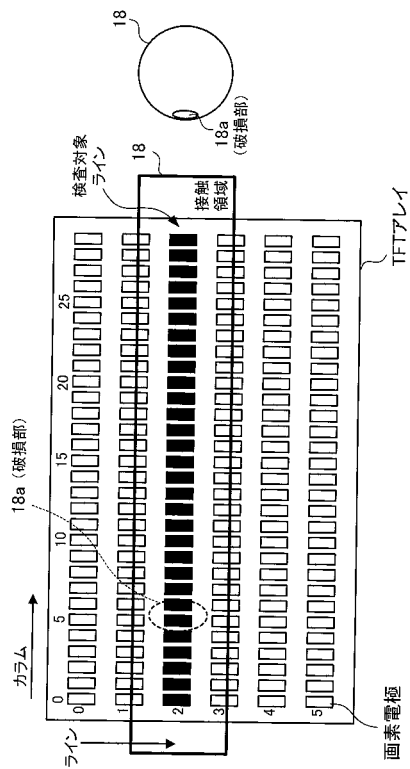
【図 1 2 - 2】



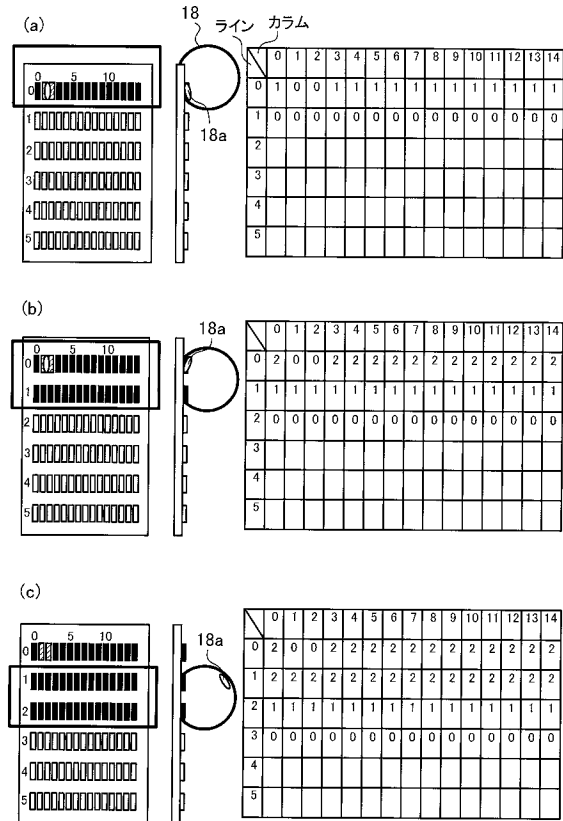
【図 1 2 - 3】



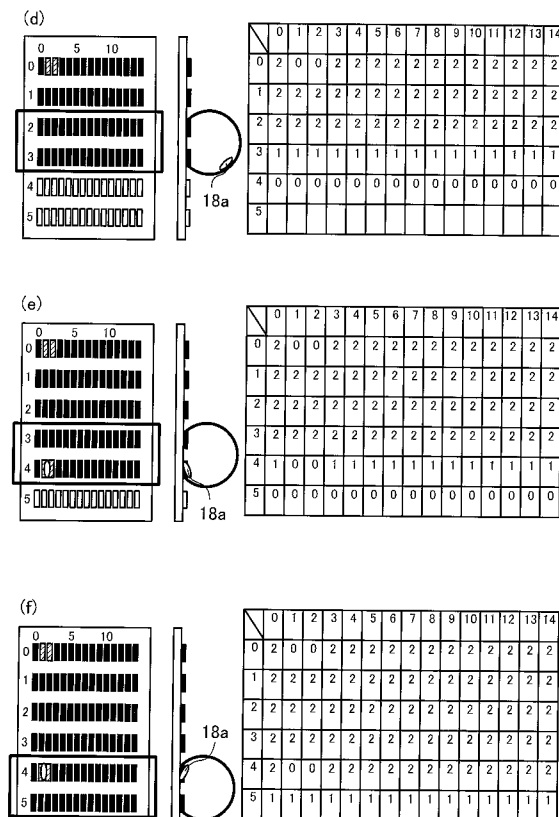
【図 13】



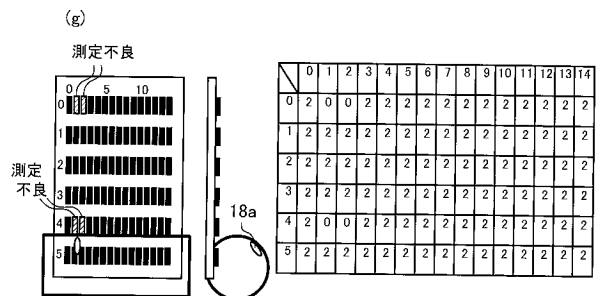
【図 14 - 1】



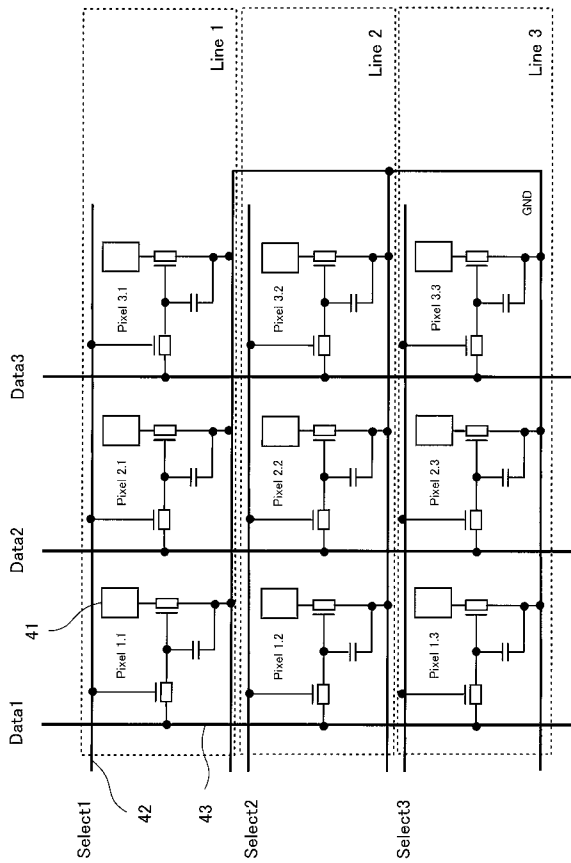
【図 14 - 2】



【図 14 - 3】



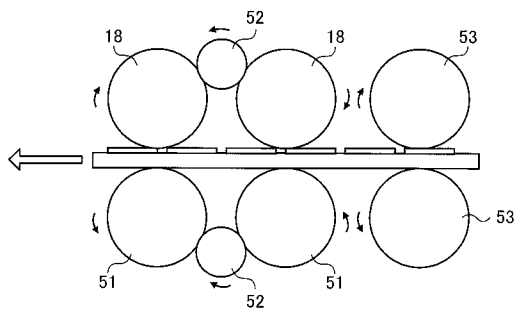
【図 17】



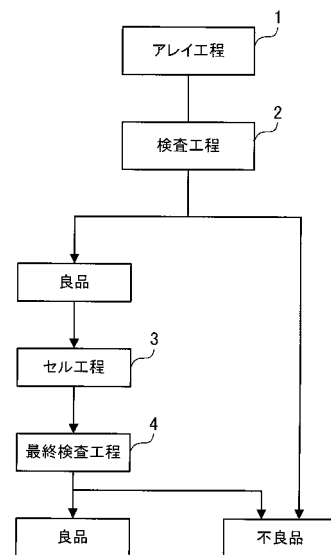
【図 18】

Sequence	00	01	02	03	04	05	06	07	08	09	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36
Select1																																					
Select2																																					
Select3																																					
Data1																																					
Data2																																					
Data3																																					
RCP position	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	
	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	
	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	
Inspection																																					
Line	1	1																																			
Column	1	2	3																																		

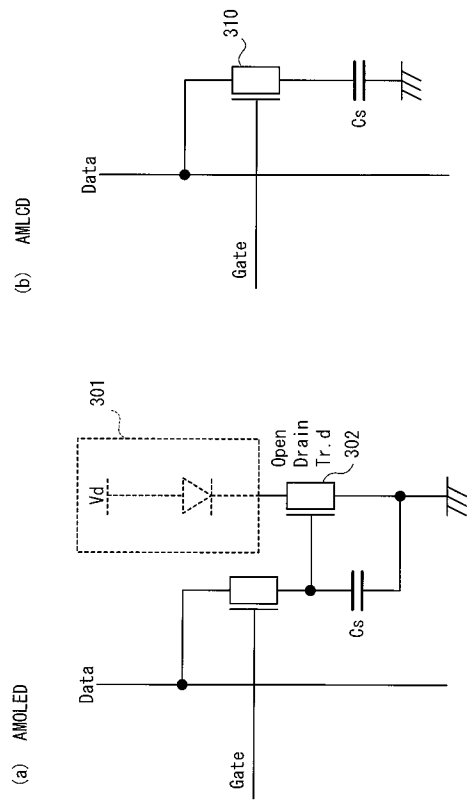
【図 19】



【図 20】



【 図 2 1 】



フロントページの続き

(74)復代理人 100104880

弁理士 古部 次郎

(74)復代理人 100118201

弁理士 千田 武

(72)発明者 中野 大樹

神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ビー・エム株式会社 東京基礎研究所内

(72)発明者 坂口 佳民

神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ビー・エム株式会社 東京基礎研究所内

F ターム(参考) 3K007 AB18 BA06 DB03 FA00

5G435 AA19 BB05 CC09 EE41 KK10

专利名称(译)	用于有源矩阵面板的检查装置，用于检查有源矩阵面板的方法，以及用于制造有源矩阵OLED面板的方法		
公开(公告)号	JP2005134421A	公开(公告)日	2005-05-26
申请号	JP2003366947	申请日	2003-10-28
[标]申请(专利权)人(译)	国际商业机器公司		
申请(专利权)人(译)	国际商业机器公司		
[标]发明人	中野大樹 坂口佳民		
发明人	中野 大樹 坂口 佳民		
IPC分类号	H05B33/10 G09F9/00 H01L51/50 H05B33/12 H05B33/14		
CPC分类号	G09G3/006 G09G3/3225		
FI分类号	G09F9/00.352 H05B33/10 H05B33/12.Z H05B33/14.A		
F-TERM分类号	3K007/AB18 3K007/BA06 3K007/DB03 3K007/FA00 5G435/AA19 5G435/BB05 5G435/CC09 5G435/EE41 5G435/KK10 3K107/AA01 3K107/BB01 3K107/CC45 3K107/EE03 3K107/GG56		
代理人(译)	坂口 博 上野武 森达武		
其他公开文献	JP3836830B2		
外部链接	Espacenet		

摘要(译)

解决的问题：通过统计方法使用矩阵布置的像素电路的多次测量结果进行检查，并获得考虑了逐因子特性的高精度测量结果。一种有源矩阵面板检查装置，用于在形成OLED之前检查有源矩阵面板的特性，其中，所述有源矩阵面板的至少一个表面由导电材料制成，同时旋转至形成在所述有源矩阵面板上的像素电极。依次邻接的辊状接触探针18，探针控制电路19，该探针控制电路19将测量所需的电压施加到辊状接触探针18与像素电极接触的TFT阵列以及施加了该电压的TFT阵列。提供计算机12，用于测量流过电池的电流并统计处理测量结果。[选型图]图1

