

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-272056
(P2004-272056A)

(43) 公開日 平成16年9月30日(2004.9.30)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
G09G 3/30	G09G 3/30 J	3K007
G09F 9/30	G09F 9/30 338	5C080
G09G 3/20	G09F 9/30 365Z	5C094
H05B 33/14	G09G 3/20 611H	
	G09G 3/20 624B	
審査請求 有 請求項の数 12 O L (全 11 頁) 最終頁に続く		

(21) 出願番号	特願2003-64748 (P2003-64748)	(71) 出願人	502345865 トッポリイ オプトエレクトロニクス コーポ Toppoly Optoelectronics Corp. 台湾 ミアオリ郡 チュウナン 350 サイエンスベイト インダストリアル パーク レンアイ ロード レン121 No. 5
(22) 出願日	平成15年3月11日 (2003.3.11)	(74) 代理人	100084375 弁理士 板谷 康夫
		(72) 発明者	薛 ▲うゑい▼傑 台湾 700 タイナン チュン チウ チュンイ ロード セクション1 No. 7
		最終頁に続く	

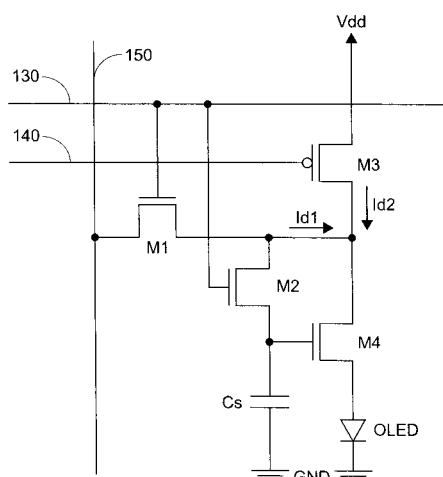
(54) 【発明の名称】 アクティブマトリクスE L Dの画素駆動回路

(57) 【要約】

【課題】 アクティブマトリクスE L Dの画素駆動回路において、記憶状態時と放出状態時の有機発光ダイオードを流れる電流がほぼ等しくなるようにして発光強度が変わらないようにする。

【解決手段】 記憶状態時に駆動電流がコンデンサ上に特定の電圧を発生し、放出状態時にはコンデンサ上の特定電圧を利用してトランジスタと有機発光ダイオード上にバイアスを印加する。有機発光ダイオードディスプレイの画素駆動回路構造を利用すると、記憶状態時または放出状態時に有機発光ダイオードを流れる電流はほぼ等しくなる。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

第一走査ラインと第二走査ラインの作動に基づきデータラインから駆動電流が入力されるアクティブマトリクス E L D の画素駆動回路であり、
トランジスタと、

一端が当該トランジスタのゲート電極に接続し、別の一端が接地電圧に接続しているコンデンサと、

P 極端が当該トランジスタのソース電極に接続し、N 極端が当該接地電圧に接続している有機発光ダイオードとを備え、

記憶状態時には、当該駆動電流が当該コンデンサを充電して特定電圧を生成することにより当該トランジスタと当該有機発光ダイオードとにバイアスを印加し、放出状態時には、当該特定電圧を利用して当該トランジスタと当該有機発光ダイオードとにバイアスが印加されることを特徴とするアクティブマトリクス E L D の画素駆動回路。 10

【請求項 2】

更に、当該第一走査ライン、当該データライン、当該トランジスタのゲート電極と当該トランジスタのドレイン電極とに接続している記憶状態回路が備わり、当該第一走査ラインが作動時に、当該駆動電流が当該データラインから入力されて当該コンデンサに当該特定電圧を充電することにより、当該駆動電流が当該データラインから当該トランジスタと当該有機発光ダイオードとに流れることを特徴とする請求項 1 記載のアクティブマトリクス E L D の画素駆動回路。 20

【請求項 3】

当該記憶状態回路には、一端が当該データラインに接続し、別の一端が当該トランジスタのドレイン電極に接続し、制御端が当該第一走査ラインに接続している第一スイッチと、一端が当該トランジスタのドレイン電極に接続し、別の一端が当該トランジスタのゲート電極に接続し、制御端が当該第一走査ラインに接続している第二スイッチとが備わっていること

を特徴とする請求項 2 記載のアクティブマトリクス E L D の画素駆動回路。

【請求項 4】

当該記憶状態回路には、一端が当該データラインに接続し、別の一端が当該トランジスタのドレイン電極に接続し、制御端が当該第一走査ラインに接続している第一スイッチと、一端が当該データラインに接続し、別の一端が当該トランジスタのゲート電極に接続し、制御端が当該第一走査ラインに接続している第二スイッチとが備わっていること

を特徴とする請求項 2 記載のアクティブマトリクス E L D の画素駆動回路。 30

【請求項 5】

更に、電圧源、当該トランジスタのドレイン電極と当該第二走査ラインとに接続している放出状態回路が備わり、当該第二走査ラインが作動時には、当該特定電圧に基づき電流が生成されて当該電圧源から当該トランジスタと当該有機発光ダイオードとに流れることを特徴とする請求項 1 記載のアクティブマトリクス E L D の画素駆動回路。

【請求項 6】

当該放出状態回路には、一端が当該電圧源に接続し、別の一端が当該トランジスタのドレイン電極に接続し、制御端が当該第二走査ラインに接続している第三スイッチが備わっていることを特徴とする請求項 5 記載のアクティブマトリクス E L D の画素駆動回路。 40

【請求項 7】

第一走査ラインと第二走査ラインの作動に基づきデータラインから駆動電流が出力されるアクティブマトリクス E L D の画素駆動回路であり、
トランジスタと、

一端が当該トランジスタのゲート電極に接続し、別の一端が電圧源に接続しているコンデンサと、

P 極端が当該電圧源に接続し、N 極端が当該トランジスタのソース電極に接続している有機発光ダイオードとを備え、

記憶状態時には、当該駆動電流が当該コンデンサを充電して特定電圧を生成することにより当該トランジスタと当該有機発光ダイオードとにバイアスを印加し、放出状態時には、当該特定電圧を利用して当該トランジスタと当該有機発光ダイオードとにバイアスが印加されることを特徴とするアクティブマトリクス E L D の画素駆動回路。

【請求項 8】

更に、当該第一走査ライン、当該データライン、当該トランジスタのゲート電極と当該トランジスタのドレイン電極とに接続している記憶状態回路が備わり、当該第一走査ラインが作動時に、当該駆動電流が当該電圧源から当該コンデンサに当該駆動電圧を充電して特定電圧を生成するとともに、当該駆動電流が当該電圧源から当該トランジスタ、当該有機発光ダイオードと当該データラインとに流れることを特徴とする請求項 7 記載のアクティブマトリクス E L D の画素駆動回路。

10

【請求項 9】

当該記憶状態回路には、一端が当該データラインに接続し、別の一端が当該トランジスタのドレイン電極に接続し、制御端が当該第一走査ラインに接続している第一スイッチと、一端が当該トランジスタのドレイン電極に接続し、別の一端が当該トランジスタのゲート電極に接続し、制御端が当該第一走査ラインに接続している第二スイッチとが備わっていること

を特徴とする請求項 8 記載のアクティブマトリクス E L D の画素駆動回路。

【請求項 10】

当該記憶状態回路には、一端が当該データラインに接続し、別の一端が当該トランジスタのドレイン電極に接続し、制御端が当該第一走査ラインに接続している第一スイッチと、一端が当該データラインに接続し、別の一端が当該トランジスタのゲート電極に接続し、制御端が当該第一走査ラインに接続している第二スイッチとが備わっていること

20

を特徴とする請求項 8 記載のアクティブマトリクス E L D の画素駆動回路。

【請求項 11】

更に、接地電圧、当該トランジスタのドレイン電極と当該第二走査ラインとに接続している放出状態回路が備わり、当該第二走査ラインが作動時には、当該特定電圧に基づきバイアス電流が生成されて当該電圧源から当該トランジスタと当該有機発光ダイオードとに流れることを特徴とする請求項 7 記載のアクティブマトリクス E L D の画素駆動回路。

【請求項 12】

当該放出状態回路には、一端が当該接地電圧に接続し、別の一端が当該トランジスタのドレイン電極に接続し、制御端が当該第二走査ラインに接続している第三スイッチが備わっていることを特徴とする請求項 11 記載のアクティブマトリクス E L D の画素駆動回路。

30

【発明の詳細な説明】

【0001】

【発明が属する技術分野】

本発明はディスプレイパネルの駆動回路に関するものであり、特にアクティブマトリクス E L D の画素駆動回路に関するものである。

【0002】

【従来の技術】

製造工程が複雑で、それ自身は発光せず、背景光源を必要とする液晶ディスプレイ (Liquid Crystal Display: LCD) と比較した場合、有機発光ダイオード (Organic Light Emitting Diode: OLED) ディスプレイには、製造工程は簡単で、視覚は広く、コストは低く、厚さは薄く、操作温度範囲は広く、それ自身が発光することができるなどの利点が備わっている。そのため、有機発光ダイオード (OLED) ディスプレイはアクティブマトリクス E L D 中の画素とすることができ、すでに徐々に液晶ディスプレイ (LCD) に取って代わっている。

40

【0003】

図 1 に示されているのは、公知の有機発光ダイオードディスプレイの画素駆動回路構造である。公知の有機発光ダイオードディスプレイの各画素は 2 個のトランジスタと 1 個のコ

50

ンデンサ(2T1C)とが組み合わされて構成されている。そのうち、トランジスタM1のゲート電極はゲート制御ライン10に接続しており、別の二端はそれぞれデータライン20とトランジスタM2のゲート電極に接続している。トランジスタM2のソース電極は電圧源(Vdd)に接続し、ドレイン電極は有機発光ダイオード(OLED)のP極端に接続している。有機発光ダイオード(OLED)のN極端は接地電圧(GND)に接続している。コンデンサCsはトランジスタM2のソース電極とゲート電極との間に接続している。

【0004】

ゲート制御ライン10が作動時、トランジスタM1は一つのスイッチをオンとし、その際に駆動電圧はデータライン20から入力されるとともに急速にコンデンサCs中に蓄積される。駆動電圧がコンデンサCsに入力されると同時に、当該駆動電圧はトランジスタM2に対してバイアスを発生するため、固定電流Idが有機発光ダイオード(OLED)を通過して、有機発光ダイオード(OLED)を発光させる。

10

【0005】

前記によれば、図1の有機発光ダイオード画素駆動回路は電圧駆動である。駆動電圧を利用することによりトランジスタM2にバイアスを発生させるとともに、有機発光ダイオード(OLED)を発光させる。周辺回路をディスプレイ中に整合させるため、大部分の有機発光ダイオード(OLED)ディスプレイ画素駆動回路のトランジスタは低温多結晶シリコン(Low Temperature Poly-Silicon: LTPS)製造工程を利用して完成された薄膜トランジスタ(Thin Film Transistor: TFT)である。しかし、この種の薄膜トランジスタは製造工程の問題により、その閾値電圧と移動度(Mobility)が一定程度で変動する。そのためコンデンサCsに入力される駆動電圧は同一であるが大きさが異なる電流が生成される。従って、有機発光ダイオード(OLED)を流れる電流が異なるため、発光強度も異なる結果となる。

20

【0006】

図2に示されているのは、また別の公知の有機発光ダイオードディスプレイの画素駆動回路構造である。当該回路は電流駆動の画素駆動回路である。当該有機発光ダイオードディスプレイの各画素は4個のトランジスタと1個のコンデンサ(4T1C)とが組み合わされて構成されている。そのうち、トランジスタM1のゲート電極は第一走査ライン(Scan 1)30に接続し、別の二端はそれぞれデータライン50とトランジスタM3のドレイン電極に接続している。トランジスタM2のゲート電極は第一走査ライン30に接続し、別の二端はそれぞれデータライン50とトランジスタM3のゲート電極に接続している。トランジスタM3のソース電極は電源(Vdd)に接続し、ドレイン電極はトランジスタM4のソース電極に接続している。トランジスタM4のゲート電極は第二走査ライン(Scan 2)40に接続し、ドレイン電極は有機発光ダイオード(OLED)のP極端に接続している。有機発光ダイオード(OLED)のN極端は接地電圧(GND)に接続している。コンデンサCsはトランジスタM3のソース電極とゲート電極との間に接続している。

30

【0007】

当該回路構造は二つの状態に分けることができ、それぞれ第一走査ライン30と第二走査ライン40とにより制御される。そのうち第一走査ライン30と第二走査ライン40の信号は同一クロック信号である。高レベルの際には、第一走査ライン30が作動して、トランジスタM1、M2がオンとなり、低レベルの際には、第二走査ライン40が作動し、M4がオンとなる。

40

【0008】

第一状態は記憶状態(Memorizing State)であり、第一走査ライン30が作動し、第二走査ライン40は作動していない場合、トランジスタM1、M2はスイッチがオンとなり、トランジスタM4はオフとなる。その際、駆動電流は電圧源(Vdd)からコンデンサCsに対して充電するとともに、電圧を発生する。駆動電流がコンデンサCsに充電すると同時に、コンデンサCs上の電圧がトランジスタM3に対してバイアス

50

を発生するため、駆動電流 I_{d1} (I_{d2} はゼロ) がトランジスタ $M3$ 、 $M1$ を介してデータライン 50 まで流れる。

【0009】

第二状態は放出状態 (Emission State) であり、第一走査ライン 30 は作動せず、第二走査ライン 40 が作動している場合、トランジスタ $M1$ 、 $M2$ はオフとなり、トランジスタ $M4$ はスイッチがオンとなる。その際、コンデンサ Cs に蓄積された電圧によりトランジスタ $M3$ にバイアスが印加されて電流 I_{d2} (I_{d1} はゼロ) が生成され、併せてトランジスタ $M4$ を介して有機発光ダイオード (OLED) を流れて、有機発光ダイオード (OLED) を発光させる。

【0010】

前記によれば、図 2 の有機発光ダイオードの画素駆動回路は第一走査ライン 30 の作動により駆動電流を利用してコンデンサ Cs に充電されて電圧が生成されるとともにトランジスタ $M4$ にバイアスが印加されることにより、駆動電流 (I_{d1}) がトランジスタ $M1$ を介してデータライン 50 まで出力される。その際は記憶状態である。そして第二走査ライン 40 の作動時が放出状態であり、トランジスタ $M1$ 、 $M2$ はすでにオフとなっているため、電流 (I_{d2}) はトランジスタ $M4$ と有機発光ダイオード (OLED) とを流れる。

【0011】

前記の 4 個のトランジスタと 1 個のコンデンサ ($4T1C$) とが組み合わされて構成されている有機発光ダイオード画素駆動回路を 2 個のトランジスタと 1 個のコンデンサ ($2T1C$) とが組み合わされて構成されている有機発光ダイオード画素駆動回路と比較した場合、その利点は閾値電圧と移動度の問題を補償することができることにある。ところで、図 3 に示されているのは 4 個のトランジスタと 1 個のコンデンサ ($4T1C$) とが組み合わされて構成されている有機発光ダイオード画素駆動回路が両状態にある場合の電流曲線図であるが、記憶状態と放出状態とにある際、トランジスタ $M3$ のドレイン電極端 (ノード a) の等価抵抗が異なるため、当該両状態における電流 (I_{d1} と I_{d2}) は大きさが異なる結果となる。図 3 によれば、トランジスタ $M3$ の異なるバイアス ($V_{cs1} \sim V_{cs10}$) は両状態において異なる電流 (I_{d1} と I_{d2}) を生成する。

【0012】

【発明が解決しようとする課題】

本発明の目的は、有機発光ダイオードディスプレイの画素駆動回路構造を提供することにある。記憶状態と放出状態において有機発光ダイオードを流れる電流がほぼ等しくなるようにして発光強度が変わらないようにすることにある。

【0013】

【課題を解決するための手段】

本発明ではアクティブマトリクス ELD の画素駆動回路が提供されており、そこでは第一走査ラインと第二走査ラインとの作動に基づきデータラインから駆動電圧が入力される。当該駆動回路には、トランジスタと、一端が当該トランジスタのゲート電極に接続し、別の一端が接地電圧に接続しているコンデンサと、P 極端が当該トランジスタのソース電極に接続し、N 極端が接地電圧に接続している有機発光ダイオードとが備わり、そのうち、記憶状態時には、駆動電流がコンデンサを充電して特定電圧を生成することによりトランジスタと有機発光ダイオードとにバイアスを印加し、放出状態時には、当該特定電圧を利用して当該トランジスタと当該有機発光ダイオードとにバイアスが印加される。

【0014】

また本発明では別のアクティブマトリクス ELD の画素駆動回路が提供されており、そこでは第一走査ラインと第二走査ラインとの作動に基づきデータラインから駆動電圧が入力される。当該駆動回路には、トランジスタと、一端が当該トランジスタのゲート電極に接続し、別の一端が電圧源に接続しているコンデンサと、P 極端が当該電圧源に接続し、N 極端がトランジスタのソース電極に接続している有機発光ダイオードとが備わり、記憶状態時には、駆動電流がコンデンサを充電して特定電圧を生成することによりトランジスタと有機発光ダイオードとにバイアスを印加し、放出状態時には、当該特定電圧を利用して

10

20

30

40

50

当該トランジスタと当該有機発光ダイオードとにバイアスが印加される。

【0015】

更に本発明ではアクティブマトリクスELDの画素駆動方法が提供されており、それには第一走査ラインが作動時に、電流経路を形成して駆動電流によりコンデンサに特定電圧を発生させる段階と、第二走査ラインが作動時に、当該特定電圧を利用してバイアス電流を充電するとともに有機発光ダイオードに流通させる段階とが備わり、そのうち、当該特定電圧は直列接続しているトランジスタのゲート電極と有機発光ダイオードとの間にバイアスを印加し、駆動電流とバイアス電流はほぼ等しくなる。

【0016】

審査官各位に本発明の特徴と技術的内容をより一層理解して頂くために、以下では添付図に基づき本発明について詳細に説明する。しかし図面は参考並びに説明用であり、本発明を制限するものではない。

10

【0017】

【発明の実施の形態】

公知のアクティブマトリクスELDの画素駆動回路に備わる問題点を改善するため、本発明では有機発光ダイオードディスプレイの画素駆動回路構造が提供されている。

【0018】

図4に示されているのは、本発明における有機発光ダイオードディスプレイの画素駆動回路構造の実施例1である。当該有機発光ダイオードディスプレイの各画素は4個のトランジスタと1個のコンデンサ(4T1C)とが組み合わせられて構成されている。そのうち、トランジスタM1のゲート電極は第一走査ライン(Scan1)130に接続し、別の二端はそれぞれデータライン150とトランジスタM3のドレイン電極に接続している。トランジスタM2のゲート電極は第一走査ライン(Scan1)130に接続し、別の二端はそれぞれトランジスタM3のドレイン電極とトランジスタM4のゲート電極に接続している。トランジスタM3のソース電極は電圧源(Vdd)に接続し、ゲート電極は第二走査ライン140に接続している。トランジスタM4のゲート電極以外の二端はトランジスタM3のドレイン電極と有機発光ダイオード(OLED)のP極端に接続している。有機発光ダイオード(OLED)のN極端は接地電圧(GND)に接続している。コンデンサCsはトランジスタM4のゲート電極と接地電圧との間に接続している。

20

【0019】

当該回路構造は二つの状態に分けることができ、それぞれ第一走査ラインと第二走査ラインとにより制御される。そのうち第一走査ライン130と第二走査ライン140の信号は同一クロック信号である。高レベルの際には、第一走査ライン130が作動して、トランジスタM1、M2がオンとなり、低レベルの際には、第二走査ライン140が作動し、M3がオンとなる。

30

【0020】

第一状態は記憶状態であり、第一走査ライン130が作動し、第二走査ライン140は作動していない場合、トランジスタM1、M2はスイッチがオンとなり、トランジスタM3はオフとなる。その際、駆動電流がデータライン150を介して入力されるとともにトランジスタM1、M2を経由して急速にコンデンサCsに特定電圧を充電する。コンデンサCsに充電すると同時に、当該特定電圧が同時にトランジスタM4と有機発光ダイオード(OLED)とに対してバイアスを発生するため、駆動電流Id1(Id2はゼロ)がデータライン150を介して有機発光ダイオード(OLED)まで流れ、有機発光ダイオード(OLED)を発光させる。

40

【0021】

第二状態は放出状態であり、第一走査ライン130は作動せず、第二走査ライン140が作動している場合、トランジスタM1、M2はオフとなり、トランジスタM3はスイッチがオンとなる。その際、コンデンサCsに蓄積された特定電圧によりすでにトランジスタM4と有機発光ダイオード(OLED)に対してバイアスが生成されているため、トランジスタM3が電流Id2(Id1はゼロ)を生成し、トランジスタM4を介して有機発光

50

ダイオード (O L E D) を流れ、有機発光ダイオード (O L E D) を発光させる。

【 0 0 2 2 】

本発明の実施例によれば、記憶状態であるか放出状態であるかに拘らず、コンデンサ C_s 上の特定電圧が常にトランジスタ M_4 と有機発光ダイオード (O L E D) のバイアスとなる。そのため、当該両状態において有機発光ダイオード (O L E D) を流れる電流はほぼ等しくなる。つまり $I_{d1} = I_{d2}$ となる。従って公知の有機発光ダイオードディスプレイの画素駆動回路における記憶状態と放出状態とでは大きさが異なる電流が生成されるという問題は、完全に解決されている。

【 0 0 2 3 】

図 5 に示されているのは、本発明における 4 個のトランジスタと 1 個のコンデンサ ($4T1C$) とが組み合わされて構成されている有機発光ダイオード画素駆動回路が両状態にある場合のバイアス電流曲線図である。記憶状態と放出状態において、駆動電圧は常にトランジスタ M_4 と有機発光ダイオード (O L E D) とに対するバイアスとなっているため、当該両状態におけるバイアス電流 (I_{d1} と I_{d2}) の大きさは非常に接近する。図 5 によれば、トランジスタ M_4 と有機発光ダイオード (O L E D) の各種異なるバイアスについて、両状態の変化時にも I_{d1} と I_{d2} との相互差はあまり大きくはない。

10

【 0 0 2 4 】

図 6 に示されているのは、本発明における本発明における有機発光ダイオードディスプレイの画素駆動回路構造の実施例 2 である。実施例 1 と比較した場合、トランジスタ M_2' のゲート電極は第一走査ライン ($Scan_1$) 130 に接続し、別の二端はそれぞれデータライン 150 とトランジスタ M_4 のゲート電極に接続している。実施例 2 の両状態においても実施例 1 と同一の結果となり、特定電圧が同時にトランジスタ M_4 と有機発光ダイオード (O L E D) とにバイアスを印加するため、両状態変化時の I_{d1} と I_{d2} はほぼ等しくなる。

20

【 0 0 2 5 】

図 7 に示されているのは、本発明における有機発光ダイオードディスプレイの画素駆動回路構造の実施例 3 である。当該有機発光ダイオードディスプレイの各画素は 4 個のトランジスタと 1 個のコンデンサ ($4T1C$) とが組み合わされて構成されている。そのうち、トランジスタ M_5 のゲート電極は第一走査ライン ($Scan_1$) 130 に接続し、別の二端はそれぞれデータライン 150 とトランジスタ M_7 のドレイン電極に接続している。トランジスタ M_6 のゲート電極は第一走査ライン ($Scan_1$) 130 に接続し、別の二端はそれぞれデータライン 150 とトランジスタ M_7 のゲート電極に接続している。有機発光ダイオード (O L E D) の P 極端は電圧源 (V_{dd}) に接続している。コンデンサ C_s はトランジスタ M_7 のゲート電極と電圧源 (V_{dd}) との間に接続している。トランジスタ M_7 のソース電極は有機発光ダイオード (O L E D) の N 極端に接続している。トランジスタ M_8 のゲート電極は第二走査ラインに接続し、別の二端はトランジスタ M_7 のドレイン電極と接地電圧 (GND) に接続している。

30

【 0 0 2 6 】

従って、記憶状態の際、トランジスタ M_5 、 M_6 はスイッチがオンとなり、トランジスタ M_8 はオフとなる。その際、駆動電流が電圧源 (V_{dd}) から入力されるとともにトランジスタ M_6 を介して急速にコンデンサ C_s に特定電圧を充電する。駆動電流がコンデンサ C_s に充電するとともに、当該特定電圧が同時にトランジスタ M_7 と有機発光ダイオード (O L E D) とに対してバイアスを発生するため、駆動電流 I_{d1} (I_{d2} はゼロ) が有機発光ダイオード (O L E D) からデータライン 150 に流れ、有機発光ダイオード (O L E D) を発光させる。放出状態の際には、トランジスタ M_5 、 M_6 はオフとなり、トランジスタ M_8 はスイッチがオンとなる。その際、コンデンサ C_s に蓄積された特定電圧によりすでにトランジスタ M_7 と有機発光ダイオード (O L E D) に対してバイアスが生成されているため、トランジスタ M_7 が電流 I_{d2} (I_{d1} はゼロ) を生成し、有機発光ダイオード (O L E D) を流れて、有機発光ダイオード (O L E D) を発光させる。当該両状態において有機発光ダイオード (O L E D) を流れる電流はほぼ等しくなる。つまり I

40

50

$d1 = Id2$ となる。

【0027】

図8に示されているのは、本発明における有機発光ダイオードディスプレイの画素駆動回路構造の実施例4である。実施例3と比較した場合、トランジスタM6'のゲート電極は第一走査ライン(Scan 1)130に接続し、別の二端はそれぞれトランジスタM5のドレイン電極とトランジスタM7のゲート電極に接続している。実施例4の両状態においても実施例3と同一の結果となり、特定電圧が同時にトランジスタM7と有機発光ダイオード(OLED)とにバイアスを印加するため、両状態変化時のId1とId2はほぼ等しくなる。

【0028】

従って、本発明の利点は前記の通り有機発光ダイオードディスプレイの駆動回路構造が提供されていることにある。本発明では記憶状態であるか放出状態であるかに拘らず、特定電圧が常にトランジスタと有機発光ダイオード上にバイアスを印加する。そのため、記憶状態または放出状態において有機発光ダイオードを流れる電流はほぼ等しくなる。

【0029】

以上の通り、本発明ではすでに適正な実施例が披露されているが、それは決して本発明を限定するものではなく、当該技術に習熟しているものであれば、本発明の精神と範囲を離脱することなく、各種の変更と修飾を施すことが可能である。従って本発明の保護範囲については後半に添付の特許請求項を基準とする。

【図面の簡単な説明】

【図1】公知の有機発光ダイオードディスプレイの画素駆動回路構造の図。

【図2】公知のまた別の有機発光ダイオードディスプレイの画素駆動回路構造の図。

【図3】4個のトランジスタと1個のコンデンサ(4T1C)とが組み合わされて構成されている有機発光ダイオード画素駆動回路が2種類の状態にある場合の電流曲線図。

【図4】本発明における有機発光ダイオードディスプレイの画素駆動回路構造の実施例1の図。

【図5】本発明において4個のトランジスタと1個のコンデンサ(4T1C)とが組み合わされて構成されている有機発光ダイオード画素駆動回路が2種類の状態にある場合の電流曲線図。

【図6】本発明における有機発光ダイオードディスプレイの画素駆動回路構造の実施例2の図。

【図7】本発明における有機発光ダイオードディスプレイの画素駆動回路構造の実施例3の図。

【図8】本発明における有機発光ダイオードディスプレイの画素駆動回路構造の実施例4の図。

【符号の説明】

130 第一走査ライン

140 第二走査ライン

150 データライン

M4, M7 トランジスタ

Cs コンデンサ

OLED 有機発光ダイオード

M1, M5 第一スイッチ

M2, M2', M6, M6' 第二スイッチ

M3, M8 第三スイッチ

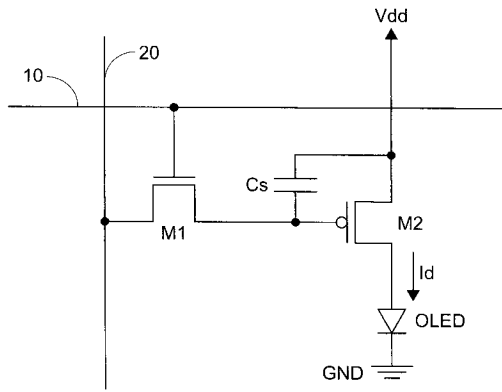
10

20

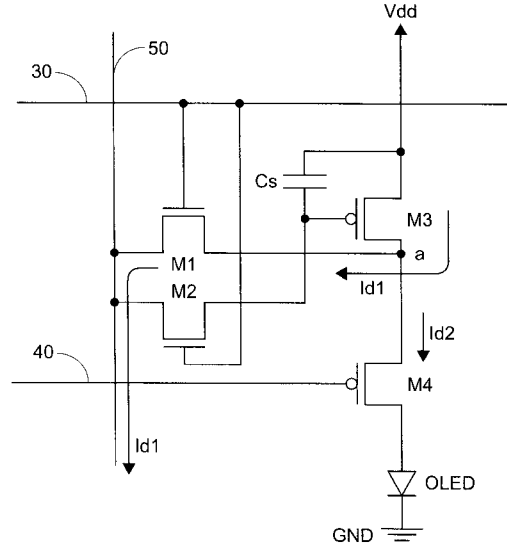
30

40

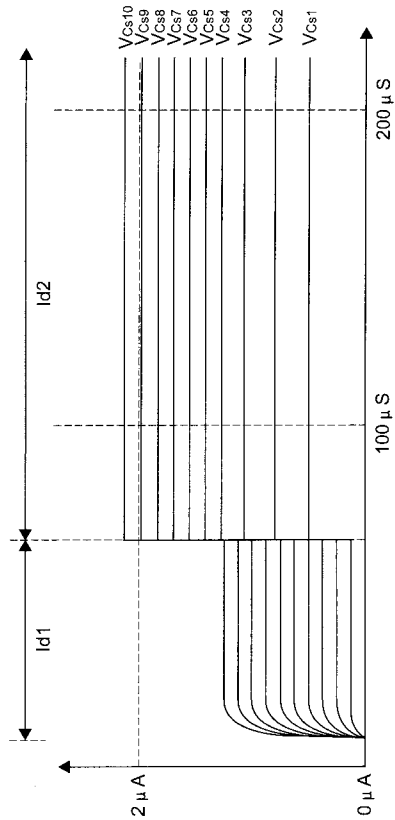
【 図 1 】



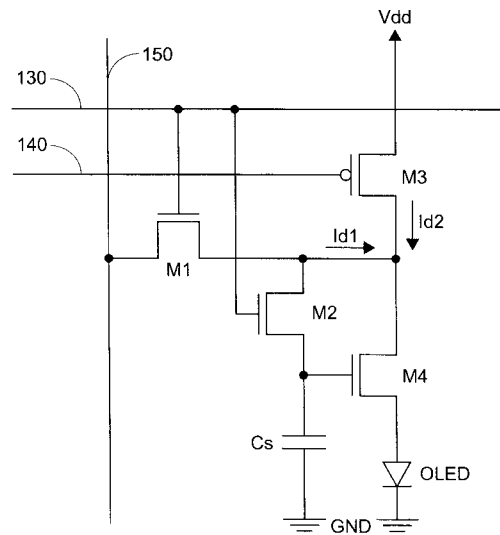
【 図 2 】



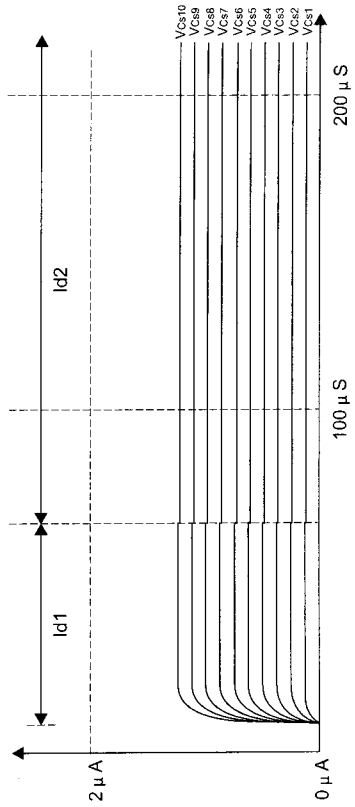
【 図 3 】



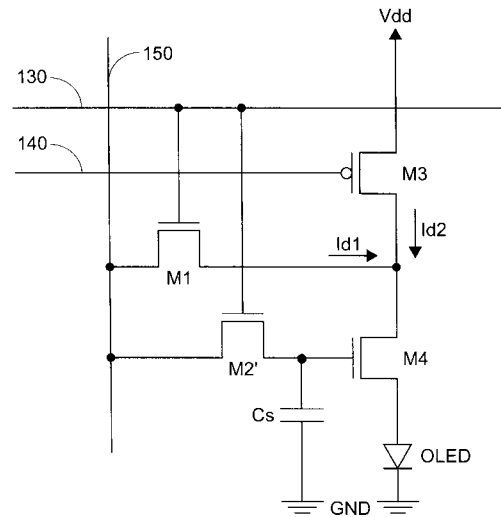
【 図 4 】



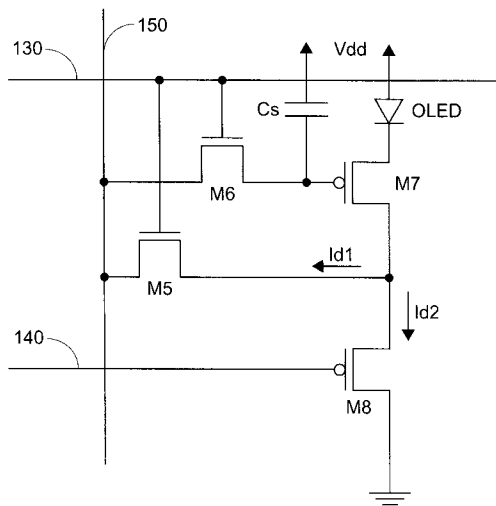
【 図 5 】



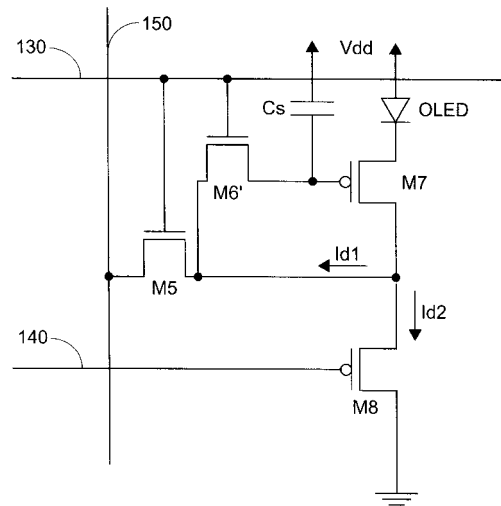
【 図 6 】



【 図 7 】



【 図 8 】



フロントページの続き

(51)Int.Cl.⁷

F I

テーマコード(参考)

G 0 9 G 3/20 6 4 2 A

H 0 5 B 33/14 A

Fターム(参考) 3K007 AB17 BA06 DB03 GA04

5C080 AA06 BB05 DD05 DD28 FF11 JJ03 JJ05

5C094 AA04 AA07 AA55 BA03 BA27 CA19 CA25 DB01 DB04 FB01

FB12 FB14 FB15 FB20

专利名称(译)	有源矩阵ELD的像素驱动电路		
公开(公告)号	JP2004272056A	公开(公告)日	2004-09-30
申请号	JP2003064748	申请日	2003-03-11
[标]申请(专利权)人(译)	托波Ryi光电公司 统宝光电股份有限公司		
申请(专利权)人(译)	Topporyi光电公司		
[标]发明人	薛うえい傑		
发明人	薛 ▲うえい▼傑		
IPC分类号	H01L51/50 G09F9/30 G09G3/20 G09G3/30 H01L27/32 H05B33/14		
FI分类号	G09G3/30.J G09F9/30.338 G09F9/30.365.Z G09G3/20.611.H G09G3/20.624.B G09G3/20.642.A H05B33/14.A G09F9/30.365 G09G3/325 G09G3/3266 G09G3/3283 H01L27/32		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD28 5C080/FF11 5C080/JJ03 5C080/JJ05 5C094/AA04 5C094/AA07 5C094/AA55 5C094/BA03 5C094/BA27 5C094/CA19 5C094/CA25 5C094/DB01 5C094/DB04 5C094/FB01 5C094/FB12 5C094/FB14 5C094/FB15 5C094/FB20 3K107/AA01 3K107/BB01 3K107/CC31 3K107/EE03 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AB24 5C380/BA12 5C380/BA38 5C380/BA39 5C380/CA13 5C380/CB17 5C380/CC02 5C380/CC13 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC62 5C380/CC63 5C380/CD012 5C380/CD014 5C380/DA02 5C380/DA06		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过使流过有机发光二极管的电流在存储状态和放电状态下基本相等，来防止有源矩阵ELD的像素驱动电路中的发射强度发生变化。驱动电流在存储状态下在电容器上产生特定电压，并且通过在放电状态下在电容器上使用特定电压将偏压施加到晶体管和有机发光二极管。当使用有机发光二极管显示器的像素驱动电路结构时，在存储状态或发射状态期间流过有机发光二极管的电流变得基本相等。 [选择图]图4

