

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

WO2005/004550

発行日 平成18年8月24日 (2006. 8. 24)

(43) 国際公開日 平成17年1月13日 (2005. 1. 13)

(51) Int. Cl.	F 1	テーマコード (参考)
<b>H05B 33/26 (2006.01)</b>	H05B 33/26	3K007
<b>H05B 33/10 (2006.01)</b>	H05B 33/10	
<b>H01L 51/50 (2006.01)</b>	H05B 33/14	A

審査請求 未請求 予備審査請求 未請求 (全 19 頁)

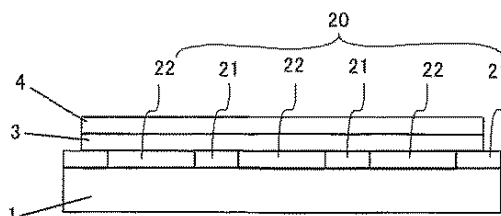
出願番号 特願2005-511430 (P2005-511430)	(71) 出願人 000005016 パイオニア株式会社 東京都目黒区目黒1丁目4番1号
(21) 国際出願番号 PCT/JP2004/009790	
(22) 国際出願日 平成16年7月2日 (2004. 7. 2)	(74) 代理人 100079119 弁理士 藤村 元彦
(31) 優先権主張番号 特願2003-192892 (P2003-192892)	(72) 発明者 永山 健一 埼玉県鶴ヶ島市富士見6丁目1番1号 パイオニア株式会社 総合研究所内
(32) 優先日 平成15年7月7日 (2003. 7. 7)	(72) 発明者 宮口 敏 埼玉県鶴ヶ島市富士見6丁目1番1号 パイオニア株式会社 総合研究所内
(33) 優先権主張国 日本国 (JP)	Fターム (参考) 3K007 AB02 AB08 AB11 AB18 BA06 CC00 DB03 FA00

最終頁に続く

(54) 【発明の名称】 有機エレクトロルミネッセンス表示パネル及びその製造方法

(57) 【要約】

有機エレクトロルミネッセンス表示パネルは、各々が第1及び第2表示電極並びに第1及び第2表示電極間に挟持かつ積層された少なくとも1層の有機化合物からなる発光層を含む有機機能層からなる複数の有機エレクトロルミネッセンス素子と、複数の有機エレクトロルミネッセンス素子を担持する基板と、からなる。第1及び第2表示電極の少なくとも一方の電極は、複数の有機エレクトロルミネッセンス素子に共通して形成された共通層からなり、共通層が有機エレクトロルミネッセンス素子に対応する低抵抗部と低抵抗部に接合しこれより高い抵抗率を有する高抵抗部とからなる。



**【特許請求の範囲】****【請求項 1】**

各々が第 1 及び第 2 表示電極並びに前記第 1 及び第 2 表示電極間に挟持かつ積層された少なくとも 1 層の有機化合物からなる発光層を含む有機機能層からなる複数の有機エレクトロルミネッセンス素子と、前記複数の有機エレクトロルミネッセンス素子を担持する基板と、からなる有機エレクトロルミネッセンス表示パネルであって、前記第 1 及び第 2 表示電極の少なくとも一方の電極は前記複数の有機エレクトロルミネッセンス素子に共通して形成された共通層からなり、前記共通層が前記有機エレクトロルミネッセンス素子に対応する低抵抗部と前記低抵抗部に接合しこれより高い抵抗率を有する高抵抗部とからなることを特徴とする有機エレクトロルミネッセンス表示パネル。

10

**【請求項 2】**

前記低抵抗部は、 $1 \times 10^6 \Omega / \square$ 以下のシート抵抗を有することを特徴とする請求項 1 に記載の有機エレクトロルミネッセンス表示パネル。

**【請求項 3】**

前記高抵抗部は、 $1 \times 10^6 \Omega / \square$ 以上のシート抵抗を有することを特徴とする請求項 1 又は 2 に記載の有機エレクトロルミネッセンス表示パネル。

**【請求項 4】**

前記低抵抗部及び前記高抵抗部は共通する主成分を含有することを特徴とする請求項 1 に記載の有機エレクトロルミネッセンス表示パネル。

**【請求項 5】**

前記低抵抗部と前記高抵抗部のシート抵抗の差が、2 桁以上であることを特徴とする請求項 1～3 のいずれかに記載の有機エレクトロルミネッセンス表示パネル。

20

**【請求項 6】**

前記高抵抗部は、添加成分として酸素及び窒素の少なくとも 1 成分を含有しかつ前記低抵抗部よりも酸素及び窒素の少なくとも 1 成分の含有量が多いことを特徴とする請求項 1～4 のいずれかに記載の有機エレクトロルミネッセンス表示パネル。

**【請求項 7】**

前記高抵抗部は、ドナー又はアクセプタを含有しかつ前記低抵抗部よりも前記ドナー又はアクセプタの含有量が少ないことを特徴とする請求項 1～4 のいずれかに記載の有機エレクトロルミネッセンス表示パネル。

30

**【請求項 8】**

前記高抵抗部は、非結晶又は多結晶構造を有しかつ前記低抵抗部よりも前記結晶構造の粒界の存在量が多いことを特徴とする請求項 1～4 のいずれかに記載の有機エレクトロルミネッセンス表示パネル。

**【請求項 9】**

各々が第 1 及び第 2 表示電極並びに前記第 1 及び第 2 表示電極間に挟持かつ積層された少なくとも 1 層の有機化合物からなる発光層を含む有機機能層からなる複数の有機エレクトロルミネッセンス素子と、前記複数の有機エレクトロルミネッセンス素子を担持する基板と、からなる有機エレクトロルミネッセンス表示パネルの製造方法であって、導電性を有する共通層を形成する工程と、前記共通層の前記抵抗率より高い抵抗率の高抵抗部を部分的に生成して、前記高抵抗部より低い抵抗率の低抵抗部を画定して、前記低抵抗部を前記第 1 及び第 2 表示電極の少なくとも一方として形成する高抵抗化処理工程と、を含むことを特徴とする有機エレクトロルミネッセンス表示パネルの製造方法。

40

**【請求項 10】**

前記高抵抗化処理工程は、前記基板を酸素又は窒素雰囲気中に配置して、前記共通層を部分的に酸化又は窒化させる処理を含むことを特徴とする請求項 9 に記載の製造方法。

**【請求項 11】**

前記共通層はドナー又はアクセプタを含有し、前記高抵抗化処理工程は前記ドナー又はアクセプタを部分的にアンドープする処理を含むことを特徴とする請求項 9 に記載の製造方法。

50

**【請求項 1 2】**

前記共通層は非結晶又は多結晶構造を有し、前記高抵抗化処理工程は前記共通層を部分的にアニーリングする工程を含み、前記結晶構造の粒界の存在量を前記低抵抗部よりも増加せしめる処理を含むことを特徴とする請求項 9 に記載の製造方法。

**【請求項 1 3】**

各々が第 1 及び第 2 表示電極並びに前記第 1 及び第 2 表示電極間に挟持かつ積層された少なくとも 1 層の有機化合物からなる発光層を含む有機機能層からなる複数の有機エレクトロルミネッセンス素子と、前記複数の有機エレクトロルミネッセンス素子を担持する基板と、からなる有機エレクトロルミネッセンス表示パネルの製造方法であって、高抵抗な共通層を形成する工程と、前記共通層の前記抵抗率より低い抵抗率の低抵抗部を部分的に生成して、前記低抵抗部より高い抵抗率の高抵抗部を画定して、前記低抵抗部を前記第 1 及び第 2 表示電極の少なくとも一方として形成する低抵抗化処理工程と、を含むことを特徴とする有機エレクトロルミネッセンス表示パネルの製造方法。

10

**【請求項 1 4】**

前記低抵抗化処理工程は、前記基板を還元雰囲気中に配置して、前記共通層を部分的に還元させる処理を含むことを特徴とする請求項 1 3 に記載の製造方法。

**【請求項 1 5】**

前記低抵抗化処理工程は前記ドナー又はアクセプタを部分的にドーピングする処理を含むことを特徴とする請求項 1 3 に記載の製造方法。

**【請求項 1 6】**

前記共通層は非結晶又は多結晶構造を有し、前記低抵抗化処理工程は前記共通層を部分的にアニーリングする工程を含み、前記結晶構造の粒界の存在量を前記高抵抗部よりも減少せしめる処理を含むことを特徴とする請求項 1 3 に記載の製造方法。

20

**【請求項 1 7】**

各々が第 1 及び第 2 表示電極並びに前記第 1 及び第 2 表示電極間に挟持かつ積層された少なくとも 1 層の有機化合物からなる発光層を含む有機機能層からなる複数の有機エレクトロルミネッセンス素子と、前記複数の有機エレクトロルミネッセンス素子を担持する基板と、からなる有機エレクトロルミネッセンス表示パネルの製造方法であって、導電性を有する共通層を形成する工程と、

前記共通層の前記抵抗率より高い抵抗率の高抵抗部を部分的に生成して、前記高抵抗部より低い抵抗率の低抵抗部を画定する高抵抗化処理工程と、

30

前記低抵抗部において前記共通層の前記抵抗率より低い抵抗率の第 2 低抵抗部を部分的に生成して、前記第 2 低抵抗部を前記第 1 及び第 2 表示電極の少なくとも一方として形成する低抵抗化処理工程と、を含むことを特徴とする有機エレクトロルミネッセンス表示パネルの製造方法。

**【請求項 1 8】**

前記高抵抗化処理工程は、前記基板を酸素又は窒素雰囲気中に配置して、前記共通層を部分的に酸化又は窒化させる処理を含むことを特徴とする請求項 1 7 に記載の製造方法。

**【請求項 1 9】**

前記共通層はドナー又はアクセプタを含有し、前記高抵抗化処理工程は前記ドナー又はアクセプタを部分的にアンドーピングする処理を含むことを特徴とする請求項 1 7 に記載の製造方法。

40

**【請求項 2 0】**

前記共通層は非結晶又は多結晶構造を有し、前記高抵抗化処理工程は前記共通層を部分的にアニーリングする工程を含み、前記結晶構造の粒界の存在量を前記低抵抗部よりも増加せしめる処理を含むことを特徴とする請求項 1 7 に記載の製造方法。

**【請求項 2 1】**

前記低抵抗化処理工程は、前記基板を還元雰囲気中に配置して、前記低抵抗部を部分的に還元させる処理を含むことを特徴とする請求項 1 7 に記載の製造方法。

**【請求項 2 2】**

50

前記低抵抗化処理工程は前記ドナー又はアクセプタを部分的にドーピングする処理を含むことを特徴とする請求項 17 に記載の製造方法。

#### 【請求項 23】

前記共通層は非結晶又は多結晶構造を有し、前記低抵抗化処理工程は前記低抵抗部を部分的にアニーリングする工程を含み、前記結晶構造の粒界の存在量を前記低抵抗部よりも減少せしめる処理を含むことを特徴とする請求項 17 に記載の製造方法。

#### 【発明の詳細な説明】

##### 【技術分野】

本発明は、電流の注入によって発光するエレクトロルミネッセンスを呈する有機化合物材料からなる発光層を含む 1 以上の薄膜（以下、有機機能層という）を備えた有機エレクトロルミネッセンス素子（以下、有機 EL 素子という）に関し、特に、複数の有機 EL 素子が基板上に形成された有機エレクトロルミネッセンス表示パネル（以下、有機 EL 表示パネルという）に関する。

10

##### 【背景技術】

有機 EL 素子は、発光層を含む有機機能層を表示電極である陽極及び陰極間に挟んだ形態で基本的に構成され、両電極から注入された電子と正孔が再結合時の励起子が励起状態から基底状態に戻り光を生じさせる。例えば、図 1 に示すように、透明基板 1 上に、陽極の透明電極 2 と、有機機能層 3 と、陰極の金属電極 4 とが順次積層されて有機 EL 素子は構成され、透明基板側から発光を得る。発光を取り出すために、陽極、陰極の少なくとも何れかは、透明又は半透明である必要がある。有機機能層 3 は、例えば、図 1 に示すように、透明電極 2 側から積層された正孔注入層 31 / 正孔輸送層 32 / 発光層 33 / 電子輸送層 34 など、それぞれの機能を持つ複数の層からなる。

20

このような有機 EL 素子を複数設けて複雑な表示を可能とすることができる。例えば、マトリクス表示タイプの有機 EL 表示パネルや、所定発光パターンを有するものが知られている。

図 2 は、一例として第 1 表示電極 2 を平行に並べた複数の有機 EL 素子（第 2 表示電極 4 は複数の第 1 表示電極 2 に直交している）からなる有機 EL 表示パネルの部分断面図を示す。第 1 表示電極 2 と第 2 表示電極 4（以下、それぞれ単に、第 1 電極、第 2 電極という）に挟持された有機機能層 3 の膜厚は通常、100 nm ~ 1 μm 程度と非常に薄いため、図 2 に示すような電極のエッジ部 ED では電界集中が生じ、最悪の場合、有機機能層 3 の絶縁破壊が生じ、第 1 電極 2 と第 2 電極 4 が短絡（以下、単に、ショートという）してしまう。

30

ショートの問題を改善する方法が、例えば、特開 2002-25781 号公報及び特開 2002-246173 号公報（以下、それぞれ特許文献 1 及び 2 という）などに開示されている。

特許文献 1 の技術では、図 3 のように第 1 電極 2 間のスペース部に絶縁有機層 5 を設けている。このようにして第 1 電極 2 のエッジを絶縁有機層 5 で覆えば、ショートは生じにくくなる。更に、特許文献 1 は、従来のポリイミド膜などを用いる場合の欠点を指摘し、絶縁有機層 5 を有機機能層 5 の形成法と同じマスク蒸着で行うことにより、第 1 電極 2、絶縁有機層 5、有機機能層 3、第 2 電極 4 を、大気に曝することなく真空一貫工程で作製することを提案している。

40

特許文献 2 では、第 1 電極をパターンニングするレジストパターンを利用して、アモルファスカーボンなどを第 1 電極間に充填するようにして形成し、第 1 電極の段差を小さくし、ショートを防止する方法を開示している。

##### 【発明の開示】

しかしながら、図 2 のような構造では、特許文献 1 が指摘する通り、第 1 電極 2 のエッジ部分 ED でショートが生じるという問題があった。

図 3 のように絶縁有機層 5 を設ける構造では、絶縁層材料としてポリイミドなどをフォトリソグラフィで形成すると、特許文献 1 が指摘する通り、工程が複雑になったり、絶縁有機層 5 中の微量水分が素子に悪影響を及ぼし、ダークスポットが拡大する、などの問

50

題を生じた。更に、図3のように第1電極2と絶縁有機層5が重なり部分O Lだけ発光領域が狭くなり、開口率が低下、高輝度なディスプレイを実現することが困難であった。

特許文献1が提案するように、絶縁層を、大気に曝することなく真空一貫工程で、有機機能層と同様にマスク蒸着によって形成すれば、ダークスポット拡大の問題は解決できる。しかし、有機EL素子に不可欠な、第1電極、有機機能層、第2電極以外に別材料で絶縁層を形成しなくてはならず、工程が複雑になる問題と、開口率が低下する問題は残る。また、マスク蒸着など、大気に曝することなく真空一貫工程で行うことのできる絶縁膜のパターン形成方法は、フォトリソグラフィなど真空外の工程を含む形成法に比べ、パターン精度が劣り、画素の小さい、高精細なディスプレイを実現することは困難であった。

特許文献2が提案するように、第1電極間をアモルファスカーボンなどで充填する方法は、第1電極の上面と、充填する膜の上面が、ほぼ同一平面になるように平らに形成すれば、ショート防止の効果は非常に高い。しかし実際は、第1電極をエッチングする際、サイドエッチングが生じて第1電極の幅が細くなり、図4に示すように、第1電極2と充填するアモルファスカーボン膜6との間に隙間Gができやすい。また、充填するアモルファスカーボン膜6を、第1電極2と全く同じ膜厚に制御するのは困難であり、第1電極の段差を完全になくすることはほぼ不可能である。これらの問題は、特に基板が大型化すると顕著になる。仮に、サイドエッチング、膜厚の制御などの問題を解決し、理想の状態を形成できたとしても、別材料のアモルファスカーボンで絶縁層を形成しなくてはならないのは、特許文献1と同じであり、工程が複雑になってしまう。

また、上記のような構造では、第1電極パターン、絶縁膜パターンなどによりそれぞれ段差が生じ、素子を保護膜によって封止する際、段差部分で保護膜が不完全に形成されやすくなり、素子作製の歩留まりが悪化したり、素子の耐久性が減少する場合があった。

そこで、本発明の解決しようとする課題には、有機EL素子の電極エッジ部分の段差を解消した有機EL表示パネル及びその製造方法を提供することが例として挙げられる。

請求項1記載の有機エレクトロルミネッセンス表示パネルは、各々が第1及び第2表示電極並びに前記第1及び第2表示電極間に挟持かつ積層された少なくとも1層の有機化合物からなる発光層を含む有機機能層からなる複数の有機エレクトロルミネッセンス素子と、前記複数の有機エレクトロルミネッセンス素子を担持する基板と、からなる有機エレクトロルミネッセンス表示パネルであって、前記第1及び第2表示電極の少なくとも一方の電極群は前記複数の有機エレクトロルミネッセンス素子に共通して形成された共通層からなり、前記共通層が前記有機エレクトロルミネッセンス素子に対応する低抵抗部と前記低抵抗部に接合しこれより高い抵抗率を有する高抵抗部とからなることを特徴とする。

請求項9記載の有機エレクトロルミネッセンス表示パネルの製造方法は、各々が第1及び第2表示電極並びに前記第1及び第2表示電極間に挟持かつ積層された少なくとも1層の有機化合物からなる発光層を含む有機機能層からなる複数の有機エレクトロルミネッセンス素子と、前記複数の有機エレクトロルミネッセンス素子を担持する基板と、からなる有機エレクトロルミネッセンス表示パネルの製造方法であって、導電性を有する共通層を形成する工程と、前記共通層の前記抵抗率より高い抵抗率の高抵抗部を部分的に生成して、前記高抵抗部より低い抵抗率の低抵抗部を画定して、前記低抵抗部を前記第1及び第2表示電極の少なくとも一方として形成する高抵抗化処理工程と、を含むことを特徴とする。

請求項13記載の有機エレクトロルミネッセンス表示パネルの製造方法は、各々が第1及び第2表示電極並びに前記第1及び第2表示電極間に挟持かつ積層された少なくとも1層の有機化合物からなる発光層を含む有機機能層からなる複数の有機エレクトロルミネッセンス素子と、前記複数の有機エレクトロルミネッセンス素子を担持する基板と、からなる有機エレクトロルミネッセンス表示パネルの製造方法であって、導電性を有する共通層を形成する工程と、前記共通層の前記抵抗率より低い抵抗率の低抵抗部を部分的に生成して、前記低抵抗部より高い抵抗率の高抵抗部を画定して、前記低抵抗部を前記第1及び第2表示電極の少なくとも一方として形成する低抵抗化処理工程と、を含むことを特徴とする。

10

20

30

40

50

請求項 17 記載の有機エレクトロルミネッセンス表示パネルの製造方法は、各々が第 1 及び第 2 表示電極並びに前記第 1 及び第 2 表示電極間に挟持かつ積層された少なくとも 1 層の有機化合物からなる発光層を含む有機機能層からなる複数の有機エレクトロルミネッセンス素子と、前記複数の有機エレクトロルミネッセンス素子を担持する基板と、からなる有機エレクトロルミネッセンス表示パネルの製造方法であって、高抵抗な共通層を形成する工程と、

前記共通層の前記抵抗率より高い抵抗率の高抵抗部を部分的に生成して、前記高抵抗部より低い抵抗率の低抵抗部を画定する高抵抗化処理工程と、

前記低抵抗部において前記共通層の前記抵抗率より低い抵抗率の第 2 低抵抗部を部分的に生成して、前記第 2 低抵抗部を前記第 1 及び第 2 表示電極の少なくとも一方として形成する低抵抗化処理工程と、を含むことを特徴とする。 10

#### 【図面の簡単な説明】

図 1 は、有機 EL 素子を模式的に示す断面図である。

図 2 及び図 3 は、有機 EL 表示パネルを模式的に示す部分断面図である。

図 4 は、有機 EL 表示パネル製造工程における有機 EL 表示パネルの一部を模式的に示す部分断面図である。

図 5 は、本発明による第 1 実施形態の有機 EL 表示パネルを模式的に示す部分断面図である。

図 6 は、本発明による実施形態の有機 EL 表示パネル製造工程における有機 EL 表示パネルの一部を模式的に示す部分断面図である。 20

図 7～図 10 は、本発明による他の実施形態の有機 EL 表示パネル製造工程における有機 EL 表示パネルの一部を模式的に示す部分断面図である。

図 11～図 13 は、本発明による他の実施形態の有機 EL 表示パネルを模式的に示す部分断面図である。

図 14 は、本発明による他の実施形態の有機 EL 表示パネル製造工程における有機 EL 表示パネルの一部を模式的に示す部分平面図である。

図 15 は、本発明による他の実施形態の有機 EL 表示パネルを模式的に示す部分断面図である。

#### 発明を実施するための形態

本発明の実施形態を図面を参照しつつ説明する。 30

図 5 は、本発明の 1 実施形態のマトリクス表示タイプの有機 EL 表示パネルを概略部分断面を示す。図示するように、有機 EL 表示パネルは、例えば、ガラス、プラスチックなどの透明な基板 1 上に、導体又は半導体を含む共通層 20 を備えている。共通層 20 は、高抵抗部 21 と、高抵抗部より低い抵抗率の低抵抗部 22 とからなり、低抵抗部 22 が第 1 電極 22 として機能し、高抵抗部 21 が低抵抗部 22 の第 1 電極を囲繞するように接合している。それぞれ有機 EL 素子は、低抵抗部の第 1 電極 22 と、有機機能層 3 と、第 2 電極 4 とが順次積層されて構成され、複数の有機 EL 素子の発光が基板 1 側から放射する。

このように第 1 実施形態では、基板 1 上の表示面の略全面に形成された共通層 20 に、抵抗の低い低抵抗部 22 と、抵抗の高い高抵抗部 21 とを設け、低抵抗部 22 を有機 EL 素子の第 1 電極 22 として用いる。図 5 に示す有機 EL 表示パネル構造では、低抵抗部 22 が従来の第 1 電極パターン部に相当し、高抵抗部 21 が従来の第 1 電極間ギャップに相当する。さらに、発光は低抵抗部 22 の上方のみで生じ、各々の低抵抗部 22 は独立した第 1 電極として作用する。 40

第 1 電極 22、第 2 電極 4 の何れか一方を陽極とし、他方を陰極とする。第 1 電極 22、第 2 電極 4 の少なくとも何れかは、透明又は半透明である必要がある。第 1 電極 22 が透明である場合は基板側から、第 2 電極 4 が透明である場合は膜面側から、それぞれ発光を観察することができる。

第 1 電極 22 及び第 2 電極 4 の材料には、既知のものを用いることができる。例えば、透明なものとして、ITO (indium tin oxide)、IZO (indiu 50

m z i n c o x i d e) など、半透明なものとして、Al、Mg、Ag、Au、Pt、Pd、Crなど金属からなる非常に薄い半透膜、不透明なものとして、Al、Mg、Ag、Au、Pt、Pd、Crなどの金属、を用いることができる。これらの材料を用いて、スパッタ法、蒸着法、CVD法などにより成膜する。

有機機能層は、図1と同様に正孔注入層/正孔輸送層/発光層/電子輸送層/電子注入層などからなるが、従来の有機EL素子と同様、既知の材料を用いることができる。また、発光層の単一層、あるいは有機正孔輸送層、発光層及び有機電子輸送層の3層構造、又は有機正孔輸送層及び発光層の2層構造、さらにこれらの適切な層間に電子或いは正孔の注入層やキャリアブロック層を挿入した積層体の有機機能層も適用できる。有機機能層は、これらの材料を、蒸着法、スピコート法などを用いて成膜される。

10

共通層20の低抵抗部22(第1電極)のシート抵抗は、連続する電極のライン抵抗による電圧降下を少なくするため、低い方が望ましい。少なくとも $1 \times 10^6 \Omega/\square$ 以下、好ましくは $1 \times 10^4 \Omega/\square$ 以下、最も好ましくは $1 \times 10^2 \Omega/\square$ 以下が望ましい。一方、隣り合う低抵抗部22(第1電極)間の導通を避けるため、高抵抗部21(従来の第1電極のギャップに相当)の抵抗は高い方が望ましい。少なくとも $1 \times 10^6 \Omega/\square$ 以上、好ましくは $1 \times 10^8 \Omega/\square$ 以上、最も好ましくは $1 \times 10^{10} \Omega/\square$ 以上が望ましい。

低抵抗部22と高抵抗部21のシート抵抗の差は大きい方が望ましい。少なくとも2桁、好ましくは4桁、最も好ましくは6桁以上の差があることが望ましい。

低抵抗部22と高抵抗部21からなる共通層20は、元々、同一の導体又は半導体を含有する層として形成され、その共通層20を、それぞれ低抵抗化処理又は及び高抵抗化処理することにより、低抵抗部22と高抵抗部21が形成される。例えば具体的には、以下の(1)~(3)のように各処理が実行される。

20

(1) 高抵抗な共通層を形成後、一部を低抵抗化処理する(図6)。

図6Aに示すように、基板1上に、導体又は半導体を含有し所定の抵抗率を有する共通層20を形成し、その表面から共通層20の所定の抵抗率より低い抵抗率の低抵抗部22を部分的に徐々に生成して(図6B)、低抵抗部22より高い所定の抵抗率の高抵抗部21を画定する(図6C:低抵抗化処理工程)。このように、低抵抗部22を第1電極として形成する。

(2) 低抵抗な共通層を形成後、一部を高抵抗化処理する(図7)。

30

図7Aに示すように、基板1上に、導体又は半導体を含有し所定の抵抗率を有する共通層20を形成し、その表面から共通層20の所定の抵抗率より高い抵抗率の高抵抗部21を部分的に徐々に生成して(図7B)、高抵抗部21より低い抵抗率の低抵抗部22を画定する(図7C:高抵抗化処理工程)。このように、低抵抗部22を第1電極として形成する。

(3) 所定の抵抗率を有する共通層を形成後、それぞれ高抵抗化処理、低抵抗化処理する(図8)。

図8Aに示すように、基板1上に、導体又は半導体を含有し所定の抵抗率を有する共通層20を形成する。

図8Bに示すように、共通層20の所定の抵抗率より高い抵抗率の高抵抗部21を部分的に徐々に生成して(高抵抗化処理工程)、図8Cに示すように、高抵抗部21より低い抵抗率の低抵抗部22を画定する。

40

図8Dに示すように、低抵抗部22において共通層20の抵抗率より低い抵抗率の第2低抵抗部22を部分的に生成して(低抵抗化処理工程)、図8Eに示すように、第2低抵抗部22を第1電極として形成する。

図8に示す工程では、便宜上、低抵抗化よりも高抵抗化処理を先に行っているが、低抵抗化処理を先に行ってもよい。

共通層20を、低抵抗部分と高抵抗部分に分けるには、例えば以下の現象(1)~(3)を利用することができる。

(1) 化学変化を利用する。

50

例えば、金属など低抵抗材料を共通層として基板全面に形成した後、高抵抗部とすべき部分を、酸化、窒化又は硫化などの化学処理を部分的に行い酸化物、窒化物又は硫化物などを共通層中に生成することにより高抵抗部を形成する。よって、高抵抗部は、硫黄、酸素及び窒素の少なくとも1成分を含有しかつ低抵抗部よりも酸素及び窒素の少なくとも1成分の含有量が多くなる。

又は、逆に、金属酸化物など高抵抗材料を共通層として基板全面に形成した後、低抵抗部とすべき部分を、部分的に還元反応することで低抵抗部を形成する。

よって、低抵抗部及び高抵抗部はこれらの抵抗率の差を発現せしめるに足りる量で、共通する導体又は半導体の成分以外の成分を含有する。すなわち、低抵抗部及び高抵抗部は共通する主成分を含有する。

10

(2) 結晶構造の変化を利用する。

一般に、物質の結晶構造が異なることにより、抵抗が変化する。例えば、アモルファスから、微結晶、小さな結晶、大きな結晶、と変化するにつれ粒界の存在量が少なくなり、物質の抵抗が低くなる傾向がある。また、同じ結晶でも結晶の種類により、抵抗が異なることが多い。

よって、高抵抗部は、非結晶又は多結晶構造を有しかつ低抵抗部よりも結晶構造の粒界の存在量が多い多結晶構造を有する。

(3) ドナー又はアクセプタのドーピングを利用する。

ドナー (n型伝導) 又はアクセプタ (p型伝導) となる材料を半導体にドーピングすることにより、抵抗を低くできることが一般に知られている。逆に、予め半導体にドーピングしてあるドナー又はアクセプタを引き抜けば (アンドーピング)、抵抗を高くすることができる。よって、高抵抗部は、ドナー又はアクセプタを含有しかつ低抵抗部よりもドナー又はアクセプタの含有量が少なくするようにする。

20

これらの現象を利用して、低抵抗化又は高抵抗化するには、例として具体的に以下の (1-a) ~ (3-b) ような方法が挙げられる。

(1-a) 陽極酸化法――

例えばホウ酸アンモニウムなどのような溶液中で、マスク保護した基板から露出した共通層部分に電界を印加することにより、溶液に触れた部分を酸化することができる。陽極酸化法を用いることができる共通層の金属として、例えば、Al、Mg、Ta、Ti、Nbなどが挙げられる。

30

(1-b) 酸素を含む雰囲気中での加熱――

マスク保護した基板から露出した金属や透明電極材料など抵抗率の低い材料からなる共通層部分を、酸素を含む雰囲気中で加熱すると、酸素に触れた部分が酸化して高抵抗化する。加熱方法としては、温風循環式オーブン、ホットプレート、赤外線ヒータ、基板全面にレーザーを照射、など、基板全面にわたって加熱する方法や、集光したレーザーを照射する方法など、部分的に加熱する方法がある。

同様に、窒素雰囲気や硫黄を含む雰囲気中で加熱を行えば、窒化、硫化を行うことができる。

(1-c) イオンビームを照射――

マスク保護した基板から露出した金属や透明電極材料など抵抗率の低い材料からなる共通層部分に、イオン化した酸素を加速して注入し、酸化させる。イオンビームを走査し基板全面にわたって照射してもよいし、所望部分にのみ選択的に照射してもよい。

40

同様に窒素、硫黄などをイオン化して注入すれば、窒化、硫化させることもできる。

(1-d) プラズマへの接触――

酸素をプラズマ化し、マスク保護した基板から露出した金属や透明電極材料など抵抗率の低い材料からなる共通層部分に接触させ、酸化する。

又は、水素をプラズマ化し、共通層部分に接触させ、還元する。

同様に、窒素などのプラズマを用いれば、共通層部分を窒化させることもできる。

(2-a) アニール――

加熱や、加熱後の冷却条件により、結晶構造を変化させる。例えば、共通層部分にCW

50

(continuous wave) レーザなどを部分的に照射することにより、照射部分を加熱し、結晶構造を変化させることができる。

### (3-a) イオン注入

ドナー、アクセプタとなる材料をイオン化して、ビーム状にして加速、注入することで、共通層部分にイオンをドーピングすることができる。

### (3-b) 溶液によるドーブ又はアンドーブ

ポリアニリンなど酸化状態によって、抵抗が変化する有機材料が知られている。マスク保護した基板から露出したこのような有機材料からなる共通層部分は、酸性溶液に浸漬することにより酸がドーブされ、抵抗が低くなる。逆に酸がドーブされた状態で、アルカリ溶液（水でも同様の効果がある場合がある）に浸漬すれば酸がアンドーブされ、共通層部分の抵抗が高くなる。

同様に、ドナー又はアクセプタとなる元素を含む溶液中に浸漬することで、イオンドーピングと同様にドーブすることもできる。

本発明による有機EL素子を作製するには、共通層を高抵抗部、低抵抗部にパターンニング又は分離しなくてはならない。このパターンニングは、例えば以下の(A)及び(B)方法によって行うことができる。

#### (A) 局所的に高抵抗化(低抵抗化)処理する(図9)。

図9Aに示すように、基板1上に、導体又は半導体を含む所定の抵抗率を有する共通層20を形成し、必要な部分にのみ高抵抗化(低抵抗化)処理を行う。例えば、図9Bに示すように、集光したレーザビームを部分的に照射するなどする。前述した、レーザビーム、イオンビームなどを用いる方法では、処理範囲が狭い場合が多く、この方法によると、ビームと基板を相対移動させることが出来るので、生産効率が高い場合が多い。マスクを形成せずに処理できる。

#### (B) 共通層にマスクを施し、基板への高抵抗化(低抵抗化)処理を行う(図10)。

図10Aのように、基板1上に、導体又は半導体を含む所定の抵抗率を有する共通層20を形成し、処理を行いたくない部分にマスクM(例えばフォトレジストなど)を形成して(図10B)、基板の略全面に処理(図10C)を行った後、マスクを除去する(図10D)。この結果、処理はマスクで覆わなかった部分にだけ行われる。マスクにフォトレジストを用いれば、微細なパターンニングが可能である。

#### 【実施例1】

以下のような手順で、本発明による有機EL素子を作製した。

ガラス基板上に、有機溶媒に溶解し酸をドーブしたポリアニリン誘導体の塗布液をスピコートした。続いて、基板をホットプレートにて加熱、溶媒を蒸発させて基板の略全面に膜厚100nmのポリアニリン膜の共通層を形成した。このポリアニリン膜のシート抵抗を測定したところ、 $1 \times 10^5 \Omega/\square$ のオーダーであった。

基板のポリアニリン膜の共通層上に、東京応化製フォトレジストAZ6112を、2mm幅のライン2本、ライン間ギャップ1mm、のストライプ状にパターンのマスクを形成した。

上記マスク形成工程において、TMAH(Tetramethyl ammonium hydroxide)水溶液などのアルカリ現像液によるレジスト現像時に、ポリアニリン膜の脱ドーブが行われ、開口(ギャップ)部分ではポリアニリン膜が緑から青色に変色した(ライン高抵抗部生成)。すなわち、レジストパターン形成時に高抵抗化処理が行われたため、特に、別途、高抵抗化処理を行う必要はなかった。

高抵抗部のシート抵抗を測定したところ、 $1 \times 10^{10} \Omega/\square$ のオーダーであった。

フォトレジストマスクをエタノールにより溶解除去した。

マスク除去した基板ポリアニリン膜上に、有機機能層として $\alpha$ -NPDを膜厚70nmで、Alq3を膜厚60nmで、金属マスクを用いた蒸着法により形成した。

更に第2電極として、金属マスクを用いた蒸着法により、Alq3膜上に、Al-Li合金を膜厚100nm、2mm幅のストライプ1本の形状(ライン高抵抗部に直交した)に形成し、本発明による有機EL素子を完成させた。

作製した素子の第1電極をプラス、第2電極をマイナスとして、約5Vの電圧を印加したところ、明るい緑色に発光が見られた。プラスの電極端子を2本の第1電極に交互に接続したところ、それぞれに対応する画素が一つずつ、独立して発光することが確認された。

#### 【実施例2】

以下のような手順で、本発明による有機EL素子を作製した。

スパッタ法により、ガラス基板上にITOを膜厚150nmで共通層として成膜した。

このようにして成膜したITO膜の共通層のシート抵抗は、 $8\Omega/\square$ であった。

基板のITO膜の共通層上に、東京応化製フォトレジストAZ6112を用いて、ライン数480本からなるストライプ状にパターンを形成した。ストライプ状のフォトレジストマスクは、ライン幅 $120\mu\text{m}$ 、ギャップ $10\mu\text{m}$ 、(ピッチ $130\mu\text{m}$ )であった。

10

基板のフォトレジストマスク側に、イオン化した酸素を加速して照射して、マスク開口(ギャップ)部分からITO膜の共通層部分へ酸素イオンを注入した。

このようにして酸素イオンを注入し、ITO膜酸素イオン注入部分(ライン高抵抗部)のシート抵抗を $1\times 10^{1-2}\Omega/\square$ のオーダーに高めることができた。

フォトレジストマスクをアセトンにより溶解除去した。

マスク除去した基板を洗浄し、ITO膜の共通層上に、有機機能層として $\alpha$ -NPDを膜厚70nmで、Alq3を膜厚60nmで、金属マスクを用いた蒸着法により形成した。

20

更に、金属マスクを用いた蒸着法により、第2電極として、Alq3膜上に、Al-Li合金を膜厚100nm、ライン幅 $250\mu\text{m}$ 、ギャップ $140\mu\text{m}$ 、(ピッチ $390\mu\text{m}$ )ストライプ120本(ライン高抵抗部に直交した)の形状に形成した。

更に、第2電極及びAlq3膜(基板の表示領域)の上に、素子を大気中の水分などから守る保護膜としてSiONをプラズマCVD法により膜厚 $3\mu\text{m}$ で形成し、 $480\times 120$ の画素からなる本発明による有機EL素子を完成した。

#### [比較例1]

第1電極の形成を以下のようにした以外は、発光機能層、第2電極、保護膜を実施例1と同様に作製し、従来の有機EL素子を作製した。

ガラス基板上にITO膜を膜厚150nmでスパッタ法により成膜した。

30

基板のITO膜上に、東京応化製フォトレジストAZ6112を、ライン数256本からなるストライプ状にパターンを形成した。ストライプ状のフォトレジストマスクは、ライン幅 $120\mu\text{m}$ 、ギャップ $10\mu\text{m}$ 、(ピッチ $130\mu\text{m}$ )であった。

かかる基板を、塩化第2鉄水溶液と塩酸の混合液中に浸漬し、レジストに覆われていない部分のITOをエッチングした。

フォトレジストマスクをアセトンにより溶解除去し、第1電極を形成した。

#### [パネルの全点灯試験]

実施例2、比較例1で作製したパネルを所望の駆動回路に接続し、1時間の連続全点灯を行った。1時間後、それぞれのパネルの発光状態を観察すると、実施例2で作製したパネルは問題なく全画素が点灯していたが、比較例1で作製したパネルは、21個の画素が非点灯となった。非点灯の画素を観察したところ、ITOエッジの部分に、第1電極と第2電極がショートしたと思われる跡が見られた。

40

この結果から、本発明の実施例2では、比較例1と比較し、ほぼ同じ工程数で、ショートによる不良が少ない有機EL素子を作製できることが確認された。

第1電極を平滑化処理すると、ショート防止に更に効果的である。平滑化処理としては、例えば、研磨剤を用いた機械的研磨、薬液を用いた化学的研磨、あるいはこの二つを組み合わせたMCP(メカノケミカル研磨)などがある。平滑化処理を行うのは、高抵抗化(又は低抵抗化)処理の後でも、前でもよい。ただし、高抵抗化(又は低抵抗化)処理が体積変化、つまり膜厚変化を伴い、低抵抗部と高抵抗部に1nmオーダー以上の段差が生じる場合は、高抵抗化(又は低抵抗化)処理の後に平滑化処理をする方が望ましい。

50

また、第1電極の抵抗が高い場合、図11のように、基板1上の低抵抗部22の予定部位に予め補助電極23を形成してもよい。補助電極23としては、Al、Ag、Pt、Au、Pd、Cr、Ti、Moなどの金属、又は、これらの合金や積層膜を用いることができる。ショートを防ぐため、補助電極23によるエッジ段差はできるだけ低く、なめらかにすることが望ましい。そのためには、補助電極23のエッジの断面が順テーパとなるようにする、共通層を段差被膜性の良好な成膜法、例えば、スパッタ法、CVD法で形成する。

さらに、図12のように、基板1上の低抵抗部22の予定部位に予め補助低抵抗部32を形成してもよい。そのためには、共通層20の成膜の前に補助共通層30を基板1上に成膜し、高抵抗化（又は低抵抗化）処理を行って、補助高抵抗部31及び補助低抵抗部32を高抵抗部21及び低抵抗部22の直下に接続されるように予め形成する。補助高抵抗部31及び補助低抵抗部32からなる補助共通層30を設けることにより、エッジ段差の問題は解消する。

またさらに、図13のように、低抵抗部22（第1電極）間のギャップ（高抵抗部）が広い部分では、ギャップ全ての領域を高抵抗化する必要はなく、図13のように低抵抗部22（第1電極）両側の縁部分のみ高抵抗化してもよい。すなわち、低抵抗部22に接合する細幅の高抵抗部21aと、それらの間に無接続の低抵抗部22aとを形成してもよい。前述した高抵抗化を局部的に行う方法で第1電極パターンを形成する場合、図13の構造だと高抵抗化する部分が少なくなり、パターンングをより短時間に行うことができ、特にこの構造（低抵抗部22と、細幅の高抵抗部21aと、それらの間の無接続の低抵抗部22aとからなる共通層20）が有効である。

また、図14のように、表示部以外でショートの危険性のない部分、例えば外部への引き出し配線部分Wなど、に関しては、従来通り第1電極パターンを独立して島状、例えばエッチング法により形成してもよい。基板1上の導体又は半導体を含有する共通層20は、高抵抗部21と低抵抗部22（第1電極）とからなり、高抵抗部21は接合した低抵抗部22を囲繞するように形成されて、低抵抗部22は引き出し配線部分Wに接続されている。この場合、第1電極のエッチング、高抵抗化（又は低抵抗化）処理、と2つの工程が必要となるが、絶縁膜が不要になる、ショートを防止できる、などのメリットがある。

またさらに、図15のように、本発明を第2電極にも適用することができる。すなわち、有機EL表示パネルは、例えば、ガラス、プラスチックなどの透明な基板1上に、個別の第1電極200と、有機機能層3と、第2共通層40とが順次積層されて構成され、第2共通層40は同一の導体又は半導体を含有する。第2共通層40は、高抵抗部41と、高抵抗部より低い抵抗率の低抵抗部42とからなり、低抵抗部42が第2電極として機能し、高抵抗部41が低抵抗部42を囲繞するように接合している。この場合、第1電極200の段差に関わるショートの防止という効果は少ないが、第2共通層40まで合わせた全膜厚の段差が小さくなり、その後成膜される保護膜をなめらかに形成できるメリットがある。

また、上記では本発明を有機EL素子に応用した例を述べたが、同様の構造の素子、例えば無機EL素子などにも応用できる。さらに上述した実施例においては、単純マトリクス表示タイプの有機EL表示パネルを説明したが、本発明はTFT（thin film transistor）などを用いたアクティブマトリクス表示タイプの有機EL表示パネルにも応用できる。

本発明により、従来と比較し、ほぼ同じ工程数で、ショートによる不良が少ない有機EL素子を作製できる。具体的に、本発明による有機EL素子は、基板に近い電極のエッジ部分でショートが生じにくい。

また、本発明により、基板に近い電極の絶縁膜を不要とすることができ、工程が容易になり、絶縁層中が素子に悪影響を及ぼし、ダークスポットが拡大することがない。更に、基板に近い電極と絶縁層が重なりも生じないので、開口率が高く、高輝度なディスプレイを実現できる。

また、マスクをフォトリソグラフィなどで行うなど、基板に近い電極を精度よくパタ

10

20

30

40

50

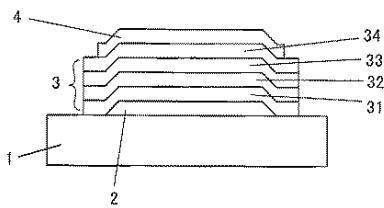
ーン形成でき、画素の小さい、高精細なディスプレイを実現できる。

また、特許文献2と比較して、基板に近い電極間のギャップの充填材料と当該電極の形成を同時に行うことになり、工程が複雑とならずに、当該電極の段差を解消できる。

また、第1電極パターン、第2電極パターン、絶縁膜パターンなどによる段差が小さくなるので、素子を保護膜によって封止する際、保護膜を高低差の少なくなめらかに形成しやすくなり、素子作製の歩留まりが高く、耐久性の高い素子を提供できる。

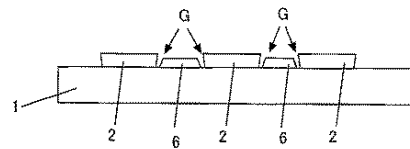
【図1】

図1



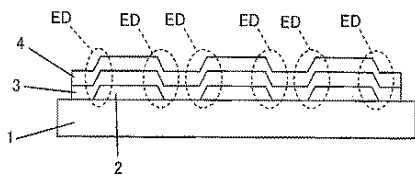
【図4】

図4



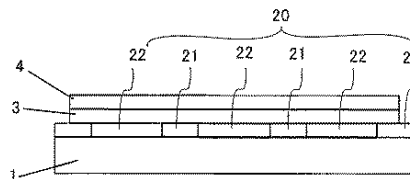
【図2】

図2



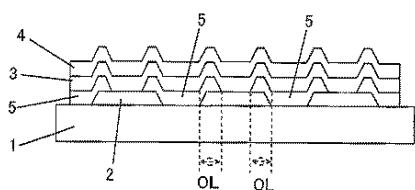
【図5】

図5



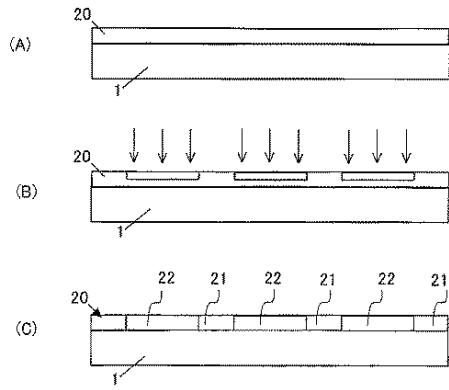
【図3】

図3



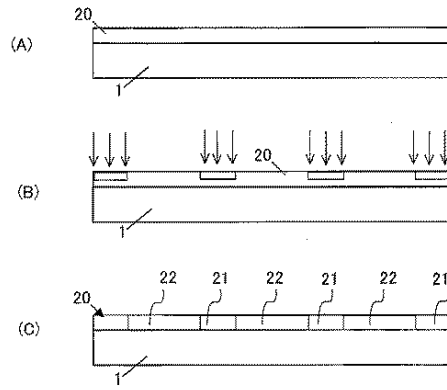
【図 6】

図 6



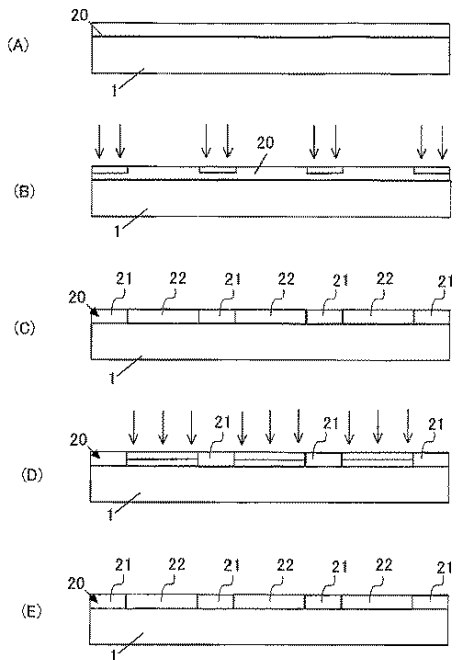
【図 7】

図 7



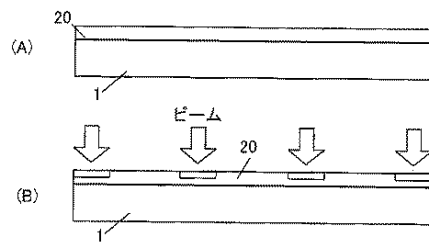
【図 8】

図 8



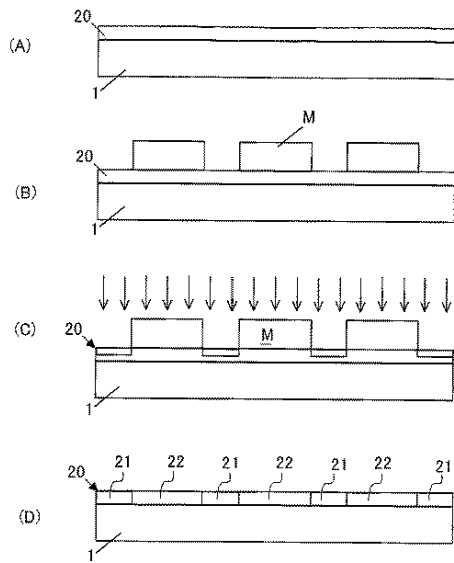
【図 9】

図 9



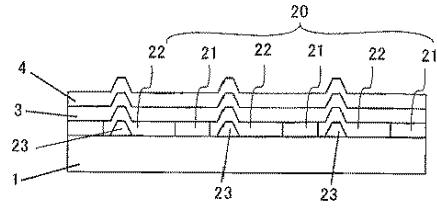
【図10】

図10



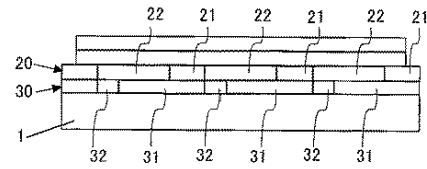
【図11】

図11



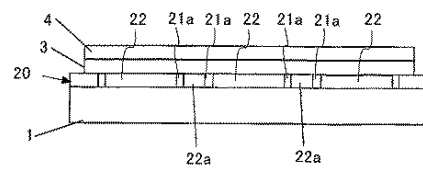
【図12】

図12



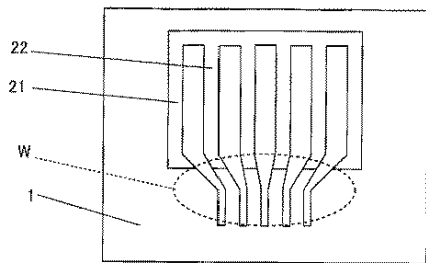
【図13】

図13



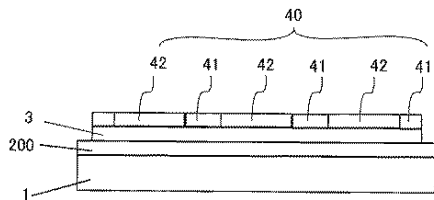
【図14】

図14



【図15】

図15



## 【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2004/009790
A. CLASSIFICATION OF SUBJECT MATTER Int.Cl. <sup>7</sup> H05B33/26		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) Int.Cl. <sup>7</sup> H05B33/00-28		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-2004 Kokai Jitsuyo Shinan Koho 1971-2004 Jitsuyo Shinan Toroku Koho 1996-2004		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 61-151996 A (Hitachi, Ltd.), 10 July, 1986 (10.07.86), Full text; all drawings (Family: none)	1-6, 8-10, 14
X	JP 11-329751 A (Sanyo Electric Co., Ltd.), 30 November, 1999 (30.11.99), Fig. 1 (Family: none)	1-3, 5
X	JP 02-162684 A (Komatsu Ltd.), 22 June, 1990 (22.06.90), Full text; all drawings (Family: none)	1-5, 7, 13, 15
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents:		
"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention	
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone	
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art	
"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family	
"P" document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search 29 October, 2004 (29.10.04)	Date of mailing of the international search report 16 November, 2004 (16.11.04)	
Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer	
Facsimile No.	Telephone No.	

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/009790

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 05-6793 A (Matsushita Electric Industrial Co., Ltd.), 14 January, 1993 (14.01.93), Par. No. [0010] (Family: none)	1-6, 8-10
X	JP 10-308286 A (Idemitsu Kosan Co., Ltd.), 17 November, 1998 (17.11.98), Example 3; Fig. 5 (Family: none)	1-3, 5-6, 8-10
X	JP 2001-506393 A (Philips Electronics N.V.), 15 May, 2001 (15.05.01), Claims 6 to 7 & WO 1996/08047 A1	1-5, 9-11
A	JP 11-195491 A (Pioneer Electronic Corp.), 21 July, 1999 (21.07.99), Full text; all drawings (Family: none)	1-5, 7-9, 11-13, 15-16

国際調査報告		国際出願番号 PCT/JP2004/009790
A. 発明の属する分野の分類 (国際特許分類 (IPC))		
Int. Cl <sup>7</sup> H05B33/26		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
Int. Cl <sup>7</sup> H05B33/00-28		
最小限資料以外の資料で調査を行った分野に含まれるもの		
日本国実用新案公報 1926-1996年		
日本国公開実用新案公報 1971-2004年		
日本国登録実用新案公報 1994-2004年		
日本国実用新案登録公報 1996-2004年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 61-151996 A (株式会社日立製作所) 1986. 07. 10, 全文全図 (ファミリーなし)	1-6, 8-10, 14
X	JP 11-329751 A (三洋電機株式会社) 1999. 11. 30, 第1図 (ファミリーなし)	1-3, 5
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー		
「A」 特に関連のある文献ではなく、一般的技術水準を示すもの		
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)		
「O」 口頭による開示、使用、展示等に言及する文献		
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献		
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの		
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの		
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの		
「&」 同一パテントファミリー文献		
国際調査を完了した日	29. 10. 2004	国際調査報告の発送日 16.11.2004
国際調査機関の名称及びびあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 里村 利光	2V 9314
		電話番号 03-3581-1101 内線 3271

国際調査報告

国際出願番号 PCT/JP2004/009790

C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 02-162684 A (株式会社小松製作所) 1990. 06. 22, 全文全図 (ファミリーなし)	1-5, 7, 13, 15
X	JP 05-6793 A (松下電器産業株式会社) 1993. 01. 14, 段落【0010】 (ファミリーなし)	1-6, 8-10
X	JP 10-308286 A (出光興産株式会社) 1998. 11. 17, 実施例3及び第5図 (ファミリーなし)	1-3, 5-6, 8-10
X	JP 2001-506393 A (フィリップスエレクトロニク スネムローゼフェンノートシャップ) 2001. 05. 15, 請求項6乃至7 & WO1996/08047 A1	1-5, 9-11
A	JP 11-195491 A (パイオニア株式会社) 1999. 07. 21, 全文全図 (ファミリーなし)	1-5, 7-9, 11-13, 15-16

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	有机电致发光显示面板及其制造方法		
公开(公告)号	<a href="#">JPWO2005004550A1</a>	公开(公告)日	2006-08-24
申请号	JP2005511430	申请日	2004-07-02
[标]申请(专利权)人(译)	日本先锋公司		
申请(专利权)人(译)	先锋公司		
[标]发明人	永山健一 宫口敏		
发明人	永山 健一 宫口 敏		
IPC分类号	H05B33/26 H05B33/10 H01L51/50 H01L27/32 H01L51/00		
CPC分类号	H01L51/0021 H01L27/3281 H01L51/0015 H01L51/0023		
FI分类号	H05B33/26.Z H05B33/10 H05B33/14.A		
F-TERM分类号	3K007/AB02 3K007/AB08 3K007/AB11 3K007/AB18 3K007/BA06 3K007/CC00 3K007/DB03 3K007/FA00		
代理人(译)	藤村元彦		
优先权	2003192892 2003-07-07 JP		
其他公开文献	JP4584836B2		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

有机电致发光显示面板包括多个有机电致发光显示面板，每个有机电致发光显示面板包括有机功能层和发光层，所述有机功能层包括第一和第二显示电极，所述发光层包括夹在并层叠在第一和第二显示电极之间的至少一种有机化合物有机电致发光元件和承载多个有机电致发光元件的基板。第一显示电极和第二显示电极中的至少一个电极由共同形成于多个有机电致发光元件的公共层形成，并且公共层形成在对应于有机电致发光元件的低电阻部分和低电阻部分中。并且高电阻部分具有比结更高的电阻率。

