

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5483860号
(P5483860)

(45) 発行日 平成26年5月7日(2014.5.7)

(24) 登録日 平成26年2月28日(2014.2.28)

(51) Int.Cl.

F I

G09G 3/30 (2006.01)
G09G 3/20 (2006.01)

G09G 3/30 J
G09G 3/20 624B
G09G 3/20 623B
G09G 3/20 612E
G09G 3/20 670J

請求項の数 13 (全 30 頁) 最終頁に続く

(21) 出願番号	特願2008-283874 (P2008-283874)	(73) 特許権者	501426046 エルジー ディスプレイ カンパニー リ ミテッド 大韓民国 ソウル、ヨンドンポグ、ヨ ウィーテロ 128
(22) 出願日	平成20年11月5日(2008.11.5)	(74) 代理人	100094112 弁理士 岡部 譲
(65) 公開番号	特開2009-199057 (P2009-199057A)	(74) 代理人	100106183 弁理士 吉澤 弘司
(43) 公開日	平成21年9月3日(2009.9.3)	(72) 発明者	南 宇 鎮 大韓民国 キョンギド ソンナムシ プン ダング グミドン 253-3
審査請求日	平成21年5月14日(2009.5.14)	審査官	小川 浩史
(31) 優先権主張番号	10-2008-0016503		
(32) 優先日	平成20年2月22日(2008.2.22)		
(33) 優先権主張国	韓国 (KR)		
前置審査			最終頁に続く

(54) 【発明の名称】 有機発光ダイオード表示装置

(57) 【特許請求の範囲】

【請求項1】

データラインと、

前記データラインと交差されてスキャンパルスが供給される第1及び第2ゲートラインと、

高電位駆動電圧を発生する高電位駆動電圧源と、

低電位駆動電圧を発生する低電位駆動電圧源と、

前記高電位駆動電圧源と前記低電位駆動電圧源の間に流れる電流によって発光される発光素子と、

前記高電位駆動電圧源と前記発光素子の間に並列接続された第1及び第2駆動素子であって、各々のドレイン電極に前記高電位駆動電圧源が接続され、各々のゲート-ソース間電圧によって前記発光素子に流れる電流を制御する第1及び第2駆動素子と、

前記第1ゲートラインからの第1スキャンパルスに応じて、前記第1駆動素子のゲート電極に第1電圧を印加して前記第1駆動素子をターンオンさせると共に前記第1駆動素子に基準電流を前記発光素子を介さずに前記低電位駆動電圧源に向けて流すことにより前記第1駆動素子のソース電圧をセンシング電圧でセッティングした後、前記第1駆動素子のゲート-ソース間電圧を階調に応じて調節して保持し、前記第1駆動素子のゲート電極又はソース電極の電位を変化させて前記保持したゲート-ソース間電圧を減らす、または増やして前記発光素子に印加されるべき電流をスケールリングし、前記第2ゲートラインからの第2スキャンパルスに応じて、前記第2駆動素子のゲート電極に前記第1電圧を印加し

10

20

て前記第2駆動素子をターンオンさせると共に前記第2駆動素子に基準電流を前記発光素子を介さずに前記低電位駆動電圧源に向けて流して前記第2駆動素子のソース電圧を前記センシング電圧でセッティングした後、前記第2駆動素子のゲート-ソース間電圧を階調に応じて調節して保持し、前記第2駆動素子のゲート電極又はソース電極の電位を変化させて前記保持したゲート-ソース間電圧を減らす、または増やして前記発光素子に印加される電流をスケールリングする駆動電流安定化回路を備え、

前記第1駆動素子と前記第2駆動素子が k (k は自然数)フレーム期間で周期的に交互に駆動され、

前記第1スキャンパルスは第1の幅を持つ第1の第1スキャンパルスと第2の幅を持つ第2の第1スキャンパルスを含み、前記第2スキャンパルスは前記第1の幅を持つ第1の第2スキャンパルスと前記第2の幅を持つ第2の第2スキャンパルスを含み、

10

前記第1の第1スキャンパルスと前記第2の第1スキャンパルスはそれぞれ前記データラインを通じて供給される負極性データ電圧に同期されて k フレームで周期的に交互に発生され、前記第1の第2スキャンパルスと前記第2の第2スキャンパルスはそれぞれ前記データラインを通じて供給される正極性データ電圧に同期されて前記 k フレームで周期的に交互に発生されることを特徴とする有機発光ダイオード表示装置。

【請求項2】

前記第1電圧は前記高電位駆動電圧と前記低電位駆動電圧の間の電圧で決まる基準電圧に固定されることを特徴とする、請求項1記載の有機発光ダイオード表示装置。

【請求項3】

20

前記第1電圧は前記高電位駆動電圧であることを特徴とする、請求項1記載の有機発光ダイオード表示装置。

【請求項4】

前記第1及び第2駆動素子の各駆動素子について、前記駆動電流安定化回路は第1期間の間、前記駆動素子のソース電圧をセンシング電圧でセッティングした後、第2期間の間、前記駆動素子のゲート-ソース間電圧を調節して、

前記発光素子は前記第1及び第2期間の間にはターンオフされる一方、前記第2期間に続く第3期間の間にはターンオンされ、

前記第1期間はハイ論理電圧で維持される前記スキャンパルスの前半部区間であり、

前記第2期間はハイ論理電圧で維持される前記スキャンパルスの後半部区間であり、

30

前記第3期間は前記スキャンパルスがロー論理電圧で維持される区間であることを特徴とする、請求項1記載の有機発光ダイオード表示装置。

【請求項5】

前記第1及び第2駆動素子の各駆動素子について、前記駆動素子のソース電極の電位は前記センシング電圧に固定される一方、前記駆動素子のゲート電極の電位は前記第1電圧から下向きに変動され、

前記データラインと平行に形成されるセンシングラインをさらに備え、

前記駆動電流安定化回路は、

前記データライン及び前記センシングラインと前記第1ゲートラインの交差領域内で前記第1ゲートライン、前記第1駆動素子及び前記発光素子に接続される第1セル駆動回路と、

40

前記データライン及び前記センシングラインと前記第2ゲートラインの交差領域内で前記第2ゲートライン、前記第2駆動素子及び前記発光素子に接続される第2セル駆動回路と、

前記データライン及び前記センシングラインを介して前記第1及び第2セル駆動回路に接続されるデータ駆動回路を備えることを特徴とする、請求項4記載の有機発光ダイオード表示装置。

【請求項6】

前記データ駆動回路は、

前記第1期間の間、前記第1電圧を前記データラインに供給した後、前記第2期間の間

50

、前記第 1 電圧からデータ変動分だけ下向きに変動されたデータ電圧を前記データラインに供給する第 1 データ駆動器と、

前記第 1 期間の間、前記センシングラインに前記基準電流を流して前記駆動素子のソース電圧をセッティングした後、前記第 2 期間の間、前記セッティングされた駆動素子のソース電圧を一定に維持させる第 2 データ駆動器を備えることを特徴とする、請求項 5 記載の有機発光ダイオード表示装置。

【請求項 7】

前記第 1 データ駆動器は、

前記高電位駆動電圧と前記低電位駆動電圧の間の電圧で決まる基準電圧を発生する基準電圧源と、

前記基準電圧と前記データ電圧を交互に発生するデータ発生部と、

前記データ発生部からの前記基準電圧及びデータ電圧を安定化させて前記データラインに出力する第 1 バッファを備え、

前記データ発生部は外部メモリーから供給される駆動時間による前記駆動素子の移動度偏差分を考慮して前記データ変動分を抽出して、前記基準電圧からこのデータ変動分を減算して前記データ電圧を発生し、

前記第 2 データ駆動器は、

前記基準電流を発生させるための基準電流源と、

前記センシング電圧を一定に維持させる第 2 バッファと、

前記第 1 期間の間、前記基準電流源と前記第 2 バッファの入力端の間の電流パスを形成する一方、前記第 2 期間の間には前記基準電流源と前記第 2 バッファの入力端の間の電流パスを遮断する第 1 スイッチと、

前記第 1 期間の間前記センシングラインと前記基準電流源の間の電流パスを形成して、前記第 2 期間の間前記センシングラインと前記第 2 バッファの出力端の間の電流パスを形成する第 2 スイッチを備えることを特徴とする、請求項 6 記載の有機発光ダイオード表示装置。

【請求項 8】

前記第 1 及び第 2 駆動素子各々のゲート電極の電位は前記第 1 電圧に固定される一方、前記第 1 及び第 2 駆動素子各々のソース電極の電位は前記センシング電圧から上向きに変動されることを特徴とする、請求項 1 記載の有機発光ダイオード表示装置。

【請求項 9】

前記第 1 電圧が供給される基準電圧供給配線をさらに備えることを特徴とする、請求項 8 記載の有機発光ダイオード表示装置。

【請求項 10】

前記第 1 セル駆動回路は、第 1 ノードを通じて前記第 1 駆動素子のゲート電極と接続された一方の電極と、第 2 ノードを通じて前記第 1 駆動素子のソース電極に接続された他方の電極を持つ第 1 ストレージキャパシターと、前記第 1 ゲートラインからの第 1 スキャンパルスにตอบสนองして前記データラインと前記第 1 ノードの間の電流パスを切り替える第 1 スイッチ T F T と、前記第 1 スキャンパルスにตอบสนองして前記センシングラインと前記第 2 ノードの間の電流パスを切り替える第 2 スイッチ T F T を備えて、

前記第 2 セル駆動回路は、第 3 ノードを通じて前記第 2 駆動素子のゲート電極と接続された一方の電極と、第 4 ノードを通じて前記第 2 駆動素子のソース電極に接続された他方の電極を持つ第 2 ストレージキャパシターと、前記第 2 ゲートラインからの第 2 スキャンパルスにตอบสนองして前記データラインと前記第 3 ノードの間の電流パスを切り替える第 3 スイッチ T F T と、前記第 2 スキャンパルスにตอบสนองして前記センシングラインと前記第 4 ノードの間の電流パスを切り替える第 4 スイッチ T F T を備える、請求項 5 記載の有機発光ダイオード表示装置。

【請求項 11】

前記データラインと前記第 1 ゲートラインの交差領域内で前記第 1 ゲートライン、前記第 1 駆動素子及び前記発光素子に接続される第 1 セル駆動回路と、

10

20

30

40

50

前記データラインと前記第2ゲートラインの交差領域内で前記第2ゲートライン、前記第2駆動素子及び前記発光素子に接続される第2セル駆動回路とを備え、

前記第1セル駆動回路は、第1ノードを通じて前記第1駆動素子のゲート電極と接続された一方の電極と、第2ノードを通じて前記第1駆動素子のソース電極に接続された他方の電極を持つ第1ストレージキャパシターと、前記第1ゲートラインからの第1スキャンパルスにตอบสนองして前記基準電圧供給配線と前記第1ノードの間の電流パスを切り替える第1スイッチTFTと、前記第1スキャンパルスにตอบสนองして前記データラインと前記第2ノードの間の電流パスを切り替える第2スイッチTFTを備え、

前記第2セル駆動回路は、第3ノードを通じて前記第2駆動素子のゲート電極と接続された一方の電極と、第4ノードを通じて前記第2駆動素子のソース電極に接続された他方の電極を持つ第2ストレージキャパシターと、前記第2ゲートラインからの第2スキャンパルスにตอบสนองして前記基準電圧供給配線と前記第3ノードの間の電流パスを切り替える第3スイッチTFTと、前記第2スキャンパルスにตอบสนองして前記データラインと前記第4ノードの間の電流パスを切り替える第4スイッチTFTを備える、請求項9記載の有機発光ダイオード表示装置。

10

【請求項12】

前記データラインと前記第1ゲートラインの交差領域内で前記第1ゲートライン、前記第1駆動素子及び前記発光素子に接続される第1セル駆動回路と、

前記データラインと前記第2ゲートラインの交差領域内で前記第2ゲートライン、前記第2駆動素子及び前記発光素子に接続される第2セル駆動回路とを備え、

20

前記第1セル駆動回路は、第1ノードを通じて前記第1駆動素子のゲート電極と接続された一方の電極と、第2ノードを通じて前記第1駆動素子のソース電極に接続された他方の電極を持つ第1ストレージキャパシターと、前記第1ゲートラインからの第1スキャンパルスにตอบสนองして前記高電位駆動電圧源と前記第1ノードの間の電流パスを切り替える第1スイッチTFTと、前記第1スキャンパルスにตอบสนองして前記データラインと前記第2ノードの間の電流パスを切り替える第2スイッチTFTを備え、

前記第2セル駆動回路は、第3ノードを通じて前記第2駆動素子のゲート電極と接続された一方の電極と、第4ノードを通じて前記第2駆動素子のソース電極に接続された他方の電極を持つ第2ストレージキャパシターと、前記第2ゲートラインからの第2スキャンパルスにตอบสนองして前記高電位駆動電圧源と前記第3ノードの間の電流パスを切り替える第3スイッチTFTと、前記第2スキャンパルスにตอบสนองして前記データラインと前記第4ノードの間の電流パスを切り替える第4スイッチTFTを備える、請求項8記載の有機発光ダイオード表示装置。

30

【請求項13】

前記第1の幅は前記第2の幅よりも小さいことを特徴とする請求項1記載の有機発光ダイオード表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は有機発光ダイオード表示装置に関し、より詳しくは駆動時間による駆動TFTの劣化による駆動電流の劣化現象を防止ないしは軽減することで表示品質を高めるようにした有機発光ダイオード表示装置とその駆動方法に関する。

40

【背景技術】

【0002】

最近、陰極線管の短所である重さと体積を減らすことができる各種平板表示装置(FPD)が開発されている。このような平板表示装置は液晶表示装置(以下“LCD”とも呼ぶ)、電界放出表示装置(FED)、プラズマディスプレイパネル(以下“PDP”とも呼ぶ)及び電界発光素子などがある。

【0003】

PDPは構造と製造工程が単純だから軽薄短小しながらも大画面化に一番有利な表示装

50

置で注目されているが発光効率と輝度が低く消費電力が大きいという短所がある。スイッチング素子で薄膜トランジスタ（以下“TFT”とも呼ぶ）が適用されたTFTLCDは一番広く使われている平板表示素子だが非発光素子であるから視野角が狭くて応答速度が低いという問題点がある。これに比べて、電界発光素子は発光層の材料によって無機発光ダイオード表示装置と有機発光ダイオード表示装置に大別されて特に、有機発光ダイオード表示装置は自ら発光する自発光素子を利用することで応答速度が早く発光効率、輝度及び視野角が大きいという長所がある。

【0004】

有機発光ダイオード表示装置は図1のように有機発光ダイオードを持つ。有機発光ダイオードはアノード電極とカソード電極の間に形成された有機化合物層（HIL、HTL、EML、ETL、EIL）を備える。

10

【0005】

有機化合物層は正孔注入層（HIL）78e、正孔輸送層（HTL）78d、発光層（EML）78c、電子輸送層（ETL）78b及び電子注入層（EIL）78aを含む。

【0006】

アノード電極とカソード電極に駆動電圧が印加されれば正孔輸送層（HTL）78dをパスした正孔と電子輸送層（ETL）78bをパスした電子が発光層（EML）78cに移動されて励起子を形成して、その結果発光層（EML）78cが可視光を発生するようになる。

【0007】

20

有機発光ダイオード表示装置はこのような有機発光ダイオードが含まれた画素をマトリックス形態で配列してスキャンパルスによって選択された画素の明るさをデジタルビデオデータの階調によって制御する。

【0008】

このような有機発光ダイオード表示装置はパッシブマトリックス方式と、スイッチング素子としてTFTを利用するアクティブマトリックス方式で分けられる。

【0009】

この内アクティブマトリックス方式は能動素子であるTFTを選択的にターン-オンさせて画素を選択してストレージキャパシタに維持される電圧で画素の発光を維持する。

【0010】

30

図2はアクティブマトリックス方式の有機発光ダイオード表示装置において一つの画素を等価的に示す回路図である。

【0011】

図2を参照すれば、アクティブマトリックス方式の有機発光ダイオード表示装置の画素は有機発光ダイオード（OLED）、お互いに交差するデータライン（DL）及びゲートライン（GL）、スイッチTFT（SW）、駆動TFT（DR）、及びストレージキャパシタ（Cst）を備える。スイッチTFT（SW）と駆動TFT（DR）はN-タイプMOS-FETからなる。

【0012】

スイッチTFT（SW）はゲートライン（GL）からのスキャンパルスに反応してターン-オンされることで自分のソース電極とドレイン電極の間の電流パスを導通させる。このスイッチTFT（SW）のオンタイム期間の間データライン（DL）からのデータ電圧はスイッチTFT（SW）のソース電極とドレイン電極を経由して駆動TFT（DR）のゲート電極とストレージキャパシタ（Cst）に印加される。

40

【0013】

駆動TFT（DR）は自分のゲート電極とソース電極の間の差電圧（Vgs）によって有機発光ダイオード（OLED）に流れる電流を制御する。

【0014】

ストレージキャパシタ（Cst）は自分の一側電極に印加されたデータ電圧を貯蔵することで駆動TFT（DR）のゲート電極に供給される電圧を一フレーム期間の間一定に

50

維持させる。

【0015】

有機発光ダイオード(OLED)は図1のような構造に具現される。この有機発光ダイオード(OLED)は駆動TFT(DR)のソース電極と低電位駆動電圧源(VSS)の間に接続される。

【0016】

図2のような画素の明るさは下の数1のように有機発光ダイオード(OLED)に流れる電流に比例する。

【0017】

【数1】

$$V_{gs} = V_g - V_s$$

$$V_g = V_{data}, \quad V_s = V_{ss}$$

$$I_{oled} = \frac{\beta}{2} (V_{gs} - V_{th})^2 = \frac{\beta}{2} (V_{data} - V_{ss} - V_{th})^2$$

【0018】

ここで、'Vgs'は駆動TFT(DR)のゲート電圧(Vg)とソース電圧(Vs)の間の差電圧、'Vdata'はデータ電圧、'Vss'は低電位駆動電圧、'Ioled'は駆動電流、'Vth'は駆動TFT(DR)のしきい電圧、'β'は駆動TFT(DR)の移動度及び寄生容量によって決まる定数値をそれぞれ意味する。

【0019】

数1のように、有機発光ダイオード(OLED)の電流(Ioled)は駆動TFT(DR)のしきい電圧(Vth)に大きく影響される。

【0020】

一般的に同一な極性のゲート電圧が駆動TFT(DR)のゲート電極で長期間印加されればゲート-バイアスストレスが増加して駆動TFT(DR)のしきい電圧(Vth)が大きくなり、これにより駆動TFT(DR)の動作特性が変わるようになる。このような駆動TFT(DR)の動作特性変化は図3の実験結果でも分かる。

【0021】

図3はチャンネル幅/チャンネル長さ(W/L)が120μm/6μmである試料用水素化された非晶質シリコンTFT(A-Si:H TFT)にポジティブゲート-バイアスストレスを印加した時その試料用A-Si:H TFTの特性変化をもたらすということを示す実験結果である。

図3において横軸は試料用A-Si:H TFTのゲート電圧[V]であり縦軸は試料用A-Si:H TFTのソース電極とドレイン電極の間の電流[A]を示す。

【0022】

図3は試料用A-Si:H TFTのゲート電極に+30Vの電圧を印加する時電圧印加時間によるTFTのしきい電圧と伝達特性曲線の移動を見せてくれる。図3で分かるように、A-Si:H TFTのゲート電極に正極性の電圧が印加される時間が長くなるほどTFTの伝達特性曲線が右側に移動してそのA-Si:H TFTのしきい電圧が上昇する。(Vth1からVth4にしきい電圧が上昇)

【0023】

駆動時間による駆動TFT(DR)のしきい電圧上昇幅は画素ごとに変わる。例えば、第1データ電圧が長期間の間印加された第1画素に比べて第1データ電圧より大きい第2データ電圧が長期間の間印加された第2画素で駆動TFT(DR)のしきい電圧上昇幅は大きくなる。この場合同一なデータ電圧によって有機発光ダイオードに流れる駆動電流量は第1画素に比べて第2画素でさらに少なくなるようになって、これにより表示品質が落ちるようになる。

10

20

30

40

50

【0024】

このような表示品質低下現象を防止するため、最近駆動TFT(DR)にネガティブゲート-バイアスストレスを印加して駆動TFT(DR)のしきい電圧上昇を抑制する方法が提案されている。しかし、画素データとしてネガティブ電圧を印加して駆動TFT(DR)のしきい電圧上昇を抑制する方法だけでは画素ことにの駆動電流差を完全に償うことは難しい実情である。なぜなら、上の数1のように、有機発光ダイオード(OLED)に流れる電流(I_{oled})は駆動TFT(DR)のしきい電圧にだけ影響されるのではなく、低電位駆動電圧(V_{ss})を供給するための V_{ss} 供給配線の電位値及び' 'に含まれる駆動TFT(DR)の移動度にも影響されるからである。表示パネルの各画素に駆動電流が流れるようになれば V_{ss} 供給配線が持っている抵抗によって画素の位置によって V_{ss} 電位が変わるようになってまた、駆動TFT(DR)の移動度もやっぱり駆動時間によって劣化される特性を持つので、各画素毎に駆動電流の偏差を減らして表示品質を高めるためには各駆動TFT(DR)のしきい電圧差、 V_{ss} 供給配線の電位差及び各駆動TFT(DR)の移動度の差を全体的に償う必要がある。

10

【発明の開示】

【発明が解決しようとする課題】

【0025】

したがって、本発明の目的は駆動時間による駆動TFTの劣化による駆動電流の劣化現象を低減することで表示品質を高めるようにした有機発光ダイオード表示装置とその駆動方法を提供することにある。

20

【0026】

本発明の他の目的は画素それぞれの駆動TFTのしきい電圧差及び移動度の差と V_{ss} 供給配線の電位差を全体的に償うことで表示品質を高めるようにした有機発光ダイオード表示装置とその駆動方法を提供することにある。

【0027】

本発明のまた他の目的は駆動TFTのしきい電圧の劣化を最小化することができるようにした有機発光ダイオード表示装置とその駆動方法を提供することにある。

【課題を解決するための手段】

【0028】

前記目的を果たすために、本発明の実施形態に係る有機発光ダイオード表示装置はデータラインと、前記データラインと交差されてスキャンパルスが供給されるゲートラインと、高電位駆動電圧を発生する高電位駆動電圧源と、低電位駆動電圧を発生する低電位駆動電圧源と、前記高電位駆動電圧源と前記低電位駆動電圧源の間に流れる電流によって発光される発光素子と、前記高電位駆動電圧源と前記発光素子の間に接続されて自分のゲート電極とソース電極間電圧によって前記発光素子に流れる電流を制御する駆動素子と、前記駆動素子のゲート電極に第1電圧を印加して前記駆動素子をターンオンさせることと共に前記駆動素子を通じて基準電流をシンクさせて前記駆動素子のソース電圧をセンシング電圧でセッティングした後、前記駆動素子のゲート電極とソース電極間電圧を調節して前記発光素子に印加される電流を前記基準電流からスケールさせる駆動電流安定化回路を備える。

30

40

【0029】

本発明の実施形態に係る有機発光ダイオード表示装置の駆動方法はデータラインと、前記データラインと交差されてスキャンパルスが供給されるゲートラインと、高電位駆動電圧を発生する高電位駆動電圧源と、低電位駆動電圧を発生する低電位駆動電圧源と、前記高電位駆動電圧源と前記低電位駆動電圧源の間に流れる電流によって発光される発光素子と、前記高電位駆動電圧源と前記発光素子の間に接続されて自分のゲート電極とソース電極間電圧によって前記発光素子に流れる電流を制御する駆動素子を持つ有機発光ダイオード表示装置の駆動方法において、前記駆動素子のゲート電極に第1電圧を印加して前記駆動素子をターンオンさせる第1段階と、前記駆動素子を通じて基準電流をシンクさせて前記駆動素子のソース電圧をセンシング電圧でセッティングする第2段階と、前記駆動素子

50

のゲート電極とソース電極間電圧を調節して前記発光素子に印加される電流を前記基準電流からスケーリングさせる第3段階を含む。

【0030】

本発明の実施形態に係る駆動電流安定化回路は、発光素子の駆動のための駆動素子に印加される高電位駆動電圧を発生する高電位駆動電圧源と、低電位駆動電圧を発生する低電位駆動電圧源と、前記駆動素子のゲート電極に第1電圧を印加して前記駆動素子をターンオンさせることと共に前記駆動素子を通じて基準電流をシンクさせて前記駆動素子のソース電圧をセンシング電圧でセッティングした後、前記駆動素子のゲート電極とソース電極間電圧を調節して前記発光素子に印加される電流を前記基準電流からスケーリングさせるデータ駆動回路を備える。

10

【発明の効果】

【0031】

前述したように、本発明に係る有機発光ダイオード表示装置とその駆動方法は電流駆動方式及び電圧駆動方式を混用したハイブリッド方式を利用して駆動TFTのしきい電圧差及び移動度の差とV_{ss}供給配線の電位差を全体的に償うことで、駆動電流の劣化現象を低減して表示品質を大きく向上させることができる。

【0032】

さらに、本発明に係る有機発光ダイオード表示装置とその駆動方法は一画素内に駆動素子をデュアルで構成して一定期間を周期的に交互に駆動される二つのスキャン信号を利用して駆動素子を交互にハイブリッド駆動させることで駆動素子のしきい電圧の劣化を最小化することができる。

20

【発明を実施するための最良の形態】

【0033】

以下では本発明に係る具体的な実施形態を図4乃至図21を参照して説明する。

【0034】

<第1実施形態>

【0035】

本発明の第1実施形態に係る有機発光ダイオード表示装置では電流データを階調別で制御することは難しいから、比較的高いレベルを持つ基準電流を利用して補償のための電圧値をセッティングして、このセッティングされた電圧値をダウンスケーリングさせて実際有機発光ダイオードに流れる駆動電流を形成する。第1実施形態に係る有機発光ダイオード表示装置では駆動素子のソース電極の電位をセッティングされた電圧で固定させて駆動素子のゲート電極の電位を既に供給された基準電圧から下向き変動させて駆動電流をダウンスケーリングさせる。

30

【0036】

図4は本発明の第1実施形態に係る有機発光ダイオード表示装置を示すブロック図である。図5は図4のデータ駆動回路の詳細構成を示す。

【0037】

図4及び図5を参照すれば、本発明の第1実施形態に係る有機発光ダイオード表示装置は表示パネル116、ゲート駆動回路118、データ駆動回路120及びタイミングコントローラ124を備える。

40

【0038】

表示パネル116はお互い的一对一に対応されてm個の対を成すm個のデータライン(DL1乃至DLm)及びm個のセンシングライン(SL1乃至SLm)と、n個のゲートライン(GL1乃至GLn)の交差領域に形成されたm×n個の画素122を備える。このような表示パネル116にはそれぞれの画素122に高電位駆動電圧(V_{dd})を供給する信号配線(a)、低電位駆動電圧(V_{ss})を供給する信号配線(b)が形成される。ここで、高電位駆動電圧(V_{dd})及び低電位駆動電圧(V_{ss})はそれぞれ高電位駆動電圧源(V_{DD})及び低電位駆動電圧源(V_{SS})から発生される。

【0039】

50

ゲート駆動回路 118 はタイミングコントローラ 124 からのゲート制御信号 (GDC) に応答して図 7 のようなスキャンパルス (SP) を発生してゲートライン (GL1 乃至 GLn) に順に供給する。

【0040】

データ駆動回路 120 はデータライン (DL1 乃至 DLm) に接続される第 1 データ駆動器 120a とセンシングライン (SL1 乃至 SLm) に接続される第 2 データ駆動器 120b を備える。第 1 及び第 2 駆動器 (120a、120b) は便宜上表示パネルを基準で上下で分けて示したが、一つの単位に集積化されることができるとは勿論である。

【0041】

第 1 データ駆動器 120a は図 7 の第 1 期間 (T1) 間基準電圧 (Vref) をデータライン (DL1 乃至 DLm) に供給した後、第 2 期間 (T2) の間基準電圧 (Vref) からデータ変動分 (Vdata) 位下向き変動されたデータ電圧 (Vdata) をデータライン (DL1 乃至 DLm) に供給する。このために、第 1 データ駆動器 120a は図 5 のように基準電圧 (Vref) とデータ電圧 (Vdata) を交互に発生するデータ発生部 1201a と、データ発生部 1201a からの基準電圧 (Vref) 及びデータ電圧 (Vdata) を安定化させてデータライン (DLj、1 j m) に出力する第 1 バッファ 1202a を備える。データ発生部 1201a は基準電圧源 (VREF)、データモジュレータ (DM) 及びマルチプレクサ (MUX) を含む。基準電圧源 (VREF) は高電位駆動電圧 (Vdd) と低電位駆動電圧 (Vss) の間の電圧で決まる基準電圧 (Vref) を発生する。データモジュレータ (DM) はタイミングコントローラ 124 からのデジタルビデオデータ (RGB) と画素 122 内に形成された駆動 TFT の駆動時間による移動度偏差分 (MV) を利用してデータ変動分 (Vdata) を抽出して、基準電圧 (Vref) からこのデータ変動分 (Vdata) を減算してデータ電圧 (Vdata) を発生する。駆動 TFT の駆動時間による移動度偏差分 (MV) は各画素別で外部メモリにあらかじめ貯蔵されている。マルチプレクサ (MUX) はタイミングコントローラ 124 から供給されるスイッチ制御信号 (SC) に応答して第 1 期間 (T1) 間には基準電圧源 (VREF) からの基準電圧 (Vref) を選択して出力して、第 2 期間 (T2) 間にはデータモジュレータ (DM) からのデータ電圧 (Vdata) を選択して出力する。ここで、第 1 期間 (T1) はハイ論理電圧で維持されるスキャンパルス (SP) の前半部区間に定義されて、第 2 期間 (T2) はハイ論理電圧で維持されるスキャンパルス (SP) の後半部区間に定義される。

【0042】

第 2 データ駆動器 120b は第 1 期間 (T1) 間センシングライン (SL1 乃至 SLm) を通じて基準電流 (Iref) をシンク (Sink) させて駆動 TFT のソース電圧をセンシング電圧 (Vsen) にセッティングした後、第 2 期間 (T2) 間セッティングされたセンシング電圧 (Vsen) を一定に維持させる。このために、第 2 データ駆動器 120b は図 5 のように基準電流 (Iref) をシンクさせるための基準電流源 (IREF) と、セッティングされたセンシング電圧 (Vsen) を一定に維持させるための制 2 バッファ 1202b と、タイミングコントローラ 124 から供給されるスイッチ制御信号 (SC) に応答して基準電流源 (IREF) と第 2 バッファ 1202b の入力端 (IN) の間の電流パスを切り替える第 1 スイッチ (S1) と、タイミングコントローラ 124 から供給されるスイッチ制御信号 (SC) に応答してセンシングライン (SLj、1 j m) と基準電流源 (IREF) の間、及びセンシングライン (SLj) と第 2 バッファ 1202b の出力端 (OUT) の間の電流パスを切り替える第 2 スイッチ (S2) を備える。第 1 期間 (T1) 間、第 1 スイッチ (S1) は基準電流源 (IREF) 第 2 バッファ 1202b の入力端 (IN) の間の電流パスを形成して、第 2 スイッチ (S2) はセンシングライン (SLj) と基準電流源 (IREF) の間の電流パスを形成する。これによって、セッティングされたセンシング電圧 (Vsen) が第 2 バッファ 1202b の入力端 (IN) に印加される。第 2 期間 (T2) 間、第 1 スイッチ (S1) は基準電流源 (IREF) と第 2 バッファ 1202b の入力端 (IN) の間の電流パスを遮断して

10

20

30

40

50

、第2スイッチS2はセンシングライン(SLj)と第2バッファ1202bの出力端(OUT)の間の電流パスを形成する。これによって、センシング電圧(Vsen)は第2バッファ1202bの入力端(IN)に印加された値と同一な値でセンシングライン(SLj)に出力されるようになる。

【0043】

タイミングコントローラ124は外部からのデジタルビデオデータ(RGB)をデータ駆動回路120に供給して垂直/水平同期信号(H.Vsync)とクロック信号(CLK)などを利用してゲート駆動回路118とデータ駆動回路120の動作タイミングを制御する制御信号(DDC、GDC)を発生する。そして、タイミングコントローラ124は第1及び第2期間(T1、T2)に同期されるスイッチ制御信号(SC)を発生する。このタイミングコントローラ124内には各画素別駆動TFTの駆動時間による移動度偏差分(MV)を貯蔵するためのメモリーが集積されることができる。

10

【0044】

画素122それぞれは図6のように有機発光ダイオード(OLED)、駆動TFT(DR)、2個のスイッチTFT(SW1、SW2)及びストレージキャパシター(Cst)を備える。

【0045】

図6は図4に示された[j、j]番目画素122の等価回路図であり、図7は画素122の動作を説明するための駆動波形図である。図7で第1期間(T1)は基準電流(Iref)アドレス期間を指示して、第2期間(T2)はデータ電圧(Vdata)アドレス期間を指示して、第3期間(T3)は発光期間を指示する。

20

【0046】

図6及び図7を参照すれば、本発明の第1実施形態に係る画素122はj番目信号ライン(GLj、DLj、SLj)の交差領域に形成される有機発光ダイオード(OLED)、駆動TFT(DR)及び有機発光ダイオード(OLED)と駆動TFT(DR)を駆動させるためのセル駆動回路122aを備える。

【0047】

駆動TFT(DR)のゲート電極(G)は第1ノード(n1)を通じてセル駆動回路122aに接続されて、駆動TFT(DR)のドレイン電極(D)は高電位駆動電圧源(VDD)に接続されて、駆動TFT(DR)のソース電極(S)は第2ノード(n2)を通じてセル駆動回路122aに接続される。駆動TFT(DR)は自分のゲート電極(G)に印加されるゲート電圧とソース電極(S)に印加されるソース電圧の差電圧(Vgs)によって有機発光ダイオード(OLED)に流れる電流を制御する。ここで、駆動TFT(DR)はNタイプ電子金属酸化膜半導体電界効果トランジスタ(MOSFET)に具現される。そして、駆動TFT(DR)の半導体層は非晶質シリコン層を含む。

30

【0048】

有機発光ダイオード(OLED)のアノード電極は第2ノード(n2)を通じて駆動TFT(DR)とセル駆動回路122aに共通接続されて、カソード電極は低電位駆動電圧源(VSS)に接続される。有機発光ダイオード(OLED)は図1のような構造を持って、駆動TFT(DR)によって制御される駆動電流によって発光することで表示装置の階調を表現する。

40

【0049】

セル駆動回路122aは第1スイッチTFT(SW1)、第2スイッチTFT(SW2)及びストレージキャパシター(Cst)を備える。このようなセル駆動回路122aは前述したデータ駆動回路とともに駆動時間による有機発光ダイオード(OLED)に流れる駆動電流が劣化されることを防止ないしは軽減するための駆動電流安定化回路を構成する。

【0050】

セル駆動回路122aを含む駆動電流安定化回路は第1期間(T1)の間駆動TFT(DR)のゲート電極(G)に基準電圧(Vref)を印加して駆動TFT(DR)をター

50

ンオンさせることと共に駆動TFT(DR)を通じて基準電流(Iref)をシンクさせてその時の駆動TFT(DR)のソース電圧をセンシング電圧(Vsen)でセッティングした後、第2期間(T2)の間駆動TFT(DR)のソース電圧をセッティングされたセンシング電圧(Vsen)で固定させて駆動TFT(DR)のゲート電極(G)電位を基準電圧(Vref)からデータ変動分(Vdata)が減算されたデータ電圧(Vdata)で低めて駆動TFT(DR)のゲート-ソース間電圧を減らすことで第3期間(T3)間有機発光ダイオード(OLED)に印加される電流を階調に当たるようにダウンスケールさせる。

【0051】

このために、第1スイッチTFT(SW1)のゲート電極(G)はj番目ゲートライン(GLj)に接続されて、第1スイッチTFT(SW1)のドレーン電極(D)はj番目データライン(DLj)を通じて第1データ駆動器120aに接続されて、第1スイッチTFT(SW1)のソース電極(S)は第1ノード(n1)に接続される。第1スイッチTFT(SW1)はスキャンパルス(SP)に応答してデータライン(DLj)と第1ノード(n1)の間の電流パスを切り替えることで、第1期間(T1)間駆動TFT(DR)のゲート電極(G)の電位が基準電圧(Vref)で維持された後第2期間(T2)間データ電圧(Vdata)に下向き変動されるようにする。

10

【0052】

第2スイッチTFT(SW2)のゲート電極(G)はj番目ゲートライン(GLj)に接続されて、第2スイッチTFT(SW2)のドレーン電極(D)はj番目センシングライン(SLj)を通じて第2データ駆動器120bに接続されて、第2スイッチTFT(SW2)のソース電極(S)は第2ノード(n2)に接続される。第2スイッチTFT(SW2)はスキャンパルス(SP)に応答してセンシングライン(SLj)と第2ノード(n2)の間の電流パスを切り替えることで、第1期間(T1)間基準電流(Iref)が駆動TFT(DR)と自分を通じてシンクされるようにする。このような基準電流(Iref)のシンク作用によって、駆動TFT(DR)のソース電圧はセンシング電圧(Vsen)でセッティングされた後、第2期間(T2)間にもそのまま維持される。

20

【0053】

ストレージキャパシター(Cst)は第1ノード(n1)に接続された一側電極と、第2ノード(n2)に接続された他側電極を持つ。ストレージキャパシター(Cst)は第1及び第2期間(T1、T2)を通じて設定された駆動TFT(DR)のゲート-ソース間電圧(Vgs)を有機発光ダイオード(OLED)が発光される第3期間(T3)間一定に維持させる役目をする。

30

【0054】

このような画素122の詳細動作を図7と図8A乃至図8Cを参照して段階的に説明すれば次のようである。

【0055】

図7及び図8Aを参照すれば、第1期間(T1)の間スキャンパルス(SP)はハイ論理電圧に発生されて第1及び第2スイッチTFT(SW1、SW2)をターンオンさせる。第1及び第2スイッチTFT(SW1、SW2)のターンオンによって、第1ノード(n1)には基準電圧(Vref)が印加されて駆動TFT(DR)がターンオンされる。そして、駆動TFT(DR)のターンオンによって、駆動TFT(DR)と第2ノード(n2)を経由して高電位駆動電圧源(VDD)からデータ駆動回路で下の数2のような基準電流(Iref)がシンクされる。

40

【0056】

【数2】

$$I_{ref} = \frac{\beta}{2} (V_{ref} - V_{sen} - V_{th})^2$$

50

【0057】

ここで、' ' は駆動TFT(DR)の移動度及び寄生容量によって決まる定数値、' V_{sen} ' は第2ノード($n2$)にセッティングされるセンシング電圧及び' V_{th} ' は駆動TFT(DR)のしきい電圧をそれぞれ意味する。

【0058】

第2ノード($n2$)のセンシング電圧(V_{sen})は駆動TFT(DR)の特性偏差及び表示パネル内の画素の位置によって画素の間他の値でセッティングされる。例えば、センシング電圧(V_{sen})は駆動TFT(DR)のしきい電圧(V_{th})が大きい第1画素より駆動TFT(DR)のしきい電圧(V_{th})が相対的に小さな第2画素で大きい値でセッティングされて、駆動TFT(DR)の移動度が低い第1画素より駆動TFT(DR)の移動度が高い第2画素で大きい値でセッティングされて、 V_{ss} 供給配線の電位が高い第1画素より V_{ss} 供給配線の電位が低い第2画素で大きい値段でセッティングされる。このように、駆動TFT(DR)の特性偏差及び表示パネル内の画素の位置によって画素の間他の値段でセッティングされるセンシング電圧(V_{sen})によって、画素それぞれの駆動TFTのしきい電圧差及び移動度の差と V_{ss} 供給配線の電位差は全体的に補償されて、すべての画素は同一なデータ電圧に応答して同一な電流が流れるようにプログラミングされるようになる。

【0059】

一方、第1期間($T1$)間基準電流(I_{ref})がシンクされる時、有機発光ダイオード(OLED)はバイアス動作点がつかまりながらターンオフされるようにしなければならない。このために、低電位駆動電圧源(V_{SS})の電位を基準電圧(V_{ref})で駆動TFT(DR)のしきい電圧(V_{th})と有機発光ダイオード(OLED)のしきい電圧(V_{oled})を抜いた値より高く設定することが望ましい。有機発光ダイオード(OLED)のターンオフ状態は第2期間($T2$)の内にも維持される。

【0060】

図7及び図8Bを参照すれば、第2期間($T2$)の間スキャンパルス(SP)はハイ論理電圧状態を維持して第1及び第2スイッチTFT(SW1、SW2)のターンオン状態を維持させる。

【0061】

この時、第2ノード($n2$)の電位はデータ駆動回路によってセンシング電圧(V_{sen})で一定に維持される一方、第1ノード($n1$)の電位はデータ駆動回路を通じて基準電圧(V_{ref})からデータ変動分(V_{data})が減算されたデータ電圧(V_{data})が供給されることで第1期間($T1$)に比べて低くなるようになる。このように第1ノード($n1$)の電位を低めて駆動TFT(DR)のゲート-ソース間電圧を減らす理由は、有機発光ダイオード(OLED)に印加される電流を基準電流(I_{ref})レベルから実際階調に当たる駆動電流レベルで変換するためである。ストレージキャパシタ(C_{st})はダウンスケリングされた駆動TFT(DR)のゲート-ソース間電圧を維持させてプログラミングされた電流を一定に維持する。

【0062】

図7及び図8Cを参照すれば、第3期間($T3$)の間スキャンパルス(SP)はロー論理電圧で状態が反転されて第1及び第2スイッチTFT(SW1、SW2)をターンオフさせる。

【0063】

第1及び第2スイッチTFT(SW1、SW2)がターンオフされても、駆動TFT(DR)のドレーン-ソース間には相変わらずプログラミングされた電流すなわち、ダウンスケリングされた電流が流れる。この電流は有機発光ダイオード(OLED)のアノード電極に接続された第2ノード($n2$)電位をセンシング電圧(V_{sen})から有機発光ダイオード(OLED)のしきい電圧(V_{oled})と低電位駆動電圧(V_{SS})の合算電圧($V_{sen} + V_{SS} + V_{oled}$)以上に上昇させることで、有機発光ダイオード(OLED)をターンオンさせる。ここで、第2ノード($n2$)の電位が上昇されれば、第1

10

20

30

40

50

ノード (n 1) の電位もストレージキャパシター (C s t) のブースティング (B o o s t i n g) 効果によって同一な幅 (V s s + V o l e d) に上昇される。結果的に第 2 期間 (T 2) 間プログラミングされた電流は第 3 期間 (T 3) 間にもそのまま維持される。

【 0 0 6 4 】

第 3 期間 (T 3) 間有機発光ダイオード (O L E D) に流れる電流 (I o l e d) は下の数 3 のようである。

【 0 0 6 5 】

【数 3】

$$I_{oled} = \frac{\beta}{2} (V_{ref} - \Delta V_{data} - V_{sen} - V_{th})^2 \quad 10$$

【 0 0 6 6 】

このような数 3 に数 2 を代入すれば、有機発光ダイオード (O L E D) に流れる電流 (I o l e d) は下の数 4 の (2) のようである。

【 0 0 6 7 】

【数 4】

$$V_{ref} - V_{sen} - V_{th} = \sqrt{\frac{2}{\beta} I_{ref}} \quad (1) \quad 20$$

$$I_{oled} = \frac{\beta}{2} (\sqrt{\frac{2}{\beta} I_{ref}} - \Delta V_{data})^2 \quad (2)$$

【 0 0 6 8 】

数 4 の (2) を参照すれば、有機発光ダイオード (O L E D) に流れる電流 (I o l e d) は基準電流 (I r e f) 値及びデータ変動分 (V d a t a) にだけ純粋に寄り掛かるようになる。すなわち、駆動 T F T (D R) のしきい電圧 (V t h) 変動分には全然影響を受けない。しかし、数 4 の (2) で駆動 T F T (D R) の移動度が含まれた ' ' 項目が消去されないで残るから、有機発光ダイオード (O L E D) に流れる電流 (I o l e d) は画素間駆動 T F T (D R) の移動度偏差による影響から自由ではない。これは上数式で分かるように、入力されるデータ電圧 (V d a t a) によって発生される問題点として、これを解決するためにはデータ駆動回路でのデータ変動分 (V d a t a) 抽出の時駆動 T F T の駆動時間による移動度偏差分 (M V) まで考慮する必要がある。すなわち、データ変動分 (V d a t a) で ' ' 項目が消去されなければならない。

【 0 0 6 9 】

このために、上の数 4 の (1) を簡略化すれば、下の数 5 のようである。

【 0 0 7 0 】

【数 5】

$$y = const. - \sqrt{\frac{2}{\beta}} x, \quad (y = V_{sen}, \quad x = \sqrt{I_{ref}}) \quad 40$$

【 0 0 7 1 】

数 5 のように、駆動 T F T の駆動時間による移動度偏差分 (M V) は関数式の勾配に帰結される。したがって、図 9 のように適切な x 軸値 2 個を選択するとここよった y 軸値が得られて、結果的に所望する勾配値を求めることができる。このような勾配は各画素ごとに他の値を持つのでメモリーにルックアップテーブル形式に貯蔵された後第 2 期間 (T 2) 間データ駆動回路によるデータ変動分 (V d a t a) 抽出の時利用される。データ変動分 (V d a t a) にこのような勾配値が含まれた有機発光ダイオード (O L E D)

の電流式は下の数 6 のようである。

【 0 0 7 2 】

【 数 6 】

$$I_{oled} = I_{ref} \left(1 - \frac{\Delta V_{data'}}{A} \right)^2, \quad (\Delta V_{data}' = \frac{A}{\sqrt{\frac{2}{\beta} I_{ref}}} \Delta V_{data})$$

【 0 0 7 3 】

ここで、A は定数を意味する。

10

【 0 0 7 4 】

数 6 のように、有機発光ダイオード (O L E D) に流れる電流 (I_{oled}) はデータ変動分 (V_{data}) で項目が消去されることで画素間駆動 T F T (D R) の移動度偏差による影響から自由になる。

【 0 0 7 5 】

前述したのように、本発明の第 1 実施形態に係る有機発光ダイオード表示装置では電流データを階調別で制御することは難しいから、比較的高いレベルを持つ基準電流を利用して補償のための電圧値をセッティングして、このセッティングされた電圧値をダウンスケーリングさせて実際有機発光ダイオードに流れる駆動電流を形成する。

【 0 0 7 6 】

20

勿論、図面に示さなかったが、本発明の第 1 実施形態に係る有機発光ダイオード表示装置は大面積下で高い基準電流を印加するための第 2 データ駆動器の出力偏差及び部下量を減らすため、比較的低いレベルを持つ基準電流を利用して補償のための電圧値をセッティングして、このセッティングされた電圧値をアップスケーリングさせて実際有機発光ダイオードに流れる駆動電流を形成することもできる。この場合第 1 実施形態に係る有機発光ダイオード表示装置は駆動素子のソース電極の電位をセッティングされた電圧で固定させて駆動素子のゲート電極の電位を既に供給された基準電圧から上向き変動させて駆動電流をアップスケーリングさせることができる。

【 0 0 7 7 】

< 第 2 実施形態 >

30

本発明の第 2 実施形態による有機発光ダイオード表示装置では第 1 実施形態と同一に電流データを階調別で制御することは難しいから、比較的高いレベルを持つ基準電流を利用して補償のための電圧値をセッティングして、このセッティングされた電圧値をダウンスケーリングさせて実際有機発光ダイオードに流れる駆動電流を形成する。しかし、第 2 実施形態による有機発光ダイオード表示装置では駆動素子のゲート電極の電位を基準電圧で固定させて、駆動素子のソース電極の電位を補償のための電圧値でセッティングすることと共にこのセッティングされた電圧を上向き変動させて駆動電流をダウンスケーリングさせる。

【 0 0 7 8 】

図 1 0 は本発明の第 2 実施形態に係る有機発光ダイオード表示装置を示すブロック図である。図 1 1 は図 1 0 のデータ駆動回路の詳細構成を示す。

40

【 0 0 7 9 】

図 1 0 及び図 1 1 を参照すれば、本発明の第 2 実施形態に係る有機発光ダイオード表示装置は表示パネル 2 1 6、ゲート駆動回路 2 1 8、データ駆動回路 2 2 0 及びタイミングコントローラ 2 2 4 を備える。

【 0 0 8 0 】

表示パネル 2 1 6 は m 個のデータライン (D L 1 乃至 D L m) と、 n 個のゲートライン (G L 1 ないし G L n) の交差領域に形成された m × n 個の画素 2 2 2 を備える。このような表示パネル 2 1 6 にはそれぞれの画素 2 2 2 に高電位駆動電圧 (V d d) を供給する信号配線 (a)、低電位駆動電圧 (V s s) を供給する信号配線 (b) 及び基準電圧 (V

50

ref) を供給する信号配線(c)が形成される。ここで、高電位駆動電圧(V_{dd})、低電位駆動電圧(V_{ss})及び基準電圧(V_{ref})はそれぞれ高電位駆動電圧源(V_{DD})、低電位駆動電圧源(V_{SS})及び基準電圧源(V_{REF})から発生される。

【0081】

ゲート駆動回路218はタイミングコントローラ224からのゲート制御信号(GDC)に
10 応答して図13のようなスキャンパルス(SP)を発生してゲートライン(GL1乃至GL_n)に順に供給する。

【0082】

データ駆動回路220は図13の第1期間(T1)間データライン(DL1乃至DL_m)
10 を通じて基準電流(I_{ref})をシンク(Sink)させて画素222内に形成された駆動TF_Tのソース電圧をセンシング電圧(V_{sen})でセッティングする。そして、第2期間(T2)間セッティングされたセンシング電圧(V_{sen})を一定に維持させることと共にセンシング電圧(V_{sen})からデータ変動分(V_{data})だけ上向き変動されたデータ電圧(V_{data})をデータライン(DL1乃至DL_m)に供給する。

【0083】

このために、データ駆動回路220は図11のように基準電流(I_{ref})をシンクさせるための基準電流源(I_{REF})と、セッティングされたセンシング電圧(V_{sen})を一定に維持させるためのバッファ2202と、センシング電圧(V_{sen})からデータ変動分(V_{data})だけ上向き変動されたデータ電圧(V_{data})を発生するデータモジュレータ(DM)と、タイミングコントローラ224から供給されるスイッチ制御信号(SC)に
20 応答して基準電流源(I_{REF})とバッファ2202の入力端(IN)の間の電流パスを切り替える第1スイッチ(S1)と、タイミングコントローラ224から供給されるスイッチ制御信号(SC)に
20 応答してデータライン(DL_j, 1_jm)と基準電流源(I_{REF})の間、及びデータライン(DL_j)とバッファ2202の出力端(OUT)の間の電流パスを切り替える第2スイッチS2を備える。

【0084】

データモジュレータ(DM)はタイミングコントローラ224からのデジタルビデオデータ(RGB)と画素222内に形成された駆動TF_Tの駆動時間による移動度偏差分(MV)を利用してデータ変動分(V_{data})を抽出して、センシング電圧(V_{sen})にこのデータ変動分(V_{data})を合算してデータ電圧(V_{data})を発生する。
30 駆動TF_Tの駆動時間による各画素別移動度偏差分(MV)は外部メモリーにルックアップテーブル形式にあらかじめ貯蔵されている。

【0085】

第1期間(T1)の間、第1スイッチ(S1)は基準電流源(I_{REF})とバッファ2202の入力端(IN)の間の電流パスを形成して、第2スイッチ(S2)はデータライン(DL_j)と基準電流源(I_{REF})の間の電流パスを形成する。これによってセッティングされたセンシング電圧(V_{sen})はバッファ2202の入力端(IN)に印加される。第2期間(T2)の間、第1スイッチ(S1)は基準電流源(I_{REF})とバッファ2202の入力端(IN)の間の電流パスを遮断して、第2スイッチ(S2)はセンシングライン(DL_j)とバッファ2202の出力端(OUT)の間の電流パスを形成する。これによって、バッファ2202によって維持されたセンシング電圧(V_{sen})にデータモジュレータ(DM)からのデータ電圧(V_{data})が合算されてデータライン(DL_j)に供給されるようになる。
40

【0086】

一方、第1及び第2期間(T1、T2)の間基準電圧供給配線には基準電圧(V_{ref})が一定に供給される。

【0087】

タイミングコントローラ224は外部からのデジタルビデオデータ(RGB)をデータ駆動回路220に供給して垂直/水平同期信号(H_vsync)とクロック信号(CLK)などを利用してゲート駆動回路218とデータ駆動回路220の動作タイミングを制御する
50

制御信号 (DDC、GDC) を発生する。そして、タイミングコントローラ 224 は第 1 及び第 2 期間 (T1、T2) に同期されるスイッチ制御信号 (SC) を発生する。このタイミングコントローラ 224 内には各画素別駆動 TFT の駆動時間による移動度偏差分 (MV) を貯蔵するためのメモリーが集積されることができる。

【0088】

画素 222 それぞれは図 12 のように有機発光ダイオード (OLED)、駆動 TFT (DR)、2 個のスイッチ TFT (SW1、SW2) 及びストレージキャパシター (Cst) を備える。

【0089】

図 12 は図 10 に示された [j、j] 番目画素 222 の等価回路図であり、図 13 は画素 222 の動作を説明するための駆動波形図である。図 13 で第 1 期間 (T1) は基準電流 (Iref) アドレス期間を指示して、第 2 期間 (T2) はデータ電圧 (Vdata) アドレス期間を指示して、第 3 期間 (T3) は発光期間を指示する。

【0090】

図 12 及び図 13 を参照すれば、本発明の第 2 実施形態に係る画素 222 は j 番目信号ライン (GLj、DLj) の交差領域に形成される有機発光ダイオード (OLED)、駆動 TFT (DR) 及び有機発光ダイオード (OLED) と駆動 TFT (DR) を駆動させるためのセル駆動回路 222a を備える。

【0091】

駆動 TFT (DR) のゲート電極 (G) は第 1 ノード (n1) を通じてセル駆動回路 222a に接続されて、駆動 TFT (DR) のドレーン電極 (D) は高電位駆動電圧源 (VDD) に接続されて、駆動 TFT (DR) のソース電極 (S) は第 2 ノード (n2) を通じてセル駆動回路 222a に接続される。駆動 TFT (DR) は自分のゲート電極 (G) に印加されるゲート電圧とソース電極 (S) に印加されるソース電圧の差電圧 (Vgs) によって有機発光ダイオード (OLED) に流れる電流を制御する。ここで、駆動 TFT (DR) は N タイプ電子金属酸化膜半導体電界効果トランジスター (MOSFET) に具現される。そして、駆動 TFT (DR) の半導体層は非晶質シリコン層を含む。

【0092】

有機発光ダイオード (OLED) のアノード電極は第 2 ノード (n2) を通じて駆動 TFT (DR) とセル駆動回路 222a に共通接続されて、カソード電極は低電位駆動電圧源 (VSS) に接続される。有機発光ダイオード (OLED) は図 1 のような構造を持って、駆動 TFT (DR) によって制御される駆動電流によって発光することで表示装置の階調を表現する。

【0093】

セル駆動回路 222a は第 1 スwitch TFT (SW1)、第 2 スwitch TFT (SW2) 及びストレージキャパシター (Cst) を備える。このようなセル駆動回路 222a は前述したデータ駆動回路とともに駆動時間による有機発光ダイオード (OLED) に流れる駆動電流が劣化されることを防止、ないしは軽減するための駆動電流安定化回路を構成する。

【0094】

セル駆動回路 222a を含む駆動電流安定化回路は第 1 期間 (T1) の間駆動 TFT (DR) のゲート電極 (G) に基準電圧 (Vref) を印加して駆動 TFT (DR) をターンオンさせることと共に駆動 TFT (DR) を通じて基準電流 (Iref) をシンクさせてその時の駆動 TFT (DR) のソース電圧をセンシング電圧 (Vsen) でセッティングした後、第 2 期間 (T2) の間駆動 TFT (DR) のゲート電圧を基準電圧 (Vref) で固定させた状態で、駆動 TFT (DR) のソース電極 (S) 電位をセンシング電圧 (Vsen) にデータ変動分 (Vdata) が合算されたデータ電圧 (Vdata) に高めて駆動 TFT (DR) のゲート-ソース間電圧を減らすことで第 3 期間 (T3) の間有機発光ダイオード (OLED) に印加される電流を階調に当たるようにダウンスケーリングさせる。

10

20

30

40

50

【0095】

このために、第1スイッチTFT(SW1)のゲート電極(G)はj番目ゲートライン(GLj)に接続されて、第1スイッチTFT(SW1)のドレーン電極(D)は基準電圧供給配線(c)を通じて基準電圧供給源(VREF)に接続されて、第1スイッチTFT(SW1)のソース電極(S)は第1ノード(n1)に接続される。第1スイッチTFT(SW1)はスキャンパルス(SP)に反応して基準電圧供給配線(c)と第1ノード(n1)の間の電流パスを切り替えることで、第1及び第2期間(T1、T2)の間駆動TFT(DR)のゲート電極(G)の電位が基準電圧(Vref)で一定に維持されるようにする。

【0096】

10

第2スイッチTFT(SW2)のゲート電極(G)はj番目ゲートライン(GLj)に接続されて、第2スイッチTFT(SW2)のドレーン電極(D)はj番目データライン(DLj)を通じてデータ駆動回路220に接続されて、第2スイッチTFT(SW2)のソース電極(S)は第2ノード(n2)に接続される。第2スイッチTFT(SW2)はスキャンパルス(SP)に反応してデータライン(DLj)と第2ノード(n2)の間の電流パスを切り替えることで、第1期間(T1)の間には基準電流(Iref)が駆動TFT(DR)と自分を通じてシンクされるようにして、第2期間(T2)の間には駆動TFT(DR)のソース電極(S)の電位が基準電流によってセッティングされたセンシング電圧(Vsen)からデータ電圧(Vdata)で高くなるようにする。

【0097】

20

ストレージキャパシター(Cst)は第1ノード(n1)に接続された一側電極と、第2ノード(n2)に接続された他側電極を持つ。ストレージキャパシター(Cst)は第1及び第2期間(T1、T2)を通じて設定された駆動TFT(DR)のゲート-ソース間電圧(Vgs)を有機発光ダイオード(OLED)が発光される第3期間(T3)の間一定に維持させる役目をする。

【0098】

このような画素222の詳細動作を図13と図14A乃至図14Cを参照して段階的に説明すれば次のようである。

【0099】

30

図13及び図14Aを参照すれば、第1期間(T1)の間スキャンパルス(SP)はハイ論理電圧に発生されて第1及び第2スイッチTFT(SW1、SW2)をターンオンさせる。第1及び第2スイッチTFT(SW1、SW2)のターンオンによって、第1ノード(n1)には基準電圧(Vref)が印加されて駆動TFT(DR)がターンオンされる。そして、駆動TFT(DR)のターンオンによって、駆動TFT(DR)と第2ノード(n2)を經由して高電位駆動電圧源(VDD)からデータ駆動回路で上の数学式2のような基準電流(Iref)がシンクされる。

【0100】

40

第2ノード(n2)のセンシング電圧(Vsen)は駆動TFT(DR)の特性偏差及び表示パネル内画素の位置によって画素の間他の値でセッティングされる。例えば、センシング電圧(Vsen)は駆動TFT(DR)のしきい電圧(Vth)が大きい第1画素より駆動TFT(DR)のしきい電圧(Vth)が相対的に小さな第2画素で大きい値でセッティングになり、駆動TFT(DR)の移動度が低い第1画素より駆動TFT(DR)の移動度が高い第2画素で大きい値でセッティングになって、Vss供給配線の電位が高い第1画素よりVss供給配線の電位が低い第2画素で大きい値でセッティングされる。このように、駆動TFT(DR)の特性偏差及び表示パネル内の画素の位置によって画素の間他の値でセッティングされるセンシング電圧(Vsen)によって、画素それぞれの駆動TFTのしきい電圧差及び移動度の差とVss供給配線の電位の差は全体的に補償されて、すべての画素は同一なデータ電圧に反応して同一な電流が流れるようにプログラミングされるようになる。

【0101】

50

一方、第1期間(T1)の間基準電流(Iref)がシンクされる時、有機発光ダイオード(OLED)はバイアス動作点がつかまりながらターンオフされるようにしなければならない。このために、低電位駆動電圧源(VSS)の電位を基準電圧(Vref)で駆動TF T(DR)のしきい電圧(Vth)と有機発光ダイオード(OLED)のしきい電圧(Voled)を抜いた値より高く設定することが望ましい。有機発光ダイオード(OLED)のターンオフ状態は第2期間(T2)の間にも維持される。

【0102】

図13及び図14Bを参照すれば、第2期間(T2)の間スキャンパルス(SP)はハイ論理電圧状態を維持して第1及び第2スイッチTF T(SW1、SW2)のターンオン状態を維持させる。

10

【0103】

この時、第1ノード(n1)の電位は基準電圧供給源によって基準電圧(Vref)で一定に維持される一方、第2ノード(n2)の電位はデータ駆動回路を通じてセンシング電圧(Vsen)にデータ変動分(Vdata)が合算されたデータ電圧(Vdata)が供給されることで第1期間(T1)に比べて高くなるようになる。こんなに第2ノード(n1)の電位を高めて駆動TF T(DR)のゲート-ソース間電圧を減らす理由は、有機発光ダイオード(OLED)に印加される電流を基準電流(Iref)レベルから実際階調に当たる駆動電流レベルで変換するためである。ストレージキャパシタ(Cst)はダウンスケーリングされた駆動TF T(DR)のゲート-ソース間電圧を維持させてプログラミングされた電流を一定に維持する。

20

【0104】

図13及び図14Cを参照すれば、第3期間(T3)の間スキャンパルス(SP)はロー論理電圧で状態が反転されて第1及び第2スイッチTF T(SW1、SW2)をターンオフさせる。

【0105】

第1及び第2スイッチTF T(SW1、SW2)がターンオフされても、駆動TF T(DR)のドレーン-ソース間には相変わらずプログラミングされた電流すなわち、ダウンスケーリングされた電流が流れる。この電流は有機発光ダイオード(OLED)のアノード電極に接続された第2ノード(n2)電位をデータ電圧(Vdata)から有機発光ダイオード(OLED)のしきい電圧(Voled)と低電位駆動電圧(Vss)の合算電圧(Vdata+Vss+Voled)以上に上昇させることで、有機発光ダイオード(OLED)をターンオンさせる。ここで、第2ノード(n2)の電位が上昇されれば、第1ノード(n1)の電位もストレージキャパシタ(Cst)のブースティング効果によって同一な幅(Vss+Voled)に上昇される。結果的に第2期間(T2)の間プログラミングされた電流は第3期間(T3)の間にもそのまま維持される。第3期間(T3)の間有機発光ダイオード(OLED)に流れる電流(Ioled)は上の数3及び数4の(2)のようである。

30

【0106】

そして、上の数5及び数6のような過程を経ることで、有機発光ダイオード(OLED)に流れる電流(Ioled)はデータ変動分(Vdata)で項目が消去されて画素間駆動TF T(DR)の移動度偏差による影響から自由になる。

40

【0107】

前述したように、本発明の第2実施形態に係る有機発光ダイオード表示装置では電流データを階調別で制御することは難しいから、比較的高いレベルを持つ基準電流を利用して補償のための電圧値をセッティングして、このセッティングされた電圧値をダウンスケーリングさせて実際有機発光ダイオードに流れる駆動電流を形成する。

【0108】

勿論、図に示さなかったが、本発明の第2実施形態に係る有機発光ダイオード表示装置は大面積下で高い基準電流を印加するためのデータ駆動回路の出力偏差及び部下量を減らすため、比較的低いレベルを持つ基準電流を利用して補償のための電圧値をセッティング

50

して、このセッティングされた電圧値をアップスケーリングさせて実際有機発光ダイオードに流れる駆動電流を形成することもできる。この場合第2実施形態に係る有機発光ダイオード表示装置は駆動素子のゲート電極の電位を基準電圧で固定させて、駆動素子のソース電極の電位を補償のための電圧値でセッティングすることと共にこのセッティングされた電圧を下向き変動させて駆動電流をアップスケーリングさせることができる。

【0109】

<第3実施形態>

本発明の第3実施形態に係る有機発光ダイオード表示装置では第2実施形態と同じく電流データを階調別で制御することは難しいから、比較的高いレベルを持つ基準電流を利用して補償のための電圧値をセッティングして、このセッティングされた電圧値をダウンスケーリングさせて実際有機発光ダイオードに流れる駆動電流を形成する。しかし、第3実施形態に係る有機発光ダイオード表示装置では駆動素子のゲート電極の電位を高電位駆動電圧で固定させて、駆動素子のソース電極の電位を補償のための電圧値でセッティングすることと共にこのセッティングされた電圧を上向き変動させて駆動電流をダウンスケーリングさせる。

【0110】

図15は本発明の第3実施形態に係る有機発光ダイオード表示装置を示すブロック図である。

【0111】

図15を参照すれば、本発明の第3実施形態に係る有機発光ダイオード表示装置は表示パネル316、ゲート駆動回路318、データ駆動回路320及びタイミングコントローラ324を備える。本発明の第3実施形態に係る有機発光ダイオード表示装置は第2実施形態に比べて画素322内のセル駆動回路の接続構造で差があり、基準電圧を発生する基準電圧源と基準電圧を供給する信号配線を要しないという点で差がある。ゲート駆動回路318、データ駆動回路320及びタイミングコントローラ324は第2実施形態と実質的に同一な機能及び動作を遂行するので、これらに対する詳細な説明は略する。

【0112】

表示パネル316に形成された画素322それぞれは図16のように有機発光ダイオード(OLED)、駆動TFT(DR)、2個のスイッチTFT(SW1、SW2)及びストレージキャパシタ(Cst)を備える。

【0113】

図16は図15に示された[j、j]番目画素322の等価回路図である。

【0114】

図16を参照すれば、本発明の第3実施形態に係る画素322はj番目信号ライン(GLj、DLj)の交差領域に形成される有機発光ダイオード(OLED)、駆動TFT(DR)及び有機発光ダイオード(OLED)と駆動TFT(DR)を駆動させるためのセル駆動回路322aを備える。

【0115】

駆動TFT(DR)のゲート電極(G)は第1ノード(n1)を通じてセル駆動回路322aに接続されて、駆動TFT(DR)のドレーン電極(D)は高電位駆動電圧源(VDD)に接続されて、駆動TFT(DR)のソース電極(S)は第2ノード(n2)を通じてセル駆動回路322aに接続される。駆動TFT(DR)は自分のゲート電極(G)に印加されるゲート電圧とソース電極(S)に印加されるソース電圧の差電圧(Vgs)によって有機発光ダイオード(OLED)に流れる電流を制御する。ここで、駆動TFT(DR)はNタイプ電子金属酸化膜半導体電界効果トランジスタ(MOSFET)に具現される。そして、駆動TFT(DR)の半導体層は非晶質シリコン層を含む。

【0116】

有機発光ダイオード(OLED)のアノード電極は第2ノード(n2)を通じて駆動TFT(DR)と数える駆動回路322aに共通接続されて、カソード電極は低電位駆動電圧源(VSS)に接続される。有機発光ダイオード(OLED)は図1のような構造を持

10

20

30

40

50

って、駆動TFT(DR)によって制御される駆動電流によって発光することで表示装置の階調を表現する。

【0117】

セル駆動回路322aは第1スイッチTFT(SW1)、第2スイッチTFT(SW2)及びストレージキャパシター(Cst)を備える。このようなセル駆動回路322aは前述したデータ駆動回路と共に駆動時間による有機発光ダイオード(OLED)に流れる駆動電流が劣化されることを防止、ないしは軽減するための駆動電流安定化回路を構成する。

【0118】

セル駆動回路322aを含む駆動電流安定化回路は図13に示された第1期間(T1)の間駆動TFT(DR)のゲート電極(G)に高電位駆動電圧(Vdd)を印加して駆動TFT(DR)をターンオンさせることと共に駆動TFT(DR)を通じて基準電流(Iref)をシンクさせてその時の駆動TFT(DR)のソース電圧をセンシング電圧(Vsen)でセッティングした後、第2期間(T2)の間駆動TFT(DR)のゲート電圧を基準電圧(Vref)で固定させた状態で、駆動TFT(DR)のソース電極(S)電位をセンシング電圧(Vsen)にデータ変動分(Vdata)が合算されたデータ電圧(Vdata)で高めて駆動TFT(DR)のゲート-ソース間電圧を減らすことで第3期間(T3)の間有機発光ダイオード(OLED)に印加される電流を階調に当たるようにダウンスケーリングさせる。

【0119】

このために、第1スイッチTFT(SW1)のゲート電極(G)はj番目ゲートライン(GLj)に接続されて、第1スイッチTFT(SW1)のドレイン電極(D)は高電位駆動電圧源(VDD)に接続されて、第1スイッチTFT(SW1)のソース電極(S)は第1ノード(n1)に接続される。第1スイッチTFT(SW1)はスキャンパルス(SP)にตอบสนองして高電位駆動電圧源(VDD)と第1ノード(n1)の間の電流パスを切り替えることで、第1及び第2期間(T1、T2)の間駆動TFT(DR)のゲート電極(G)の電位を高電位駆動電圧(Vdd)で一定に維持させる。

【0120】

第2スイッチTFT(SW2)のゲート電極(G)はj番目ゲートライン(GLj)に接続されて、第2スイッチTFT(SW2)のドレイン電極(D)はj番目データライン(DLj)を通じてデータ駆動回路320に接続されて、第2スイッチTFT(SW2)のソース電極(S)は第2ノード(n2)に接続される。第2スイッチTFT(SW2)はスキャンパルス(SP)にตอบสนองしてデータライン(DLj)と第2ノード(n2)の間の電流パスを切り替えることで、第1期間(T1)の間には基準電流(Iref)が駆動TFT(DR)と自分を通じてシンクされるようにして、第2期間(T2)の間には駆動TFT(DR)のソース電極(S)の電位が基準電流によってセッティングされたセンシング電圧(Vsen)からデータ電圧(Vdata)に高くなるようにする。

【0121】

ストレージキャパシター(Cst)は第1ノード(n1)に接続された一側電極と、第2ノード(n2)に接続された他側電極を持つ。ストレージキャパシター(Cst)は第1及び第2期間(T1、T2)を通じて設定された駆動TFT(DR)のゲート-ソース間電圧(Vgs)を有機発光ダイオード(OLED)が発光される第3期間(T3)の間一定に維持させる役目をする。

【0122】

このような画素322の詳細動作は第1及び第2期間(T1、T2)の間駆動TFT(DR)のゲート電極(G)の電位が高電位駆動電圧(Vdd)で一定に維持されるという点を除き第2実施形態の画素222動作と実質的に同一なので以下では略する。

【0123】

前述したのように、本発明の第3実施形態に係る有機発光ダイオード表示装置では電流データを階調別で制御することは難しいから、比較的高いレベルを持つ基準電流を利用し

10

20

30

40

50

て補償のための電圧値をセッティングして、このセッティングされた電圧値をダウンスケーリングさせて実際有機発光ダイオードに流れる駆動電流を形成する。

【0124】

勿論、図に示さなかったが、本発明の第3実施形態に係る有機発光ダイオード表示装置は面積下で高い基準電流を印加するためのデータ駆動回路の出力偏差及び部下量を減らすため、比較的低いレベルを持つ基準電流を利用して補償のための電圧値をセッティングして、このセッティングされた電圧値をアップスケーリングさせて実際有機発光ダイオードに流れる駆動電流を形成することもできる。この場合第3実施形態に係る有機発光ダイオード表示装置は駆動素子のゲート電極の電位を高電位駆動電圧で固定させて、駆動素子のソース電極の電位を補償のための電圧値でセッティングすることと共にこのセッティングされた電圧を下向き変動させて駆動電流をアップスケーリングさせることができる。

10

【0125】

<第4実施形態乃至第6実施形態>

本発明の第4実施形態に係る有機発光ダイオード表示装置では第1実施形態と同じく駆動素子のソース電極の電位を補償のための電圧値でセッティングして固定させて駆動素子のゲート電極の電位を既に供給された基準電圧から下向き/上向き変動させて駆動電流をダウン/アップスケーリングさせる。ただ、第4実施形態に係る有機発光ダイオード表示装置は駆動素子のしきい電圧の劣化を最小化するために一画素内に駆動素子をデュアルで構成して一定期間を周期的に交互に駆動される二つのスキャン信号を利用して駆動素子を交互に駆動させる。

20

【0126】

本発明の第5実施形態に係る有機発光ダイオード表示装置では第2実施形態と同じく駆動素子のゲート電極の電位を基準電圧で固定させて、駆動素子のソース電極の電位を補償のための電圧値でセッティングすることと共にこのセッティングされた電圧を上向き/下向き変動させて駆動電流をダウン/アップスケーリングさせる。ただ、第5実施形態に係る有機発光ダイオード表示装置は駆動素子のしきい電圧の劣化を最小化するために一画素内に駆動素子をデュアルで構成して一定期間を周期的に交互に駆動される二つのスキャン信号を利用して駆動素子を交互に駆動させる。

【0127】

本発明の第6実施形態に係る有機発光ダイオード表示装置では第3実施形態と同じく駆動素子のゲート電極の電位を高電位駆動電圧で固定させて、駆動素子のソース電極の電位を補償のための電圧値でセッティングすることと共にこのセッティングされた電圧を上向き/下向き変動させて駆動電流をダウン/アップスケーリングさせる。ただ、第6実施形態に係る有機発光ダイオード表示装置は駆動素子のしきい電圧の劣化を最小化するために一画素内に駆動素子をデュアルで構成して一定期間を周期的に交互に駆動される二つのスキャン信号を利用して駆動素子を交互に駆動させる。

30

【0128】

図17は本発明の第4実施形態に係る[j、j]番目画素422の等価回路図である。

【0129】

図17を参照すれば、本発明の第4実施形態に係る画素422はj番目信号ライン(GL1j、GL2j、SLj、DLj)の交差領域に形成される有機発光ダイオード(OLED)、第1駆動TF T(DR1)、第1セル駆動部422a、第2駆動TF T(DR2)及び第2セル駆動部422bを備える。

40

【0130】

第4実施形態に係る有機発光ダイオード表示装置では一つの画素を区切るゲートラインが第1及び第2ゲートライン(GL1j、GL2j)で対を成す。図20のように、第1ゲートライン(GL1j)を通じて画素422に供給される第1スキャンパルス(SP1)と、第2ゲートライン(GL2j)を通じて画素422に供給される第2スキャンパルス(SP2)はk(kは1以上の自然数)フレームを周期的に交互に発生される。

【0131】

50

第1駆動TFT(DR1)と第2駆動TFT(DR2)は有機発光ダイオード(OLED)に並列に接続されて、それぞれkフレーム期間を周期的に交互に発生される第1及び第2スキャンパルス(SP1、SP2)に応答して交互に駆動される。第1駆動TFT(DR1)には第1セル駆動部422aが接続されて、第2駆動TFT(DR2)には第2セル駆動部422bが接続される。

【0132】

第1セル駆動部422aには第1ストレージキャパシター(Cst1)と第1及び第2スイッチTFT(SW1、SW2)が含まれる。第1ストレージキャパシター(Cst1)は第1ノード(n1)を通じて第1駆動TFT(DR1)のゲート電極(G)と接続された一側電極と、第2ノード(n2)を通じて第1駆動TFT(DR1)のソース電極(S)に接続された他側電極を持つ。第1スイッチTFT(SW1)は第1ゲートライン(GL1j)からの第1スキャンパルス(SP1)に応答してデータライン(DLj)と第1ノード(n1)の間の電流パスを切り替える。第2スイッチTFT(SW2)は第1スキャンパルス(SP1)に応答してセンシングライン(SLj)と第2ノード(n2)の間の電流パスを切り替える。

10

【0133】

第2セル駆動部422bには第2ストレージキャパシター(Cst2)と第3及び第4スイッチTFT(SW3、SW4)が含まれる。第2ストレージキャパシター(Cst2)は第3ノード(n3)を通じて第2駆動TFT(DR2)のゲート電極(G)と接続された一側電極と、第4ノード(n4)を通じて第2駆動TFT(DR2)のソース電極(S)に接続された他側電極を持つ。第3スイッチTFT(SW3)は第2ゲートライン(GL2j)からの第2スキャンパルス(SP2)に応答してデータライン(DLj)と第3ノード(n3)の間の電流パスを切り替える。第4スイッチTFT(SW4)は第2スキャンパルス(SP2)に応答してセンシングライン(SLj)と第4ノード(n4)の間の電流パスを切り替える。

20

【0134】

一方、第4実施形態に係る有機発光ダイオード表示装置は図21のようなスキャンパルスによって駆動されることもできる。図21を参照すれば、第1スキャンパルス(SP1)は第1幅を持つ第1-1スキャンパルス(SP1a)と第1幅より広い第2幅を持つ第1-2スキャンパルス(SP1b)を含み、第2スキャンパルス(SP2)は第1幅を持つ第2-1スキャンパルス(SP2a)と第1幅より広い第2幅を持つ第2-2スキャンパルス(SP2b)を含む。第1-1スキャンパルス(SP1a)と第2-1スキャンパルス(SP2a)はそれぞれデータラインを通じて供給される負極性データ電圧(-Vd)に同期されてkフレームを周期的に交互に発生されて、第1-2スキャンパルス(SP1b)と第2-2スキャンパルス(SP2b)はそれぞれデータラインを通じて供給される正極性データ電圧(+Vd)に同期されてkフレームを周期的に交互に発生される。したがって、第1駆動TFT(DR1)と第2駆動TFT(DR2)はkフレーム期間を周期的に交互に発生される第1-2スキャンパルス(SP1b)及び第2-2スキャンパルス(SP2b)にそれぞれ応答してkフレーム期間を周期的に交互に駆動される。そして、第1駆動TFT(DR1)と第2駆動TFT(DR2)はkフレーム期間を周期的に交互に発生される第1-1スキャンパルス(SP1a)及び第2-1スキャンパルス(SP2a)にそれぞれ応答してkフレーム期間を周期的に交互にネガティブゲート-バイアスストレスを印加受ける。言い換えれば、kフレーム期間の間、第1駆動TFT(DR1)のゲート電極には第1駆動TFT(DR1)のしきい電圧より低い負極性データ電圧(-Vd)が印加されることで駆動止まり状態で第1駆動TFT(DR1)のしきい電圧の劣化が補償されて、第2駆動TFT(DR2)のゲート電極には第2駆動TFT(DR2)のしきい電圧より高い正極性データ電圧(+Vd)が印加されることで第2駆動TFT(DR2)が正常駆動される。一方、その次kフレーム期間の間には、第1駆動TFT(DR1)のゲート電極に第1駆動TFT(DR1)のしきい電圧より高い正極性データ電圧(+Vd)が印加されることで第1駆動TFT(DR1)が正常駆動されて、第2駆動T

30

40

50

FT(DR2)のゲート電極に第2駆動FT(DR2)のしきい電圧より低い負極性データ電圧(-Vd)が印加されることで駆動止まり状態で第2駆動FT(DR2)のしきい電圧の劣化が補償される。

【0135】

図18は本発明の第5実施形態に係る[j、j]番目画素522の等価回路図である。

【0136】

図18を参照すれば、本発明の第5実施形態に係る画素522はj番目信号ライン(GL1j、GL2j、DLj)の交差領域に形成される有機発光ダイオード(OLED)、第1駆動FT(DR1)、第1セル駆動部522a、第2駆動FT(DR2)及び第2セル駆動部522bを備える。

10

【0137】

第5実施形態に係る有機発光ダイオード表示装置では一つの画素を区切るゲートラインが第1及び第2ゲートライン(GL1j、GL2j)で対を成す。図20のように、第1ゲートライン(GL1j)を通じて画素522に供給される第1スキャンパルス(SP1)と、第2ゲートライン(GL2j)を通じて画素522に供給される第2スキャンパルス(SP2)波k(kは1以上の自然数)フレームを周期的に交互に発生される。

【0138】

第1駆動FT(DR1)と第2駆動FT(DR2)は有機発光ダイオード(OLED)に並列に接続されて、それぞれkフレーム期間を周期的に交互に発生される第1及び第2スキャンパルス(SP1、SP2)に 응답して交互に駆動される。第1駆動FT(DR1)には第1セル駆動部522aが接続されて、第2駆動FT(DR2)には第2セル駆動部522bが接続される。

20

【0139】

第1セル駆動部522aには第1ストレージキャパシター(Cst1)と第1及び第2スイッチFT(SW1、SW2)が含まれる。第1ストレージキャパシター(Cst1)は第1ノード(n1)を通じて第1駆動FT(DR1)のゲート電極(G)と接続された一側電極と、第2ノード(n2)を通じて第1駆動FT(DR1)のソース電極(S)に接続された他側電極を持つ。第1スイッチFT(SW1)は第1ゲートライン(GL1j)からの第1スキャンパルス(SP1)に 응답して基準電圧供給配線(c)と第1ノード(n1)の間の電流パスを切り替える。第2スイッチFT(SW2)は第1スキャンパルス(SP1)に 응답してデータライン(DLj)と第2ノード(n2)の間の電流パスを切り替える。

30

【0140】

第2セル駆動部522bには第2ストレージキャパシター(Cst2)と第3及び第4スイッチFT(SW3、SW4)が含まれる。第2ストレージキャパシター(Cst2)は第3ノード(n3)を通じて第2駆動FT(DR2)のゲート電極(G)と接続された一側電極と、第4ノード(n4)を通じて第2駆動FT(DR2)のソース電極(S)に接続された他側電極を持つ。第3スイッチFT(SW3)は第2ゲートライン(GL2j)からの第2スキャンパルス(SP2)に 응답して基準電圧供給配線(c)と第3ノード(n3)の間の電流パスを切り替える。第4スイッチFT(SW4)は第2スキャンパルス(SP2)に 응답してデータライン(DLj)と第4ノード(n4)の間の電流パスを切り替える。

40

【0141】

一方、第5実施形態に係る有機発光ダイオード表示装置は図21のようなスキャンパルスによって駆動されることもできる。図21を参照すれば、第1スキャンパルス(SP1)は第1幅を持つ第1-1スキャンパルス(SP1a)と第1幅より広い第2幅を持つ第1-2スキャンパルス(SP1b)を含み、第2スキャンパルス(SP2)は第1幅を持つ第2-1スキャンパルス(SP2a)と第1幅より広い第2幅を持つ第2-2スキャンパルス(SP2b)を含む。第1-1スキャンパルス(SP1a)と第2-1スキャンパルス(SP2a)はそれぞれデータラインを通じて供給される負極性データ電圧(-Vd)

50

に同期されて k フレームを周期的に交互に発生されて、第1 - 2 スキャンパルス (SP1b) と第2 - 2 スキャンパルス (SP2b) はそれぞれデータラインを通じて供給される正極性データ電圧 (+Vd) に同期されて k フレームを周期的に交互に発生される。したがって、第1 駆動 TFT (DR1) と第2 駆動 TFT (DR2) は k フレーム期間を周期的に交互に発生される第1 - 2 スキャンパルス (SP1b) 及び第2 - 2 スキャンパルス (SP2b) にそれぞれ応答して k フレーム期間を周期的に交互に駆動される。そして、第1 駆動 TFT (DR1) と第2 駆動 TFT (DR2) は k フレーム期間を周期的に交互に発生される第1 - 1 スキャンパルス (SP1a) 及び第2 - 1 スキャンパルス (SP2a) にそれぞれ応答して k フレーム期間を周期的に交互にネガティブゲート-バイアスストレスを印加受ける。言い換えれば、 k フレーム期間の間、第1 駆動 TFT (DR1) のゲート電極には第1 駆動 TFT (DR1) のしきい電圧より低い負極性データ電圧 (-Vd) が印加されることで駆動止まり状態で第1 駆動 TFT (DR1) のしきい電圧の劣化が補償されて、第2 駆動 TFT (DR2) のゲート電極には第2 駆動 TFT (DR2) のしきい電圧より高い正極性データ電圧 (+Vd) が印加されることで第2 駆動 TFT (DR2) が正常駆動される。一方、その次 k フレーム期間の間には、第1 駆動 TFT (DR1) のゲート電極に第1 駆動 TFT (DR1) のしきい電圧より高い正極性データ電圧 (+Vd) が印加されることで第1 駆動 TFT (DR1) が正常駆動されて、第2 駆動 TFT (DR2) のゲート電極に第2 駆動 TFT (DR2) のしきい電圧より低い負極性データ電圧 (-Vd) が印加されることで駆動止まり状態で第2 駆動 TFT (DR2) のしきい電圧の劣化が補償される。

10

20

【0142】

図19は本発明の第6実施形態に係る[j、j]番目画素622の等価回路図である。

【0143】

図19を参照すれば、本発明の第6実施形態に係る画素622はj番目信号ライン(GL1j、GL2j、DLj)の交差領域に形成される有機発光ダイオード(OLED)、第1 駆動 TFT (DR1)、第1セル駆動部622a、第2 駆動 TFT (DR2) 及び第2セル駆動部622bを備える。

【0144】

第6実施形態に係る有機発光ダイオード表示装置では一つの画素を区切るゲートラインが第1及び第2ゲートライン(GL1j、GL2j)で対を成す。図20のように、第1ゲートライン(GL1j)を通じて画素622に供給される第1スキャンパルス(SP1)と、第2ゲートライン(GL2j)を通じて画素622に供給される第2スキャンパルス(SP2)は k (k は1以上の自然数)フレームを周期的に交互に発生される。

30

【0145】

第1 駆動 TFT (DR1) と第2 駆動 TFT (DR2) は有機発光ダイオード(OLED)に並列に接続されて、それぞれ k フレーム期間を周期的に交互に発生される第1及び第2スキャンパルス(SP1、SP2)に応答して交互に駆動される。第1 駆動 TFT (DR1) には第1セル駆動部622aが接続されて、第2 駆動 TFT (DR2) には第2セル駆動部622bが接続される。

【0146】

第1セル駆動部622aには第1ストレージキャパシター(Cst1)と第1及び第2スイッチTFT(SW1、SW2)が含まれる。第1ストレージキャパシター(Cst1)は第1ノード(n1)を通じて第1 駆動 TFT (DR1) のゲート電極(G)と接続された一側電極と、第2ノード(n2)を通じて第1 駆動 TFT (DR1) のソース電極(S)に接続された他側電極を持つ。第1スイッチTFT(SW1)は第1ゲートライン(GL1j)からの第1スキャンパルス(SP1)に応答して高電位駆動電圧源(VDD)と第1ノード(n1)の間の電流パスを切り替える。第2スイッチTFT(SW2)は第1スキャンパルス(SP1)に応答してデータライン(DLj)と第2ノード(n2)の間の電流パスを切り替える。

40

【0147】

50

第2セル駆動部622bには第2ストレージキャパシター(Cst2)と第3及び第4スイッチTF T(SW3、SW4)が含まれる。第2ストレージキャパシター(Cst2)は第3ノード(n3)を通じて第2駆動TF T(DR2)のゲート電極(G)と接続された一側電極と、第4ノード(n4)を通じて第2駆動TF T(DR2)のソース電極(S)に接続された他側電極を持つ。第3スイッチTF T(SW3)は第2ゲートライン(GL2j)からの第2スキャンパルス(SP2)に 응답して高電位駆動電圧源(VDD)と第3ノード(n3)の間の電流パスを切り替える。第4スイッチTF T(SW4)は第2スキャンパルス(SP2)に 응답してデータライン(DLj)と第4ノード(n4)の間の電流パスを切り替える。

【0148】

一方、第6実施形態に係る有機発光ダイオード表示装置は図21のようなスキャンパルスによって駆動されることもできる。図21を参照すれば、第1スキャンパルス(SP1)は第1幅を持つ第1-1スキャンパルス(SP1a)と第1幅より広い第2幅を持つ第1-2スキャンパルス(SP1b)を含み、第2スキャンパルス(SP2)は第1幅を持つ第2-1スキャンパルス(SP2a)と第1幅より広い第2幅を持つ第2-2スキャンパルス(SP2b)を含む。第1-1スキャンパルス(SP1a)と第2-1スキャンパルス(SP2a)はそれぞれデータラインを通じて供給される負極性データ電圧(-Vd)に同期されてkフレームを周期的に交互に発生されて、第1-2スキャンパルス(SP1b)と第2-2スキャンパルス(SP2b)はそれぞれデータラインを通じて供給される正極性データ電圧(+Vd)に同期されてkフレームを周期的に交互に発生される。したがって、第1駆動TF T(DR1)と第2駆動TF T(DR2)はkフレーム期間を周期的に交互に発生される第1-2スキャンパルス(SP1b)及び第2-2スキャンパルス(SP2b)にそれぞれ応答してkフレーム期間を周期的に交互に駆動される。そして、第1駆動TF T(DR1)と第2駆動TF T(DR2)はkフレーム期間を周期的に交互に発生される第1-1スキャンパルス(SP1a)及び第2-1スキャンパルス(SP2a)にそれぞれ応答してkフレーム期間を周期的に交互にネガティブゲート-バイアスストレスを印加受ける。言い換えれば、kフレーム期間の間、第1駆動TF T(DR1)のゲート電極には第1駆動TF T(DR1)のしきい電圧より低い負極性データ電圧(-Vd)が印加されることで駆動止まり状態で第1駆動TF T(DR1)のしきい電圧の劣化が補償されて、第2駆動TF T(DR2)のゲート電極には第2駆動TF T(DR2)のしきい電圧より高い正極性データ電圧(+Vd)が印加されることで第2駆動TF T(DR2)が正常駆動される。一方、その次kフレーム期間の間には、第1駆動TF T(DR1)のゲート電極に第1駆動TF T(DR1)のしきい電圧より高い正極性データ電圧(+Vd)が印加されることで第1駆動TF T(DR1)が正常駆動されて、第2駆動TF T(DR2)のゲート電極に第2駆動TF T(DR2)のしきい電圧より低い負極性データ電圧(-Vd)が印加されることで駆動止まり状態で第2駆動TF T(DR2)のしきい電圧の劣化が補償される。

【0149】

以上説明した内容を通じて当業者なら本発明の技術思想を逸脱しない範囲で多様な変更及び修正が可能することが分かる。例えば、本発明の実施形態では駆動TF TがNタイプMOSFETに具現される場合のみを説明したが、本発明の技術的思想はここに限定されないでPタイプMOSFETにも適用されることができるとは勿論である。したがって、本発明の技術的範囲は明細書の詳細な説明に記載した内容に限定されるのではなく特許請求の範囲によって決められなければならない。

【図面の簡単な説明】

【0150】

【図1】一般的な有機発光ダイオード表示装置の発光原理を説明するダイヤグラムを示す図。

【図2】従来アクティブマトリクス方式の有機発光ダイオード表示装置において一つの画素を等価的に示す回路図。

10

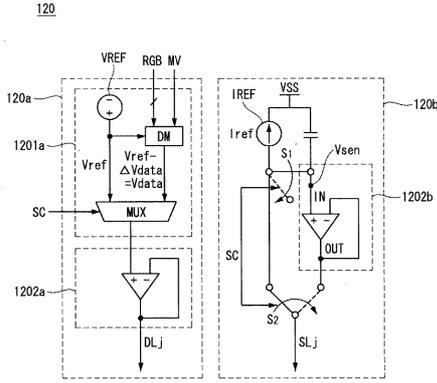
20

30

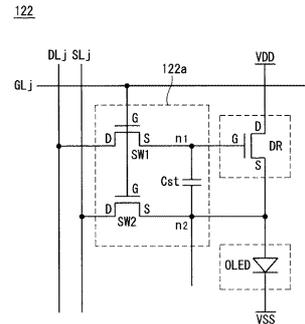
40

50

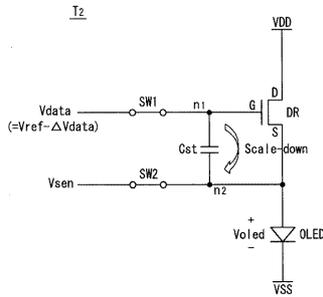
【 5 】



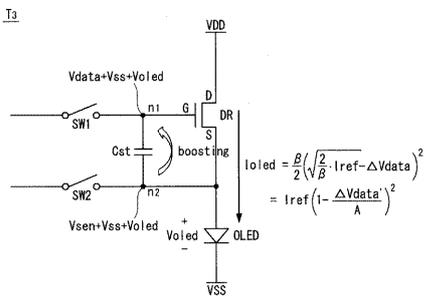
【 6 】



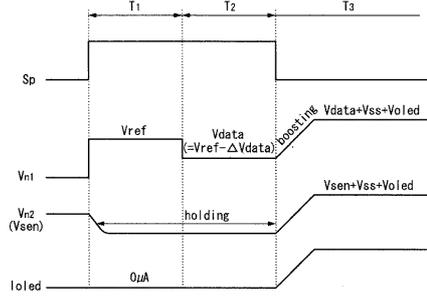
【 8 B 】



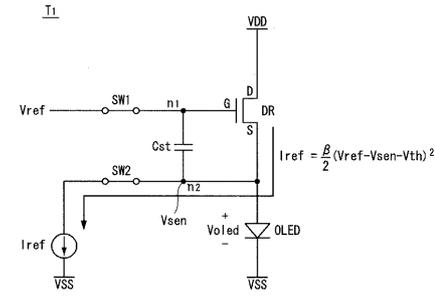
【 8 C 】



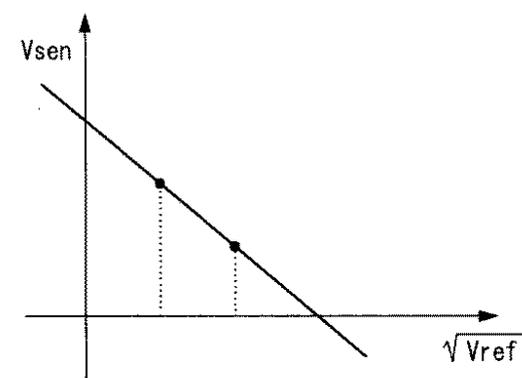
【 7 】



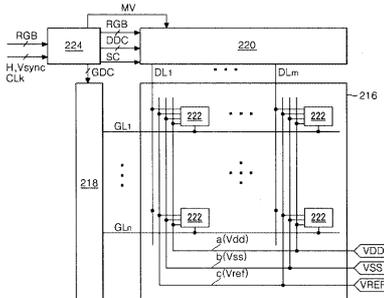
【 8 A 】



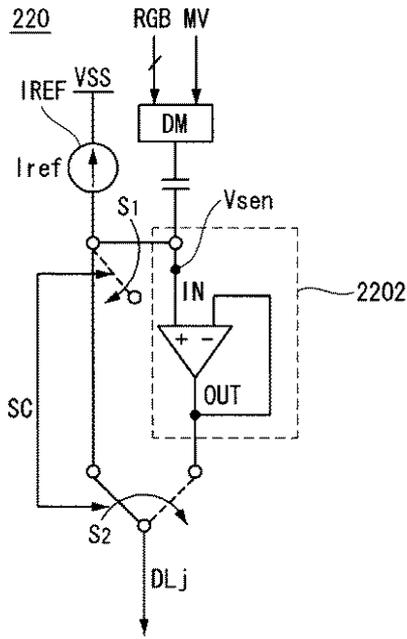
【 9 】



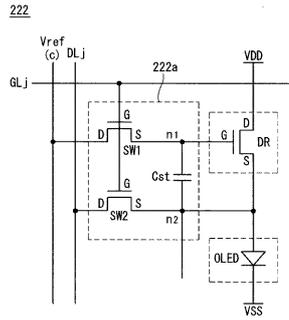
【 10 】



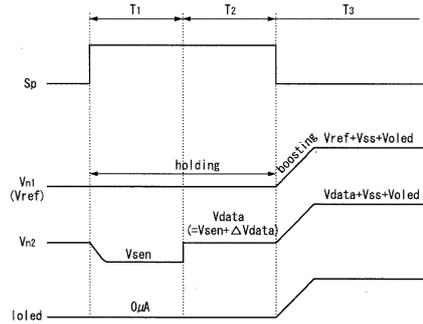
【 1 1 】



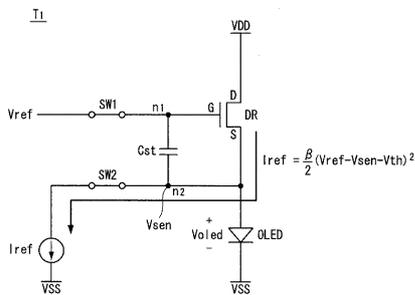
【 1 2 】



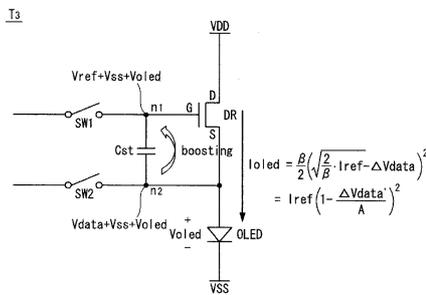
【 1 3 】



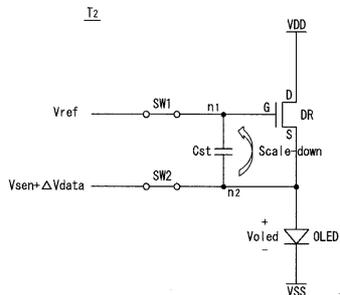
【 1 4 A 】



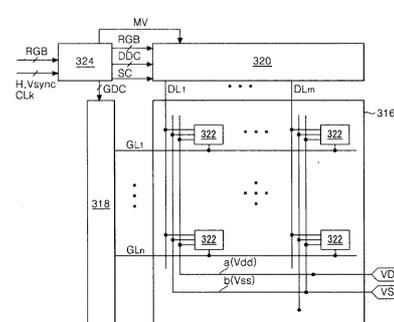
【 1 4 C 】



【 1 4 B 】

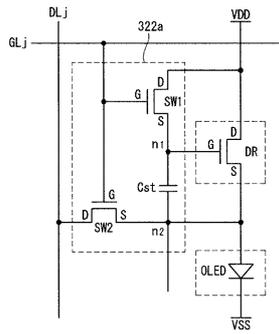


【 1 5 】



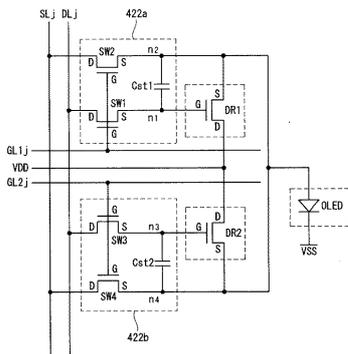
【 16 】

322



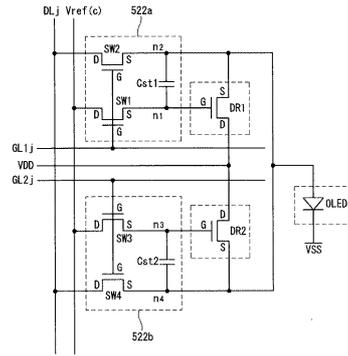
【 17 】

422



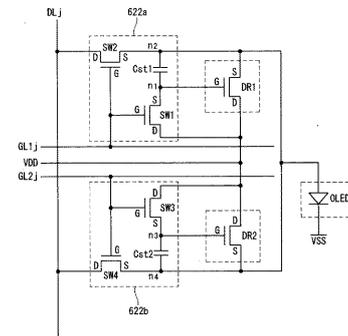
【 18 】

522

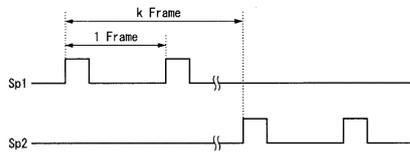


【 19 】

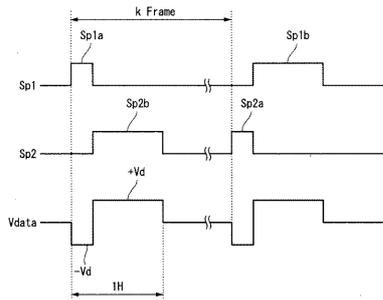
622



【 20 】



【 21 】



フロントページの続き

(51) Int.Cl. F I
G 0 9 G 3/20 6 1 1 H
G 0 9 G 3/20 6 4 2 C
G 0 9 G 3/20 6 4 2 A

(56) 参考文献 国際公開第 2 0 0 6 / 0 5 3 4 2 4 (W O , A 1)
国際公開第 2 0 0 7 / 0 3 7 2 6 9 (W O , A 1)
国際公開第 2 0 0 8 / 0 1 8 6 2 9 (W O , A 1)
韓国公開特許第 1 0 - 2 0 0 4 - 0 0 7 8 3 2 4 (K R , A)
特開 2 0 0 5 - 2 7 5 3 7 0 (J P , A)
特表 2 0 0 7 - 5 1 9 9 4 9 (J P , A)
国際公開第 2 0 0 7 / 1 2 5 0 9 5 (W O , A 1)
特開 2 0 0 4 - 3 6 1 5 1 8 (J P , A)
特開 2 0 0 3 - 2 5 5 8 9 7 (J P , A)

(58) 調査した分野(Int.Cl. , DB名)
G 0 9 G 3 / 2 0 - 3 / 3 8

专利名称(译)	有机发光二极管显示装置		
公开(公告)号	JP5483860B2	公开(公告)日	2014-05-07
申请号	JP2008283874	申请日	2008-11-05
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	南宇鎮		
发明人	南宇鎮		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G3/3233 G09G3/3291 G09G2300/0819 G09G2300/0842 G09G2310/0251 G09G2310/0262 G09G2320/0295		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.623.B G09G3/20.612.E G09G3/20.670.J G09G3/20.611.H G09G3/20.642.C G09G3/20.642.A G09G3/325 G09G3/3266 G09G3/3275 G09G3/3291 H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC31 3K107/EE03 3K107/HH01 3K107/HH02 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD29 5C080/EE29 5C080/EE30 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AB06 5C380/AB08 5C380/AB09 5C380/AB22 5C380/AB34 5C380/AB46 5C380/BA19 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB03 5C380/BD02 5C380/BD03 5C380/BD08 5C380/BD10 5C380/CA04 5C380/CA08 5C380/CA12 5C380/CA17 5C380/CA48 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB29 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC08 5C380/CC13 5C380/CC27 5C380/CC33 5C380/CC41 5C380/CC52 5C380/CC62 5C380/CC63 5C380/CD012 5C380/CD013 5C380/CD026 5C380/CE05 5C380/CF13 5C380/CF22 5C380/CF43 5C380/CF51 5C380/CF52 5C380/DA02 5C380/DA06 5C380/DA35 5C380/DA47 5C380/EA02		
代理人(译)	吉泽博		
审查员(译)	小川博		
优先权	1020080016503 2008-02-22 KR		
其他公开文献	JP2009199057A		
外部链接	Espacenet		

摘要(译)

本发明提供一种有机发光二极管显示装置及其驱动方法，其中通过减少由于驱动时间引起的驱动TFT的劣化导致的驱动电流的劣化现象来提高显示质量。根据本发明的有机发光二极管显示装置包括数据线，栅极线，高电位驱动电压源，低电位驱动电压源，以及高电位驱动电压源和低电位驱动电压源。一种通过流动电流发光的发光元件，一种驱动元件，其连接在高电位驱动电压源和发光元件之间，并且通过其自身的栅电极和源电极之间的电压控制流到发光元件的电流将第一电压施加到电极以接通驱动元件，并且参考电流通过驱动元件沉入，以利用感测电压设置驱动元件的源电压，然后调节驱动元件的栅电极和源电极之间的电压。以及驱动电流稳定电路，用于从参考电流缩放施加到发光元件的电流。[选中图]图5

$$V_{gs} = V_g - V_s$$

$$V_g = V_{data}, \quad V_s = V_{ss}$$

$$I_{oled} = \frac{\beta}{2} (V_{gs} - V_{th})^2 = \frac{\beta}{2} (V_{data} - V_{ss} - V_{th})^2$$