

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4944689号
(P4944689)

(45) 発行日 平成24年6月6日(2012.6.6)

(24) 登録日 平成24年3月9日(2012.3.9)

(51) Int.Cl.

F I

G 0 9 G 3 / 3 0 (2006.01)

G 0 9 G 3 / 2 0 (2006.01)

H 0 1 L 5 1 / 5 0 (2006.01)

G 0 9 G 3 / 3 0 J

G 0 9 G 3 / 2 0 6 2 2 G

G 0 9 G 3 / 2 0 6 2 2 Q

H 0 5 B 3 3 / 1 4 A

G 0 9 G 3 / 2 0 6 1 1 F

請求項の数 34 (全 27 頁)

(21) 出願番号 特願2007-177369 (P2007-177369)
 (22) 出願日 平成19年7月5日(2007.7.5)
 (65) 公開番号 特開2008-216960 (P2008-216960A)
 (43) 公開日 平成20年9月18日(2008.9.18)
 審査請求日 平成19年7月5日(2007.7.5)
 (31) 優先権主張番号 10-2007-0020735
 (32) 優先日 平成19年3月2日(2007.3.2)
 (33) 優先権主張国 韓国(KR)

(73) 特許権者 308040351
 三星モバイルディスプレイ株式会社
 Samsung Mobile Display Co., Ltd.
 大韓民国京畿道龍仁市器興区農書洞山24
 San #24 Nongseo-Dong,
 Giheung-Gu, Yongin
 -City, Gyeonggi-Do 4
 46-711 Republic of
 KOREA
 (74) 代理人 100083806
 弁理士 三好 秀和
 (72) 発明者 李 賢 貞
 大韓民国京畿道龍仁市器興区公稅里428
 -5

最終頁に続く

(54) 【発明の名称】 有機電界発光表示装置及びその駆動回路

(57) 【特許請求の範囲】

【請求項1】

複数の画素回路部と、発光制御線に発光制御信号を出力して前記画素回路部の発光を制御する発光制御駆動部とを少なくとも一段備えている有機電界発光表示装置において、

クロック線、負クロック線、初期駆動線と電氣的に連結され、第1発光制御線に第1発光制御信号を出力する第1発光制御駆動部と、

前記第1発光制御線に電氣的に連結された第1画素回路部と、

前記第1発光制御線に電氣的に連結された第2画素回路部と、

前記第1発光制御線に電氣的に連結された第3画素回路部とを前記第1発光制御線に対して並列になるように接続して含み、

前記第1発光制御駆動部は、第1クロック端子が前記クロック線に電氣的に連結され、第2クロック端子が前記負クロック線に電氣的に連結され、入力端子が前記初期駆動線に電氣的に連結され、出力端子が前記第1発光制御線に電氣的に連結されて前記第1発光制御信号を出力し、負出力端子が第1負発光制御線に電氣的に連結されて、当該第1発光制御駆動部に直列に接続された次段の発光制御駆動部の入力端子に前記第1負発光制御線を通して次段の発光制御駆動部の入力信号となる第1負発光制御信号を出力し、

前記第1発光制御駆動部は、

前記初期駆動線と第1電源電圧線との間に電氣的に連結された第1スイッチング素子と、

前記クロック線に制御電極が電氣的に連結されて前記第1スイッチング素子と前記第1

電源電圧線との間に電氣的に連結された第 2 スイッチング素子と、

前記第 1 スイッチング素子と前記第 2 スイッチング素子との間に制御電極が電氣的に連結され、前記第 2 スイッチング素子と前記負クロック線との間に電氣的に連結され、さらに前記第 2 スイッチング素子との接続点と前記制御電極との間に第 1 容量素子が電氣的に連結された第 3 スイッチング素子と、

前記第 2 スイッチング素子と前記第 3 スイッチング素子との間に制御電極が電氣的に連結され、前記第 1 電源電圧線と第 2 電源電圧線との間に電氣的に連結された第 4 スイッチング素子と、

前記クロック線に制御電極が電氣的に連結されて前記第 4 スイッチング素子と前記第 2 電源電圧線との間に電氣的に連結された第 5 スイッチング素子と、

10

前記第 4 スイッチング素子と前記第 5 スイッチング素子との間に制御電極が電氣的に連結され、前記第 1 電源電圧線と前記第 2 電源電圧線との間に電氣的に連結された第 6 スイッチング素子と、

前記第 2 スイッチング素子と前記第 3 スイッチング素子との間に制御電極が電氣的に連結され、前記第 6 スイッチング素子と前記第 2 電源電圧線との間に電氣的に連結された第 7 スイッチング素子と、

前記第 6 スイッチング素子と前記第 7 スイッチング素子との間に制御電極が電氣的に連結され、前記第 1 電源電圧線と前記第 2 電源電圧線との間に電氣的に連結された第 8 スイッチング素子と、

前記第 4 スイッチング素子と前記第 5 スイッチング素子との間に制御電極が電氣的に連結され、前記第 8 スイッチング素子と前記第 2 電源電圧線との間に電氣的に連結され、さらに前記第 8 スイッチング素子との接続点と前記制御電極との間に第 2 容量素子が電氣的に連結された第 9 スイッチング素子とを含み、

20

前記第 4、第 5、第 6、第 8 及び第 9 スイッチング素子には第 1 発光制御線が接続される出力端子 O u t 端子が接続され、前記第 6、第 7 及び第 8 スイッチング素子には第 1 負発光制御線が接続される負出力端子 O u t B 端子が接続されている

ことを特徴とする有機電界発光表示装置。

【請求項 2】

前記第 1 負発光制御信号は、第 1 発光制御駆動部の次段である第 2 発光制御駆動部の入力信号であることを特徴とする請求項 1 に記載の有機電界発光表示装置。

30

【請求項 3】

前記第 1 画素回路部は、第 1 走査駆動線と第 1 データ線乃至第 m データ線との間に電氣的に連結された有機電界発光表示パネルの第 1 行目の画素回路であることを特徴とする請求項 1 または請求項 2 に記載の有機電界発光表示装置。

【請求項 4】

前記第 2 画素回路部は、第 2 走査駆動線と第 1 データ線乃至第 m データ線との間に電氣的に連結された有機電界発光表示パネルの第 2 行目の画素回路であることを特徴とする請求項 1 乃至請求項 3 のいずれか 1 項に記載の有機電界発光表示装置。

【請求項 5】

前記第 3 画素回路部は、第 3 走査駆動線と第 1 データ線乃至第 m データ線との間に電氣的に連結された有機電界発光表示パネルの第 3 行目の画素回路であることを特徴とする請求項 1 乃至請求項 4 のいずれか 1 項に記載の有機電界発光表示装置。

40

【請求項 6】

前記第 1 画素回路部乃至前記第 3 画素回路部は、前記第 1 発光制御信号が印加されると、同時に発光することを特徴とする請求項 1 乃至請求項 5 のいずれか 1 項に記載の有機電界発光表示装置。

【請求項 7】

前記第 1 スイッチング素子は、制御電極が前記クロック線に電氣的に連結され、第 1 電極が前記第 3 スイッチング素子の制御電極に電氣的に連結され、第 2 電極が前記初期駆動線に電氣的に連結されていることを特徴とする請求項 1 に記載の有機電界発光表示装置。

50

【請求項 8】

前記第 1 スイッチング素子は、制御電極が前記初期駆動線に電氣的に連結され、第 1 電極が前記第 3 スイッチング素子の制御電極に電氣的に連結され、第 2 電極が前記初期駆動線に電氣的に連結されていることを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 9】

前記第 2 スイッチング素子は、制御電極が前記クロック線に電氣的に連結され、第 1 電極が前記第 1 電源電圧線に電氣的に連結され、第 2 電極が前記第 3 スイッチング素子の第 1 電極と前記第 4 スイッチング素子の制御電極との間に電氣的に連結されていることを特徴とする請求項 1 乃至請求項 8 のいずれか 1 項に記載の有機電界発光表示装置。

【請求項 10】

10

前記第 3 スイッチング素子は、制御電極が前記第 1 スイッチング素子の第 1 電極に電氣的に連結され、第 1 電極が前記第 4 スイッチング素子の制御電極と前記第 7 スイッチング素子の制御電極との間に電氣的に連結され、第 2 電極が前記負クロック線に電氣的に連結されていることを特徴とする請求項 1 乃至請求項 9 のいずれか 1 項に記載の有機電界発光表示装置。

【請求項 11】

前記第 4 スイッチング素子は、制御電極が前記第 2 スイッチング素子と前記第 3 スイッチング素子との間に電氣的に連結され、第 1 電極が前記第 1 電源電圧線に電氣的に連結され、第 2 電極が前記第 5 スイッチング素子の第 1 電極と前記第 6 スイッチング素子の制御電極との間に電氣的に連結されていることを特徴とする請求項 1 乃至請求項 10 のいずれか 1 項に記載の有機電界発光表示装置。

20

【請求項 12】

前記第 5 スイッチング素子は、制御電極が前記クロック線に電氣的に連結され、第 1 電極が前記第 6 スイッチング素子の制御電極と前記第 9 スイッチング素子の制御電極との間に電氣的に連結され、第 2 電極が前記第 2 電源電圧線に電氣的に連結されていることを特徴とする請求項 1 乃至請求項 11 のいずれか 1 項に記載の有機電界発光表示装置。

【請求項 13】

前記第 6 スイッチング素子は、制御電極が前記第 4 スイッチング素子と前記第 5 スイッチング素子との間に電氣的に連結され、第 1 電極が前記第 1 電源電圧線に電氣的に連結され、第 2 電極が前記第 7 スイッチング素子の第 1 電極と第 8 スイッチング素子の制御電極との間に電氣的に連結されていることを特徴とする請求項 1 乃至請求項 12 のいずれか 1 項に記載の有機電界発光表示装置。

30

【請求項 14】

前記第 7 スイッチング素子は、制御電極が前記第 2 スイッチング素子と前記第 3 スイッチング素子との間に電氣的に連結され、第 1 電極が前記第 8 スイッチング素子の制御電極と前記第 1 発光制御線との間に電氣的に連結され、第 2 電極が前記第 2 電源電圧線に電氣的に連結されていることを特徴とする請求項 1 乃至請求項 13 のいずれか 1 項に記載の有機電界発光表示装置。

【請求項 15】

前記第 8 スイッチング素子は、制御電極が前記第 6 スイッチング素子と前記第 7 スイッチング素子との間に電氣的に連結され、第 1 電極が前記第 1 電源電圧線に電氣的に連結され、第 2 電極が前記第 1 発光制御線に電氣的に連結されていることを特徴とする請求項 1 乃至請求項 14 のいずれか 1 項に記載の有機電界発光表示装置。

40

【請求項 16】

前記第 9 スイッチング素子は、制御電極が前記第 4 スイッチング素子と前記第 5 スイッチング素子との間に電氣的に連結され、第 1 電極が前記第 1 発光制御線に電氣的に連結され、第 2 電極が前記第 2 電源電圧線に電氣的に連結されていることを特徴とする請求項 1 乃至請求項 15 のいずれか 1 項に記載の有機電界発光表示装置。

【請求項 17】

前記第 3 スイッチング素子の制御電極に第 1 電極が電氣的に連結され、前記第 2 スイッ

50

チング素子と前記第 3 スイッチング素子との間に第 2 電極が電氣的に連結された第 1 容量性素子をさらに含むことを特徴とする請求項 1 乃至請求項 16 のいずれか 1 項に記載の有機電界発光表示装置。

【請求項 18】

前記第 9 スイッチング素子の制御電極と第 6 スイッチング素子の制御電極との間に第 1 電極が電氣的に連結され、前記第 8 スイッチング素子と前記第 9 スイッチング素子と前記第 1 発光制御線との間に第 2 電極が電氣的に連結された第 2 容量性素子をさらに含むことを特徴とする請求項 1 乃至請求項 17 のいずれか 1 項に記載の有機電界発光表示装置。

【請求項 19】

複数個の画素回路部と、発光制御線に発光制御信号を出力して、前記複数個の画素回路について所定個毎に並列接続した単位で発光を制御する発光制御駆動部とを少なくとも一段備えている有機電界発光表示装置の駆動回路において、

前記発光制御駆動部は、

初期駆動線または前段の発光制御駆動部の負発光制御線に連結された入力端子と、

クロック信号が供給されるクロック線と前記クロック信号の位相を反転させた負クロック信号が供給される負クロック線とに電氣的に連結された第 1 クロック端子及び第 2 クロック端子と、

前記入力端子から入力された入力信号、前記第 1 クロック端子または前記第 2 クロック端子から入力されたクロック信号及び負クロック信号を受けて出力信号と負出力信号をそれぞれ出力する出力端子及び負出力端子と

を含み、

前記多段の発光制御駆動部を構成する第 1 発光制御駆動部は、前記第 1 クロック端子が前記クロック線に電氣的に連結され、前記第 2 クロック端子が前記負クロック線に電氣的に連結され、前記入力端子が前記初期駆動線に電氣的に連結され、前記出力端子が第 1 発光制御線に電氣的に連結されて第 1 発光制御信号を出力し、負出力端子が第 1 負発光制御線に電氣的に連結されて、当該第 1 発光制御駆動部に直列に接続された次段の発光制御駆動部の入力端子に前記第 1 負発光制御線を通して次段の発光制御駆動部の入力信号となる第 1 負発光制御信号を出力し、

さらに、

前記発光制御駆動部は、

前記入力端子と第 1 電源電圧線との間に電氣的に連結された第 1 スイッチング素子と、

前記第 1 クロック端子に制御電極が電氣的に連結されて前記第 1 スイッチング素子と前記第 1 電源電圧線との間に電氣的に連結された第 2 スイッチング素子と、

前記第 1 スイッチング素子と前記第 2 スイッチング素子との間に制御電極が電氣的に連結され、前記第 2 スイッチング素子と前記第 2 クロック端子との間に電氣的に連結され、さらに前記第 2 スイッチング素子との接続点と前記制御電極との間に第 1 容量素子が電氣的に連結された第 3 スイッチング素子と、

前記第 2 スイッチング素子と前記第 3 スイッチング素子との間に制御電極が電氣的に連結され、前記第 1 電源電圧線と第 2 電源電圧線との間に電氣的に連結された第 4 スイッチング素子と、

前記第 1 クロック端子に制御電極が電氣的に連結されて前記第 4 スイッチング素子と前記第 2 電源電圧線との間に電氣的に連結された第 5 スイッチング素子と、

前記第 4 スイッチング素子と前記第 5 スイッチング素子との間に制御電極が電氣的に連結され、前記第 1 電源電圧線と前記第 2 電源電圧線との間に電氣的に連結された第 6 スイッチング素子と、

前記第 2 スイッチング素子と前記第 3 スイッチング素子との間に制御電極が電氣的に連結され、前記第 6 スイッチング素子と前記第 2 電源電圧線との間に電氣的に連結された第 7 スイッチング素子と、

前記第 6 スイッチング素子と前記第 7 スイッチング素子との間に制御電極が電氣的に連結され、前記第 1 電源電圧線と前記第 2 電源電圧線との間に電氣的に連結された第 8 スイ

10

20

30

40

50

ツチング素子と、

前記第 4 スイッチング素子と前記第 5 スイッチング素子との間に制御電極が電氣的に連結され、前記第 8 スイッチング素子と前記第 2 電源電圧線との間に電氣的に連結され、さらに前記第 8 スイッチング素子との接続点と前記制御電極との間に第 2 容量素子が電氣的に連結された第 9 スイッチング素子とを含み、

前記第 4、第 5、第 6、第 8 及び第 9 スイッチング素子には第 1 発光制御線が接続される出力端子 O u t 端子が接続され、前記第 6、第 7 及び第 8 スイッチング素子には第 1 負発光制御線が接続される負出力端子 O u t B 端子が接続されていることを特徴とする有機電界発光表示装置の駆動回路。

【請求項 2 0】

10

前記多段の発光制御駆動部を構成する偶数番目の発光制御駆動部は、前記第 1 クロック端子が前記負クロック線に電氣的に連結され、前記第 2 クロック端子が前記クロック線に電氣的に連結され、前記入力端子が前段の発光制御駆動部の負発光制御線に電氣的に連結され、前記出力端子が偶数番目の発光制御線に電氣的に連結されて発光制御信号を出力し、前記負出力端子が偶数番目の負発光制御線に電氣的に連結されて負発光制御信号を出力することを特徴とする請求項 1 9 に記載の有機電界発光表示装置の駆動回路。

【請求項 2 1】

前記多段の発光制御駆動部を構成する前記第 1 発光制御駆動部を除いた奇数番目の発光制御駆動部は、前記第 1 クロック端子が前記クロック線に電氣的に連結され、前記第 2 クロック端子が前記負クロック線に電氣的に連結され、前記入力端子が前段の発光制御駆動部の負発光制御線に電氣的に連結され、前記出力端子が奇数番目の発光制御線に電氣的に連結されて発光制御信号を出力し、前記負出力端子が奇数番目の負発光制御線に電氣的に連結されて負発光制御信号を出力することを特徴とする請求項 1 9 または 2 0 に記載の有機電界発光表示装置の駆動回路。

20

【請求項 2 2】

前記第 1 スイッチング素子は、制御電極が前記第 1 クロック端子に電氣的に連結され、第 1 電極が前記第 3 スイッチング素子の制御電極に電氣的に連結され、第 2 電極が前記入力端子に電氣的に連結されていることを特徴とする請求項 1 9 乃至請求項 2 1 のいずれか 1 項に記載の有機電界発光表示装置の駆動回路。

【請求項 2 3】

30

前記第 1 スイッチング素子は、制御電極が前記入力端子に電氣的に連結され、第 1 電極が前記第 3 スイッチング素子の制御電極に電氣的に連結され、第 2 電極が前記入力端子に電氣的に連結されていることを特徴とする請求項 1 9 乃至請求項 2 2 のいずれか 1 項に記載の有機電界発光表示装置の駆動回路。

【請求項 2 4】

前記第 2 スイッチング素子は、制御電極が前記第 1 クロック端子に電氣的に連結され、第 1 電極が前記第 1 電源電圧線に電氣的に連結され、第 2 電極が前記第 3 スイッチング素子の第 1 電極と前記第 4 スイッチング素子の制御電極との間に電氣的に連結されていることを特徴とする請求項 1 9 乃至請求項 2 3 のいずれか 1 項に記載の有機電界発光表示装置の駆動回路。

40

【請求項 2 5】

前記第 3 スイッチング素子は、制御電極が前記第 1 スイッチング素子の第 1 電極に電氣的に連結され、第 1 電極が前記第 4 スイッチング素子の制御電極と前記第 7 スイッチング素子の制御電極との間に電氣的に連結され、第 2 電極が前記第 2 クロック端子に電氣的に連結されていることを特徴とする請求項 1 9 乃至請求項 2 4 のいずれか 1 項に記載の有機電界発光表示装置の駆動回路。

【請求項 2 6】

前記第 4 スイッチング素子は、制御電極が前記第 2 スイッチング素子と前記第 3 スイッチング素子との間に電氣的に連結され、第 1 電極が前記第 1 電源電圧線に電氣的に連結され、第 2 電極が前記第 5 スイッチング素子の第 1 電極と第 6 スイッチング素子の制御電極

50

との間に電氣的に連結されていることを特徴とする請求項 19 乃至請求項 25 のいずれか 1 項に記載の有機電界発光表示装置の駆動回路。

【請求項 27】

前記第 5 スイッチング素子は、制御電極が前記第 1 クロック端子に電氣的に連結され、第 1 電極が前記第 6 スイッチング素子の制御電極と前記第 9 スイッチング素子の制御電極との間に電氣的に連結され、第 2 電極が前記第 2 電源電圧線に電氣的に連結されていることを特徴とする請求項 19 乃至請求項 26 のいずれか 1 項に記載の有機電界発光表示装置の駆動回路。

【請求項 28】

前記第 6 スイッチング素子は、制御電極が前記第 4 スイッチング素子と前記第 5 スイッチング素子との間に電氣的に連結され、第 1 電極が前記第 1 電源電圧線に電氣的に連結され、第 2 電極が前記第 7 スイッチング素子の第 1 電極と第 8 スイッチング素子の制御電極との間に電氣的に連結されていることを特徴とする請求項 19 乃至請求項 27 のいずれか 1 項に記載の有機電界発光表示装置の駆動回路。

【請求項 29】

前記第 7 スイッチング素子は、制御電極が前記第 2 スイッチング素子と前記第 3 スイッチング素子との間に電氣的に連結され、第 1 電極が前記第 8 スイッチング素子の制御電極と前記負出力端子との間に電氣的に連結され、第 2 電極が前記第 2 電源電圧線に電氣的に連結されていることを特徴とする請求項 19 乃至請求項 28 のいずれか 1 項に記載の有機電界発光表示装置の駆動回路。

【請求項 30】

前記第 8 スイッチング素子は、制御電極が前記第 6 スイッチング素子と前記第 7 スイッチング素子との間に電氣的に連結され、第 1 電極が前記第 1 電源電圧線に電氣的に連結され、第 2 電極が前記出力端子に電氣的に連結されていることを特徴とする請求項 19 乃至請求項 29 のいずれか 1 項に記載の有機電界発光表示装置の駆動回路。

【請求項 31】

前記第 9 スイッチング素子は、制御電極が前記第 4 スイッチング素子と前記第 5 スイッチング素子との間に電氣的に連結され、第 1 電極が前記出力端子に電氣的に連結され、第 2 電極が前記第 2 電源電圧線に電氣的に連結されていることを特徴とする請求項 19 乃至請求項 30 のいずれか 1 項に記載の有機電界発光表示装置の駆動回路。

【請求項 32】

前記第 3 スイッチング素子の制御電極に第 1 電極が電氣的に連結され、前記第 2 スイッチング素子と前記第 3 スイッチング素子との間に第 2 電極が電氣的に連結された第 1 容量性素子をさらに含むことを特徴とする請求項 19 乃至請求項 31 のいずれか 1 項に記載の有機電界発光表示装置の駆動回路。

【請求項 33】

前記第 9 スイッチング素子の制御電極と第 6 スイッチング素子の制御電極との間に第 1 電極が電氣的に連結され、前記第 8 スイッチング素子と前記第 9 スイッチング素子と前記出力端子との間に第 2 電極が電氣的に連結された第 2 容量性素子をさらに含むことを特徴とする請求項 19 乃至請求項 32 のいずれか 1 項に記載の有機電界発光表示装置の駆動回路。

【請求項 34】

請求項 19 乃至請求項 33 のいずれか 1 項に記載された駆動回路を備えた有機電界発光表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機電界発光表示装置及びその駆動回路に関し、より詳しくは、1つの発光制御駆動線を3行の画素回路に電氣的に連結して3行の画素回路に同時に発光制御信号を供給することにより、駆動回路を減らして製造原価を節減し、歩留まりを向上させた有機

10

20

30

40

50

電界発光表示装置及びその駆動回路に関する。

本願は、韓国で2007年3月2日に出願された韓国特許出願No. 10-2007-0020735号に対し優先権を主張し、その内容をここに援用する。

【背景技術】

【0002】

有機電界発光表示装置は、蛍光または燐光性の有機化合物を電氣的に励起させて発光させる表示装置であり、 $N \times M$ 個の有機電界発光素子を駆動して映像を表現できるようになっている。このような有機電界発光素子はアノード(ITO)、有機薄膜、カソード(metal)を備えた構造となっている。このうち、有機薄膜は、電子と正孔との結合を通じて光を発光する発光層(emitting layer、EML)、電子を輸送する電子輸送層(electron transport layer、ETL)及び正孔を輸送する正孔輸送層(hole transport layer、HTL)を含む多層構造となっており、また別に電子を注入する電子注入層(electron injecting layer、EIL)と正孔を注入する正孔注入層(hole injecting layer、HIL)を含むことも可能である。

10

【0003】

このような有機電界発光素子を駆動するための方式としては、単純マトリクス(passive matrix、PM)方式と、MOS型(Metal Oxide Silicon)薄膜トランジスタ(thin film transistor、TFT)を用いた能動駆動(active matrix、AM)方式とがある。単純マトリクス方式は陽極と陰極とを直交させて形成し、ラインを選択して駆動するのに対して、能動駆動方式は薄膜トランジスタとキャパシタを各ITO(indium tin oxide)画素電極に接続してキャパシタ容量によって電圧を維持する駆動方式である。

20

【0004】

このような有機電界発光表示装置は、パソコン、携帯電話、PDAなどの携帯情報端末機などの表示装置や各種情報器機の表示装置として使われている。

【0005】

近年、陰極線管に比べて重さと体積が小さい各種発光表示装置が開発されており、特に発光効率、輝度及び視野角に優れて応答速度も速い有機電界発光表示装置が注目されている。

30

【0006】

しかし、有機電界発光表示装置は、解像度が高くなるにしたがって画素回路を駆動させるための駆動部が大きくなる。このような有機電界発光表示装置の大きさを減らすために、駆動部はデッドスペース(Dead Space)を利用して設置されていた。しかし、実際の商品では、デッドスペースにも制約があるため、高解像度の有機電界発光表示装置では駆動部が大きくなり、それによって有機電界発光表示装置も大きくなるという問題点があった。

【0007】

図1は、発光制御信号を伝達する従来の発光制御駆動回路の構成を示す回路図である。図1に示すように、従来の発光制御駆動回路は、2つのPチャンネル(p-channel)スイッチング素子P11、P12と、2つのNチャンネル(n-channel)スイッチング素子N11、N12と、容量性素子C11とを含み、クロック信号EmCLK、負クロック信号EmCLKB及び入力信号Eminが入力されて出力信号Emoutを生成する。

40

【0008】

このような従来の発光制御駆動回路は、PMOSTランジスタとNMOSTランジスタを用いて容易に回路を構成することができる。しかし、従来の発光制御駆動回路では、PMOSTランジスタとNMOSTランジスタの2種類のトランジスタを使って実現しなければならないので、別に外装ドライバのような回路を形成する必要があり、また追加的な工程も必要になる。これにより、有機電界発光表示装置の大きさと重さが増加し、尚且つ

50

製造工程が複雑になるという問題点があった。

【発明の開示】

【発明が解決しようとする課題】

【0009】

本発明は、上述した従来の問題点に鑑みてなされたものであり、本発明の目的は1つの発光制御駆動線を3行の画素回路に電氣的に連結して3行の画素回路に同時に発光制御信号を供給することにより、駆動回路の面積を減らし、製造原価を節減して歩留まりを向上させることのできる有機電界発光表示装置及びその駆動回路を提供するところにある。

【0010】

また、本発明の他の目的は、発光制御駆動回路が画素回路と同じ種類のトランジスタで実現され、製造コスト及び時間を減少させて歩留まりを向上させることのできる有機電界発光表示装置及びその駆動回路を提供するところにある。

【課題を解決するための手段】

【0011】

前記目的を達成するために、本発明の有機電界発光表示装置は、クロック線、負クロック線、初期駆動線と電氣的に連結され、第1発光制御線に第1発光制御信号を出力する第1発光制御駆動部と、前記第1発光制御線に電氣的に連結された第1画素回路部と、前記第1発光制御線に電氣的に連結された第2画素回路部と、前記第1発光制御線に電氣的に連結された第3画素回路部とを含むことを特徴とする。

【0012】

前記第1発光制御駆動部は、第1クロック端子がクロック線に電氣的に連結され、第2クロック端子が負クロック線に電氣的に連結され、入力端子が初期駆動線に電氣的に連結され、出力端子が第1発光制御線に電氣的に連結されて第1発光制御信号を出力し、負出力端子が第1負発光制御線に電氣的に連結されて第1負発光制御信号を出力することができる。

【0013】

前記第1負発光制御信号は、第2発光制御駆動部の入力信号となり得る。

【0014】

前記第1画素回路部は、第1走査駆動線と第1データ線乃至第mデータ線との間に電氣的に連結された有機電界発光表示パネルの第1行目の画素回路であり得る。

【0015】

前記第2画素回路部は、第2走査駆動線と第1データ線乃至第mデータ線との間に電氣的に連結された有機電界発光表示パネルの第2行目の画素回路であり得る。

【0016】

前記第3画素回路部は、第3走査駆動線と第1データ線乃至第mデータ線との間に電氣的に連結された有機電界発光表示パネルの第3行目の画素回路であり得る。

【0017】

前記第1画素回路部乃至第3画素回路部は、第1発光制御信号が印加されると、同時に発光することができる。

【0018】

前記第1発光制御駆動部は、前記初期駆動線と第1電源電圧線との間に電氣的に連結された第1スイッチング素子と、前記クロック線に制御電極が電氣的に連結されて前記第1スイッチング素子と前記第1電源電圧線との間に電氣的に連結された第2スイッチング素子と、前記第1スイッチング素子と前記第2スイッチング素子との間に制御電極が電氣的に連結されて前記第2スイッチング素子と前記負クロック線との間に電氣的に連結された第3スイッチング素子と、前記第2スイッチング素子と前記第3スイッチング素子との間に制御電極が電氣的に連結されて前記第1電源電圧線と第2電源電圧線との間に電氣的に連結された第4スイッチング素子と、前記クロック線に制御電極が電氣的に連結されて前記第4スイッチング素子と前記第2電源電圧線との間に電氣的に連結された第5スイッチング素子と、前記第4スイッチング素子と前記第5スイッチング素子との間に制御電極が

10

20

30

40

50

電氣的に連結されて前記第 1 電源電圧線と前記第 2 電源電圧線との間に電氣的に連結された第 6 スイッチング素子と、前記第 2 スイッチング素子と前記第 3 スイッチング素子との間に制御電極が電氣的に連結されて前記第 6 スイッチング素子と前記第 2 電源電圧線との間に電氣的に連結された第 7 スイッチング素子と、前記第 6 スイッチング素子と前記第 7 スイッチング素子との間に制御電極が電氣的に連結されて前記第 1 電源電圧線と前記第 2 電源電圧線との間に電氣的に連結された第 8 スイッチング素子と、前記第 4 スイッチング素子と前記第 5 スイッチング素子との間に制御電極が電氣的に連結されて前記第 8 スイッチング素子と前記第 2 電源電圧線との間に電氣的に連結された第 9 スイッチング素子とを含むことができる。

【0019】

10

前記第 1 スイッチング素子は、制御電極が前記クロック線に電氣的に連結され、第 1 電極が前記第 3 スイッチング素子の制御電極に電氣的に連結され、第 2 電極が前記初期駆動線に電氣的に連結されていることができる。

【0020】

前記第 1 スイッチング素子は、制御電極が前記初期駆動線に電氣的に連結され、第 1 電極が前記第 3 スイッチング素子の制御電極に電氣的に連結され、第 2 電極が前記初期駆動線に電氣的に連結されていることができる。

【0021】

前記第 2 スイッチング素子は、制御電極が前記クロック線に電氣的に連結され、第 1 電極が第 1 電源電圧線に電氣的に連結され、第 2 電極が前記第 3 スイッチング素子の第 1 電極と前記第 4 スイッチング素子の制御電極との間に電氣的に連結されていることができる。

20

【0022】

前記第 3 スイッチング素子は、制御電極が前記第 1 スイッチング素子の第 1 電極に電氣的に連結され、第 1 電極が前記第 4 スイッチング素子の制御電極と前記第 7 スイッチング素子の制御電極との間に電氣的に連結され、第 2 電極が前記負クロック線に電氣的に連結されていることができる。

【0023】

前記第 4 スイッチング素子は、制御電極が前記第 2 スイッチング素子と前記第 3 スイッチング素子との間に電氣的に連結され、第 1 電極が前記第 1 電源電圧線に電氣的に連結され、第 2 電極が前記第 5 スイッチング素子の第 1 電極と第 6 スイッチング素子の制御電極との間に電氣的に連結されていることができる。

30

【0024】

前記第 5 スイッチング素子は、制御電極が前記クロック線に電氣的に連結され、第 1 電極が前記第 6 スイッチング素子の制御電極と前記第 9 スイッチング素子の制御電極との間に電氣的に連結され、第 2 電極が第 2 電源電圧線に電氣的に連結されていることができる。

【0025】

前記第 6 スイッチング素子は、制御電極が前記第 4 スイッチング素子と前記第 5 スイッチング素子との間に電氣的に連結され、第 1 電極が第 1 電源電圧線に電氣的に連結され、第 2 電極が第 7 スイッチング素子の第 1 電極と第 8 スイッチング素子の制御電極との間に電氣的に連結されていることができる。

40

【0026】

前記第 7 スイッチング素子は、制御電極が前記第 2 スイッチング素子と前記第 3 スイッチング素子との間に電氣的に連結され、第 1 電極が前記第 8 スイッチング素子の制御電極と第 1 負発光制御線との間に電氣的に連結され、第 2 電極が前記第 2 電源電圧線に電氣的に連結されていることができる。

【0027】

前記第 8 スイッチング素子は、制御電極が前記第 6 スイッチング素子と前記第 7 スイッチング素子との間に電氣的に連結され、第 1 電極が前記第 1 電源電圧線に電氣的に連結さ

50

れ、第 2 電極が第 1 発光制御線に電氣的に連結されていることができる。

【 0 0 2 8 】

前記第 9 スイッチング素子は、制御電極が前記第 4 スイッチング素子と前記第 5 スイッチング素子との間に電氣的に連結され、第 1 電極が前記第 1 発光制御線に電氣的に連結され、第 2 電極が第 2 電源電圧線に電氣的に連結されていることができる。

【 0 0 2 9 】

前記第 3 スイッチング素子の制御電極に第 1 電極が電氣的に連結され、前記第 2 スイッチング素子と前記第 3 スイッチング素子との間に第 2 電極が電氣的に連結された第 1 容量性素子をさらに含むことができる。

【 0 0 3 0 】

前記第 9 スイッチング素子の制御電極と第 6 スイッチング素子の制御電極との間に第 1 電極が電氣的に連結され、前記第 8 スイッチング素子と前記第 9 スイッチング素子と第 1 発光制御線との間に第 2 電極が電氣的に連結された第 2 容量性素子をさらに含むことができる。

【 0 0 3 1 】

多段の発光制御駆動部を備えた有機電界発光表示装置の駆動回路において、前記発光制御駆動部は、初期駆動線または前段の発光制御駆動部の負発光制御線に連結された入力端子と、クロック信号が供給されるクロック線と前記クロック信号の位相を反転させた負クロック信号が供給される負クロック線とに電氣的に連結された第 1 クロック端子及び第 2 クロック端子と、前記入力端子から入力された入力信号、前記第 1 クロック端子または前記第 2 クロック端子から入力されたクロック信号及び負クロック信号を受けて出力信号と負出力信号をそれぞれ出力する出力端子及び負出力端子とを含むことを特徴とする。

【 0 0 3 2 】

前記発光制御駆動部は、前記入力端子と第 1 電源電圧線との間に電氣的に連結された第 1 スイッチング素子と、前記第 1 クロック端子に制御電極が電氣的に連結されて前記第 1 スイッチング素子と前記第 1 電源電圧線との間に電氣的に連結された第 2 スイッチング素子と、前記第 1 スイッチング素子と前記第 2 スイッチング素子との間に制御電極が電氣的に連結されて前記第 2 スイッチング素子と前記第 2 クロック端子との間に電氣的に連結された第 3 スイッチング素子と、前記第 2 スイッチング素子と前記第 3 スイッチング素子との間に制御電極が電氣的に連結されて前記第 1 電源電圧線と第 2 電源電圧線との間に電氣的に連結された第 4 スイッチング素子と、前記第 1 クロック端子に制御電極が電氣的に連結されて前記第 4 スイッチング素子と前記第 2 電源電圧線との間に電氣的に連結された第 5 スイッチング素子と、前記第 4 スイッチング素子と前記第 5 スイッチング素子との間に制御電極が電氣的に連結されて前記第 1 電源電圧線と前記第 2 電源電圧線との間に電氣的に連結された第 6 スイッチング素子と、前記第 2 スイッチング素子と前記第 3 スイッチング素子との間に制御電極が電氣的に連結されて前記第 6 スイッチング素子と前記第 2 電源電圧線との間に電氣的に連結された第 7 スイッチング素子と、前記第 6 スイッチング素子と前記第 7 スイッチング素子との間に制御電極が電氣的に連結されて前記第 1 電源電圧線と前記第 2 電源電圧線との間に電氣的に連結された第 8 スイッチング素子と、前記第 4 スイッチング素子と前記第 5 スイッチング素子との間に制御電極が電氣的に連結されて前記第 8 スイッチング素子と前記第 2 電源電圧線との間に電氣的に連結された第 9 スイッチング素子とを含むことができる。

【 0 0 3 3 】

前記多段の発光制御駆動部を構成する第 1 発光制御駆動部は、前記第 1 クロック端子が前記クロック線に電氣的に連結され、前記第 2 クロック端子が前記負クロック線に電氣的に連結され、前記入力端子が前記初期駆動線に電氣的に連結され、前記出力端子が第 1 発光制御線に電氣的に連結されて第 1 発光制御信号を出力し、前記負出力端子が第 1 負発光制御線に電氣的に連結されて第 1 負発光制御信号を出力することができる。

【 0 0 3 4 】

前記多段の発光制御駆動部を構成する偶数番目の発光制御駆動部は、前記第 1 クロック

10

20

30

40

50

端子が前記負クロック線に電氣的に連結され、前記第2クロック端子が前記クロック線に電氣的に連結され、前記入力端子が前段の発光制御駆動部の負発光制御線に電氣的に連結され、前記出力端子が偶数番目の発光制御線に電氣的に連結されて発光制御信号を出力し、前記負出力端子が偶数番目の負発光制御線に電氣的に連結されて負発光制御信号を出力することができる。

【0035】

前記多段の発光制御駆動部を構成する前記第1発光制御駆動部を除いた奇数番目の発光制御駆動部は、前記第1クロック端子が前記クロック線に電氣的に連結され、前記第2クロック端子が前記負クロック線に電氣的に連結され、前記入力端子が前段の発光制御駆動部の負発光制御線に電氣的に連結され、前記出力端子が奇数番目の発光制御線に電氣的に連結されて発光制御信号を出力し、前記負出力端子が奇数番目の負発光制御線に電氣的に連結されて負発光制御信号を出力することができる。

10

【0036】

前記第1スイッチング素子は、制御電極が前記第1クロック端子に電氣的に連結され、第1電極が前記第3スイッチング素子の制御電極に電氣的に連結され、第2電極が前記入力端子に電氣的に連結されていることができる。

【0037】

前記第1スイッチング素子は、制御電極が前記入力端子に電氣的に連結され、第1電極が前記第3スイッチング素子の制御電極に電氣的に連結され、第2電極が前記入力端子に電氣的に連結されていることができる。

20

【0038】

前記第2スイッチング素子は、制御電極が前記第1クロック端子に電氣的に連結され、第1電極が第1電源電圧線に電氣的に連結され、第2電極が前記第3スイッチング素子の第1電極と前記第4スイッチング素子の制御電極との間に電氣的に連結されていることができる。

【0039】

前記第3スイッチング素子は、制御電極が前記第1スイッチング素子の第1電極に電氣的に連結され、第1電極が前記第4スイッチング素子の制御電極と前記第7スイッチング素子の制御電極との間に電氣的に連結され、第2電極が前記第2クロック端子に電氣的に連結されていることができる。

30

【0040】

前記第4スイッチング素子は、制御電極が前記第2スイッチング素子と前記第3スイッチング素子との間に電氣的に連結され、第1電極が前記第1電源電圧線に電氣的に連結され、第2電極が前記第5スイッチング素子の第1電極と第6スイッチング素子の制御電極との間に電氣的に連結されていることができる。

【0041】

前記第5スイッチング素子は、制御電極が前記第1クロック端子に電氣的に連結され、第1電極が前記第6スイッチング素子の制御電極と前記第9スイッチング素子の制御電極との間に電氣的に連結され、第2電極が前記第2電源電圧線に電氣的に連結されていることができる。

40

【0042】

前記第6スイッチング素子は、制御電極が前記第4スイッチング素子と前記第5スイッチング素子との間に電氣的に連結され、第1電極が前記第1電源電圧線に電氣的に連結され、第2電極が第7スイッチング素子の第1電極と第8スイッチング素子の制御電極との間に電氣的に連結されていることができる。

【0043】

前記第7スイッチング素子は、制御電極が前記第2スイッチング素子と前記第3スイッチング素子との間に電氣的に連結され、第1電極が前記第8スイッチング素子の制御電極と前記負出力端子との間に電氣的に連結され、第2電極が前記第2電源電圧線に電氣的に連結されていることができる。

50

【 0 0 4 4 】

前記第 8 スイッチング素子は、制御電極が前記第 6 スイッチング素子と前記第 7 スイッチング素子との間に電氣的に連結され、第 1 電極が前記第 1 電源電圧線に電氣的に連結され、第 2 電極が前記出力端子に電氣的に連結されていることができる。

【 0 0 4 5 】

前記第 9 スイッチング素子は、制御電極が前記第 4 スイッチング素子と前記第 5 スイッチング素子との間に電氣的に連結され、第 1 電極が前記出力端子に電氣的に連結され、第 2 電極が第 2 電源電圧線に電氣的に連結されていることができる。

【 0 0 4 6 】

前記第 3 スイッチング素子の制御電極に第 1 電極が電氣的に連結され、前記第 2 スイッチング素子と前記第 3 スイッチング素子との間に第 2 電極が電氣的に連結された第 1 容量性素子をさらに含むことができる。

10

【 0 0 4 7 】

前記第 9 スイッチング素子の制御電極と第 6 スイッチング素子の制御電極との間に第 1 電極が電氣的に連結され、前記第 8 スイッチング素子と前記第 9 スイッチング素子と前記出力端子との間に第 2 電極が電氣的に連結された第 2 容量性素子をさらに含むことができる。

【 0 0 4 8 】

前述したように、本発明の有機電界発光表示装置及びその駆動回路は、1つの発光制御駆動線を3行の画素回路に電氣的に連結し、3行の画素回路に同時に発光制御信号を供給することによって、駆動回路の面積を減らし、製造原価を節減して歩留まりを向上させることができる。また、発光制御駆動回路を画素回路と同じ種類のトランジスタで具現することにより、製造コスト及び時間を減少させて歩留まりを向上させることができる。

20

【発明の効果】

【 0 0 4 9 】

本発明の有機電界発光表示装置及びその駆動回路は、1つの発光制御駆動線を3行の画素回路に電氣的に連結し、3行の画素回路に同時に発光制御信号を供給することにより、駆動回路の面積を減らし、製造原価を節減して歩留まりを向上させる効果がある。

【 0 0 5 0 】

また、前述したように本発明の有機電界発光表示装置及びその駆動回路は、発光制御駆動回路を画素回路と同じ種類のトランジスタで実現することにより、製造コスト及び時間を減少させて歩留まりを向上させる効果がある。

30

【発明を実施するための最良の形態】

【 0 0 5 1 】

以下、当業者が本発明を容易に実施できる程度に、本発明の望ましい実施例を添付した図面を参照して詳しく説明する。

ここで、明細書の全体に亘って類似の構成及び動作を有する部分については、同じ図面符号を付した。また、ある部分が他の部分と電氣的に連結されていると記載されているときには、直接に連結されている場合だけでなく、その間に他の素子を介在して連結されている場合も含むものとする。

40

【 0 0 5 2 】

図 2 は、本発明に係る有機電界発光表示装置の構成を示した概略的なブロック図である。

【 0 0 5 3 】

図 2 に示したように、有機電界発光表示装置 1 0 0 は、走査駆動部 1 1 0、データ駆動部 1 2 0、発光制御駆動部 1 3 0、有機電界発光表示パネル（以下、パネルという）1 4 0 を含んでいる。

【 0 0 5 4 】

走査駆動部 1 1 0 は、多数の走査線 S c a n [1]、S c a n [2]、...、S c a n [n] を通じてパネル 1 4 0 に走査信号を順次供給することができる。

50

【 0 0 5 5 】

データ駆動部 1 2 0 は、多数のデータ線 $Data[1]$ 、 $Data[2]$ 、...、 $Data[m]$ を通じてパネル 1 4 0 にデータ信号を供給することができる。

【 0 0 5 6 】

発光制御駆動部 1 3 0 は、多数の発光制御線 $Em[1]$ 、 $Em[2]$ 、...、 $Em[n/3]$ を通じてパネル 1 4 0 に発光制御信号を順次供給することができる。発光制御線 $Em[1]$ 、 $Em[2]$ 、...、 $Em[n/3]$ と連結されている画素回路 1 4 1 は、発光制御信号が伝達されて画素回路 1 4 1 で生成された電流を発光素子に流すタイミングを決めることができる。ここで、画素回路 1 4 1 は、発光制御線 $Em[1]$ 、 $Em[2]$ 、...、 $Em[n/3]$ と走査線 $Scan[1]$ 、 $Scan[2]$ 、...、 $Scan[n]$ との間に電 10
 氣的に連結されている。また、発光制御線は 3 行の画素回路と電氣的に連結されており、3 行の画素回路に同時に発光制御信号を伝達する。例えば、第 1 発光制御線 $Em[1]$ は、第 1 走査線 $Scan[1]$ 乃至第 3 走査線 $Scan[3]$ にそれぞれ電氣的に連結された第 1 画素回路部乃至第 3 画素回路部の画素回路に連結され、第 1 発光制御信号を第 1 画素回路部乃至第 3 画素回路部の画素回路に同時に伝達している。これは、発光制御駆動部の大きさを従来の発光制御駆動部に比べて $1/3$ に減らせることを意味している。そして、このような発光制御駆動部は画素回路と同じ種類のトランジスタで実現され、パネル 1 4 0 を形成する際に、別の工程を行うことなく基板上に形成できるので、別のチップ形態で具現する必要はない。

【 0 0 5 7 】

また、パネル 1 4 0 は、列方向に配列されている多数の走査線 $Scan[1]$ 、 $Scan[2]$ 、...、 $Scan[n]$ 及び発光制御線 $Em[1]$ 、 $Em[2]$ 、...、 $Em[n/3]$ と、行方向に配列されている多数のデータ線 $Data[1]$ 、 $Data[2]$ 、...、 $Data[m]$ と、多数の走査線 $Scan[1]$ 、 $Scan[2]$ 、...、 $Scan[n]$ 及びデータ線 $Data[1]$ 、 $Data[2]$ 、...、 $Data[m]$ と発光制御線 $Em[1]$ 、 $Em[2]$ 、...、 $Em[n/3]$ とによって定義される画素回路 1 4 1 (Pixel) とを含んでいる。 20

【 0 0 5 8 】

ここで、画素回路 1 4 1 は、隣接する 2 つの走査線と隣接する 2 つのデータ線とによって定義される画素領域に形成されている。勿論、上述したように、走査線 $Scan[1]$ 、 $Scan[2]$ 、...、 $Scan[n]$ には走査駆動部 1 1 0 から走査信号が供給され、データ線 $Data[1]$ 、 $Data[2]$ 、...、 $Data[m]$ にはデータ駆動部 1 2 0 からデータ信号が供給される。 30

【 0 0 5 9 】

図 3 は、本発明の一実施例に係る発光制御駆動部の構成を示したブロック図である。

【 0 0 6 0 】

図 3 に示したように、発光制御駆動部 1 3 0 は、第 1 発光制御駆動部 $Emission_1$ 乃至第 $n/3$ 発光制御駆動部 $Emission_n/3$ を含んでいる。そして、第 1 発光制御駆動部 $Emission_1$ 乃至第 $n/3$ 発光制御駆動部 $Emission_n/3$ は、第 1 画素回路部 PS_1 乃至第 n 画素回路部 PS_n と電氣的に連結されて発光 40
 制御信号を画素回路部 PS_1 、 PS_2 、...、 PS_n に印加する。すなわち、 n 個の画素回路部 PS_1 、 PS_2 、...、 PS_n に対して $n/3$ 個の発光制御駆動部 $Emission_1$ 、 $Emission_2$ 、...、 $Emission_n/3$ が電氣的に連結されている。

【 0 0 6 1 】

第 1 発光制御駆動部 $Emission_1$ は、第 1 クロック端子 clk_a がクロック線 CLK に電氣的に連結され、第 2 クロック端子 clk_b が負クロック線 CLKB に電氣的に連結されている。そして、入力端子 In が初期駆動線 Sp に電氣的に連結されて初期駆動信号が入力され、出力端子 Out に電氣的に連結された第 1 発光制御線 $Em[1]$ に第 1 発光制御信号を出力し、負出力端子 OutB に電氣的に連結された第 1 負発光制御線 E 50

m B [1] に第 1 負発光制御信号を出力する。ここで、第 1 発光制御駆動部 E m i s s i o n _ 1 は、第 1 画素回路部 P S _ 1 乃至第 3 画素回路部 P S _ 3 にそれぞれ電氣的に連結され、第 1 発光制御信号を第 1 画素回路部 P S _ 1 乃至第 3 画素回路部 P S _ 3 にそれぞれ印加する。すなわち、1つの第 1 発光制御線 E m [1] は 3 つの画素回路部 P S _ 1 乃至 P S _ 3 に電氣的に連結され、第 1 発光制御信号を 3 つの画素回路部 P S _ 1 乃至 P S _ 3 に同時に印加している。これは従来の発光制御駆動部が 1 つの画素回路部に電氣的に連結されていたのに対して、本発明では発光制御駆動部の大きさを 1 / 3 に減らせることを意味する。

【 0 0 6 2 】

第 2 発光制御駆動部 E m i s s i o n _ 2 は、第 1 クロック端子 c l k a が負クロック線 C L K B に電氣的に連結され、第 2 クロック端子 c l k b がクロック線 C L K に電氣的に連結されている。そして、入力端子 I n が第 1 負発光制御線 E m B [1] に電氣的に連結されて第 1 負発光制御信号が入力され、出力端子 O u t に電氣的に連結された第 2 発光制御線 E m [2] に第 2 発光制御信号を出力し、負出力端子 O u t B に電氣的に連結された第 2 負発光制御線 E m B [2] に第 2 負発光制御信号を出力する。ここで、第 2 発光制御駆動部 E m i s s i o n _ 2 は、第 4 画素回路部 P S _ 4 乃至第 6 画素回路部 P S _ 6 にそれぞれ電氣的に連結され、第 2 発光制御信号を第 4 画素回路部 P S _ 4 乃至第 6 画素回路部 P S _ 6 にそれぞれ印加する。すなわち、1つの第 2 発光制御線 E m [2] は 3 つの画素回路部 P S _ 4 乃至 P S _ 6 に電氣的に連結され、第 2 発光制御信号を 3 つの画素回路部 P S _ 4 乃至 P S _ 6 に同時に印加する。これは従来の発光制御駆動部が 1 つの画素回路部に電氣的に連結されていたのに対して、本発明では発光制御駆動部の大きさを 1 / 3 に減らせることを意味する。

【 0 0 6 3 】

第 3 発光制御駆動部 E m i s s i o n _ 3 を含む奇数番目の発光制御駆動部は、第 1 クロック端子 c l k a がクロック線 C L K に電氣的に連結され、第 2 クロック端子 c l k b が負クロック線 C L K B に電氣的に連結されている。そして、入力端子 I n が前段の負発光制御線に電氣的に連結されて負発光制御信号が入力され、出力端子 O u t に電氣的に連結された発光制御線に発光制御信号を出力し、負出力端子 O u t B に電氣的に連結された負発光制御線に負発光制御信号を出力する。ここで、前段の負発光制御線は第 3 発光制御駆動部 E m i s s i o n _ 3 の場合には、第 2 負発光制御線 E m B [2] を意味する。すなわち、発光制御駆動部は、前段の発光制御駆動部から出力された負発光制御信号を負発光制御線を通じて入力される。そして、第 3 発光制御駆動部 E m i s s i o n _ 3 を含む奇数番目の発光制御駆動部は、3つの画素回路部にそれぞれ電氣的に連結されて発光制御信号を 3 つの画素回路部にそれぞれ印加する。すなわち、1つの発光制御線は 3 つの画素回路部に電氣的に連結されて第 1 発光制御信号を同時に印加する。これは従来の発光制御駆動部が 1 つの画素回路部に電氣的に連結されていたのに対して、本発明では発光制御駆動部の大きさを 1 / 3 に減らせることを意味する。

【 0 0 6 4 】

第 4 発光制御駆動部 E m i s s i o n _ 4 を含む偶数番目の発光制御駆動部は、第 1 クロック端子 c l k a が負クロック線 C L K B に電氣的に連結され、第 2 クロック端子 c l k b がクロック線 C L K に電氣的に連結されている。そして、入力端子 I n が前段の負発光制御線に電氣的に連結されて負発光制御信号が入力され、出力端子 O u t に電氣的に連結された発光制御線に発光制御信号を出力し、負出力端子 O u t B に電氣的に連結された負発光制御線に負発光制御信号を出力する。ここで、前段の負発光制御線とは第 4 発光制御駆動部 E m i s s i o n _ 4 の場合には、第 3 負発光制御線 E m B [3] を意味する。すなわち、発光制御駆動部は、前段の発光制御駆動部から出力された負発光制御信号を負発光制御線を通じて入力される。そして、第 4 発光制御駆動部 E m i s s i o n _ 4 を含む偶数番目の発光制御駆動部は、3つの画素回路部にそれぞれ電氣的に連結されて発光制御信号を 3 つの画素回路部にそれぞれ印加する。すなわち、1つの発光制御線は 3 つの画素回路部に電氣的に連結されて発光制御信号を同時に印加する。これは従来の発光制御駆

動部が1つの画素回路部に電氣的に連結されていたのに対して、本発明では発光制御駆動部の大きさを1/3に減らせることを意味する。

【0065】

図4は、図3に示した発光制御駆動部の発光制御駆動回路の構成を示す回路図である。

【0066】

図4に示すように、発光制御駆動回路は、第1スイッチング素子S1、第2スイッチング素子S2、第3スイッチング素子S3、第4スイッチング素子S4、第5スイッチング素子S5、第6スイッチング素子S6、第7スイッチング素子S7、第8スイッチング素子S8、第9スイッチング素子S9、第1容量性素子C1及び第2容量性素子C2を含んでいる。

10

【0067】

第1スイッチング素子S1は、第1電極（ドレーン電極またはソース電極）が第3スイッチング素子S3の制御電極に電氣的に連結され、第2電極（ソース電極またはドレーン電極）が入力端子Inに電氣的に連結され、制御電極（ゲート電極）が第1クロック端子clk_aに電氣的に連結されている。このような第1スイッチング素子S1は、制御電極にローレベルのクロック信号が印加されるとターンオンされ、入力端子Inに印加される信号を第3スイッチング素子S3の制御電極に印加する。

【0068】

第2スイッチング素子S2は、第1電極が第1電源電圧線VDDに電氣的に連結され、第2電極が第3スイッチング素子S3の第1電極と第4スイッチング素子S4の制御電極と第7スイッチング素子S7の制御電極との間に電氣的に連結され、制御電極が第1クロック端子clk_aに電氣的に連結されている。このような第2スイッチング素子S2は、制御電極にローレベルのクロック信号が印加されるとターンオンされ、第1電源電圧線VDDから印加される第1電源電圧を第4スイッチング素子S4の制御電極と第7スイッチング素子S7の制御電極に印加する。

20

【0069】

第3スイッチング素子S3は、第1電極が第4スイッチング素子S4の制御電極と第7スイッチング素子S7の制御電極との間に電氣的に連結され、第2電極が第2クロック端子clk_bに電氣的に連結され、制御電極が第1スイッチング素子S1の第1電極に電氣的に連結されている。このような第3スイッチング素子S3は、制御電極に第1スイッチング素子S1から伝達されるローレベルの入力信号が印加されるとターンオンされ、第2クロック端子clk_bから印加されるクロック信号を第4スイッチング素子S4の制御電極と第7スイッチング素子S7の制御電極に印加する。

30

【0070】

第4スイッチング素子S4は、第1電極が第1電源電圧線VDDに電氣的に連結され、第2電極が第5スイッチング素子S5の第1電極と第6スイッチング素子S6の制御電極と第9スイッチング素子S9の制御電極との間に電氣的に連結され、制御電極が第2スイッチング素子S2と第3スイッチング素子S3との間に電氣的に連結されている。このような第4スイッチング素子S4は、制御電極に第3スイッチング素子S3から伝達されるローレベルのクロック信号が印加されるとターンオンされ、第1電源電圧線VDDから印加される第1電源電圧を第6スイッチング素子S6の制御電極と第9スイッチング素子S9の制御電極に印加する。

40

【0071】

第5スイッチング素子S5は、第1電極が第6スイッチング素子S6の制御電極と第9スイッチング素子S9の制御電極との間に電氣的に連結され、第2電極が第2電源電圧線VSSに電氣的に連結され、制御電極が第1クロック端子clk_aに電氣的に連結されている。このような第5スイッチング素子S5は、制御電極にローレベルのクロック信号が印加されるとターンオンされ、第2電源電圧線VSSから印加される第2電源電圧を第6スイッチング素子S6の制御電極と第9スイッチング素子S9の制御電極に印加する。

【0072】

50

第6スイッチング素子S6は、第1電極が第1電源電圧線VDDに電氣的に連結され、第2電極が第7スイッチング素子S7の第1電極と第8スイッチング素子S8の制御電極と負出力端子OutBとの間に電氣的に連結され、制御電極が第4スイッチング素子S4と第5スイッチング素子S5との間に電氣的に連結されている。このような第6スイッチング素子S6は、制御電極に第5スイッチング素子S5から伝達される第2電源電圧が印加されるとターンオンされ、第1電源電圧線VDDから印加される第1電源電圧を第8スイッチング素子S8の制御電極と負出力端子OutBに出力する。

【0073】

第7スイッチング素子S7は、第1電極が第8スイッチング素子S8の制御電極と負出力端子OutBとの間に電氣的に連結され、第2電極が第2電源電圧線VSSに電氣的に連結され、制御電極が第2スイッチング素子S2と第3スイッチング素子S3との間に電氣的に連結されている。このような第7スイッチング素子S7は、制御電極に第3スイッチング素子S3から伝達されるローレベルのクロック信号が印加されるとターンオンされ、第2電源電圧線VSSから印加される第2電源電圧を第8スイッチング素子S8の制御電極と負出力端子OutBに出力する。

10

【0074】

第8スイッチング素子S8は、第1電極が第1電源電圧線VDDに電氣的に連結され、第2電極が第9スイッチング素子S9の第1電極と出力端子Outとの間に電氣的に連結され、制御電極が第6スイッチング素子S6と第7スイッチング素子S7との間に電氣的に連結されている。このような第8スイッチング素子S8は、制御電極に第7スイッチング素子S7から伝達される第2電源電圧が印加されるとターンオンされ、第1電源電圧線VDDから印加される第1電源電圧を出力端子Outに出力する。

20

【0075】

第9スイッチング素子S9は、第1電極が出力端子Outに電氣的に連結され、第2電極が第2電源電圧線VSSに電氣的に連結され、制御電極が第4スイッチング素子S4と第5スイッチング素子S5との間に電氣的に連結されている。このような第9スイッチング素子S9は、制御電極に第5スイッチング素子S5から伝達される第2電源電圧が印加されるとターンオンされ、第2電源電圧線VSSから印加される第2電源電圧を出力端子Outに出力する。

【0076】

30

第1容量性素子C1は、第1電極が第1スイッチング素子S1の第1電極と第3スイッチング素子S3の制御電極との間に電氣的に連結され、第2電極が第2スイッチング素子S2と第3スイッチング素子S3との間に電氣的に連結されている。このような第1容量性素子C1は、第3スイッチング素子S3の第1電極と制御電極との間に電圧差を保存する。

【0077】

第2容量性素子C2は、第1電極が第9スイッチング素子S9の制御電極に電氣的に連結され、第2電極が第8スイッチング素子S8と第9スイッチング素子S9と出力端子Outとの間に電氣的に連結されている。このような第2容量性素子C2は、第9スイッチング素子S9の第1電極と制御電極との間に電圧差を保存する。

40

【0078】

ここで、有機電界発光表示装置の画素回路と発光制御駆動回路が同じ種類のトランジスタで形成されていると、基板に画素回路を形成する際に、同じ基板に発光制御駆動回路を共に形成できるので、製造工程を簡単にすることができる。そして、同一基板上に画素回路と発光制御駆動回路を形成すると、有機電界発光表示装置の大きさ、重さ及び原価などを減らすことができる。図4において、発光制御駆動回路はPMOSトランジスタ(第1スイッチング素子乃至第9スイッチング素子)を用いて構成したので、PMOSトランジスタを用いて構成された画素回路と同一基板上に形成すると、製造工程を簡単にすることができる。

【0079】

50

図5は、図4に示した発光制御駆動回路の動作タイミングを示すタイミングチャートである。

【0080】

図5に示したように、発光制御駆動回路の動作タイミングは、第1駆動期間T51、第2駆動期間T52及び第3駆動期間T53を含んでおり、第1駆動期間T51における動作を図6に示し、第2駆動期間T52における動作を図7に示し、第3駆動期間T53における動作を図8に示す。ここで、発光制御駆動回路の動作を、図4のタイミングチャート及び図6乃至図8を参照して説明する。

【0081】

図6は、図4に示した発光制御駆動回路の第1駆動期間T51における動作を示す回路図である。

10

【0082】

第1駆動期間T51では、第1クロック端子clk aにローレベルのクロック信号が印加されると、第1スイッチング素子S1と第2スイッチング素子S2と第5スイッチング素子S5がターンオンされる。まず、第1スイッチング素子S1がターンオンされると、入力端子Inに印加されるローレベルの入力信号が第3スイッチング素子S3の制御電極に印加される。ローレベルの入力信号が伝達された第3スイッチング素子S3はターンオンされ、第2クロック端子clk bから印加されるハイレベルのクロック信号を第4スイッチング素子S4の制御電極と第7スイッチング素子S7の制御電極に印加する。

【0083】

20

次に、第2スイッチング素子S2がターンオンされると、第1電源電圧線VDDの第1電源電圧を第4スイッチング素子S4と第7スイッチング素子S7の制御電極に印加する。ハイレベルのクロック信号と第1電源電圧を伝達された第4スイッチング素子S4と第7スイッチング素子S7はターンオフされる。ここで、第3スイッチング素子S3の第1電極と制御電極との間に連結されている第1容量性素子C1は、第1スイッチング素子S1から伝達された入力信号と第2スイッチング素子S2から伝達された第1電源電圧との電圧差にあたる電圧を保存する。

【0084】

次に、第5スイッチング素子S5がターンオンされると、第2電源電圧線VSSの第2電源電圧を第6スイッチング素子S6と第9スイッチング素子S9の制御電極に伝達し、第6スイッチング素子S6と第9スイッチング素子S9がターンオンされる。第6スイッチング素子S6がターンオンされると、第1電源電圧線VDDの第1電源電圧を第8スイッチング素子S8の制御電極と負出力端子Out Bに印加し、第8スイッチング素子S8はターンオフされ、負出力端子Out Bから第1電源電圧が出力される。そして、第9スイッチング素子S9がターンオンされると、第2電源電圧線VSSの第2電源電圧を出力端子Outに出力する。このとき、第2容量性素子C2は、第5スイッチング素子S5から伝達された第2電源電圧と第9スイッチング素子S9から伝達された第2電源電圧との電圧差にあたる電圧を保存する。このような第2容量性素子C2に保存された電圧は、第2電源電圧を出力する際に、駆動回路で損失される電圧を補償する。

30

【0085】

40

図7は、図4に示した発光制御駆動回路の第2駆動期間T52における動作を示す回路図である。

【0086】

第2駆動期間T52では、第1クロック端子clk aにハイレベルのクロック信号が印加され、第1スイッチング素子S1と第2スイッチング素子S2と第5スイッチング素子S5がターンオフされる。このとき、第3スイッチング素子S3は、第1駆動期間T51で第1容量性素子C1に保存された電圧によってターンオンされ、第2クロック端子clk bから印加されるローレベルのクロック信号を第4スイッチング素子S4と第7スイッチング素子S7の制御電極に伝達する。第4スイッチング素子S4及び第7スイッチング素子S7は、ローレベルのクロック信号を伝達されてターンオンされる。まず、第4スイ

50

ッチング素子 S 4 がターンオンされると、第 1 電源電圧線 V D D の第 1 電源電圧を第 6 スイッチング素子 S 6 と第 9 スイッチング素子 S 9 の制御電極に伝達し、第 6 スイッチング素子 S 6 と第 9 スイッチング素子 S 9 をターンオフする。

【 0 0 8 7 】

次に、第 7 スイッチング素子 S 7 がターンオンされると、第 2 電源電圧線 V S S の第 2 電源電圧を第 8 スイッチング素子 S 8 の制御電極と負出力端子 O u t B に印加し、第 8 スイッチング素子 S 8 がターンオンされ、負出力端子 O u t B から第 2 電源電圧が出力される。そして、第 8 スイッチング素子 S 8 がターンオンされると、第 1 電源電圧線 V D D の第 1 電源電圧を出力端子 O u t に出力する。このとき、第 2 容量性素子 C 2 に保存された電圧は、第 4 スイッチング素子 S 4 から伝達された第 1 電源電圧と第 8 スイッチング素子 S 8 から伝達された第 1 電源電圧との電圧差にあたる電圧を保存する。このような第 2 容量性素子 C 2 に保存された電圧は、第 1 電源電圧を出力する際に、駆動回路で損失される電圧を補償する。そして、第 1 スイッチング素子 S 1 がターンオフされているので、入力端子 I n に印加される入力信号がハイレベルであってもローレベルであっても発光制御駆動回路は同じように動作する。

10

【 0 0 8 8 】

図 8 は、図 4 に示した発光制御駆動回路の第 3 駆動期間 T 5 3 における動作を示す回路図である。

【 0 0 8 9 】

第 3 駆動期間 T 5 3 では、第 1 クロック端子 c l k a にローレベルのクロック信号が印加され、第 1 スイッチング素子 S 1 と第 2 スイッチング素子 S 2 と第 5 スイッチング素子 S 5 がターンオンされる。まず、第 1 スイッチング素子 S 1 がターンオンされると、入力端子 I n から伝達されるハイレベルの入力信号を第 3 スイッチング素子 S 3 の制御電極に印加して第 3 スイッチング素子 S 3 をターンオフする。

20

【 0 0 9 0 】

次に、第 2 スイッチング素子 S 2 がターンオンされると、第 1 電源電圧線 V D D の第 1 電源電圧を第 4 スイッチング素子 S 4 と第 7 スイッチング素子 S 7 の制御電極に印加する。第 2 スイッチング素子 S 2 から伝達された第 1 電源電圧で第 4 スイッチング素子 S 4 と第 7 スイッチング素子 S 7 はターンオフされる。

【 0 0 9 1 】

30

次に、第 5 スイッチング素子 S 5 がターンオンされると、第 2 電源電圧線 V S S の第 2 電源電圧を第 6 スイッチング素子 S 6 と第 9 スイッチング素子 S 9 の制御電極に伝達し、第 6 スイッチング素子 S 6 と第 9 スイッチング素子 S 9 をターンオンする。第 6 スイッチング素子 S 6 がターンオンされると、第 1 電源電圧線 V D D の第 1 電源電圧が第 8 スイッチング素子 S 8 の制御電極と負出力端子 O u t B に印加され、第 8 スイッチング素子 S 8 をターンオフして、負出力端子 O u t B から第 1 電源電圧を出力する。そして、第 9 スイッチング素子 S 9 がターンオンされると、第 2 電源電圧線 V S S の第 2 電源電圧を出力端子 O u t に出力する。このとき、第 2 容量性素子 C 2 は、第 5 スイッチング素子 S 5 から伝達された第 2 電源電圧と第 9 スイッチング素子 S 9 から伝達された第 2 電源電圧との電圧差にあたる電圧を保存する。このような第 2 容量性素子 C 2 に保存された電圧は、第 2 電源電圧を出力する際に、駆動回路で損失される電圧を補償する。

40

【 0 0 9 2 】

図 9 は、図 3 に示した発光制御駆動部の他の形態の発光制御駆動回路の構成を示す回路図である。

【 0 0 9 3 】

図 9 に示したように、発光制御駆動回路は、第 1 スイッチング素子 S 1、第 2 スイッチング素子 S 2、第 3 スイッチング素子 S 3、第 4 スイッチング素子 S 4、第 5 スイッチング素子 S 5、第 6 スイッチング素子 S 6、第 7 スイッチング素子 S 7、第 8 スイッチング素子 S 8、第 9 スイッチング素子 S 9、第 1 容量性素子 C 1 及び第 2 容量性素子 C 2 を含んでいる。

50

【 0 0 9 4 】

第1スイッチング素子S1は、第1電極（ドレイン電極またはソース電極）が第3スイッチング素子S3の制御電極に電氣的に連結され、第2電極（ソース電極またはドレイン電極）が入力端子Inに電氣的に連結され、制御電極（ゲート電極）が入力端子Inに電氣的に連結されている。このような第1スイッチング素子S1は、制御電極にローレベルの入力信号が印加されるとターンオンされ、入力端子Inに印加される入力信号を第3スイッチング素子S3の制御電極に印加する。

【 0 0 9 5 】

第2スイッチング素子S2は、第1電極が第1電源電圧線VDDに電氣的に連結され、第2電極が第3スイッチング素子S3の第1電極と第4スイッチング素子S4の制御電極と第7スイッチング素子S7の制御電極との間に電氣的に連結され、制御電極が第1クロック端子clk aに電氣的に連結されている。このような第2スイッチング素子S2は、制御電極にローレベルのクロック信号が印加されるとターンオンされ、第1電源電圧線VDDから印加される第1電源電圧を第4スイッチング素子S4の制御電極と第7スイッチング素子S7の制御電極に印加する。

10

【 0 0 9 6 】

第3スイッチング素子S3は、第1電極が第4スイッチング素子S4の制御電極と第7スイッチング素子S7の制御電極との間に電氣的に連結され、第2電極が第2クロック端子clk bに電氣的に連結され、制御電極が第1スイッチング素子S1の第1電極に電氣的に連結されている。このような第3スイッチング素子S3は、制御電極に第1スイッチング素子S1から伝達されるローレベルの入力信号が印加されるとターンオンされ、第2クロック端子clk bから印加されるクロック信号を第4スイッチング素子S4の制御電極と第7スイッチング素子S7の制御電極に印加する。

20

【 0 0 9 7 】

第4スイッチング素子S4は、第1電極が第1電源電圧線VDDに電氣的に連結され、第2電極が第5スイッチング素子S5の第1電極と第6スイッチング素子S6の制御電極と第9スイッチング素子S9の制御電極との間に電氣的に連結され、制御電極が第2スイッチング素子S2と第3スイッチング素子S3との間に電氣的に連結されている。このような第4スイッチング素子S4は、制御電極に第3スイッチング素子S3から伝達されるローレベルのクロック信号が印加されるとターンオンされ、第1電源電圧線VDDから印加される第1電源電圧を第6スイッチング素子S6の制御電極と第9スイッチング素子S9の制御電極に印加する。

30

【 0 0 9 8 】

第5スイッチング素子S5は、第1電極が第6スイッチング素子S6の制御電極と第9スイッチング素子S9の制御電極との間に電氣的に連結され、第2電極が第2電源電圧線VSSに電氣的に連結され、制御電極が第1クロック端子clk aに電氣的に連結されている。このような第5スイッチング素子S5は、制御電極にローレベルのクロック信号が印加されるとターンオンされ、第2電源電圧線VSSから印加される第2電源電圧を第6スイッチング素子S6の制御電極と第9スイッチング素子S9の制御電極に印加する。

【 0 0 9 9 】

40

第6スイッチング素子S6は、第1電極が第1電源電圧線VDDに電氣的に連結され、第2電極が第7スイッチング素子S7の第1電極と第8スイッチング素子S8の制御電極と負出力端子Out Bとの間に電氣的に連結され、制御電極が第4スイッチング素子S4と第5スイッチング素子S5との間に電氣的に連結されている。このような第6スイッチング素子S6は、制御電極に第5スイッチング素子S5から伝達される第2電源電圧が印加されるとターンオンされ、第1電源電圧線VDDから印加される第1電源電圧を第8スイッチング素子S8の制御電極と負出力端子Out Bに出力する。

【 0 1 0 0 】

第7スイッチング素子S7は、第1電極が第8スイッチング素子S8の制御電極と負出力端子Out Bとの間に電氣的に連結され、第2電極が第2電源電圧線VSSに電氣的に

50

連結され、制御電極が第2スイッチング素子S2と第3スイッチング素子S3との間に電氣的に連結されている。このような第7スイッチング素子S7は、制御電極に第3スイッチング素子S3から伝達されるローレベルのクロック信号が印加されるとターンオンされ、第2電源電圧線VSSから印加される第2電源電圧を第8スイッチング素子S8の制御電極と負出力端子OutBに出力する。

【0101】

第8スイッチング素子S8は、第1電極が第1電源電圧線VDDに電氣的に連結され、第2電極が第9スイッチング素子S9の第1電極と出力端子Outとの間に電氣的に連結され、制御電極が第6スイッチング素子S6と第7スイッチング素子S7との間に電氣的に連結されている。このような第8スイッチング素子S8は、制御電極に第7スイッチング素子S7から伝達される第2電源電圧が印加されるとターンオンされ、第1電源電圧線VDDから印加される第1電源電圧を出力端子Outに出力する。

10

【0102】

第9スイッチング素子S9は、第1電極が出力端子Outに電氣的に連結され、第2電極が第2電源電圧線VSSに電氣的に連結され、制御電極が第4スイッチング素子S4と第5スイッチング素子S5との間に電氣的に連結されている。このような第9スイッチング素子S9は、制御電極に第5スイッチング素子S5から伝達される第2電源電圧が印加されるとターンオンされ、第2電源電圧線VSSから印加される第2電源電圧を出力端子Outに出力する。

【0103】

20

第1容量性素子C1は、第1電極が第1スイッチング素子S1の第1電極と第3スイッチング素子S3の制御電極との間に電氣的に連結され、第2電極が第2スイッチング素子S2と第3スイッチング素子S3との間に電氣的に連結されている。このような第1容量性素子C1は、第3スイッチング素子S3の第1電極と制御電極との間に電圧差を保存する。

【0104】

第2容量性素子C2は、第1電極が第9スイッチング素子S9の制御電極に電氣的に連結され、第2電極が第8スイッチング素子S8と第9スイッチング素子S9と出力端子Outとの間に電氣的に連結されている。このような第2容量性素子C2は、第9スイッチング素子S9の第1電極と制御電極との間に電圧差を保存する。

30

【0105】

ここで、有機電界発光表示装置の画素回路と発光制御駆動回路が同じ種類のトランジスタで形成されていると、基板に画素回路を形成する際に、同じ基板上に発光制御駆動回路を形成できるので、製造工程を簡単にすることができる。そして、同一基板上に画素回路と発光制御駆動回路を形成すると、有機電界発光表示装置の大きさ、重さ及び原価などを減らすことができる。図9において、発光制御駆動回路はPMOSTランジスタ(第1スイッチング素子乃至第9スイッチング素子)を用いて構成したので、PMOSTランジスタを用いて構成された画素回路と同一基板上に形成することにより、製造工程を簡単にすることができる。

【0106】

40

図10は、図9に示した発光制御駆動回路の動作タイミングを示したタイミングチャートである。

【0107】

図10に示したように、発光制御駆動回路の動作タイミングは、第1駆動期間T51、第2駆動期間T52及び第3駆動期間T53を含んでいる。

【0108】

第1駆動期間T51では、入力端子Inにローレベルの入力信号が印加されて第1スイッチング素子S1がターンオンされ、第1クロック端子clkにローレベルのクロック信号が印加されて第2スイッチング素子S2と第5スイッチング素子S5がターンオンされる。まず、第1スイッチング素子S1がターンオンされると、入力端子Inに印加され

50

るローレベルの入力信号が第3スイッチング素子S3の制御電極に印加される。ローレベルの入力信号を伝達された第3スイッチング素子S3はターンオンされ、第2クロック端子c1kbから印加されるハイレベルのクロック信号を第4スイッチング素子S4の制御電極と第7スイッチング素子S7の制御電極に印加する。次に、第2スイッチング素子S2がターンオンされると、第1電源電圧線VDDの第1電源電圧を第4スイッチング素子S4と第7スイッチング素子S7の制御電極に印加する。ハイレベルのクロック信号と第1電源電圧を伝達された第4スイッチング素子S4と第7スイッチング素子S7はターンオフされる。ここで、第3スイッチング素子S3の第1電極と制御電極との間に連結された第1容量性素子C1は、第1スイッチング素子S1から伝達された入力信号と第2スイッチング素子S2から伝達された第1電源電圧の電圧差にあたる電圧を保存する。次に、第5スイッチング素子S5がターンオンされると、第2電源電圧線VSSの第2電源電圧を第6スイッチング素子S6と第9スイッチング素子S9の制御電極に伝達し、第6スイッチング素子S6と第9スイッチング素子S9はターンオンされる。第6スイッチング素子S6がターンオンされると、第1電源電圧線VDDの第1電源電圧を第8スイッチング素子S8の制御電極と負出力端子OutBに印加し、第8スイッチング素子S8はターンオフされ、負出力端子OutBから第1電源電圧が出力される。そして、第9スイッチング素子S9がターンオンされると、第2電源電圧線VSSの第2電源電圧を出力端子Outに出力する。このとき、第2容量性素子C2は、第5スイッチング素子S5から伝達された第2電源電圧と第9スイッチング素子S9から伝達された第2電源電圧との電圧差にあたる電圧を保存する。このような第2容量性素子C2に保存された電圧は、第2電源電圧を出力する際に、駆動回路で損失される電圧を補償する。

10

20

【0109】

第2駆動期間T52では、入力端子Inにハイレベルの入力信号が印加されて第1スイッチング素子S1がターンオフされ、第1クロック端子c1kaにハイレベルのクロック信号が印加されて第2スイッチング素子S2と第5スイッチング素子S5がターンオフされる。このとき、第3スイッチング素子S3は、第1駆動期間T51で第1容量性素子C1に保存された電圧によりターンオンされ、第2クロック端子c1kbから印加されるローレベルのクロック信号を第4スイッチング素子S4と第7スイッチング素子S7の制御電極に伝達する。第4スイッチング素子S4と第7スイッチング素子S7は、ローレベルのクロック信号を伝達されてターンオンされる。まず、第4スイッチング素子S4がターンオンされると、第1電源電圧線VDDの第1電源電圧を第6スイッチング素子S6と第9スイッチング素子S9の制御電極に伝達し、第6スイッチング素子S6と第9スイッチング素子S9はターンオフされる。次に、第7スイッチング素子S7がターンオンされると、第2電源電圧線VSSの第2電源電圧を第8スイッチング素子S8の制御電極と負出力端子OutBに印加し、第8スイッチング素子S8はターンオンされ、負出力端子OutBから第2電源電圧が出力される。そして、第8スイッチング素子S8がターンオンされると、第1電源電圧線VDDの第1電源電圧を出力端子Outに出力する。このとき、第2容量性素子C2は、第4スイッチング素子S4から伝達された第1電源電圧と第8スイッチング素子S8から伝達された第1電源電圧との電圧差にあたる電圧を保存する。このような第2容量性素子C2に保存された電圧は、第1電源電圧を出力する際に、駆動回路で損失される電圧を補償する。

30

40

【0110】

第3駆動期間T53では、入力端子Inにハイレベルの入力信号が印加されて第1スイッチング素子S1がターンオフされ、第1クロック端子c1kaにローレベルのクロック信号が印加されて第2スイッチング素子S2と第5スイッチング素子S5がターンオンされる。このとき、第3スイッチング素子S3は、第1駆動期間T51で第1容量性素子C1に保存された電圧によりターンオンされ、第2クロック端子c1kbから印加されるハイレベルのクロック信号を第4スイッチング素子S4と第7スイッチング素子S7の制御電極に伝達し、ターンオフする。次に、第2スイッチング素子S2がターンオンされると、第1電源電圧線VDDの第1電源電圧を第4スイッチング素子S4と第7スイッチング

50

素子 S 7 の制御電極に印加する。第 2 スイッチング素子 S 2 から伝達された第 1 電源電圧で第 4 スイッチング素子 S 4 と第 7 スイッチング素子 S 7 はターンオフされる。次に、第 5 スイッチング素子 S 5 がターンオンされると、第 2 電源電圧線 V S S の第 2 電源電圧を第 6 スイッチング素子 S 6 と第 9 スイッチング素子 S 9 の制御電極に伝達し、第 6 スイッチング素子 S 6 と第 9 スイッチング素子 S 9 はターンオンされる。第 6 スイッチング素子 S 6 がターンオンされると、第 1 電源電圧線 V D D の第 1 電源電圧を第 8 スイッチング素子 S 8 の制御電極と負出力端子 O u t B に印加し、第 8 スイッチング素子 S 8 はターンオフされ、負出力端子 O u t B から第 1 電源電圧が出力される。そして、第 9 スイッチング素子 S 9 がターンオンされると、第 2 電源電圧線 V S S の第 2 電源電圧を出力端子 O u t に出力する。このとき、第 2 容量性素子 C 2 は、第 5 スイッチング素子 S 5 から伝達された第 2 電源電圧と第 9 スイッチング素子 S 9 から伝達された第 2 電源電圧との電圧差にあたる電圧を保存する。このような第 2 容量性素子 C 2 に保存された電圧は、第 2 電源電圧を出力する際に、駆動回路で損失される電圧を補償する。

10

【 0 1 1 1 】

図 1 1 は、図 3 に示した発光制御駆動部の動作タイミングを示すタイミングチャートである。ここで説明する発光制御駆動部は、図 4 または図 9 に示した発光制御駆動回路から構成されている。すなわち、第 1 発光制御駆動部 E m i s s i o n _ 1 乃至第 n / 3 発光制御駆動部 E m i s s i o n _ n / 3 の動作は、図 5 または図 1 0 のタイミングチャートで説明したものと同一である。

20

【 0 1 1 2 】

図 1 1 に示したように、発光制御駆動部の動作タイミングは、第 1 駆動期間 T 1 、第 2 駆動期間 T 2 及び第 3 駆動期間 T 3 を含んでいる。

【 0 1 1 3 】

第 1 駆動期間 T 1 において、第 1 発光制御駆動部 E m i s s i o n _ 1 は、第 1 クロック端子 c l k a がクロック線 C L K に電氣的に連結され、第 2 クロック端子 c l k b が負クロック線 C L K B に電氣的に連結され、入力端子 I n が初期駆動線 S p に電氣的に連結されている。第 1 発光制御駆動部 E m i s s i o n _ 1 は、ローレベルのクロック信号、ハイレベルの負クロック信号及びローレベルの初期駆動信号を印加され、出力端子 O u t から第 1 発光制御線 E m [1] にローレベルの第 1 発光制御信号を出力し、負出力端子 O u t B から第 1 負発光制御線 E m B [1] にハイレベルの第 1 負発光制御信号を出力する。このとき、第 1 発光制御駆動部 E m i s s i o n _ 1 は、図 5 または図 1 0 における第 1 駆動期間 T 5 1 の発光制御駆動回路と同じように動作する。

30

【 0 1 1 4 】

第 2 駆動期間 T 2 において、第 1 発光制御駆動部 E m i s s i o n _ 1 は、第 1 クロック端子 c l k a がクロック線 C L K に電氣的に連結され、第 2 クロック端子 c l k b が負クロック線 C L K B に電氣的に連結され、入力端子 I n が初期駆動線 S p に電氣的に連結されている。第 1 発光制御駆動部 E m i s s i o n _ 1 は、ハイレベルのクロック信号、ローレベルの負クロック信号及びハイレベルの初期駆動信号を印加され、出力端子 O u t から第 1 発光制御線 E m [1] にハイレベルの第 1 発光制御信号を出力し、負出力端子 O u t B から第 1 負発光制御線 E m B [1] にローレベルの第 1 負発光制御信号を出力する。このとき、第 1 発光制御駆動部 E m i s s i o n _ 1 は、図 5 または図 1 0 における第 2 駆動期間 T 5 2 の発光制御駆動回路と同じように動作する。そして、第 1 発光制御駆動部 E m i s s i o n _ 1 から第 1 発光制御線 E m [1] にハイレベルの第 1 発光制御信号が出力されたとき、第 1 画素回路部 P S _ 1 乃至第 3 画素回路部 P S _ 3 はそれぞれ第 1 走査線 S c a n [1] 乃至第 3 走査線 S c a n [3] からローレベルの走査信号が供給されて動作する。第 2 発光制御駆動部 E m i s s i o n _ 2 は、第 1 クロック端子 c l k a が負クロック線 C L K B に電氣的に連結され、第 2 クロック端子 c l k b がクロック線 C L K に電氣的に連結され、入力端子 I n が第 1 負発光制御線 E m B [1] に電氣的に連結されている。第 2 発光制御駆動部 E m i s s i o n _ 2 は、ハイレベルのクロック信号、ローレベルの負クロック信号、ローレベルの第 1 負発光制御信号を印加され、出力端子 O

40

50

ut から第 2 発光制御線 Em [2] にローレベルの第 2 発光制御信号を出力し、負出力端子 Out B から第 2 負発光制御線 Em B [2] にハイレベルの第 2 負発光制御信号を出力する。このとき、第 2 発光制御駆動部 Emission__2 は、図 5 または図 10 における第 1 駆動期間 T51 の発光制御駆動回路と同じように動作する。

【 0 1 1 5 】

第 3 駆動期間 T3 において、第 1 発光制御駆動部 Emission__1 は、第 1 クロック端子 clk a がクロック線 CLK に電氣的に連結され、第 2 クロック端子 clk b が負クロック線 CLK B に電氣的に連結され、入力端子 In が初期駆動線 Sp に電氣的に連結されている。第 1 発光制御駆動部 Emission__1 は、ローレベルのクロック信号、ハイレベルの負クロック信号及びハイレベルの初期駆動信号を印加され、出力端子 Out から第 1 発光制御線 Em [1] にローレベルの第 1 発光制御信号を出力し、負出力端子 Out B から第 1 負発光制御線 Em B [1] にハイレベルの第 1 負発光制御信号を出力する。このとき、第 1 発光制御駆動部 Emission__1 は、図 5 または図 10 における第 3 駆動期間 T53 の発光制御駆動回路と同じように動作する。第 2 発光制御駆動部 Emission__2 は、第 1 クロック端子 clk a が負クロック線 CLK B に電氣的に連結され、第 2 クロック端子 clk b がクロック線 CLK に電氣的に連結され、入力端子 In が第 1 負発光制御線 Em B [1] に電氣的に連結されている。第 2 発光制御駆動部 Emission__2 は、ローレベルのクロック信号、ハイレベルの負クロック信号及びハイレベルの第 1 負発光制御信号を印加され、出力端子 Out から第 2 発光制御線 Em [2] にハイレベルの第 2 発光制御信号を出力し、負出力端子 Out B から第 2 負発光制御線 Em B [2] にローレベルの第 2 負発光制御信号を出力する。このとき、第 2 発光制御駆動部 Emission__2 は、図 5 または図 10 における第 2 駆動期間 T52 の発光制御駆動回路と同じように動作する。そして、第 2 発光制御駆動部 Emission__2 から第 2 発光制御線 Em [2] にハイレベルの第 2 発光制御信号が出力されたとき、第 4 画素回路部 PS__4 乃至第 6 画素回路部 PS__6 はそれぞれ第 4 走査線 Scan [4] 乃至第 6 走査線 Scan [6] からローレベルの走査信号が供給されて動作する。第 3 発光制御駆動部 Emission__3 は、第 1 クロック端子 clk a がクロック線 CLK に電氣的に連結され、第 2 クロック端子 clk b が負クロック線 CLK B に電氣的に連結され、入力端子 In が第 2 負発光制御線 Em B [2] に電氣的に連結されている。第 3 発光制御駆動部 Emission__3 は、ローレベルのクロック信号、ハイレベルの負クロック信号及びローレベルの第 2 負発光制御信号を印加され、出力端子 Out から第 3 発光制御線 Em [3] にローレベルの第 3 発光制御信号を出力し、負出力端子 Out B から第 3 負発光制御線 Em B [3] にハイレベルの第 3 負発光制御信号を出力する。このとき、第 3 発光制御駆動部 Emission__3 は、図 5 または図 10 における第 1 駆動期間 T51 の発光制御駆動回路と同じように動作する。

【 0 1 1 6 】

以後の駆動期間は、前述した第 1 駆動期間 T1 乃至第 3 駆動期間 T3 の第 1 発光制御駆動部乃至第 3 発光制御駆動部と同様に動作する。ここで、奇数番目の発光制御駆動部は、第 1 クロック端子 clk a と第 2 クロック端子 clk b が第 1 発光制御駆動部と同様に連結されている。そして、入力端子 In が前段の負発光制御線に電氣的に連結され、出力端子 Out から発光制御線に発光制御信号を出力する。偶数番目の発光制御駆動部は、第 1 クロック端子 clk a と第 2 クロック端子 clk b が第 2 発光制御駆動部と同様に連結されている。そして、入力端子 In が前段の負発光制御線に電氣的に連結され、出力端子 Out から発光制御線に発光制御信号を出力する。

【 0 1 1 7 】

以上の説明は、本発明の有機電界発光表示装置及びその駆動回路を実施するための 1 つの実施例に過ぎず、本発明は前述した実施例に限定されることはなく、特許請求の範囲で請求した内容に基づいて本発明の要旨を逸脱せず当業者であれば誰でも多様な変更実施が可能であり、その範囲まで本発明の技術的な範囲があると言える。

【 図面の簡単な説明 】

【 0 1 1 8 】

【図 1】従来の有機電界発光表示装置の発光制御駆動回路の構成を示す回路図である。

【図 2】本発明に係る有機電界発光表示装置の構成を示すブロック図である。

【図 3】本発明の一実施例に係る発光制御駆動部の構成を示すブロック図である。

【図 4】図 3 に示した発光制御駆動部の発光制御駆動回路の構成を示す回路図である。

【図 5】図 4 に示した発光制御駆動回路の動作タイミングを示すタイミングチャートである。

【図 6】図 4 に示した発光制御駆動回路の第 1 駆動期間 T 5 1 における動作を示した回路図である。

【図 7】図 4 に示した発光制御駆動回路の第 2 駆動期間 T 5 2 における動作を示した回路図である。 10

【図 8】図 4 に示した発光制御駆動回路の第 3 駆動期間 T 5 3 における動作を示した回路図である。

【図 9】図 3 に示した発光制御駆動部の他の形態の発光制御駆動回路の構成を示す回路図である。

【図 10】図 9 に示した発光制御駆動回路の動作タイミングを示すタイミングチャートである。

【図 11】図 3 に示した発光制御駆動部の動作タイミングを示すタイミングチャートである。

【符号の説明】 20

【 0 1 1 9 】

1 0 0 有機電界発光表示装置

1 1 0 走査駆動部

1 2 0 データ駆動部

1 3 0 発光制御駆動部

1 4 0 有機電界発光表示パネル

E m i s s i o n _ 1 第 1 発光制御駆動部

E m i s s i o n _ 2 第 2 発光制御駆動部

E m i s s i o n _ n / 3 第 n / 3 発光制御駆動部

E m [1] 第 1 発光制御線

E m [2] 第 2 発光制御線

E m [n / 3] 第 n / 3 発光制御線

P S _ 1 第 1 画素回路部

P S _ 2 第 2 画素回路部

P S _ 3 第 3 画素回路部

P S _ 4 第 4 画素回路部

P S _ 5 第 5 画素回路部

P S _ 6 第 6 画素回路部

P S _ n - 2 第 n - 2 画素回路部

P S _ n - 1 第 n - 1 画素回路部

P S _ n 第 n 画素回路部

S 1 第 1 スイッチング素子

S 2 第 2 スイッチング素子

S 3 第 3 スイッチング素子

S 4 第 4 スイッチング素子

S 5 第 5 スイッチング素子

S 6 第 6 スイッチング素子

S 7 第 7 スイッチング素子

S 8 第 8 スイッチング素子

S 9 第 9 スイッチング素子

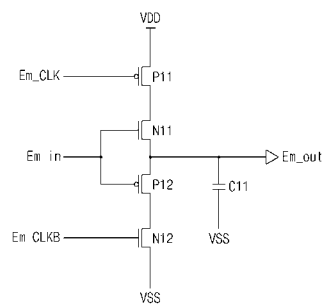
30

40

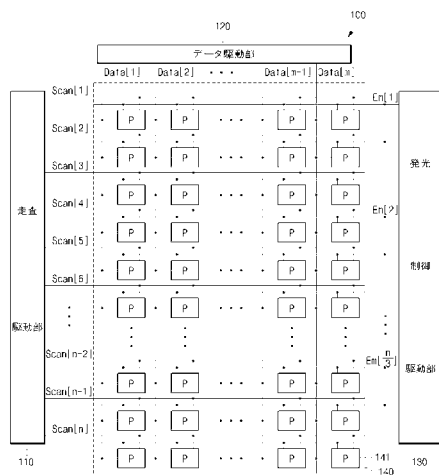
50

C 1 第 1 容量性素子
C 2 第 2 容量性素子

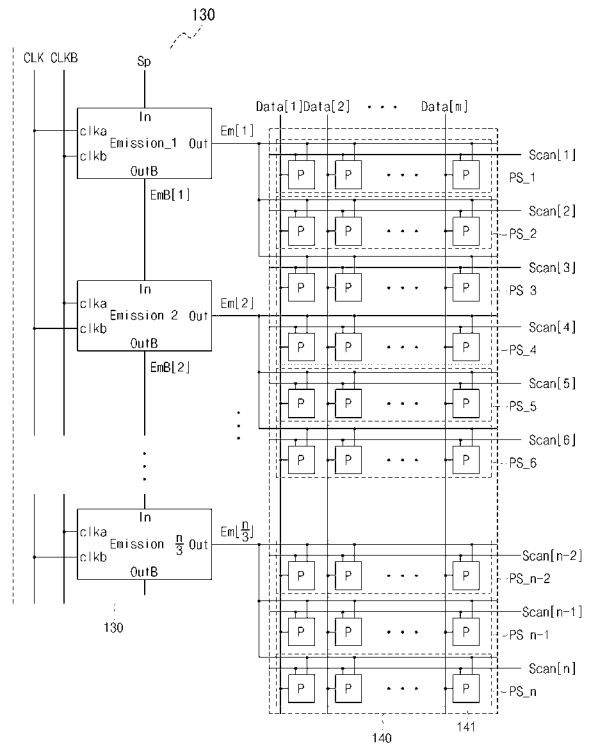
【図 1】



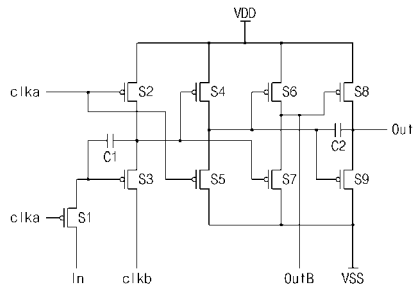
【図 2】



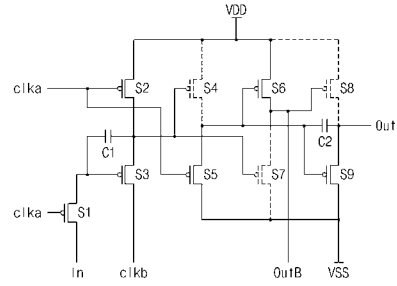
【図 3】



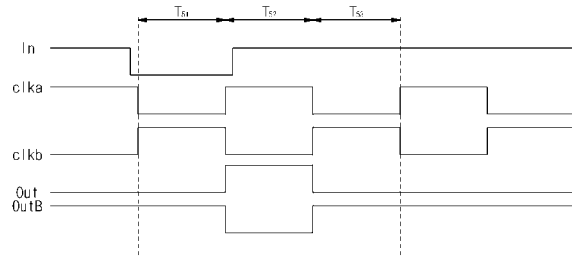
【図 4】



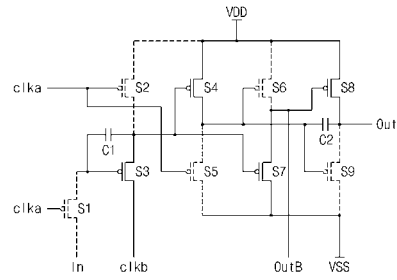
【図 6】



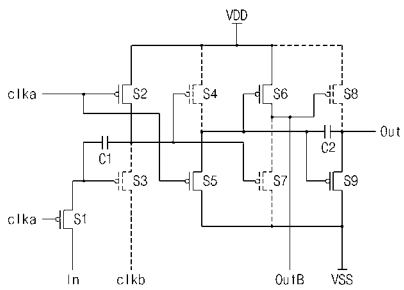
【図 5】



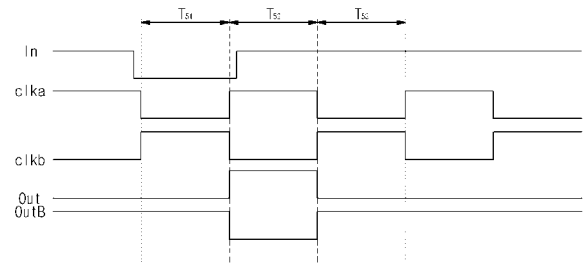
【図 7】



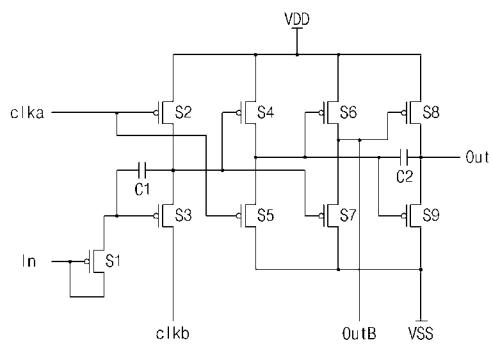
【図 8】



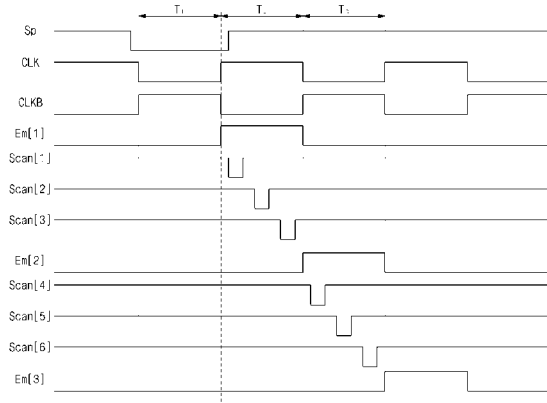
【図 10】



【図 9】



【図 11】



フロントページの続き

審査官 福村 拓

(56)参考文献 特開 2 0 0 6 - 1 2 6 7 7 8 (J P , A)
特開 2 0 0 4 - 2 2 7 7 5 1 (J P , A)
特開 2 0 0 6 - 0 0 3 7 4 4 (J P , A)
特開 2 0 0 2 - 1 4 9 1 1 2 (J P , A)
特開 2 0 0 5 - 3 3 8 8 3 7 (J P , A)
特開 2 0 0 6 - 1 8 9 7 5 6 (J P , A)
特開 2 0 0 3 - 3 1 6 3 1 5 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G 0 9 G 3 / 3 0
G 0 9 G 3 / 2 0

专利名称(译)	有机电致发光显示装置及其驱动电路		
公开(公告)号	JP4944689B2	公开(公告)日	2012-06-06
申请号	JP2007177369	申请日	2007-07-05
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星エスディアイ株式会社		
当前申请(专利权)人(译)	三星移动显示的股票会社		
[标]发明人	李賢貞		
发明人	李 賢 貞		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3208 G09G3/3225 G09G3/3266 G09G2310/021 G09G2310/0286 G09G2330/021		
FI分类号	G09G3/30.J G09G3/20.622.G G09G3/20.622.Q H05B33/14.A G09G3/20.611.F G09G3/20.622.E G09G3/3225 G09G3/3266 G11C19/00 G11C19/00.J G11C19/28.230		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC36 3K107/CC45 3K107/EE03 3K107/HH04 3K107/HH05 5B074 /AA10 5B074/CA01 5C080/AA06 5C080/BB05 5C080/DD27 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/AB06 5C380/AB19 5C380/AC08 5C380/AC11 5C380 /AC12 5C380/BA12 5C380/BA14 5C380/BA28 5C380/BA29 5C380/CB01 5C380/CB02 5C380/CB17 5C380/CB26 5C380/CB31 5C380/CB37 5C380/CF07 5C380/CF43 5C380/DA32 5C380/DA47		
代理人(译)	三好秀		
审查员(译)	福村 拓		
优先权	1020070020735 2007-03-02 KR		
其他公开文献	JP2008216960A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种有机发光显示器，通过将发光控制驱动线耦合到三行像素电路并使它们同时发光，可以降低其制造成本并提高其制造产量。ZSOLUTION：有机发光显示器的特征在于，发光控制驱动器130由多个发光控制驱动部件Emission_1至Emission_n / 3和从每个发光控制驱动部件输出的发光控制信号构成（例如，第一发光控制驱动部分Emission_1）被提供给三个像素电路部分（例如，第一像素电路部分PS_1至第三像素电路部分PS_3）。Z

【图3】

