

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3988944号
(P3988944)

(45) 発行日 平成19年10月10日(2007.10.10)

(24) 登録日 平成19年7月27日(2007.7.27)

(51) Int.Cl.

F I

G09G 3/30 (2006.01)

G09G 3/30 J

G09G 3/20 (2006.01)

G09G 3/20 612R

H01L 51/50 (2006.01)

G09G 3/20 621J

G09G 3/20 621M

G09G 3/20 623H

請求項の数 3 (全 11 頁) 最終頁に続く

(21) 出願番号 特願2003-353270 (P2003-353270)
 (22) 出願日 平成15年10月14日(2003.10.14)
 (62) 分割の表示 特願平6-267242の分割
 原出願日 平成6年10月31日(1994.10.31)
 (65) 公開番号 特開2004-86223 (P2004-86223A)
 (43) 公開日 平成16年3月18日(2004.3.18)
 審査請求日 平成15年11月11日(2003.11.11)
 審判番号 不服2004-20177 (P2004-20177/J1)
 審判請求日 平成16年9月30日(2004.9.30)

(73) 特許権者 000003067
 T D K 株式会社
 東京都中央区日本橋1丁目13番1号
 (73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (74) 代理人 100103827
 弁理士 平岡 憲一
 (74) 代理人 100083297
 弁理士 山谷 皓榮
 (74) 代理人 100096530
 弁理士 今村 辰夫
 (72) 発明者 高山 一郎
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 最終頁に続く

(54) 【発明の名称】 エレクトロルミネセンス表示装置

(57) 【特許請求の範囲】

【請求項1】

複数の画素を有する表示部と、
 前記複数の画素の画素毎に設けられたエレクトロルミネセンス素子と、
 前記エレクトロルミネセンス素子を駆動する第1の薄膜トランジスタ及び第2の薄膜トランジスタと、
 前記第1の薄膜トランジスタを選択する第1の選択スイッチと、
 前記第2の薄膜トランジスタを選択する第2の選択スイッチと、
 不良の薄膜トランジスタの情報を有するリードオンリメモリと、
 を有し、
 前記一つのエレクトロルミネセンス素子を駆動するタイミングを前記第1及び第2の薄膜トランジスタの駆動にそれぞれ対応する前半と後半に分け、
 画像データ信号を前記タイミングで受けて、前記リードオンリメモリからの情報により不良とされた前記第1又は第2の薄膜トランジスタの駆動タイミングでは前記画像データ信号を出力しないようなマスクをかけた変調画像データ信号が出力され、
 前記第1の選択スイッチがオンになると、前記第1の薄膜トランジスタに前記変調画像データ信号が入力され、
 前記第2の選択スイッチがオンになると、前記第2の薄膜トランジスタに前記変調画像データ信号が入力され、
 前記変調画像データ信号により、通常は前記第1及び第2の薄膜トランジスタのどちら

10

20

か一方が前記エレクトロルミネセンス素子を駆動し、一方が不良の場合他方の薄膜トランジスタが前記エレクトロルミネセンス素子を駆動することを特徴とするエレクトロルミネセンス表示装置。

【請求項 2】

複数の画素を有する表示部と、

前記複数の画素の各々に設けられたエレクトロルミネセンス素子と、

前記エレクトロルミネセンス素子を駆動する第 1 のドライブ T F T と第 2 のドライブ T F T と、

前記第 1 のドライブ T F T のゲートに接続され、第 1 の電界効果トランジスタと第 2 の電界効果トランジスタの直列回路からなる第 1 の選択スイッチと、

10

前記第 2 のドライブ T F T のゲートに接続され、第 3 の電界効果トランジスタと第 4 の電界効果トランジスタの直列回路からなる第 2 の選択スイッチと、

前記第 1 の電界効果トランジスタ及び前記第 3 の電界効果トランジスタのゲートに接続された Y 軸シフトレジスタと、

前記第 2 の電界効果トランジスタ及び前記第 4 の電界効果トランジスタのゲートに接続された X 軸シフトレジスタと、

不良のドライブ T F T の情報を有するリードオンリメモリと、

を有するエレクトロルミネセンス表示装置において、

前記一つのエレクトロルミネセンス素子を駆動するタイミングを前記第 1 及び第 2 のドライブ T F T の駆動にそれぞれ対応する前半と後半に分け、

20

画像データ信号を前記タイミングで受けて、前記リードオンリメモリからの情報により不良とされた前記第 1 又は第 2 のドライブ T F T の駆動タイミングでは前記画像データ信号を出力しないようなマスクをかけた変調画像データ信号が出力され、

前記 Y 軸シフトレジスタからの選択信号及び前記 X 軸シフトレジスタからの第 1 の選択信号により、前記第 1 の選択スイッチの第 1 の電界効果トランジスタと第 2 の電界効果トランジスタがオンになると、前記第 1 のドライブ T F T のゲートに前記変調画像データ信号が入力され、

前記 Y 軸シフトレジスタからの前記選択信号及び前記 X 軸シフトレジスタからの第 2 の選択信号により、前記第 2 の選択スイッチの第 3 の電界効果トランジスタと第 4 の電界効果トランジスタがオンになると、前記第 2 のドライブ T F T のゲートに前記変調画像データ信号が入力され、

30

前記変調画像データ信号により、通常は前記第 1 及び第 2 のドライブ T F T のどちらか一方が前記エレクトロルミネセンス素子を駆動し、一方が不良の場合他方のドライブ T F T が前記エレクトロルミネセンス素子を駆動することを特徴とするエレクトロルミネセンス表示装置。

【請求項 3】

請求項 2 において、

前記表示部、前記第 1 及び第 2 のドライブ T F T、前記第 1 及び第 2 の選択スイッチ、並びに前記 X 軸及び Y 軸シフトレジスタは、同一 E L 表示パネルに形成されることを特徴とするエレクトロルミネセンス表示装置。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、薄膜トランジスタ（以下、T F T という）を用いてエレクトロルミネセンス（以下、E L という）素子を駆動する E L 表示装置に関する。

【0002】

E L 表示装置の表示画面は、例えば 800 × 480（ドット）と、画素数が非常に多くなるため E L 素子を駆動する T F T 駆動回路の不良が発生し、E L 表示装置の歩留まりが悪くなる。このため、E L 表示装置の歩留まりの向上が望まれてる。

【背景技術】

50

【 0 0 0 3 】

図 4 ～ 図 6 は従来例を示した図である。以下、図面に基づいて従来例を説明する。

【 0 0 0 4 】

図 4 (a) は、パネルブロック図であり、ディスプレイ (表示) パネル 1 0 には、ディスプレイ画面 1 1、X 軸のシフトレジスタ 1 2、Y 軸のシフトレジスタ 1 3 が設けてある。

【 0 0 0 5 】

ディスプレイ画面 1 1 には、E L 電源が供給されており、また X 軸のシフトレジスタ 1 2 には、シフトレジスタ電源の供給と X 軸同期信号の入力が行われる。さらに Y 軸のシフトレジスタ 1 3 には、シフトレジスタ電源の供給と Y 軸同期信号の入力が行われる。また、X 軸のシフトレジスタ 1 2 の出力部に画像データ信号の出力が設けてある。

10

【 0 0 0 6 】

図 4 (b) は、図 4 (a) の A 部の拡大説明図であり、ディスプレイ画面 1 1 の 1 画素 (点線の四角で示す) は、トランジスタが 2 個、コンデンサが 1 個、E L 素子が 1 個より構成されている。

【 0 0 0 7 】

この 1 画素の発光動作は、例えば、Y 軸のシフトレジスタ 1 3 で選択信号 y 1 の出力があり、また X 軸のシフトレジスタ 1 2 で選択信号 x 1 の出力があった場合、トランジスタ T y 1 1 とトランジスタ T x 1 がオンとなる。

【 0 0 0 8 】

このため、画像データ信号 - V L は、ドライブトランジスタ M 1 1 のゲートに入力される。これにより、このゲート電圧に応じた電流が E L 電源からドライブトランジスタ M 1 1 のドレイン、ソース間に流れ、E L 素子 E L 1 1 が発光する。

20

【 0 0 0 9 】

次のタイミングでは、X 軸のシフトレジスタ 1 2 は、選択信号 x 1 の出力をオフとし、選択信号 x 2 を出力することになるが、ドライブトランジスタ M 1 1 のゲート電圧は、コンデンサ C 1 1 で保持されるため、次にこの画素が選択されるまで E L 素子 E L 1 1 の前記発光は、持続することになる。

【 0 0 1 0 】

図 5 は、従来例の X 軸シフトレジスタの説明図である。図 5 において、ナンド回路 2 1 と 2 2 は波形整形回路であり、逆位相のクロック - C L と低レベル (「 L 」) のスタートパルス (X 軸同期信号) - S P が入力される。また、クロックドインバータ 2 6 ～ 3 2 とインバータ 3 3 ～ 3 7 はシフトレジスタである。さらに、インバータ 3 8 ～ 4 3 とナンド回路 2 3 ～ 2 5 は、選択信号 x 1 ～ x 3 を出力する論理回路である。

30

【 0 0 1 1 】

クロック C L と逆位相クロック - C L は、一方が高レベル (「 H 」) の時他方が低レベル (「 L 」) になる。

【 0 0 1 2 】

クロックドインバータは、クロック C L 入力が「 L 」で逆位相クロック - C L 入力が「 H 」のときアクティブ状態となり、インバータとして動作し、また逆に、クロック C L 入力が「 H 」で逆位相クロック - C L 入力が「 L 」のときハイインピーダンス状態となるものである。

40

【 0 0 1 3 】

例えば、クロックドインバータ 2 6 とクロックドインバータ 2 9 とは、クロック C L 入力と逆位相クロック入力 - C L とが逆に接続されている。このため、クロックドインバータ 2 6 がアクティブ状態の時、クロックドインバータ 2 9 はハイインピーダンス状態となる。

【 0 0 1 4 】

図 6 は、従来例の波形説明図であり、以下、図 5 の X 軸のシフトレジスタの動作を図 6 の波形に基づいて説明する。

50

【 0 0 1 5 】

(1) 波形整形回路の出力である A 点の電位は、スタートパルス - S P (「 L 」) が
ない時「 H 」である。この時、「 L 」のスタートパルス - S P が入力されると、A 点は「
L 」となる (図 6 、 A 参照) 。

【 0 0 1 6 】

(2) B 点は、A 点が「 L 」になる時、クロックインバータ 2 6 はアクティブ状態と
なるので、「 H 」となり、次にクロックインバータ 2 6 がハイインピーダンス状態とな
る時、クロックインバータ 2 9 がアクティブ状態となるので、前記 B 点の「 H 」がクロ
ックインバータ 2 9 のアクティブ期間だけ保持される (図 6 、 B 参照) 。

【 0 0 1 7 】

(3) C 点は、インバータ 3 3 により B 点と逆位相の波形となる (図 6 、 C 参照) 。

【 0 0 1 8 】

(4) D 点は、クロックインバータ 2 9 と同時にアクティブ状態となるクロックドイ
ンバータ 2 7 と、インバータ 3 4 とクロックインバータ 3 0 による保持回路により B 点
より半クロックサイクル遅れた波形となる。

【 0 0 1 9 】

(5) E 点は、インバータ 3 4 により D 点と逆位相の波形となり、C 点の波形より半ク
ロックサイクル遅れた波形となる (図 6 、 E 参照) 。

【 0 0 2 0 】

(6) F 点は、クロックインバータ 3 0 と同時にアクティブ状態となるクロックドイ
ンバータ 2 8 と、インバータ 3 5 とクロックインバータ 3 1 による保持回路により D 点
より半クロックサイクル遅れた波形となる。

【 0 0 2 1 】

(7) G 点は、インバータ 3 5 により F 点と逆位相の波形となり、E 点の波形より半ク
ロックサイクル遅れた波形となる (図 6 、 G 参照) 。

【 0 0 2 2 】

(8) H 点は、インバータ 3 8 により C 点の反転信号となる (図 6 、 H 参照) 。 I 点は
、インバータ 3 9 により E 点の反転信号となる (図 6 、 I 参照) 。また、J 点は、インバ
ータ 4 0 により G 点の反転信号となる (図 6 、 J 参照) 。

【 0 0 2 3 】

(9) K 点は、ナンド回路 2 3 の出力であり、ナンド回路 2 3 の 2 つの入力には H 点と
E 点の信号が入力される。L 点は、ナンド回路 2 4 の出力であり、ナンド回路 2 4 の 2 つ
の入力には I 点と G 点の信号が入力される。また、M 点は、ナンド回路 2 5 の出力であり
、ナンド回路 2 5 の 2 つの入力には J 点とインバータ (図示せず) からの信号が入力され
る。

【 0 0 2 4 】

(1 0) 選択信号 x 1 は、インバータ 4 1 により K 点の反転信号となり (図 6 、 x 1 参
照) 、この選択信号 x 1 は、N チャネルの電界効果トランジスタ T x 1 のゲートに入力さ
れる。このため、選択信号 x 1 が「 H 」となるとトランジスタ T x 1 がオンとなり、その
ドレイン、ソース間が導通する。

【 0 0 2 5 】

(1 1) 選択信号 x 2 は、インバータ 4 2 により L 点の反転信号となり (図 6 、 x 2 参
照) 、この選択信号 x 2 は、N チャネルの電界効果トランジスタ T x 2 のゲートに入力さ
れる。このため、選択信号 x 2 が「 H 」となるとトランジスタ T x 2 がオンとなる。

【 0 0 2 6 】

(1 2) 選択信号 x 3 は、インバータ 4 3 により M 点の反転信号となり (図 6 、 x 3 参
照) 、この選択信号 x 3 は、N チャネルの電界効果トランジスタ T x 3 のゲートに入力さ
れる。このため、選択信号 x 3 が「 H 」となるとトランジスタ T x 3 がオンとなる。

【 0 0 2 7 】

このようにして、選択信号 x 1 、 x 2 、 x 3 、・・・と順に、半クロックサイクルシフ

10

20

30

40

50

トとした信号が得られる。

【発明の開示】

【発明が解決しようとする課題】

【0028】

上記従来のものにおいては、EL表示画面の画素数が多くなると、それに応じて不良のTFTが発生する確率が増加し、歩留まりが悪くなる課題があった。

【0029】

本発明は、このような従来の課題を解決するため、予備のTFT駆動回路を設け、不良のTFT駆動回路を予備のものと切換えることにより歩留まりを改善することを目的とする。

10

【課題を解決するための手段】

【0030】

本発明は、上記の課題を解決するため次のように構成した。

【0031】

図1は本発明の実施の形態の説明図であり、図1(a)はパネルブロック図、図1(b)は、図1(a)のA部の拡大図を示す。

【0032】

図1(a)において、EL表示パネル10には、ディスプレイ画面11、X軸のシフトレジスタ12、Y軸のシフトレジスタ13が設けてある。ディスプレイ画面11にはEL電源が供給されており、X軸のシフトレジスタ12にはシフトレジスタ電源の供給とX軸同期信号の入力が行われる。また、Y軸のシフトレジスタ13にはシフトレジスタ電源の供給とY軸同期信号の入力が行われる。さらに、X軸のシフトレジスタ12の出力部には変調画像データ信号の出力が設けられる。

20

【0033】

図1(b)において、ディスプレイ画面11の1画素(点線の四角で示す)には、EL素子EL11、EL12を駆動するそれぞれ2個のドライブTFTM11rとM11l及びドライブTFTM12rとM12lが設けてある。

【0034】

ドライブTFTM11rは、選択信号y1と選択信号x1rにより選択スイッチであるトランジスタTy11rとトランジスタTx1rがオンとなった時の変調画像データ信号-VL1により駆動される。ドライブTFTM11lは、選択信号y1と選択信号X1lにより選択スイッチであるトランジスタTy11lとトランジスタTx1lがオンとなった時の変調画像データ信号-VL1により駆動される。

30

【0035】

また、ドライブTFTM12rは、選択信号y2と選択信号x1rにより選択スイッチであるトランジスタTy12rとトランジスタTx1rがオンとなった時の変調画像データ信号-VL1により駆動される。ドライブTFTM12lは、選択信号y2と選択信号X1lにより選択スイッチであるトランジスタTy12lとトランジスタTx1lがオンとなった時の変調画像データ信号-VL1により駆動される。

【0036】

コンデンサC11r、C11l、C12r、C12lは、各ドライブTFTの駆動電圧を保持するものである。

40

【0037】

上記構成に基づく本発明の作用を説明する。

【0038】

1つのEL素子を駆動する2組の駆動回路を設け、通常は、どちらか一方を使用し、一方が不良の場合、他方の駆動回路を使用する。

【0039】

図1(b)において、例えばEL素子EL11を駆動するドライブTFT11rが不良の場合の説明をする。選択信号y1と選択信号x1rでトランジスタTy11rとトラン

50

ジスタ T_{x1r} がオンとなった時、ドライブ $TFTM_{11r}$ のゲートには画像データ信号がオフレベル(この場合は「H」)の変調画像データ信号- V_{L1} を与える。

【0040】

次に、選択信号 y_1 と x_{11} でトランジスタ T_{y11} とトランジスタ T_{x11} がオンとなった時に、ドライブ $TFTM_{111}$ のゲートに画像データ信号である変調画像データ信号- V_{L1} を与える。そして、この変調画像データ信号- V_{L1} は、コンデンサ C_{111} により保持する。

【0041】

このように、従来例のX軸選択信号を前半と後半に分けた2倍のX軸選択信号 x_{1r} 、 x_{11} を用い、通常は、1画素あたり前半の選択信号で EL 素子を駆動する変調画像データ信号- V_{L1} を発生するものとする。もし、不良のドライブ $TFTM_{11r}$ が選択された時には、画像データ信号を与えないでドライブ $TFTM_{111}$ が選択された時に与えるようにする。これにより、 EL 素子 EL_{11} は、正常であるドライブ $TFTM_{111}$ により駆動されることになる。

10

【0042】

以上のように、1画素に対し、 TFT 駆動回路の予備となる冗長回路を設け、 TFT 駆動回路に不良が発生した場合、予備に切換えることができるため、歩留まりの向上を図ることができる。

【発明の効果】

【0043】

本発明によれば次のような効果がある。

20

【0044】

(1) 予備となる冗長回路を設けたため、歩留まりを改善することができる。

【0045】

(2) 1画素中の複数のドライブ TFT のいずれか1つに画像データ信号を与えて、駆動回路を選択するため、予備の駆動回路への切換えを容易に行うことができる。

【発明を実施するための最良の形態】

【0046】

以下、本発明の実施の形態を図面に基づいて説明する。

【0047】

図1～図3は、本発明の実施の形態を示した図であり、図4～図6と同じものは、同じ符号で示してある。

30

【0048】

図1は本発明の実施の形態の説明図であり、図1(a)はパネルブロック図、図1(b)は図1(a)のA部の拡大図を示す。

【0049】

図1(a)において、 EL 表示パネル10には、ディスプレイ画面11、X軸のシフトレジスタ12、Y軸のシフトレジスタ13が設けてある。ディスプレイ画面11には EL 電源が供給されており、X軸のシフトレジスタ12にはシフトレジスタ電源の供給とX軸同期信号の入力が行われる。また、Y軸のシフトレジスタ13にはシフトレジスタ電源の供給とY軸同期信号の入力が行われる。さらに、X軸のシフトレジスタ12の出力部には画像データ信号の出力が設けられる。

40

【0050】

図1(b)において、ディスプレイ画面11の1画素(点線の四角で示す)には、有機 EL 膜で形成された EL 素子 EL_{11} 、 EL_{12} を駆動するそれぞれ2個のドライブ $TFTM_{11r}$ と M_{111} 及びドライブ $TFTM_{12r}$ と M_{121} が設けてある。

【0051】

ドライブ $TFTM_{11r}$ は、選択信号 y_1 と選択信号 x_{1r} により選択スイッチであるトランジスタ T_{y11} とトランジスタ T_{x1r} がオンとなった時の変調画像データ信号- V_{L1} により駆動される。ドライブ $TFTM_{111}$ は、選択信号 y_1 と選択信号 x_{11}

50

により選択スイッチであるトランジスタ T_{y11} とトランジスタ T_{x11} がオンとなった時の変調画像データ信号 - V_L1 により駆動される。

【0052】

また、ドライブ $TFTM12r$ は、選択信号 $y2$ と選択信号 $x1r$ により選択スイッチであるトランジスタ T_{y12r} とトランジスタ T_{x1r} がオンとなった時の変調画像データ信号 - V_L1 により駆動される。ドライブ $TFTM12l$ は、選択信号 $y2$ と選択信号 $x1l$ により選択スイッチであるトランジスタ T_{y12l} とトランジスタ T_{x1l} がオンとなった時の変調画像データ信号 - V_L1 により駆動される。

【0053】

コンデンサ $C11r$ 、 $C11l$ 、 $C12r$ 、 $C12l$ は、各ドライブ TFT の駆動電圧を保持するものである。

10

【0054】

Y軸のシフトレジスタ13から出力される選択信号 $y1$ 、 $y2$ は、図4(b)の従来例のものと同一であるが、X軸のシフトレジスタ13から出力される選択信号 $x1r$ 、 $x1l$ は、前記従来例の2倍のパルスとなる。そして、画像データ信号は選択信号 $x1r$ 、又は $x1l$ に同期した変調画像データ信号 - V_L1 を与えることになる。

【0055】

図2は、1画素の駆動回路と変調画像データ信号の説明図である。図2(a)は、図1(b)の1画素のEL素子駆動回路の説明である。

【0056】

20

図2(a)において、EL電源1に接続された2個のPチャネルのドライブ $TFTMnmr$ 、 $Mnm1$ と、このドライブ $TFTMnmr$ 又は $Mnm1$ により駆動されるEL素子 $ELnm$ が設けられている。

【0057】

また、このドライブ $TFTMnmr$ のゲートには、選択スイッチであるNチャネルの電界効果トランジスタ T_{ynmr} とNチャネルの電界効果トランジスタ $T_{xn r}$ の直列回路が接続され、ドライブ $TFTMnm1$ のゲートには、選択スイッチであるNチャネルの電界効果トランジスタ T_{ynm1} とNチャネルの電界効果トランジスタ T_{xn1} の直列回路が接続されている。

【0058】

30

図2(a)のEL素子駆動回路の動作は、今、Y軸のシフトレジスタ13の選択信号 y_m が「H」の時、まずX軸のシフトレジスタ12の選択信号 xnr が「H」になると、選択スイッチであるトランジスタ T_{ynmr} とトランジスタ $T_{xn r}$ がオンとなる。このため、この時の変調画像データ信号 - V_L1 がドライブ $TFTMnmr$ のゲートに与えられ、このゲート電圧に応じた電流が、EL電源1からEL素子 $ELnm$ に供給される。そしてこのゲート電圧は、選択スイッチがオフとなる時、コンデンサ $Cnmr$ に保持される。これにより、EL素子は、電流に応じた発光をするものである。

【0059】

次に、選択信号 y_m が「H」の時、選択信号 $xn1$ が「H」となると、選択スイッチであるトランジスタ T_{ynm1} とトランジスタ T_{xn1} がオンとなる。このため、この時の変調画像データ信号 - V_L1 がドライブ $TFTMnm1$ のゲートに与えられるが、前記選択信号 xnr で画像データ信号をコンデンサ $Cnmr$ が保持中であるので、この時は画像データ信号はオフレベル(この場合は「H」)の変調画像データ信号 - V_L を与えることになる。

40

【0060】

図2(b)は変調画像データ信号の発生回路ブロック図である。図2(b)において、フェイズセクタ回路2は、従来のシフトパルス $x1 \sim x3$ に同期した画像データ信号 - V_L の出力タイミング(1画素を選択するタイミング)を前半と後半に分け、ROM3からの不良 TFT の情報がない場合、例えば前半のみに画像データを出力し(後半をマスクする)、ROM3から不良 TFT の情報がある場合、後半のみに画像データを出力する(

50

前半をマスクする)ようにした変調画像データ信号 - V L を出力するものである。

【 0 0 6 1 】

R O M 3 は、製品検査で、どの T F T が不良であることを記憶するリードオンリメモリであり、不良 T F T の画素が選択されるタイミングで不良出力を行うものである。

【 0 0 6 2 】

図 3 は、本実施の形態におけるタイミングチャートである。図 3 (a) は比較のため従来例のタイミングチャートを示し、図 3 (b) は本発明の実施の形態におけるタイミングチャートを示す。

【 0 0 6 3 】

図 3 (a) において、X 軸の選択信号 x_n 、 x_{n+1} 、 x_{n+2} 、 x_{n+3} 、 x_{n+4} 、 x_{n+5} 、 $\dots$ のシフトパルスに応じて画像データ信号 - V L が変化する。 10

【 0 0 6 4 】

図 3 (b) において、X 軸の選択信号は、1 画素当たり前半と後半の 2 個の選択信号 x_{nr} と x_{nl} 、 x_{n+1r} と x_{n+1l} 、 x_{n+2r} と x_{n+2l} 、 $\dots$ のシフトパルスが出力される。

【 0 0 6 5 】

図 3 (b) のように、例えば選択信号 x_{n+2r} の選択時間に不良 T F T がある時の説明をする。

【 0 0 6 6 】

不良 T F T がない画素の場合、前半の選択信号 x_{nr} と x_{n+1r} が出力された時に、画像データ信号を出力し、不良 T F T がある画素の場合、後半の選択信号 x_{n+2l} が出力された時に画像データ信号が出力するように、変調画像データ信号 - V L 1 をフェイズセクタ回路 3 で出力する。 20

【 0 0 6 7 】

なお、上記実施の形態では、1 画素中にドライブ T F T の駆動回路を 2 個設けるようにしたが 3 個以上設けることもできる。さらに、ドライブ T F T 又は選択スイッチであるトランジスタは、異なるチャンネルのものを使用することができる。

【図面の簡単な説明】

【 0 0 6 8 】

【図 1】本発明の実施の形態の説明図である。

30

【図 2】実施の形態における 1 画素の駆動回路と変調画像データ信号の説明図である。

【図 3】本実施の形態におけるタイミングチャートである。

【図 4】従来例の説明図である。

【図 5】従来例の X 軸シフトレジスタの説明図である。

【図 6】従来例の波形説明図である。

【符号の説明】

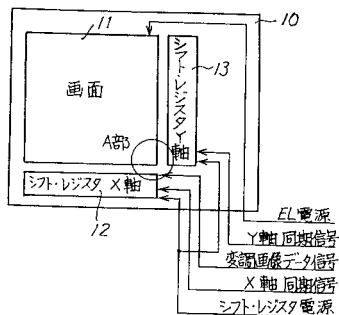
【 0 0 6 9 】

10 ディスプレイパネル
 11 ディスプレイ画面
 12 X 軸のシフトレジスタ
 13 Y 軸のシフトレジスタ
 C 1 1 r、C 1 1 l、C 1 2 r、C 1 2 l コンデンサ
 E L 1 1、E L 1 2 E L 素子
 M 1 1 r、M 1 1 l、M 1 2 r、M 1 2 l ドライブ T F T
 T y 1 1 r、T y 1 1 l、T y 1 2 r、T y 1 2 l、T x 1 r、T x 1 l トランジスタ (選択スイッチ)
 x 1 r、x 1 l 選択信号 (X 軸)
 y 1、y 2 選択信号 (Y 軸)
 - V L 1 変調画像データ信号 40

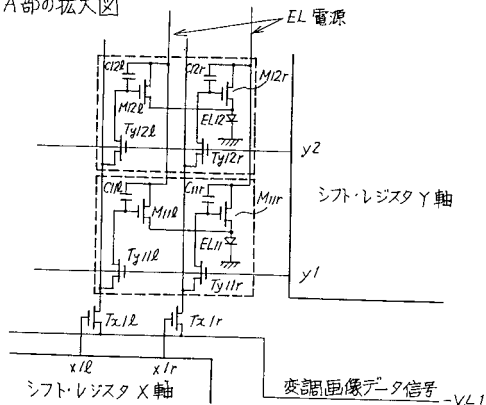
【図 1】

本発明の実施の形態の説明図

(a) パネルブロック図



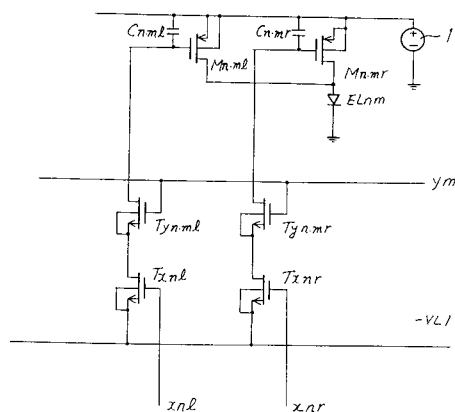
(b) A部の拡大図



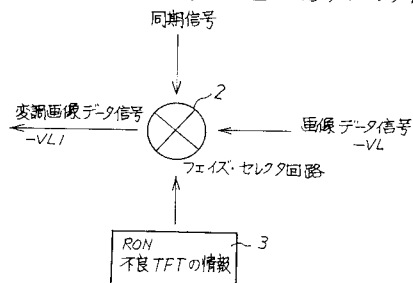
【図 2】

1画素の駆動回路と変調画像データ信号の説明図

(a) 1画素のEL素子駆動回路の説明



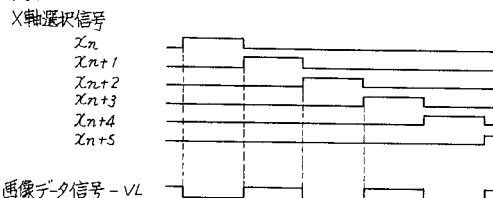
(b) 変調画像データ信号の発生回路ブロック図



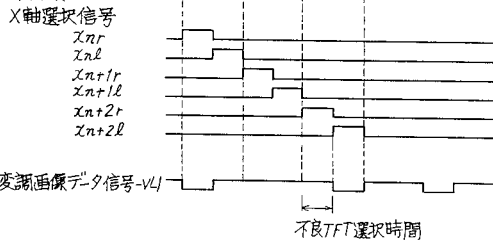
【図 3】

本実施の形態におけるタイミングチャート

(a) 従来



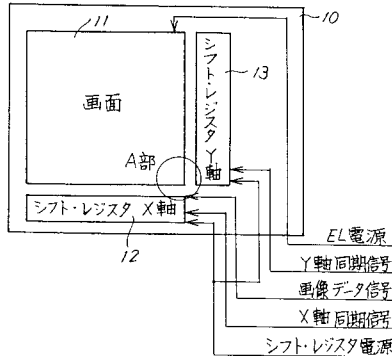
(b) 本発明



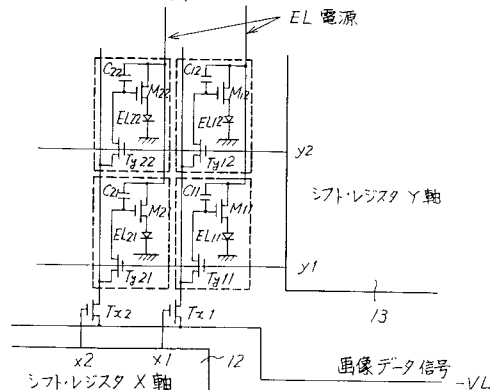
【図 4】

従来例の説明図

(a) パネルブロック図

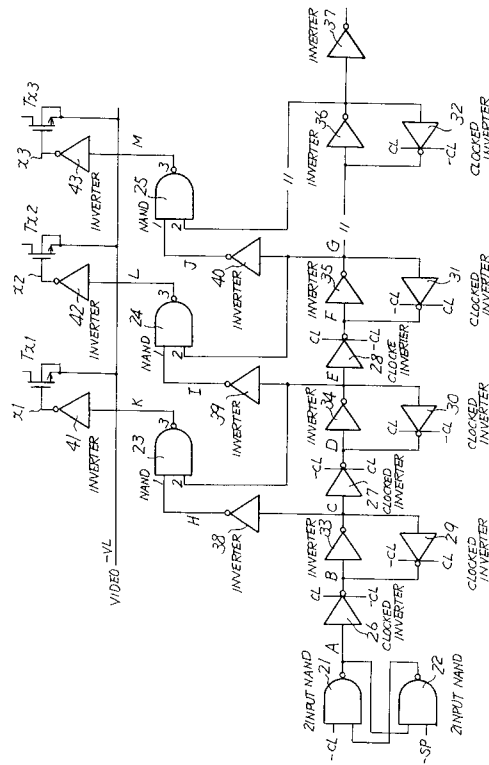


(b) A部の拡大図



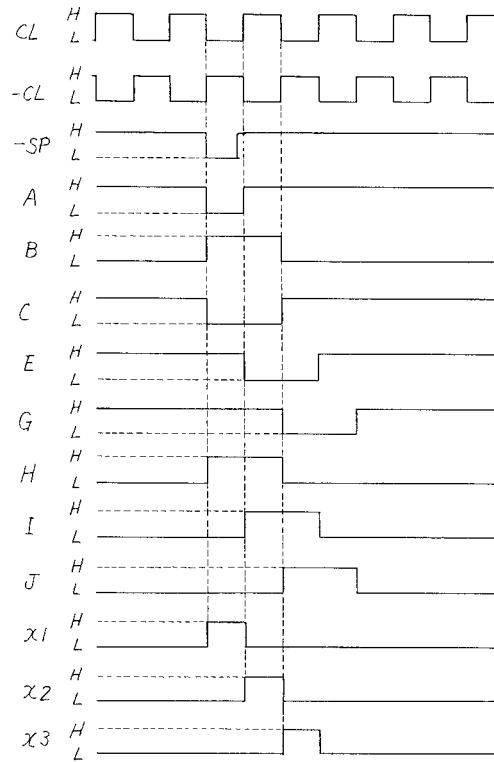
【図 5】

従来例の X 軸シフトレジスタの説明図



【図 6】

従来例の波形説明図



フロントページの続き

(51) Int.Cl.

F I

G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 3 1 V
G 0 9 G	3/20	6 4 2 P
G 0 9 G	3/20	6 7 0 A
H 0 5 B	33/14	A

(72)発明者 荒井 三千男

東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

合議体

審判長 上田 忠

審判官 下中 義之

審判官 小川 浩史

(56)参考文献 特開平3-24593(JP,A)

特開平6-180555(JP,A)

特開昭61-20091(JP,A)

特開平6-195048(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/20

专利名称(译)	电致发光显示装置		
公开(公告)号	JP3988944B2	公开(公告)日	2007-10-10
申请号	JP2003353270	申请日	2003-10-14
[标]申请(专利权)人(译)	东京电气化学工业株式会社 株式会社半导体能源研究所		
申请(专利权)人(译)	TDK株式会社 半导体能源研究所有限公司		
当前申请(专利权)人(译)	TDK株式会社 半导体能源研究所有限公司		
[标]发明人	高山 一郎 荒井三千男		
发明人	高山 一郎 荒井 三千男		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 H05B33/14		
FI分类号	G09G3/30.J G09G3/20.612.R G09G3/20.621.J G09G3/20.621.M G09G3/20.623.H G09G3/20.624.B G09G3/20.631.V G09G3/20.642.P G09G3/20.670.A H05B33/14.A G09G3/3233 G09G3/3275 G09G3/3291		
F-TERM分类号	3K007/AB18 3K007/BA06 3K007/DB03 3K007/GA00 3K107/AA01 3K107/BB01 3K107/CC45 3K107/EE03 3K107/EE04 3K107/GG57 3K107/HH00 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD09 5C080/EE25 5C080/FF11 5C080/GG12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/AB06 5C380/BA27 5C380/BA29 5C380/CA02 5C380/CA09 5C380/CA12 5C380/CA53 5C380/CC02 5C380/CC26 5C380/CC28 5C380/CC33 5C380/CC45 5C380/CC52 5C380/CC62 5C380/CD012 5C380/CD024 5C380/CF05 5C380/CF07 5C380/CF23 5C380/CF32 5C380/DA02 5C380/DA06 5C380/GA05		
审查员(译)	上田 忠		
助理审查员(译)	小川 博		
其他公开文献	JP2004086223A		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过提供初步的薄膜晶体管（TFT）驱动电路并将有缺陷的TFT驱动电路切换到初步驱动电路来提高产量。解决方案：提供多个电致发光器件EL11和EL12以及驱动电致发光元件EL11和EL12的驱动电路M11r，M12r，Ty11r，Ty12r和Tx1r。为驱动电路M11r，M12r，Ty11r，Ty12r和Tx1r提供初步冗余电路M111，M121，Ty111，Ty121和Tx11。Ž

本実施の形態におけるタイミングチャート

