

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2020-503636

(P2020-503636A)

(43) 公表日 令和2年1月30日(2020.1.30)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/10 (2006.01)	H05B 33/10	3K107
H01L 51/50 (2006.01)	H05B 33/14	A 5C094
H05B 33/26 (2006.01)	H05B 33/26	Z 5G435
H05B 33/28 (2006.01)	H05B 33/28	
H01L 27/32 (2006.01)	H01L 27/32	
審査請求 未請求 予備審査請求 未請求 (全 27 頁) 最終頁に続く		

(21) 出願番号 特願2018-511374 (P2018-511374)
 (86) (22) 出願日 平成29年7月12日 (2017.7.12)
 (85) 翻訳文提出日 平成30年3月1日 (2018.3.1)
 (86) 国際出願番号 PCT/CN2017/092560
 (87) 国際公開番号 W02018/120754
 (87) 国際公開日 平成30年7月5日 (2018.7.5)
 (31) 優先権主張番号 201611237544.5
 (32) 優先日 平成28年12月28日 (2016.12.28)
 (33) 優先権主張国・地域又は機関
 中国 (CN)

(71) 出願人 510280589
 京東方科技集團股▲ふん▼有限公司
 BOE TECHNOLOGY GROU
 P CO., LTD.
 中華人民共和國100015北京市朝陽區
 酒仙橋路10號
 No. 10 Jiuxianqiao R
 d., Chaoyang Distric
 t, Beijing 100015, CH
 INA

最終頁に続く

(54) 【発明の名称】 OLEDアレイ基板、表示装置およびその黒点欠陥修復方法

(57) 【要約】

本発明は、有機発光ダイオード (OLED) アレイ基板、表示装置およびその黒点欠陥修復方法を提供する。該OLEDアレイ基板は、電源線 (202) および接続部材と、画素領域内に設けられた画素構造 (205) と、を含み、該画素構造 (205) は、駆動トランジスタ (207) とOLED素子 (208) とを含み、OLED素子は、第1電極 (211) と第2電極 (212) とを含み、第1電極 (211) は、駆動トランジスタ (207) の第1ソース・ドレイン電極 (209) に電氣的に接続され、接続部材 (213) は、OLEDアレイ基板を修復する前に第1電極 (211) と電源線 (202) とを電氣的に絶縁させるように配置され、接続部材 (213) は、さらにOLEDアレイ基板を修復する時に第1電極 (211) と電源線 (202) とを電氣的に接続させるように配置される。本発明によれば、接続部材によってOLED素子の第1電極 (211) (アノードまたはカソード) と電源線 (202) とを電氣的に接続してから、OLED素子 (208) のアノードとカソードとの間の導電性異物を溶融させることで、表示装置に

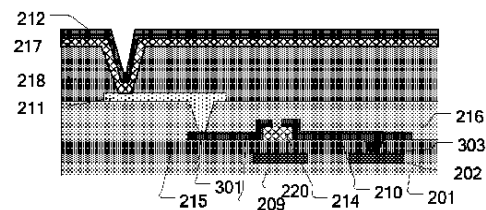


図 4a

【特許請求の範囲】**【請求項 1】**

ベース基板と、
前記ベース基板上に設けられた電源線および接続部材と、
駆動トランジスタと O L E D 素子とが含まれ、画素領域内に設けられた画素構造と、を含む有機発光ダイオード (O L E D) アレイ基板であって、

前記駆動トランジスタは、ゲート電極と、前記 O L E D 素子に接続された第 1 ソース・ドレイン電極と、前記電源線に接続された第 2 ソース・ドレイン電極と、を含み、

前記 O L E D 素子は、前記駆動トランジスタの第 1 ソース・ドレイン電極に電氣的に接続される第 1 電極と、第 2 電極とを含み、

前記接続部材は、前記 O L E D アレイ基板を修復する前に、前記第 1 電極と前記電源線とを電氣的に絶縁させるように配置され、

前記接続部材は、さらに前記 O L E D アレイ基板を修復する時に、前記第 1 電極と前記電源線とを電氣的に接続させるように配置される、O L E D アレイ基板。

【請求項 2】

前記接続部材は、前記第 1 電極に電氣的に接続され、あるいは前記第 1 電極に溶接可能に設置される第 1 端と、前記第 2 ソース・ドレイン電極または前記電源線に電氣的に接続され、あるいは前記第 2 ソース・ドレイン電極または前記電源線に溶接可能に設置される第 2 端と、を有するとともに、前記溶接の前に前記第 1 電極を前記電源線に電氣的に接続しない、請求項 1 に記載の O L E D アレイ基板。

【請求項 3】

前記接続部材は、スイッチング素子を含み、前記スイッチング素子は、第 1 端が前記第 1 電極に電氣的に接続され、前記第 2 端が前記電源線に電氣的に接続される、請求項 1 に記載の O L E D アレイ基板。

【請求項 4】

前記スイッチング素子は、薄膜トランジスタである、請求項 3 に記載の O L E D アレイ基板。

【請求項 5】

前記接続部材は前記電源線と同層であり、前記第 1 端は前記第 1 電極に溶接可能に設置され、前記第 2 端は前記電源線に電氣的に接続される、請求項 2 に記載の O L E D アレイ基板。

【請求項 6】

前記接続部材は前記第 1 電極と同層であり、前記第 1 端は前記第 1 電極に電氣的に接続されるように設置され、前記第 2 端は前記電源線に溶接可能である、請求項 2 に記載の O L E D アレイ基板。

【請求項 7】

前記接続部材は前記第 2 ソース・ドレイン電極と同層であり、前記第 1 端は前記第 1 電極に溶接可能に設置され、前記第 2 端は前記第 2 ソース・ドレイン電極に電氣的に接続される、請求項 2 に記載の O L E D アレイ基板。

【請求項 8】

前記接続部材は、線状構造であり、前記ベース基板に平行な方向において、前記電源線、前記第 1 電極または前記第 2 ソース・ドレイン電極の少なくとも 1 つの外部に延在し、

前記接続部材は、前記ベース基板に垂直な方向において、前記第 1 電極と重なり、前記電源線または前記第 2 ソース・ドレイン電極の少なくとも 1 つと重なり、請求項 1 ~ 2 および 5 ~ 7 のいずれか一項に記載の O L E D アレイ基板。

【請求項 9】

ゲート線とデータ線とをさらに含み、前記画素構造は、前記ゲート線および前記データ線に接続されたスイッチングトランジスタをさらに含み、前記駆動トランジスタのゲート電極は前記スイッチングトランジスタに接続され、前記電源線は前記ゲート線と同層であり、前記電源線と前記ゲート線とは接続されていない、請求項 8 に記載の O L E D アレイ

10

20

30

40

50

基板。

【請求項 10】

ゲート線とデータ線とをさらに含み、前記画素構造は、前記ゲート線および前記データ線に接続されたスイッチングトランジスタをさらに含み、前記駆動トランジスタのゲート電極は前記スイッチングトランジスタに接続され、前記電源線は前記ゲート線と別層であり、前記電源線は面状の電源線となる、請求項 8 に記載の O L E D アレイ基板。

【請求項 11】

前記第 1 電極はアノードであり、前記第 2 電極はカソードであり、あるいは、前記第 1 電極はカソードであり、前記第 2 電極はアノードである、請求項 1 ~ 10 のいずれか一項に記載の O L E D アレイ基板。

10

【請求項 12】

前記アノードの材料には透明導電材料が含まれ、前記カソードの材料には導電性金属材料が含まれ、前記電源線の材料には導電性金属材料が含まれ、前記接続部材の材料には透明導電材料または導電性金属材料が含まれている、請求項 11 に記載の O L E D アレイ基板。

【請求項 13】

請求項 1 ~ 12 のいずれか一項に記載の O L E D アレイ基板を含む表示装置。

【請求項 14】

請求項 1 ~ 2 および 5 ~ 12 のいずれか一項に記載の O L E D アレイ基板、または請求項 13 に記載の表示装置の黒点欠陥修復方法であって、

20

前記電源線と前記第 1 電極とを電氣的に接続するステップと、

前記第 1 電極と前記第 2 電極を短絡しないように、前記電源線によって前記第 1 電極に電圧を印加するステップと、

前記電源線と前記第 1 電極とを前記接続部材によって電氣的に接続しないようにするステップと、を含む、黒点欠陥修復方法。

【請求項 15】

前記電源線と前記第 1 電極とを電氣的に接続するように、修復すべき前記画素構造に対応する前記接続部材に対して、一回目のレーザ照射を行って溶接する、請求項 14 に記載の黒点欠陥修復方法。

【請求項 16】

前記接続部材が前記電源線と同層であり、前記第 1 端が前記第 1 電極に溶接可能であり、前記第 2 端が前記電源線に電氣的に接続されると、前記一回目のレーザ照射によって前記第 1 端と前記第 1 電極を溶接する、請求項 15 に記載の黒点欠陥修復方法。

30

【請求項 17】

前記接続部材が前記第 1 電極と同層であり、前記第 1 端が前記第 1 電極に電氣的に接続され、前記第 2 端が前記電源線に溶接可能であると、前記一回目のレーザ照射によって前記第 2 端と前記電源線を溶接する、請求項 15 に記載の黒点欠陥修復方法。

【請求項 18】

前記接続部材が前記第 2 ソース・ドレイン電極と同層であり、前記第 1 端が前記第 1 電極に溶接可能であり、前記第 2 端が前記第 2 ソース・ドレイン電極に電氣的に接続されると、前記一回目のレーザ照射によって前記第 1 端と前記第 1 電極を溶接する、請求項 15 に記載の黒点欠陥修復方法。

40

【請求項 19】

前記電源線を前記第 1 電極から電氣的に遮断するように、修復すべき前記画素構造に対応する前記接続部材に対して二回目のレーザ照射を行う、請求項 14 ~ 18 のいずれか一項に記載の黒点欠陥修復方法。

【請求項 20】

請求項 4 に記載の O L E D アレイ基板の黒点欠陥修復方法であって、

前記電源線と前記第 1 電極とを電氣的に接続するように、薄膜トランジスタに導通信号を供給するステップと、

50

前記第 1 電極と前記第 2 電極を短絡しないように、前記電源線によって前記第 1 電極に電圧を印加するステップと、

前記電源線と前記第 1 電極とを前記薄膜トランジスタによって電氣的に接続しないように、薄膜トランジスタに切断信号を供給するステップと、を含む、黒点欠陥修復方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明に係る実施例は、有機発光ダイオード（OLED）アレイ基板、表示装置およびその黒点欠陥修復方法に関する。

【背景技術】

10

【0002】

有機発光ダイオード（OLED）表示素子は、自己発光素子であり、主流を占める薄膜トランジスタ液晶ディスプレイ（Thin Film Transistor - Liquid Crystal Display、TFT-LCD）に比べると、OLED素子が高コントラスト、広視野角、低電力、軽量薄型などの利点を持つため、OLEDに対する関心が高まっている。

【0003】

OLED素子は、アノードと、カソードと、アノードとカソードとの間に配設される発光層と、を含む。アノードとカソードとの間に電圧が印加されると、ホールと電子が発光層に移動して、ホールと電子との発光層での再結合により発光する。OLED表示素子の製造中には、残留した不純物に起因してアノードとカソードとの間に部分短絡が発生しやすいので、黒点欠陥が発生する場合がある。OLED表示素子の使用中には、画素ユニット全体が1つの点灯不可能な常時消灯の画素になるまで、黒点のサイズが徐々に大きくなるため、OLED表示素子の信頼性が低下してしまう。または、画素構造におけるTFT（Thin Film Transistor）などの部材の欠陥（例えば、アノードと電源線との短絡）に起因してOLED表示素子に輝点欠陥が発生するおそれがある。

20

【0004】

黒点欠陥への通常の修復方法としては、レーザによって短絡領域における不純物を除去することがあるが、周辺の表示領域を損傷してしまう。輝点欠陥への通常の修復方法としては、アレイ基板上にバックアップ回路を作り込み、またはデータ線を切断してから、TFTのOLED寄りの一端を固定電位に接続するように溶接することで、OLEDのカソードとアノードを同電位に保持して、輝点欠陥を解消することがあるが、配線スペースを占め、ひいては開口率に悪影響を与えてしまう。

30

【発明の概要】

【課題を解決するための手段】

【0005】

本発明の少なくとも1つの実施例は、ベース基板と、前記ベース基板上に設けられた電源線および接続部材と、駆動トランジスタとOLED素子とが含まれ、画素領域内に設けられた画素構造と、を含む有機発光ダイオード（OLED）アレイ基板であって、前記駆動トランジスタは、ゲート電極と、前記OLED素子に接続された第1ソース・ドレイン電極と、前記電源線に接続された第2ソース・ドレイン電極と、を含み、前記OLED素子は、前記駆動トランジスタの第1ソース・ドレイン電極に電氣的に接続される第1電極と、第2電極とを含み、前記接続部材は、前記OLEDアレイ基板を修復する前に、前記第1電極と前記電源線とを電氣的に絶縁させるように配置され、前記接続部材は、さらに前記OLEDアレイ基板を修復する時に、前記第1電極と前記電源線とを電氣的に接続させるように配置されるOLEDアレイ基板を提供する。

40

【0006】

例えば、本発明の少なくとも1つの実施例に係るOLEDアレイ基板において、前記接続部材は、前記第1電極に電氣的に接続され、あるいは前記第1電極に溶接可能に設置される第1端と、前記第2ソース・ドレイン電極または前記電源線に電氣的に接続され、あ

50

るいは前記第2ソース・ドレイン電極または前記電源線に溶接可能に設置される第2端と、を有するとともに、前記溶接の前に前記第1電極を前記電源線に電氣的に接続しない。

【0007】

例えば、本発明の少なくとも1つの実施例に係るOLEDアレイ基板において、前記接続部材は、スイッチング素子を含み、前記スイッチング素子は、第1端が前記第1電極に電氣的に接続され、前記第2端が前記電源線に電氣的に接続される。

【0008】

例えば、本発明の少なくとも1つの実施例に係るOLEDアレイ基板において、前記スイッチング素子は、薄膜トランジスタである。

【0009】

例えば、本発明の少なくとも1つの実施例に係るOLEDアレイ基板において、前記接続部材は前記電源線と同層であり、前記第1端は前記第1電極に溶接可能に設置され、前記第2端は前記電源線に電氣的に接続される。

【0010】

例えば、本発明の少なくとも1つの実施例に係るOLEDアレイ基板において、前記接続部材は前記第1電極と同層であり、前記第1端は前記第1電極に電氣的に接続されるように設置され、前記第2端は前記電源線に溶接可能である。

【0011】

例えば、本発明の少なくとも1つの実施例に係るOLEDアレイ基板において、前記接続部材は前記第2ソース・ドレイン電極と同層であり、前記第1端は前記第1電極に溶接可能に設置され、前記第2端は前記第2ソース・ドレイン電極に電氣的に接続される。

【0012】

例えば、本発明の少なくとも1つの実施例に係るOLEDアレイ基板において、前記接続部材は、線状構造であり、前記ベース基板に平行な方向において、前記電源線、前記第1電極または前記第2ソース・ドレイン電極の少なくとも1つの外部に延在し、前記接続部材は、前記ベース基板に垂直な方向において、前記第1電極と重なりとともに、前記電源線または前記第2ソース・ドレイン電極の少なくとも1つと重なる。

【0013】

例えば、本発明の少なくとも1つの実施例に係るOLEDアレイ基板は、ゲート線とデータ線とをさらに含み、前記画素構造は、前記ゲート線および前記データ線に接続されたスイッチングトランジスタをさらに含み、前記駆動トランジスタのゲート電極は前記スイッチングトランジスタに接続され、前記電源線は前記ゲート線と同層であり、前記電源線と前記ゲート線とは接続されていない。

【0014】

例えば、本発明の少なくとも1つの実施例に係るOLEDアレイ基板は、ゲート線とデータ線とをさらに含み、前記画素構造は、前記ゲート線および前記データ線に接続されたスイッチングトランジスタをさらに含み、前記駆動トランジスタのゲート電極は前記スイッチングトランジスタに接続され、前記電源線は前記ゲート線と別層であり、前記電源線は面状の電源線となる。

【0015】

例えば、本発明の少なくとも1つの実施例に係るOLEDアレイ基板において、前記第1電極はアノードであり、前記第2電極はカソードであり、あるいは、前記第1電極はカソードであり、前記第2電極はアノードである。

【0016】

例えば、本発明の少なくとも1つの実施例に係るOLEDアレイ基板において、前記アノードの材料には透明導電材料が含まれ、前記カソードの材料には導電性金属材料が含まれ、前記電源線の材料には導電性金属材料が含まれ、前記接続部材の材料には透明導電材料または導電性金属材料が含まれている。

【0017】

例えば、本発明の少なくとも1つの実施例は、上述のいずれか1つのOLEDアレイ基

10

20

30

40

50

板を含む表示装置をさらに提供する。

【0018】

例えば、本発明の少なくとも1つの実施例は、上述のいずれか1つのOLEDアレイ基板、または上述の表示装置の黒点欠陥修復方法であって、前記電源線と前記第1電極とを電氣的に接続するステップと、前記第1電極と前記第2電極を短絡しないように、前記電源線によって前記第1電極に電圧を印加するステップと、前記電源線と前記第1電極とを前記接続部材によって電氣的に接続しないようにするステップと、を含む黒点欠陥修復方法をさらに提供する。

【0019】

例えば、本発明の少なくとも1つの実施例に係る黒点欠陥修復方法において、前記電源線と前記第1電極とを電氣的に接続するように、修復すべき前記画素構造に対応する前記接続部材に対して、一回目のレーザ照射を行って溶接する。

10

【0020】

例えば、本発明の少なくとも1つの実施例に係る黒点欠陥修復方法において、前記接続部材が前記電源線と同層であり、前記第1端が前記第1電極に溶接可能であり、前記第2端が前記電源線に電氣的に接続されると、前記一回目のレーザ照射によって前記第1端と前記第1電極を溶接する。

【0021】

例えば、本発明の少なくとも1つの実施例に係る黒点欠陥修復方法において、前記接続部材が前記第1電極と同層であり、前記第1端が前記第1電極に電氣的に接続され、前記第2端が前記電源線に溶接可能であると、前記一回目のレーザ照射によって前記第2端と前記電源線を溶接する。

20

【0022】

例えば、本発明の少なくとも1つの実施例に係る黒点欠陥修復方法において、前記接続部材が前記第2ソース・ドレイン電極と同層であり、前記第1端が前記第1電極に溶接可能であり、前記第2端が前記第2ソース・ドレイン電極に電氣的に接続されると、前記一回目のレーザ照射によって前記第1端と前記第1電極を溶接する。

【0023】

例えば、本発明の少なくとも1つの実施例に係る黒点欠陥修復方法において、前記電源線を前記第1電極から電氣的に遮断するように、修復すべき前記画素構造に対応する前記接続部材に対して二回目のレーザ照射を行う。

30

【0024】

本発明の少なくとも1つの実施例は、上述の少なくとも1つのOLEDアレイ基板の黒点欠陥修復方法であって、前記電源線と前記第1電極とを電氣的に接続するように、薄膜トランジスタに導通信号を供給するステップと、前記第1電極と前記第2電極を短絡しないように、前記電源線によって前記第1電極に電圧を印加するステップと、前記電源線と前記第1電極とを前記薄膜トランジスタによって電氣的に接続しないように、薄膜トランジスタに切断信号を供給するステップと、を含む黒点欠陥修復方法をさらに提供する。

【図面の簡単な説明】

【0025】

以下、本発明の実施例による技術手段をより明確に説明するために、実施例に対応する図面を簡単に説明するが、下で述べる図面は勿論、単なる本発明の実施例の一部に触れており、本発明はこれらに限定するものではない。

40

【0026】

【図1】図1は有機発光ダイオード(OLED)の成膜層の構造模式図である。

【図2】図2は導電性異物によって図1におけるOLED素子のアノードとカソードを導通した後の構造模式図である。

【図3】図3は本発明の一実施例に係る有機発光ダイオード(OLED)アレイ基板の構造を模式的に示す平面図である。

【図4a】図4aは本発明の一実施例に係る有機発光ダイオード(OLED)アレイ基板

50

の構造を模式的に示す部分断面図である。

【図４ｂ】図４ｂは本発明の一実施例に係る他の有機発光ダイオード（ＯＬＥＤ）アレイ基板の構造を模式的に示す断面図である。

【図４ｃ】図４ｃは本開示の一実施例に係る別の有機発光ダイオード（ＯＬＥＤ）アレイ基板の構造を模式的に示す断面図である。

【図４ｄ】図４ｄは４ｃにおける電源線および接続部材の構造を模式的に示す平面図である。

【図５】図５は本発明の一実施例に係る接続部材の構造を模式的に示す平面図である。

【図６】図６は本発明の一実施例に係る他の接続部材の構造を模式的に示す平面図である。

10

【図７】図７は本発明の一実施例に係る駆動トランジスタが短絡された後の回路図である。

【図８ａ】図８ａは本発明の一実施例に係る他の駆動トランジスタが短絡された後の回路図である。

【図８ｂ】図８ｂは本発明の一実施例に係る別の駆動トランジスタが短絡された後の回路図である。

【図９ａ】図９ａは本発明の一実施例に係る２Ｔ１Ｃ画素回路の模式図である。

【図９ｂ】図９ｂは本発明の一実施例に係る３Ｔ１Ｃ画素回路の模式図である。

【図１０】図１０は本発明の一実施例に係る黒点欠陥修復方法の流れ図である。

【発明を実施するための形態】

20

【００２７】

以下、本発明の実施例の目的、技術手段、およびメリットをより明白にするため、本発明の実施例による技術手段について本発明の実施例の図面を参照しながら全体として明確に説明する。説明された実施例が本発明の一部の実施例のみであり、本発明の全ての実施例ではないことは明白であろう。当業者には、開示された本発明の実施例に基づき、容易に成し遂げることができた他の実施例の全ては本発明の精神から逸脱しない。

【００２８】

特に定義しない限り、本開示に使用された技術用語または科学用語は、当業者に理解される一般的な意味である。本開示に使用された「第１」、「第２」及び類似する用語は、順番、数量や重要度を表すものではなく、異なる構成要素を区別させるものに過ぎない。「備える」、「含む」および類似する用語は、挙げられた要素に加えて、他の要素が共存してもよいことを意味する。「接続」、「連結」および類似する用語は、物理的や機械的接続に限定されず、直接または間接の電氣的接続を含んでもよい。「上」、「下」、「左」、「右」などの用語は、相対的位置関係を表すものに過ぎず、説明しようとする対象の絶対的位置が変わると、その相対的位置関係の変化の可能性もある。

30

【００２９】

本発明の実施例に係るＯＬＥＤアレイ基板は、通常、各パターンの寸法が実際の製品においてミクロン以下のオーダーであり、明確には、本開示の実施例の図面における各構造の寸法が拡大され、特に説明しない限り、実際の寸法や比率を意味するものではない。

【００３０】

40

有機発光ダイオード（ＯＬＥＤ）アレイ基板の製造プロセス（例えば、各成膜層の堆積、フォトレジストの塗布、フォトレジストの剥離、および成膜層パターンの形成など）において、黒点現象が発生する場合があります、その理由としては、導電性異物により画素構造におけるＯＬＥＤ素子のアノードとカソードが導通されるので、ＯＬＥＤ素子両端の電圧がゼロとなり、それによってＯＬＥＤ素子における発光層が正常発光しかねてしまい、対応する画素構造に黒点現象が発生することである。

【００３１】

例えば、図１は有機発光ダイオード（ＯＬＥＤ）の成膜層の構造模式図であり、図１に示すように、該ＯＬＥＤ素子は、ベース基板１０１と、ベース基板１０１上に設けられたアノード１０２、発光層１０３およびカソード１０４とを含み、必要に応じて該ＯＬＥＤ

50

素子はベース基板上に設けられた無機絶縁層 105、有機絶縁層 106 またはカバープレート 107 などをさらに含んでもよい。例えば、OLED 素子が外力により押圧されると、該無機絶縁層および/または有機絶縁層が緩衝作用をなし、発光層 103 などが水および酸素に敏感であるので、該無機絶縁層および/または有機絶縁層が水を吸いまたは水や酸素を遮る作用をなし、該発光層 103 を保護することができる。例えば、OLED の発光原理は、OLED のアノードとカソードとの間の電圧が発光ダイオードのオン電圧よりも大きくなると、発光層が励起されて発光することである。

【0032】

図 2 は導電性異物によって OLED 素子のアノードとカソードを導通した後の構造模式図であり、図 2 に示すように、残留した導電性異物によって OLED のアノードとカソードが導通されると、OLED のアノードとカソードとの間に電圧差がないので、有機発光層が発光できず、対応する画素構造に黒点欠陥が発生する。薄膜トランジスタ (TFT) の設計されたアスペクト比に制限されるため、薄膜トランジスタを流れる電流が通常、マイクロアンペアオーダーであるが、該導電性異物を溶融させるために必要な電流がミリアンペアオーダーであるので、電源線により TFT を駆動してそれに接続された OLED のアノードまたはカソードに電流を印加することで導電性異物を溶融させることができない。本発明は、パッシブマトリクス構造を形成することで、OLED のアノードまたはカソードを電源線に電氣的に接続し、それによって OLED のアノードまたはカソードに電源電圧を直接に印加するので、導電性異物を流れる大電流が形成され、それによって導電性異物の溶融が図れる。

10

20

【0033】

黒点欠陥による OLED 表示素子への悪影響を避けるために、黒点欠陥を修復する必要がある。本発明の実施例は、有機発光ダイオード (OLED) アレイ基板を提供しており、該 OLED アレイ基板は、ベース基板と、ベース基板上に設けられた電源線および接続部材と、駆動トランジスタと OLED 素子とが含まれ画素領域内に設けられた画素構造と、を含み、該駆動トランジスタは、ゲート電極と、OLED 素子に接続された第 1 ソース・ドレイン電極と、電源線に接続された第 2 ソース・ドレイン電極と、を含み、OLED 素子は、駆動トランジスタの第 1 ソース・ドレイン電極に電氣的に接続される第 1 電極と、第 2 電極とを含み、接続部材は、OLED アレイ基板を修復する前に、第 1 電極と電源線とを電氣的に絶縁させるように配置され、接続部材は、さらに OLED アレイ基板を修復する時に、第 1 電極と電源線とを電氣的に接続させるように配置される。

30

【0034】

本発明の実施例に係る有機発光ダイオード (OLED) アレイ基板は、OLED アレイ基板の画素構造における OLED 素子の第 1 電極 (アノードまたはカソード) を電源線に直接に接続することで、駆動トランジスタの入力端子と出力端子、すなわち駆動トランジスタのソース電極とドレイン電極、を短絡してから、電源線によって OLED 素子の第 1 電極に高電圧を印加することにより、黒点欠陥が発生した OLED 素子の第 1 電極と第 2 電極との間に瞬時の大電流を発生させており、該大電流が第 1 電極と第 2 電極との間の導電性異物を流れて導電性異物を溶融させ、それによって導電性異物により第 1 電極と第 2 電極を導通しないようにするため、黒点が輝点になり、そして OLED アレイ基板の第 1 電極を電源線から電氣的に遮断することで、駆動トランジスタの入力端子と出力端子を短絡しないようにし、電源線による高電圧を第 1 電極に直接に印加できなくなり、それによって輝点が除去され、対応する画素が正常に復帰する。該黒点欠陥修復方法は、操作が簡単で、周辺回路へ悪影響が及ぼされない。

40

【0035】

本発明の実施例は、有機発光ダイオード (OLED) アレイ基板を提供しており、例えば、図 3 は本発明の実施例に係る有機発光ダイオード (OLED) アレイ基板の構造を模式的に示す平面図であり、図 4 a は本発明の実施例に係る有機発光ダイオード (OLED) アレイ基板の構造を模式的に示す断面図であり、図 4 b は本発明の実施例に係る他の有機発光ダイオード (OLED) アレイ基板の構造を模式的に示す断面図である。

50

【0036】

図3および図4a、図4bに示すように、該OLEDアレイ基板は、ベース基板201と、ベース基板201上に設けられた電源線202、接続部材(図3、図4aおよび図4bのいずれにも図示せず)、ゲート線203およびデータ線204と、スイッチングトランジスタ206、駆動トランジスタ207およびOLED素子208が含まれゲート線203とデータ線204が交差して区画される領域内に設けられた画素構造205と、を含む。スイッチングトランジスタ206は、ゲート線203およびデータ線204に接続され、駆動トランジスタ207は、ゲート電極220、第1ソース・ドレイン電極209および第2ソース・ドレイン電極210を含み、ゲート電極220は、スイッチングトランジスタ206に接続され、第1ソース・ドレイン電極209は、OLED素子208に接続され、第2ソース・ドレイン電極210は、電源線202に接続され、OLED素子208は、第1電極211および第2電極212を含み、第1電極211は、駆動トランジスタ207の第1ソース・ドレイン電極209に電氣的に接続される。

10

【0037】

例えば、スイッチングトランジスタ206のゲート電極はゲート線203に接続され、スイッチングトランジスタ206の入力端子(例えばソース電極またはドレイン電極)はデータ線204に電氣的に接続され、その出力端子(例えば相応的にドレイン電極またはソース電極)は駆動トランジスタ207のゲート電極220に電氣的に接続される。OLED素子208の発光層は、第1電極211と第2電極212との間に介設される。駆動トランジスタ207は、第1ソース・ドレイン電極209がソース電極またはドレイン電極であり、それに応じて第2ソース・ドレイン電極210がドレイン電極またはソース電極である。

20

【0038】

例えば、図3では、それぞれ白色光(W)、赤色光(R)、緑色光(G)および青色光(B)の発光に用いられ、互いに並列する4つの画素構造だけが示されているが、当業者には、本発明の実施例に係るアレイ基板に含まれている画素構造が図示された4つに限られず、それ以上を含んでもよく、OLED素子が発光する光の具体的な色にも限られないと理解すべきである。

【0039】

画素構造毎には、互いに対向して設置される第3電極および第4電極を有する蓄積容量がさらに含まれている。第3電極221および第4電極222は、図3に示すように、いずれもブロック状になり、それらの間に絶縁材料からなる誘電体層が設けられている。

30

【0040】

例えば、該OLEDアレイ基板は、表示領域および表示領域以外の周辺領域を含み、ただし、表示領域は、AA(Active Area)領域とも呼ばれ、一般的に表示に用いられており、周辺領域は、駆動回路や表示パネルの封止構造などの設置に用いられる。上記画素構造、ゲート線およびデータ線はいずれも表示領域に位置する。例えば、該OLEDアレイ基板には、ゲート線やデータ線などのリード線に加えて、画素ユニットと検出用集積回路とを接続する検出補償線が含まれてもよく、該検出補償線が表示領域内に位置してもよい。

40

【0041】

例えば、図4aは有機発光ダイオード(OLED)アレイ基板の構造を模式的に示す部分断面図であり、図4aにおける駆動トランジスタがボトムゲート型薄膜トランジスタである。図4aに示すように、該駆動トランジスタは、ベース基板201と、ベース基板201上に設けられたゲート電極220および電源線202と、を含む。電源線202とゲート電極220とは、例えば、同じ材料からなり、かつ同層に配設される。ゲート電極220上にはゲート絶縁層215が形成され、ゲート絶縁層215上には活性層214が設けられ、活性層214上には第1ソース・ドレイン電極209および第2ソース・ドレイン電極210が設けられ、第1ソース・ドレイン電極209および第2ソース・ドレイン電極210上にはパッシベーション層216が設けられ、パッシベーション層216上に

50

は第1電極211、画素画定層218、発光層217および第2電極212が設けられ、第1電極211はパッシベーション層216を貫通する第1ビアホール構造301によって第1ソース・ドレイン電極209に電氣的に接続され、電源線202はゲート絶縁層215に設けられた第3ビアホール構造303によって第2ソース・ドレイン電極210に電氣的に接続される。

【0042】

例えば、図4bは有機発光ダイオード(OLE D)アレイ基板の構造を模式的に示す部分断面図であり、図4bにおける駆動トランジスタがトップゲート型薄膜トランジスタである。図4bに示すように、該駆動トランジスタは、ベース基板201と、ベース基板201上に設けられた活性層214と、活性層214上に設けられた第1ソース・ドレイン電極209および第2ソース・ドレイン電極210と、第1ソース・ドレイン電極209および第2ソース・ドレイン電極210上に設けられたゲート絶縁層215と、ゲート絶縁層215上に設けられたゲート電極220および電源線202と、を含む。電源線202とゲート電極220とは、同じ材料からなり、かつ同層に配設される。ゲート電極220上にはパッシベーション層216が設けられ、パッシベーション層216上には第1電極211、画素画定層218、発光層217および第2電極212が設けられ、第1電極211はパッシベーション層216を貫通する第1ビアホール構造301によって第1ソース・ドレイン電極209に電氣的に接続され、電源線202はゲート絶縁層215に設けられた第3ビアホール構造303によって第2ソース・ドレイン電極210に電氣的に接続される。

【0043】

なお、電源線がゲート線と同層に配設される場合、同一のパターニングプロセスにて電源線とゲート線とを形成するとともに、電源線とゲート線とを接続しなくてもよいので、プロセスを簡素化し、生産コストを削減することができる。

【0044】

例えば、電源線は、ゲート電極と別層に配設されてもよい。ゲート線が位置する領域が駆動トランジスタ、蓄積容量の領域に非常に近いので、電源線を画素構造と少なくとも部分的に重なるように画素構造の下方に配設してもよい。例えば、図4cは本発明の実施例に係る別の有機発光ダイオード(OLE D)アレイ基板の構造を模式的に示す断面図である。図4cに示される構造は、電源線202がゲート電極220の下層に設けられる点以外、図4aに示される構造と同様であり、本例示において、電源線がゲート電極220の下層に設けられるが、ゲート電極の上層に設けられてもよい。図4cに示すように、電源線202と画素構造との間には絶縁層219が設けられ、絶縁層219には第2ビアホール構造302が設けられ、電源線202が第2ビアホール構造302によって駆動トランジスタに接続される。電源線202を画素構造の下方に配設することで、OLE Dアレイ基板の開口率が上げられつつ、表示領域の画素から電源線までのインピーダンスが下げられる。

【0045】

電源線202は、OLE Dアレイ基板に垂直な方向について、より広い領域で駆動トランジスタが位置する領域、蓄積容量が位置する領域と重なることで、ゲート線、駆動トランジスタおよび蓄積容量を含む領域において横方向の面積が大きい電源線領域が形成され、例えば、該電源線は金属メッシュからなる面状の電極構造(単一の長尺状または線状ではない)であり、該金属メッシュからなる面状の電極構造は複数のメッシュを含む。該面状の電源線は、電源線のIRドロップ(IR drop)を低減させ、それによってOLE Dアレイ基板の消費エネルギーを減少させることができる。なお、平状構造の電源線とは、画素構造の幅方向および長手方向のいずれについても一定の寸法および延在範囲を持つことを意味する。

【0046】

例えば、1つの例示では、各列の画素構造(サブ画素)に対して1本の面状の電源線を配設し、このようにして複数本の面状の電源線を接続し、一体構造を形成することで、電

10

20

30

40

50

源線の面積を大きくして、ひいては電源線のIRドロップ(IR drop)を低減させ、それによってOLEDアレイ基板の消費エネルギーを減少させることができる。

【0047】

例えば、1つの例示では、面状の電源線の画素構造、ゲート線およびデータ線に対応する領域には、割り貫き構造が設けられてもよい。なお、該割り貫き構造の寸法は、画素構造、ゲート線およびデータ線の寸法に対応し、上記金属メッシュにおけるメッシュの寸法より大きい。例えば、図4dは4cにおける電源線および接続部材の構造を模式的に示す平面図であり、図4dに示すように、電源線202の画素構造に対応する領域は、金属配線の遮光による光の透過率への悪影響を防止するように、割り貫き構造に設置され、つまり、画素構造に対応する領域に割り貫き構造を設置することで、光の透過率を増加させ、入射光を十分に利用することができる。また、電源線202のゲート線、データ線に対応する領域は、電源線とゲート線やデータ線との間にコンデンサを形成することを防止するように、割り貫き構造に設置される。例えば、図4dに示すように、該割り貫き構造20には、複数の不連続なサブ割り貫き構造224が含まれ(すなわち複数のサブ割り貫き構造同士が隔てられる)、このように、面状構造の電源線が並列に接続される複数の領域に分けられ、同様に電源線のIRドロップを大幅に低減させることができる。図4dに示すように、接続部材213は、電源線202と同層であり且つ同じ材料からなる。接続部材213は、後続の溶接および切断を容易にするように、電源線202から突出して設置され、線状構造となる。

【0048】

本発明の実施形態において、電源線は上記平状構造に限られず、データ線に平行して配線された線状構造となるとともに、各列の画素構造(サブ画素)に1本の電源線を提供するように形成されてもよく。

【0049】

例えば、図4a~4cに示すように、OLED素子の第1電極211上に画素画定層218が形成され、画素画定層218の開口部に発光層217が形成され、発光層217上に第2電極212が形成され、OLED素子の第2電極212が例えば接地される。例えば、第1電極211と第2電極212とは、それぞれOLED素子のアノードおよびカソードとなる。

【0050】

なお、画素画定層の画素画定領域毎には1つの画素電極が対応され、画素画定構造における各列のサブ画素画定領域が同じ色のサブ画素画定領域であり、図3に示すように、サブ画素画定領域は白色サブ画素画定領域W、赤色サブ画素画定領域R、緑色サブ画素画定領域G、青色サブ画素画定領域Bを含む。1つのサブ画素画定領域は隣接する同じ色のサブ画素画定領域に接続され、各サブ画素画定領域は最大2つの隣接する同じ色のサブ画素画定領域に接続される。

【0051】

例えば、図5は本発明の実施例に係る1つの接続部材の構造を模式的に示す平面図であり、図では図4aにおける有機発光ダイオード(OLED)アレイ基板を下から見た時の構造を模式的に示す平面図である。例えば、図5は、接続部材が電源線と同層に設置されることを例として説明する。図5に示すように、接続部材213と電源線202とは、同じパターンニングプロセスにて同じ材料から製造されてなるので、プロセスを簡素化し、生産コストを削減することができる。従って、接続部材213の第1端2131は第1電極211に溶接され、接続部材213の第2端2132は電源線202に接続される。

【0052】

なお、接続部材213の第2端2132は、第2ソース・ドレイン電極に電氣的に接続されてもよい。それに応じて、接続部材213の第1端2131は、第1電極211に電氣的に接続されるように設置されてもよく、接続部材213の第2端2132は第2ソース・ドレイン電極または電源線202に溶接可能に設置され、溶接する前に、接続部材213は第1電極211と電源線202とを電氣的に接続していない。

【0053】

例えば、図5に示すように、ゲート線203とデータ線204が交差して区画される画素領域内において、各画素ユニットは1つの接続部材213に対応し、OLED素子の第1電極211と駆動トランジスタ207の第2ソース・ドレイン電極（図示せず）とは電氣的に接続されている。

【0054】

例えば、図5に示すように、該接続部材213は、線状構造でありつつ、1つの線状構造で構成される。画素構造領域毎には、1つの接続部材213が設けられている。

【0055】

例えば、接続部材は、ベース基板に平行な方向について、電源線、第1電極または第2ソース・ドレイン電極の少なくとも1つの外部に延在し、ベース基板に垂直な方向について、第1電極と重なるとともに、電源線または第2ソース・ドレイン電極の少なくとも1つと重なる。なお、電源線、第1電極または第2ソース・ドレイン電極の少なくとも1つの外部に延在することは、1つの画素構造領域に対するものである。接続部材が第1電極と重なるとともに、電源線または第2ソース・ドレイン電極の少なくとも1つと重なることは、空間的な重なり合いおよび同じ平面上での接続を含み、つまり、「重なる」とは、ベース基板における投影が重なることを意味し、このように第1電極と電源線とを電氣的に接続する操作要件が満たされる。

【0056】

例えば、図5において、接続部材213が電源線202および第1電極211の外部に延在するので、後続の接続部材へのレーザ切断に寄与する。接続部材213と第1電極211とが異なる層に位置し、接続部材213の第1端2131が第1電極と空間的に重なり合うので、接続部材213の第1端2131を第1電極211に溶接でき、接続部材213の第2端が電源線202と同じ平面に位置しつつ電源線202に接続される。

【0057】

例えば、図6は本発明の実施例に係る他の接続部材の構造を模式的に示す平面図であり、該接続部材213が複数の線状構造で構成される組合せ構成であり、画素構造領域毎に1つの組合せ構成である接続部材213が設けられている。接続部材213を複数の線形構造で構成される組合せ構成として設置することで、複数の線状構造の幅が狭く設定され、それによって後続の溶接に寄与し、第1電極211と電源線202との電氣的接続を容易にするとともに、後続のレーザ切断工程にも寄与する。

【0058】

例示的には、接続部材が第1電極と同層に設置されてもよく、該接続部材と第1電極とが同じパターンニングプロセスにて同じ材料から製造されてなるので、プロセスを簡素化し、生産コストを削減することができる。接続部材の第1端は第1電極に接続され、接続部材の第2端と電源線とは互いに溶接される。

【0059】

例示的には、接続部材が第2ソース・ドレイン電極と同層に設置されてもよく、該接続部材の第1端が第1電極に溶接され、該接続部材の第2端が第2ソース・ドレイン電極に接続される。

【0060】

例えば、接続部材は、線状構造であり、ベース基板に平行する方向について、電源線、第1電極または第2ソース・ドレイン電極の少なくとも1つの外部に延在する。例えば、図5において、接続部材は、電源線と第1電極を遮断するための後続の接続部材への切断を容易にするように、電源線の外部に突出する。

【0061】

例えば、該有機発光ダイオード（OLED）アレイ基板の検出プロセスにおいて、黒点現象が発生すると、図5および図6に示すように、レーザ照射によって第1電極211と電源線202とを電氣的に接続することにより、黒点欠陥が発生する画素構造におけるOLED素子のアノードとカソードとの間に瞬時の大電流（ミリアンペアオーダーの電流）

10

20

30

40

50

を発生させる。該大電流は、O L E D素子のアノードとカソードとの間の導電性異物を流れて、該導電性異物を溶融させる。従って、O L E D素子のアノードとカソードとは導電性異物によって導通されなく、黒点は輝点になる。そして、O L E Dアレイ基板の第1電極を電源線から電氣的に遮断する（互いに切断して電氣的に接続しないようにする）ことで、電源線による高電圧をO L E D素子の第1電極（アノードまたはカソード）に直接に印加できなくなり、それによって輝点が除去され、画素構造が正常に復帰する。

【0062】

例えば、図7は本発明の実施例に係る駆動トランジスタが短絡された後の回路図である。例えば、図7に示すように、該O L E Dアレイ基板の画素構造は、スイッチングトランジスタT1、駆動トランジスタT2、蓄積容量C s t、および有機発光ダイオードO L E Dを含む。駆動トランジスタT2が短絡される前に、電流が電源線V d dを介して駆動トランジスタT2を流れてから有機発光ダイオードO L E Dに流れており、駆動トランジスタT2の入力端子と出力端子が短絡された後、電源線V d dに印加した高電圧がO L E Dの両端に直接に印加され、大電流（ミリアンペアオーダー）が駆動トランジスタT2を流れずに（バイパスして）、接続部材213を通して発光ダイオードO L E Dに直接に流れ、ミリアンペアオーダーの電流によって有機発光ダイオードO L E Dのアノードとカソードとの間の導電性異物が溶融され、それによって有機発光ダイオードのアノードとカソードとの間に電圧差が生じて、正常に復帰する。例えば、図7に示される回路図において、接続部材213の第1端は、有機発光ダイオードO L E Dの第1電極に電氣的に接続されまたは第1電極に溶接可能に設置され、該第1電極が有機発光ダイオードO L E Dのアノードであり、接続部材213の第2端が電源線V d dに接続される。

10

20

【0063】

例えば、図8aは本発明の実施例に係る他の駆動トランジスタが短絡された後の回路図である。例えば、図8aに示すように、該O L E Dアレイ基板の画素構造は同様に、スイッチングトランジスタT1、駆動トランジスタT2、蓄積容量C s tおよび有機発光ダイオードO L E Dを含む。O L E Dが駆動トランジスタT2の入力端子に位置することで、O L E Dのオン電圧の変化による駆動トランジスタT2の電流への影響が解消される。駆動トランジスタT2の入力端子と出力端子が短絡される前に、電流が電源線V d dを介して発光ダイオードO L E Dを流れてから、発光ダイオードO L E Dを通して駆動トランジスタT2に流れており、駆動トランジスタT2が短絡された後、電源線V d dに印加した高電圧がO L E Dの両端に直接に印加され、大電流（ミリアンペアオーダー）が発光ダイオードO L E Dに流れ、ミリアンペアオーダーの電流によって発光ダイオードのアノードとカソードとの間の導電性異物が溶融され、それによって発光ダイオードのアノードとカソードとの間に電圧差が生じて、正常に復帰する。図8aに示される回路図において、接続部材213の第1端は、発光ダイオードO L E Dの第1電極に電氣的に接続されまたは第1電極に溶接可能に設置され、該第1電極が発光ダイオードO L E Dのカソードである。

30

【0064】

例えば、他の実施形態において、接続部材はスイッチング素子を含む。該スイッチング素子は、第1端が第1電極に電氣的に接続され、第2端が電源線に電氣的に接続される。

40

【0065】

例えば、該スイッチング素子は、薄膜トランジスタである。薄膜トランジスタに導通信号を供給することにより、電源線と第1電極とを電氣的に接続し、それによって黒点欠陥が発生する画素構造におけるO L E D素子のアノードとカソードとの間に瞬時の大電流（ミリアンペアオーダーの電流）を発生させる。該大電流は、O L E D素子のアノードとカソードとの間の導電性異物を流れて、該導電性異物を溶融させる。従って、O L E D素子のアノードとカソードとは導電性異物によって導通されなく、黒点は輝点になる。そして、薄膜トランジスタに切断信号を供給することにより、電源線と第1電極とを薄膜トランジスタによって電氣的に接続しないようにして、輝点が除去され、画素構造が正常に復帰する。

50

【0066】

例えば、図8bは本発明の実施例に係る別の駆動トランジスタが短絡された後の回路図である。例えば、図8bに示すように、該OLEDアレイ基板の画素構造は、同様に、スイッチングトランジスタT1、駆動トランジスタT2、蓄積容量Cst、および有機発光ダイオードOLEDを含み、それに加えて、接続部材213を機能させるスイッチング素子をさらに含み、該スイッチング素子が薄膜トランジスタである。OLEDが駆動トランジスタT2の入力端子に位置することで、OLEDのオン電圧の変化による駆動トランジスタT2の電流への影響が解消される。駆動トランジスタT2の入力端子と出力端子が短絡される前に、電流が電源線Vddを介して発光ダイオードOLEDを流れてから、発光ダイオードOLEDを通して駆動トランジスタT2に流れており、駆動トランジスタT2が短絡された後、電源線Vddに印加した高電圧がOLEDの両端に直接に印加され、大電流（ミリアンペアオーダー）が発光ダイオードOLEDに流れ、ミリアンペアオーダーの電流によって発光ダイオードのアノードとカソードとの間の導電性異物が溶解され、それによって発光ダイオードのアノードとカソードとの間に電圧差が生じて、正常に復帰する。図8bに示される回路図において、薄膜トランジスタは、第1端が第1電極に電氣的に接続され、第2端が電源線に接続される。

10

【0067】

なお、図7における接続部材213は、薄膜トランジスタであるスイッチング素子を採用してもよい。その実現原理は、上記図8aについての関連説明を参照してもよい。

【0068】

20

例えば、図9aは、本発明の実施例に係る画素構造に用いられる2T1C画素回路の模式図である。図3および図9aから分かるように、該画素構造205は、スイッチングトランジスタT1および駆動トランジスタT2に加えて、一端が駆動トランジスタの第1ソース・ドレイン電極209に接続され、他端が例えばスイッチングトランジスタT1のドレイン電極に接続される蓄積容量Cstをさらに含む。本発明の実施例において、画素回路は、3T1C、4T2Cなどの構造であってもよく、例えば、図9bは本発明の実施例に係る3T1C画素回路の模式図であり、上記スイッチングトランジスタT1および駆動トランジスタT2に加えて、検出用トランジスタT3がさらに含まれてもよく、それ以外、他の補償トランジスタ、リセットトランジスタなどが含まれてもよく、本発明の実施例はこれらに限定されない。

30

【0069】

例えば、ベース基板は、透明なガラス基板または透明なプラスチック基板であってもよい。

【0070】

例えば、第1電極および第2電極のうちの一方はアノードであり、他方はカソードである。アノードとしての電極材料は、酸化インジウム錫（ITO）、酸化インジウム亜鉛（IZO）、酸化インジウムガリウム（IGO）、酸化ガリウム亜鉛（GZO）、酸化亜鉛（ZnO）、酸化インジウム（In2O3）、酸化アルミニウム亜鉛（AZO）、またはカーボンナノチューブなどを含み、カソードとしての電極材料は、マグネシウムアルミニウム合金（MgAl）、リチウムアルミニウム合金（LiAl）、またはマグネシウム、アルミニウム、リチウムなどの単金属を含む。

40

【0071】

例えば、OLED素子の発光層を形成する材料は、その発光色に応じて選ばれてもよい。発光層の材料は、蛍光発光材料または燐光発光材料を含む。現在、一般的にドーピング系が用いられ、つまり主発光材料にドーピング材料を混入させることで、利用可能な発光材料が得られる。例えば、主発光材料は、金属化合物材料、アントラセン誘導体、芳香族ジアミン化合物、トリフェニルアミン化合物、芳香族トリアミン化合物、ピフェニルジアミン誘導体、またはトリアリールアミンポリマーなどを用いてもよい。

【0072】

例えば、電源線の材料は、導電性金属材料、例えば、銅系金属、クロム系金属を含む。

50

例えば、銅（Cu）、銅モリブデン合金（CuMo）、銅チタン合金（CuTi）、銅モリブデンチタン合金（CuMoTi）、銅モリブデンタングステン合金（CuMoW）、銅モリブデンニオブ合金（CuMoNb）など、クロムモリブデン合金（CrMo）、クロムチタン合金（CrTi）、クロムモリブデンチタン合金（CrMoTi）などが挙げられる。

【0073】

例えば、接続部材の材料は、透明導電材料、導電性金属などの導電性材料を含み、例えば、接続部材を形成する透明導電材料は、酸化インジウム錫（ITO）、酸化インジウム亜鉛（IZO）、酸化インジウムガリウム（IGO）、酸化ガリウム亜鉛（GZO）酸化亜鉛（ZnO）、酸化インジウム（ In_2O_3 ）、酸化アルミニウム亜鉛（AZO）、またはカーボンナノチューブなどを含み、接続部材を形成する導電性金属材料は、例えば、銅（Cu）、銅モリブデン合金（CuMo）、銅チタン合金（CuTi）、銅モリブデンチタン合金（CuMoTi）、銅モリブデンタングステン合金（CuMoW）、銅モリブデンニオブ合金（CuMoNb）などの銅系金属を含んでもよく、例えば、クロムモリブデン合金（CrMo）、クロムチタン合金（CrTi）、クロムモリブデンチタン合金（CrMoTi）などのクロム系金属であってもよい。

10

【0074】

本発明の実施例は、表示装置をさらに提供する。該表示装置は、上記いずれか1つの有機発光ダイオード（OLED）アレイ基板に加えて、ゲート駆動回路、データ駆動回路および電源などを含んでもよく、ゲート線がゲート駆動回路に接続され、データ線がデータ駆動回路に接続され、電源線が電源に接続される。該表示装置は、OLEDパネル、携帯電話、タブレットPC、テレビ、ディスプレイ、ノートパソコン、デジタルフォトフレーム、ナビゲータなどの表示機能を持つ任意の製品または部材であってもよい。

20

【0075】

本発明の実施例における表示装置に含まれている有機発光ダイオード（OLED）アレイ基板は、構造が上記図4a、図4bおよび図4cのうちのいずれか1つに示される有機発光ダイオード（OLED）アレイ基板と同様であり、その技術的効果と実現原理も同様であるので、詳細な説明は省略する。なお、必要に応じて、図4a～図4cにおける層構造に限らず、図4a～図4cに他の層構造を追加してもよい。

30

【0076】

また、該表示装置は、ボトムエミッションまたはトップエミッションモードを用いてもよく、両面発光モードを用いてもよい。例えば、表示装置には、図4a、4bまたは図4cに示されるOLEDアレイ基板が含まれている場合、ボトムエミッションモードが用いられる。図4a、4bまたは図4cにおけるアノードとカソードの位置が交換される場合、トップエミッションモードが用いられる。

【0077】

本発明の実施例は、上記いずれか1つの有機発光ダイオード（OLED）アレイ基板およびいずれか1つの表示装置の黒点欠陥修復方法をさらに提供する。図10は、本発明の実施例に係る黒点欠陥修復方法の流れ図である。該製造方法は、図10に示すように、

40

電源線と第1電極とを電氣的に接続するステップ101と、

第1電極と第2電極を短絡しないように、電源線によって第1電極に電圧を印加するステップ102と、

電源線を第1電極から電氣的に遮断するステップ103と、を含む。

【0078】

例えば、修復すべき画素構造に対応する接続部材に対して一回目のレーザ照射を行うことによりレーザ溶接を行い、レーザ照射によるエネルギーおよび時間を制御することで、電源線と第1電極とを溶接して電氣的に接続する。例えば、歩留まり試験によって黒点が位置する座標を検出し、ひいては黒点を修復する。

【0079】

（実施例1）

50

電源線と第1電極とを電氣的に接続する時には、接続部材の材料が導電性金属材料であると、一回目のレーザ照射エネルギーが1300~1600mJであり、時間が6~10秒間であり、例えば、一回目のレーザ照射エネルギーが1500mJであり、時間が8秒間である。例えば、接続部材が電源線と同層に設置され、接続部材の第1端が第1電極に溶接可能であり、第2端が前記電源線に電氣的に接続されると、一回目のレーザ照射によって接続部材の第1端と前記第1電極を溶接する。金属材料が不透光であるので、電源線と第1電極をレーザ溶接する際にレーザエネルギーの吸収率が高くなり、そのため、溶接が容易になり、それによって黒点欠陥修復率の向上が図れる。また、金属材料からなる接続部材が不透光であるので、それに対する修復点のマークが容易になり、それによって表示装置を修復する時の位置決めに寄与する。

10

【0080】

例えば、表示装置が図4aに示される有機発光ダイオード(OLED)アレイ基板の構造を含む場合には、電源線と第1電極との間にゲート絶縁層およびパッシベーション層が介在しており、電源線と第1電極をレーザ溶接する時に、電源線と第1電極との間には厚さ100nm~300nmのゲート絶縁層および厚さ100nm~300nmのパッシベーション層のみがある。例えば、ゲート絶縁層およびパッシベーション層の材料は、窒化ケイ素、酸窒化ケイ素などである。接続部材が電源線と同層に設置され、かつ接続部材の材料が金属材料であると、図4aにおける有機発光ダイオード(OLED)アレイ基板に対して一回目のレーザ照射を行う時、表示装置を逆さにする(図4aにおける有機発光ダイオード(OLED)アレイ基板の積層構造を逆さにする)必要があり、レーザがベース

20

【0081】

(実施例2)

電源線と第1電極を電氣的に接続する時には、接続部材の材料が透明導電材料であると、一回目のレーザ照射エネルギーが1200~1400mJであり、時間が6~10秒間であり、例えば、一回目のレーザ照射エネルギーが1300mJであり、時間が8秒間である。接続部材が第1電極と同層に設置され、接続部材の第1端が第1電極に電氣的に接続され、接続部材の第2端が電源線に溶接可能であると、一回目のレーザ照射を行うことにより接続部材の第2端と電源線を溶接する。接続部材の材料が透明な金属酸化物であり、透明な金属酸化物(例えば、酸化インジウム錫、酸化インジウム亜鉛など)の溶融に必要なレーザ照射エネルギーが金属の溶融に必要なエネルギーより低い。

30

【0082】

例えば、表示装置が図4aに示される有機発光ダイオード(OLED)アレイ基板の構造を含む場合には、同様に、電源線と第1電極との間に厚さ100nm~300nmのゲート絶縁層および厚さ100nm~300nmのパッシベーション層が介在する。

【0083】

接続部材が第1電極と同層に設置され、かつ接続部材の材料が透明導電材料であると、図4aにおける有機発光ダイオード(OLED)アレイ基板に対して一回目のレーザ照射を行う必要がある場合、レーザが第2電極(カソード)側から入射され、一回目のレーザ照射によるエネルギーを精確に制御することにより、レーザを第2電極(一回目のレーザ照射だけで第2電極を溶融させることができない)、画素画定層を通過させた後に第1電極に到達させ、一回目のレーザ照射によって第1電極を溶融させ、レーザがゲート絶縁層およびパッシベーション層を通過し、ゲート絶縁層およびパッシベーション層内に通路を形成することで、溶融状態の接続部材(透明導電材料)が通路に沿って電源線に流れ、通路内の溶融状態の透明導電材料の凝固によって第1電極と電源線とを電氣的に接続する。

40

【0084】

なお、実施例2では、溶融状態の接続部材(透明導電材料)が通路に沿って第2ソース

50

・ドレイン電極に流れるようにしてもよい。通路内の熔融状態の透明導電材料の凝固によって第1電極と第2ソース・ドレイン電極とを電氣的に接続しており、第2ソース・ドレイン電極と電源線とが電氣的に接続されているので、このように第1電極と電源線とを電氣的に接続することができる。

【0085】

(実施例3)

接続部材が第2ソース・ドレイン電極と同層に設置され、接続部材の第1端が第1電極に溶接可能であり、接続部材の第2端が第2ソース・ドレイン電極に電氣的に接続されると、一回目のレーザ照射を行うことにより第1端と第1電極を溶接する。

【0086】

10

例えば、実施例1、実施例2および実施例3において、接続部材をより精確にレーザ溶接するため、一回目のレーザ照射を行う前に、接続部材にレーザ溶接マークを付けるステップをさらに含んでもよい。

【0087】

例えば、電源線と第1電極とを電氣的に接続した後、電源線によって第1電極（アノードまたはカソード）に電圧を印加することにより、黒点位置に瞬時の大電流を発生させ、該大電流がOLED素子のアノードとカソードとの間の導電性異物を流れ、瞬時の大電流によって該導電性異物を溶融させることで、OLED素子のアノードとカソードとが導電性異物によって導通されなく、黒点が輝点になり、それによって第1電極を第2電極から電氣的に遮断する。

20

【0088】

例えば、修復すべき画素構造に対応する接続部材に対して二回目のレーザ照射を行うことによりレーザ切断を行い、それによって電源線を第1電極から電氣的に遮断することで、輝点現象が解消され、画素構造が正常に復帰する。

【0089】

例えば、接続部材の材料が透明導電材料であると、二回目のレーザ照射エネルギーが700~900mJであり、時間が6~10秒間であり、例えば、二回目のレーザ照射エネルギーが800mJであり、時間が8秒間である。接続部材の材料が導電性金属材料であると、二回目のレーザ照射エネルギーが1000~1200mJであり、時間が6~10秒間であり、例えば、二回目のレーザ照射エネルギーが1100mJであり、時間が8秒間である。二回目のレーザ照射によるエネルギーの大きさおよび時間を制御することにより、接続部材を溶断させる。例えば、接続部材は延在する線状構造を有し、接続部材の延在された線状構造に二回目のレーザを照射して切断を行う。

30

【0090】

例えば、接続部材の厚さが100~700nmであり、接続部材が電源線、第1電極または第2ソース・ドレイン電極層と同層に形成されると、接続部材の厚さが対応する同層の成膜層の厚さと一致する。例えば、電源線、第1電極または第2ソース・ドレイン電極層がそれぞれ600nm、200nmおよび400nmであると、接続部材の厚さもそれぞれ600nm、200nmおよび400nmである。なお、一回目のレーザ照射および二回目のレーザ照射によるエネルギーの大きさおよび時間の長さは、接続部材の厚さに対して正の相関性を持つ。

40

【0091】

例えば、他の実施形態において、接続部材は、スイッチング素子を含む。該スイッチング素子は、第1端が第1電極に電氣的に接続され、第2端が電源線に電氣的に接続される。

【0092】

例えば、該スイッチング素子が薄膜トランジスタである。電源線と第1電極とを電氣的に接続するように、薄膜トランジスタに導通信号を供給することで、黒点欠陥が発生する画素構造におけるOLED素子のアノードとカソードとの間に瞬時の大電流（ミリアンペアオーダーの電流）を発生させる。該大電流は、OLED素子のアノードとカソードとの

50

間の導電性異物を流れ、該導電性異物を溶融させる。

【0093】

従って、OLED素子のアノードとカソードとは導電性異物によって導通されなく、黒点は輝点になる。そして、薄膜トランジスタに切断信号を供給することにより、電源線と第1電極とを薄膜トランジスタによって電氣的に接続しないようにして、電源線による高電圧をOLED素子の第1電極（アノードまたはカソード）に直接に印加できなくなり、それによって輝点が除去され、画素構造が正常に復帰する。

【0094】

本発明の実施例に係る有機発光ダイオード（OLED）アレイ基板、表示装置およびその黒点欠陥修復方法は以下の少なくとも1つの有益な効果を有する。（1）本開示に係る表示装置に対して黒点欠陥修復を行う時に、OLED素子の第1電極（アノードまたはカソード）と電源線とを直接に接続し、駆動トランジスタを短絡してから、電源線に高電圧を印加することにより、黒点位置に瞬時の大電流を発生させ、該大電流がOLED素子のアノードとカソードとの間の導電性異物を流れ、瞬時の大電流によって導電性異物を溶融させ、OLED素子のアノードとカソードとが導電性異物によって導通されなく、黒点が輝点になり、そしてOLEDアレイ基板の第1電極を電源線から電氣的に遮断することで、電源線による高電圧を第1電極に印加できなくなり、それによって輝点が除去され、画素が正常に復帰する。（2）該黒点欠陥修復方法は、操作が簡単で、周辺回路へ悪影響が及ばされない。（3）該黒点欠陥修復方法は、偏光板を貼り付ける前の黒点欠陥修復以外、偏光板の貼り付け後の黒点欠陥修復にも適用できる。

10

20

【0095】

なお、

（1）本発明の実施例の図面は、本発明の実施例に係る構造のみに関し、他の構造は通常の設計を参照すればよい。

（2）明確にするために、本開示の実施例を説明するための図面において、層または領域の厚さは拡大または縮小され、つまり、これらの図面は実際の比率で描かれるものではない。層、膜、領域や基板のような素子が他の素子の「上」または「下」に位置すると説明される場合、該素子が他の素子の「上」または「下」に「直接」に位置してもよく、または中間素子が介在してもよいと理解すべきである。

（3）矛盾がない限り、本発明の実施例または実施例における特徴を互いに組み合わせる新しい実施例を得ることができる。

30

【0096】

以上、本発明の例示的な実施形態を説明したが、本発明の保護範囲はこれらに限定されるものではなく、添付した特許請求の範囲に定められる。

【0097】

本願は、2016年12月28日に提出された中国特許出願番号201611237544.5の優先権を主張し、ここで上記中国特許出願に開示されている全ての内容は本願の一部として援用される。

【符号の説明】

【0098】

- 20 割り貫き構造
- 101 ベース基板
- 102 アノード
- 103 発光層
- 104 カソード
- 105 無機絶縁層
- 106 有機絶縁層
- 107 カバープレート
- 201 ベース基板
- 202 電源線

40

50

2 0 3	ゲート線	
2 0 4	データ線	
2 0 5	画素構造	
2 0 6	スイッチングトランジスタ	
2 0 7	駆動トランジスタ	
2 0 8	O L E D 素子	
2 0 9	第 1 ソース・ドレイン電極	
2 1 0	第 2 ソース・ドレイン電極	
2 1 1	第 1 電極	
2 1 2	第 2 電極	10
2 1 3	接続部材	
2 1 4	活性層	
2 1 5	ゲート絶縁層	
2 1 6	パッシベーション層	
2 1 7	発光層	
2 1 8	画素画定層	
2 1 9	絶縁層	
2 2 0	ゲート電極	
2 2 1	第 3 電極	
2 2 2	第 4 電極	20
2 2 4	サブ割り貫き構造	
3 0 1	第 1 ビアホール構造	
3 0 2	第 2 ビアホール構造	
3 0 3	第 3 ビアホール構造	
2 1 3 1	第 1 端	
2 1 3 2	第 2 端	

【 図 1 】

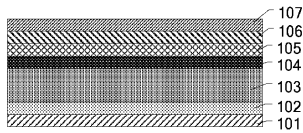


图 1

【 図 2 】

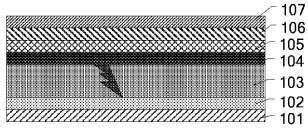


图 2

【 図 3 】

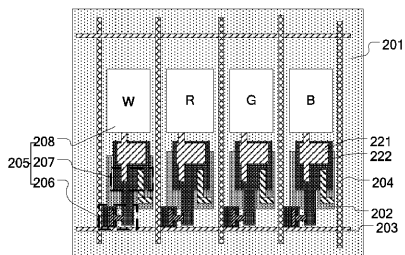


图 3

【 図 4 c 】

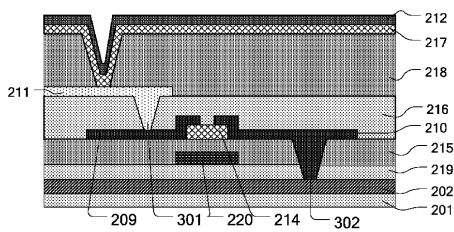


图 4c

【 図 4 d 】

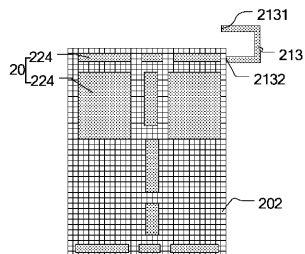


图 4d

【 図 4 a 】

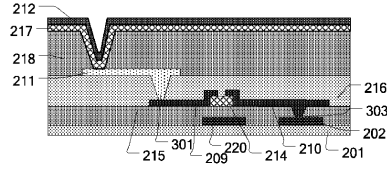


图 4a

【 図 4 b 】

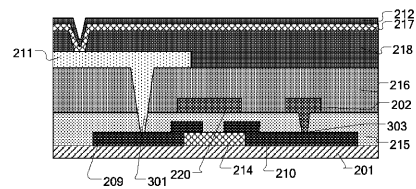


图 4b

【 図 5 】

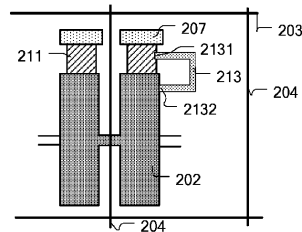


图 5

【 図 6 】

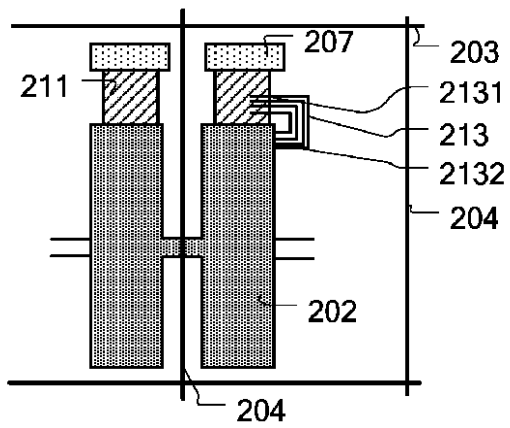


图 6

【 図 7 】

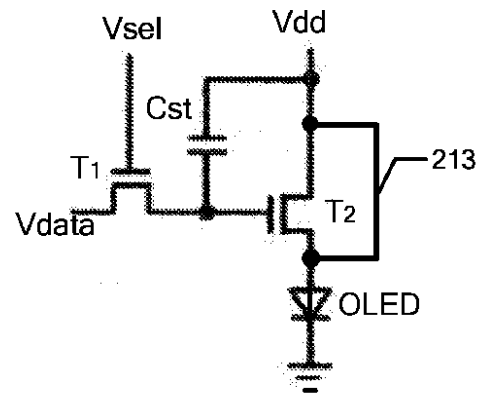


图 7

【 図 8 a 】

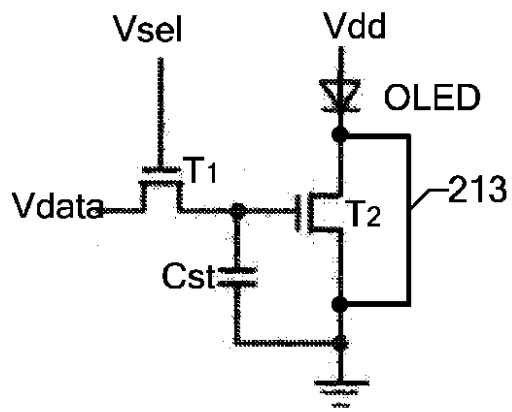


图 8a

【 図 8 b 】

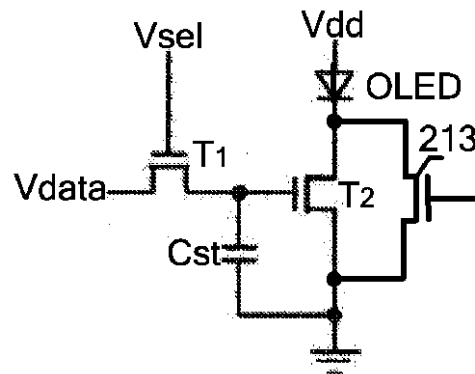


图 8b

【 図 9 a 】

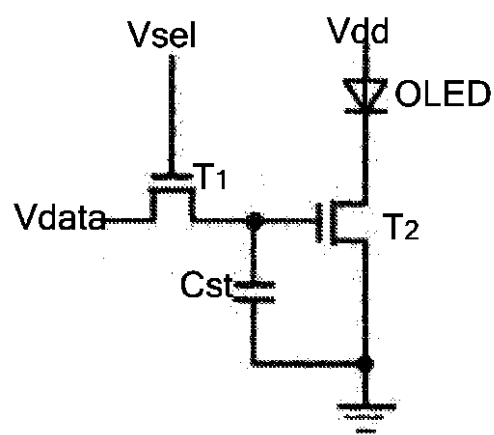


图 9a

【 図 9 b 】

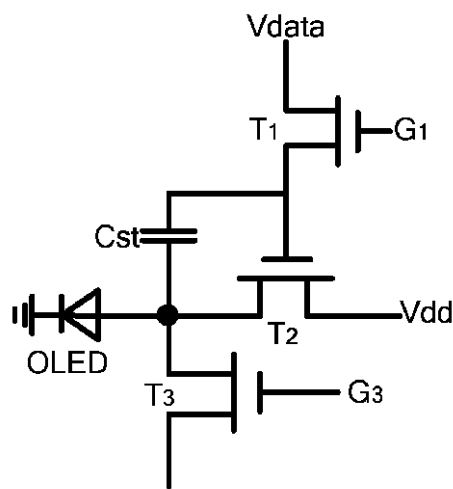
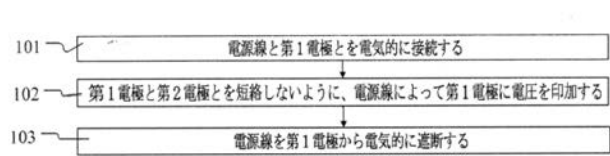


图 9b

【 図 1 0 】



【 国际调查报告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/CN2017/092560		
A. CLASSIFICATION OF SUBJECT MATTER				
H01L 27/32 (2006.01) i				
According to International Patent Classification (IPC) or to both national classification and IPC				
B. FIELDS SEARCHED				
Minimum documentation searched (classification system followed by classification symbols)				
H01L				
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched				
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)				
CNPAT, CNKI, WPI, EPODOC, IEEE: 有机发光二极管, 阵列, 暗点, 修复, 激光, 驱动, 电源, 电流, 切断, OLED, array, dark, spot, laser, driv+, fix+, repair+, power, current, cut+				
C. DOCUMENTS CONSIDERED TO BE RELEVANT				
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.		
A	US 2010207106 A1 (LHEE, Z. et al.), 19 August 2010 (19.08.2010), description, paragraphs [0032]-[0070], and figures 1-3	1-20		
A	CN 102437112 A (KUNSHAN NEW FLAT PANEL DISPLAY TECHNOLOGY CENTER CO., LTD.), 02 May 2012 (02.05.2012), entire document	1-20		
A	CN 103792747 A (BEIJING BOE DISPLAY TECHNOLOGY CO., LTD. et al.), 14 May 2014 (14.05.2014), entire document	1-20		
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.				
<table border="0"> <tr> <td style="vertical-align: top;"> * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed </td> <td style="vertical-align: top;"> "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family </td> </tr> </table>			* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family			
Date of the actual completion of the international search 27 September 2017		Date of mailing of the international search report 12 October 2017		
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451		Authorized officer CHEN, Long Telephone No. (86-10) 62414006		

INTERNATIONAL SEARCH REPORT
Information on patent family membersInternational application No.
PCT/CN2017/092560

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US 2010207106 A1	19 August 2010	KR 101022156 B1	17 March 2011
		KR 20100093220 A	25 August 2010
CN 102437112 A	02 May 2012	CN 102437112 B	03 April 2013
CN 103792747 A	14 May 2014	US 2015227011 A1	13 August 2015
		US 9140947 B2	22 September 2015
		CN 103792747 B	04 May 2016

国际检索报告		国际申请号 PCT/CN2017/092560												
A. 主题的分类 H01L 27/32(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类														
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT, CNKI, WPI, EPDOC, IEEE: 有机发光二极管, 阵列, 暗点, 修复, 激光, 驱动, 电源, 电流, 切断, OLED, array, dark, spot, laser, driv+, fix+, repair+, power, current, cut+														
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>US 2010207106 A1 (LHEE, ZAIL 等) 2010年 8月 19日 (2010 - 08 - 19) 说明书第[0032]-[0070]段, 图1-3</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 102437112 A (昆山工研院新型平板显示技术中心有限公司) 2012年 5月 2日 (2012 - 05 - 02) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 103792747 A (北京京东方显示技术有限公司 等) 2014年 5月 14日 (2014 - 05 - 14) 全文</td> <td>1-20</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	A	US 2010207106 A1 (LHEE, ZAIL 等) 2010年 8月 19日 (2010 - 08 - 19) 说明书第[0032]-[0070]段, 图1-3	1-20	A	CN 102437112 A (昆山工研院新型平板显示技术中心有限公司) 2012年 5月 2日 (2012 - 05 - 02) 全文	1-20	A	CN 103792747 A (北京京东方显示技术有限公司 等) 2014年 5月 14日 (2014 - 05 - 14) 全文	1-20
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求												
A	US 2010207106 A1 (LHEE, ZAIL 等) 2010年 8月 19日 (2010 - 08 - 19) 说明书第[0032]-[0070]段, 图1-3	1-20												
A	CN 102437112 A (昆山工研院新型平板显示技术中心有限公司) 2012年 5月 2日 (2012 - 05 - 02) 全文	1-20												
A	CN 103792747 A (北京京东方显示技术有限公司 等) 2014年 5月 14日 (2014 - 05 - 14) 全文	1-20												
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。														
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件														
国际检索实际完成的日期 2017年 9月 27日		国际检索报告邮寄日期 2017年 10月 12日												
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 陈龙 电话号码 (86-10)62414006												

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/092560

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
US	2010207106	A1	2010年 8月 19日	KR	101022156	B1	2011年 3月 17日
				KR	20100093220	A	2010年 8月 25日
CN	102437112	A	2012年 5月 2日	CN	102437112	B	2013年 4月 3日
CN	103792747	A	2014年 5月 14日	US	2015227011	A1	2015年 8月 13日
				US	9140947	B2	2015年 9月 22日
				CN	103792747	B	2016年 5月 4日

表 PCT/ISA/210 (同族专利附件) (2009年7月)

フロントページの続き

(51) Int.Cl.	F I			テーマコード (参考)		
G 0 9 F 9/00 (2006.01)	G 0 9 F	9/00	3 5 2			
G 0 9 F 9/30 (2006.01)	G 0 9 F	9/30	3 3 8			
	G 0 9 F	9/30	3 6 5			
	G 0 9 F	9/00	3 3 8			

(81)指定国・地域 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT

(71)出願人 512282165
 合肥▲シン▼晟光▲電▼科技有限公司
 HEFEI XINSHENG OPTOELECTRONICS TECHNOLOGY CO
 . , LTD .
 中華人民共和国 2 3 0 0 1 2 安▲徽▼省合肥市新站区工▲業▼▲園▼内
 Xinzhan Industrial Park , Hefei , Anhui , 2 3 0 0 1 2 , P
 . R . CHINA

(74)代理人 100108453
 弁理士 村山 靖彦

(74)代理人 100110364
 弁理士 実広 信哉

(72)発明者 艾 雨
 中華人民共和国 1 0 0 1 7 6 北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路 9 号

(72)発明者 ▲謝▼ 学武
 中華人民共和国 1 0 0 1 7 6 北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路 9 号

(72)発明者 ▲孫▼ ▲詩▼
 中華人民共和国 1 0 0 1 7 6 北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路 9 号

(72)発明者 ▲劉▼ 博文
 中華人民共和国 1 0 0 1 7 6 北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路 9 号

(72)発明者 ▲趙▼ 程▲鵬▼
 中華人民共和国 1 0 0 1 7 6 北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路 9 号

F ターム(参考) 3K107 AA01 BB01 BB08 CC27 CC29 CC33 DD22 DD28 DD39 EE03
 EE57 FF15 GG28 GG57 HH05
 5C094 AA42 AA43 BA03 BA27 CA19 DA13 DB04 EA07 FB14
 5G435 AA17 BB05 CC09 KK05

【要約の続き】

対して簡単な操作で、周辺回路へ悪影響を及ぼすことなく黒点欠陥修復を行う。

专利名称(译)	oled阵列基板，显示装置及其黑点缺陷的修复方法		
公开(公告)号	JP2020503636A	公开(公告)日	2020-01-30
申请号	JP2018511374	申请日	2017-07-12
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 合肥シン晟光电科技 合肥鑫晟光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股▲ふん▼有限公司 合肥▲シン▼晟光▲电▼科技有限公司		
发明人	艾 雨 ▲謝▼ 学武 ▲孫▼ ▲詩▼ ▲劉▼ 博文 ▲趙▼ 程▲鵬▼		
IPC分类号	H05B33/10 H01L51/50 H05B33/26 H05B33/28 H01L27/32 G09F9/00 G09F9/30		
CPC分类号	H01L27/3276 H01L51/56 H01L27/124 H01L27/1255 H01L27/3213 H01L27/3262 H01L51/5206 H01L51/5221 H01L2251/568 H01L27/3248		
FI分类号	H05B33/10 H05B33/14.A H05B33/26.Z H05B33/28 H01L27/32 G09F9/00.352 G09F9/30.338 G09F9/30.365 G09F9/00.338		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/BB08 3K107/CC27 3K107/CC29 3K107/CC33 3K107/DD22 3K107/DD28 3K107/DD39 3K107/EE03 3K107/EE57 3K107/FF15 3K107/GG28 3K107/GG57 3K107/HH05 5C094/AA42 5C094/AA43 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DA13 5C094/DB04 5C094/EA07 5C094/FB14 5G435/AA17 5G435/BB05 5G435/CC09 5G435/KK05		
代理人(译)	村山彦		
优先权	201611237544.5 2016-12-28 CN		
外部链接	Espacenet		

摘要(译)

本发明提供了一种有机发光二极管阵列基板，显示装置和黑点缺陷的修复方法。OLED阵列基板包括电源线（202）和连接构件以及设置在像素区域中的像素结构（205），该像素结构（205）包括驱动晶体管（207）和OLED器件（205）。208），OLED元件包括第一电极（211）和第二电极（212），第一电极（211）是驱动晶体管（207）的第一源漏电极（209）。连接构件（213）被布置为在修复OLED阵列基板之前使第一电极（211）和电源线（202）电绝缘，并且连接构件（213）连接到连接构件（213）。）还被布置为在修复OLED阵列基板时将第一电极（211）与电源线（202）电连接。根据本发明，OLED元件的第一电极（211）（阳极或阴极）和电源线（202）通过连接构件电连接，然后OLED元件（208）的阳极和阴极连接。通过融化它们之间的导电异物，可以通过在显示装置上的简单操作来修复黑点缺陷，而不会不利地影响外围电路。

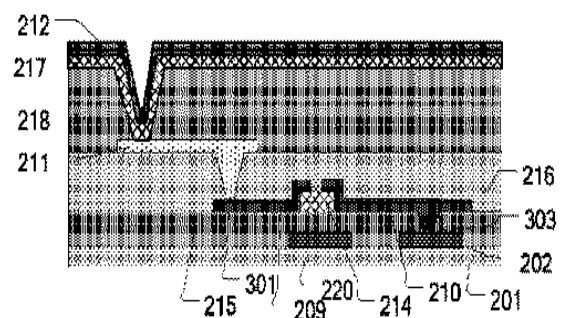


图 4a