

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-158822

(P2011-158822A)

(43) 公開日 平成23年8月18日(2011.8.18)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 670K	5C080
G09F 9/30 (2006.01)	G09G 3/30 H	5C094
H01L 27/32 (2006.01)	G09G 3/20 624B	5C380
H01L 51/50 (2006.01)	G09G 3/20 612J	
審査請求 未請求 請求項の数 7 O L (全 25 頁) 最終頁に続く		

(21) 出願番号 特願2010-22103 (P2010-22103)
 (22) 出願日 平成22年2月3日 (2010.2.3)

(71) 出願人 000004352
 日本放送協会
 東京都渋谷区神南2丁目2番1号
 (74) 代理人 100064414
 弁理士 磯野 道造
 (74) 代理人 100111545
 弁理士 多田 悦夫
 (72) 発明者 中嶋 宜樹
 東京都世田谷区砧一丁目10番11号 日
 本放送協会放送技術研究所内
 (72) 発明者 山本 敏裕
 東京都世田谷区砧一丁目10番11号 日
 本放送協会放送技術研究所内

最終頁に続く

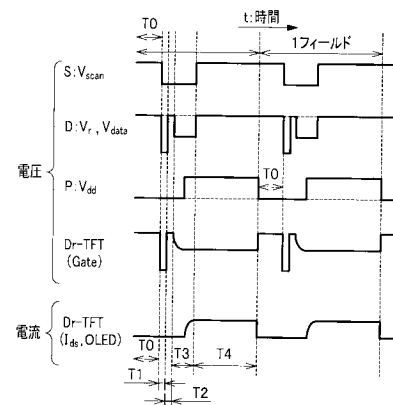
(54) 【発明の名称】 ディスプレイ装置およびその画素駆動方法

(57) 【要約】

【課題】ディスプレイの画像表示において経時的な画質劣化を抑制する。

【解決手段】ディスプレイ装置100の列ドライバ33および行ドライバ34は、1フィールドに対応して画素回路25を駆動する期間T0～T5において、当該画素の画像データ電圧 V_{data} をDr-TFT2のゲートに印加して書き込む書込期間T3の前に、Dr-TFT2に対して電源電圧 V_{dd} の供給を停止しつつ、Dr-TFT2の経時変化を抑制するために、OLED1の輝度に対応してDr-TFT2を駆動するために予め定められた最大ゲート電圧と最小ゲート電圧との差分の電圧値よりも大きな絶対値を有する特性変化抑制電圧 V_r を、期間T1にデータラインDからDr-TFT2のゲートに予め印加し、直後の期間T2にその状態を保持しておく。その後、書込期間T3に入ってからDr-TFT2に電源電圧 V_{dd} を印加することでOLED1の発光を開始させ、期間T4の間に発光を継続させる。

【選択図】 図8



【特許請求の範囲】**【請求項 1】**

発光ダイオードと、前記発光ダイオードを駆動する駆動用TFTと、映像信号に対応した画像データ電圧を所定のデータラインから前記駆動用TFTのゲートに印加する画素選択用TFTとを含む画素回路が画素としてマトリクス状に配置された表示パネルと、所定の繰返単位期間毎に前記画素回路を駆動することで前記表示パネルにおいて画素を繰り返し発光させる駆動回路と、入力される映像信号を各画素の画像データ信号に変換して前記画像データ信号と前記映像信号の同期情報を示す同期信号とを前記駆動回路に出力する信号処理回路とを備えるディスプレイ装置であって、

前記駆動回路は、

10

前記画素回路を駆動する前記繰返単位期間において、当該画素の画像データ電圧を前記駆動用TFTのゲートに印加する期間以外の前記駆動用TFTの動作前の予め定められた期間に、前記駆動用TFTの経時変化を抑制するために、前記発光ダイオードの輝度に対応して当該駆動用TFTを駆動するために予め定められた最大ゲート電圧と最小ゲート電圧との差分の電圧値よりも大きな絶対値を有する制御電圧を、前記データラインから当該駆動用TFTのゲートに印加することを特徴とするディスプレイ装置。

【請求項 2】

前記発光ダイオードは有機EL素子であることを特徴とする請求項 1 に記載のディスプレイ装置。

【請求項 3】

20

前記駆動回路は、列ドライバと行ドライバとを備え、

前記列ドライバは、前記画素回路を駆動する前記繰返単位期間内の処理に対応した予め定められたタイミングパルスを生成し、前記信号処理回路から入力する画像データ信号と同期信号と前記生成したタイミングパルスとに基づいて、前記表示パネルの列方向から前記画素回路の列を選択し、選択した画素回路の列に前記画像データ電圧と前記制御電圧とを異なるタイミングで印加し、

前記行ドライバは、前記画素回路を駆動する前記繰返単位期間内の処理に対応した予め定められたタイミングパルスを生成し、前記信号処理回路から入力する同期信号と前記前記生成したタイミングパルスとに基づいて、前記表示パネルの行方向から前記画素回路の行を選択し、選択した画素回路の行に走査電圧と電源電圧とを印加し、

30

前記列ドライバは、

前記表示パネルの列方向の複数のデータラインから前記画素回路のデータラインを選択して前記画像データ電圧を印加するデータ用シフトレジスタ回路と、

前記表示パネルの列方向の複数のデータラインから前記画素回路のデータラインを選択して前記制御電圧を印加する制御電圧用シフトレジスタ回路とを備え、

前記行ドライバは、

前記表示パネルの行方向の複数の走査ラインから前記画素回路の走査ラインを選択して前記走査電圧を印加するスキャン用シフトレジスタ回路と、

前記表示パネルの行方向の複数の電源ラインから前記画素回路の電源ラインを選択して前記電源電圧を印加する電源電圧制御用シフトレジスタ回路とを備えることを特徴とする請求項 1 または請求項 2 に記載のディスプレイ装置。

40

【請求項 4】

発光ダイオードと、前記発光ダイオードを駆動する駆動用TFTと、映像信号に対応した画像データ電圧を所定のデータラインから前記駆動用TFTのゲートに印加する画素選択用TFTとを含む画素回路が画素としてマトリクス状に配置された表示パネルと、所定の繰返単位期間毎に前記画素回路を駆動することで前記表示パネルにおいて画素を繰り返し発光させる駆動回路と、入力される映像信号を各画素の画像データ信号に変換して前記画像データ信号と前記映像信号の同期情報を示す同期信号とを前記駆動回路に出力する信号処理回路とを備えるディスプレイ装置の前記駆動回路による画素駆動方法であって、

前記駆動回路は、

50

前記画素回路を駆動する前記繰返単位期間において、当該画素の画像データ電圧を前記駆動用TFTのゲートに印加する期間以外の前記駆動用TFTの動作前の予め定められた期間に、前記駆動用TFTの経時変化を抑制するために、前記発光ダイオードの輝度に対応して当該駆動用TFTを駆動するために予め定められた最大ゲート電圧と最小ゲート電圧との差分の電圧値よりも大きな絶対値を有し、かつ、前記画像データ電圧の印加方向と同じ方向を示すマイナスの制御電圧を、前記データラインから当該駆動用TFTのゲートに印加し、

前記繰返単位期間の少なくとも前記制御電圧を印加する期間においては、前記発光ダイオードに対する電源電圧の印加を停止することを特徴とする画素駆動方法。

【請求項 5】

発光ダイオードと、前記発光ダイオードを駆動する駆動用TFTと、映像信号に対応した画像データ電圧を所定のデータラインから前記駆動用TFTのゲートに印加する画素選択用TFTとを含む画素回路が画素としてマトリクス状に配置された表示パネルと、所定の繰返単位期間毎に前記画素回路を駆動することで前記表示パネルにおいて画素を繰り返し発光させる駆動回路と、入力される映像信号を各画素の画像データ信号に変換して前記画像データ信号と前記映像信号の同期情報を示す同期信号とを前記駆動回路に出力する信号処理回路とを備えるディスプレイ装置の前記駆動回路による画素駆動方法であって、

前記駆動回路は、

前記画素回路を駆動する前記繰返単位期間において、当該画素の画像データ電圧を前記駆動用TFTのゲートに印加する期間以外の前記駆動用TFTの動作前の予め定められた期間に、前記駆動用TFTの経時変化を抑制するために、前記発光ダイオードの輝度に対応して当該駆動用TFTを駆動するために予め定められた最大ゲート電圧と最小ゲート電圧との差分の電圧値よりも大きな絶対値を有し、かつ、前記画像データ電圧の印加方向とは逆方向を示すプラスの制御電圧を、前記データラインから印加することを特徴とする画素駆動方法。

【請求項 6】

発光ダイオードと、前記発光ダイオードを駆動する駆動用TFTと、データ保持用コンデンサと、映像信号に対応した画像データ電圧を所定のデータラインから前記駆動用TFTおよび前記データ保持用コンデンサに印加する画素選択用TFTとを含む画素回路をディスプレイ装置の画素として、所定の繰返単位期間に、前記画像データ電圧を前記駆動用TFTのゲートに印加しつつ前記データ保持用コンデンサに書き込む書込期間と、前記書込期間に続いて前記駆動用TFTのゲートに印加し続ける電圧により前記発光ダイオードを発光させる発光期間と、前記データ保持用コンデンサに書き込まれた電圧により前記発光ダイオードを発光させる保持期間とを備えて繰り返し駆動する駆動回路による画素駆動方法であって、

前記駆動回路は、

前記繰返単位期間において、前記駆動用TFTの動作前の予め定められた期間として前記書込期間よりも前、または、前記保持期間よりも後に、前記駆動用TFTの経時変化を抑制するために、前記発光ダイオードの輝度に対応して当該駆動用TFTを駆動するために予め定められた最大ゲート電圧と最小ゲート電圧との差分の電圧値よりも大きな絶対値を有する制御電圧を、前記データラインから当該駆動用TFTのゲートに印加することを特徴とする画素駆動方法。

【請求項 7】

前記駆動回路は、

前記繰返単位期間の前記駆動用TFTの動作前の予め定められた期間において、前記制御電圧を前記駆動用TFTのゲートに印加した後に、前記制御電圧の印加を停止することを特徴とする請求項 6 に記載の画素駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ディスプレイ装置およびその画素駆動方法に係り、特に、発光ダイオードと

10

20

30

40

50

、発光ダイオードを駆動する駆動用薄膜トランジスタとを含む画素回路が画素としてマトリクス状に配置された表示パネルを含むディスプレイ装置およびその画素駆動方法に関する。

【背景技術】

【0002】

近年、ディスプレイの超薄型化を目指して、基板にプラスチック等の柔軟な材料を用いたフレキシブルディスプレイの研究が盛んである。このようなフレキシブルディスプレイを作製する場合には、ガラス基板を用いるディスプレイを作製する場合とは作製条件が当然異なる。具体的には、ガラス基板を用いるディスプレイを作製する場合には、200 以上のプロセスを用いて作製するが、フレキシブルディスプレイを作製する場合には、この

10

【0003】

従来、ディスプレイ装置の画素回路において、EL (Electro Luminescence) 素子から成る発光ダイオードと、このEL素子を駆動する駆動用TFTとを有機半導体素子で構成した有機ELディスプレイが知られている。有機EL素子を用いて高輝度、高コントラスト、長寿

20

【0004】

図3に示す画素回路25は、従来公知の一般的なものである。この画素回路25は、OLED (Organic Light Emitting Diode) 1と、Dr-TFT 2と、データ保持用コンデンサC3と、Sw-TFT 4とを備えている。

OLED 1は、駆動電流値に応じた輝度で発光する有機発光ダイオードである。

Dr-TFT 2は、入力される画像データに応じた画像データ電圧を電流値に変換しOLED 1に駆動電流として流す駆動用TFTとして動作すると共に、この画像データ電圧をデータ保持用コンデンサC3に印加するものである。

Sw-TFT 4は、表示パネル内にマトリクス配置された複数の画素回路25から所定の画素回路を選択するための選択信号(スキャン信号)を受け、Dr-TFT 2を動作させる画素選択用TFTとして動作するものである。

30

【0005】

Dr-TFT 2の作製例として、有機材料を用いたバックゲート型のTFT構造を図6に示す。図6に断面を示すDr-TFT 2は、ゲート電極11の上にゲート絶縁膜12が積層され、このゲート絶縁膜12の上には、中央部分に有機半導体13が積層され、かつ、この有機半導体13を間に挟むようにソース電極14およびドレイン電極15が積層されている。なお、図3に示すSw-TFT 4も同じ構造とすることができる。

【0006】

図3に示す画素回路25内の各素子間の接続は次の通りである。すなわち、OLED 1のカソードは共通電極(図3中では V_{cath} と表記した)に接続している。また、Dr-TFT 2のドレインはOLED 1のアノードに接続し、Dr-TFT 2のソースは正(+)の電源ラインPに接続している。なお、TFTは、ソースとドレインとを構造上は区別する必要がなく、互いに逆にしても動作するため、以下では必要ない限りこれらを区別しない。Dr-TFT 2のようにソース・ドレイン間を流れる電流の向きが常に一定であって、かつp型TFTである場合には、+側がソース、-側がドレインとなる。Dr-TFT 2のゲートとソースの間には、データ保持用コンデンサC3が形成されている。Dr-TFT 2のゲートとデータラインDとの間には、Sw-TFT 4のドレインおよびソースが接続されている。Sw-TFT 4のゲートは、走査ラインSに接続している。なお、データラインDは、画素の画像データを供給するためのラインを示し、走査ラインSは画素回路25の画素を選択するためのラインを示す。

40

50

【0007】

この画素回路25において、スキャンラインSによりSw-TFT4がオンすると、その画素の画像データに応じたデータ電圧（以下、 V_{data} と表記する）がSw-TFT4を通してデータ保持用コンデンサC3に印加される。これにより、データ保持用コンデンサC3に電荷が蓄積されると共に、Dr-TFT2がオンするので、データ電圧 V_{data} に応じた電流が電源ラインPからDr-TFT2を通してOLED1に流れて発光する。ここで、画像データ電圧をデータ保持用コンデンサに蓄積する動作は、書き込み（またはプログラミング）と呼ばれ、その期間が書込期間である。書込期間以外ではSw-TFT4はオフ状態であるため、データ保持用コンデンサC3に蓄えられた電荷による電圧 V_{data} でDr-TFT2の動作状態が保持され、画像データに応じた電流が流れ続け、次の書込期間までOLED1が発光し続ける。

10

【0008】

しかしながら、図3に示すDr-TFT2のように有機EL素子を発光させる駆動用TFT、特に駆動用有機TFTによる電圧-電流変換動作は、アナログ的な動作のため、駆動用TFTのしきい値電圧、移動度など、駆動用TFTの特性の影響を直接的に受けてしまう。また、駆動用TFTに有機材料を用いた場合には、有機材料特有の劣化が起こる。すなわち、有機材料は、大気中の水蒸気や酸素に対して活性であるため、長期間大気に晒されると、材料の特性が劣化する。

【0009】

駆動用TFTのしきい値電圧、移動度などの駆動用TFTの特性は、一般に、連続的な駆動により経時変化を伴う。つまり、連続して2回、3回...とスキャンした場合の駆動用TFTの特性は、1回目、2回目...のスキャンのときよりもそれぞれ劣化する。具体的には、駆動用TFTを用いた画素回路では、そのスキャン1回目の動作初期時と、連続して2回、3回...とスキャンしてから駆動させた後とを比較すると、同じ画像データに対しても画素回路の有機EL素子の発光輝度に変化が生じる。そのため、駆動用TFTの連続的な駆動により経時変化が生じると、それを用いたディスプレイにおいて階調表示機能が劣化するという、表示画質の劣化に繋がるという問題がある。つまり、この場合には、駆動用TFTのトランジスタ特性が変化することで本来表示しようとしている色が表現できなくなってしまう。

20

【0010】

これに関連して、従来、ディスプレイの各画素回路間のばらつきを主として補正するためのTFT駆動回路を用いることで、ディスプレイの表示画質の劣化を改善する技術が知られている（例えば非特許文献1、2参照）。

30

【0011】

非特許文献1に記載されたTFT駆動回路は、駆動用TFT固有のしきい値電圧を、当該TFT駆動回路内のコンデンサに予め記憶させ、その電圧に対して、表示すべき輝度に対応するデータ電圧を重畳して書き込み動作を行う画素回路として機能する。そして、この画素回路ごとに、回路内の駆動用TFT固有のしきい値電圧値をコンデンサに予め記憶させるので、ディスプレイ全体として各画素回路間のばらつきを補正することができる。

【0012】

また、非特許文献2に記載されたTFT駆動回路は、書き込み期間において、データ電極から、駆動用TFTを含む駆動回路部に対して、当該画素が表示すべき輝度に対応する電流（有機EL素子に流れる電流）を流入させ、その電流値に応じた電圧として、その駆動用TFTのゲートに印加された電圧値を、画素内のコンデンサに書き込む動作を行う画素回路として機能する。そして、非特許文献1と同様に、ディスプレイ全体として各画素回路間のばらつきを補正することができる。つまり、非特許文献1に記載されたTFT駆動回路は、電圧プログラム型の駆動回路であるのに対して、非特許文献2に記載されたTFT駆動回路は、電流プログラム型の駆動回路である。このうち、電流プログラム型駆動回路は、有機EL素子に流れる電流から直接的に、駆動用TFTのゲートに印加される電圧値を決定して書き込むタイプなので、駆動用TFTのしきい値電圧のほかに、駆動用TFTの特性としての移動度のばらつきも補正できる。そのため、動作の面においては、電圧プログラム型駆動回路

40

50

よりも実用的である。

【先行技術文献】

【非特許文献】

【0013】

【非特許文献1】Dawson et al. "Design of an Improvement Pixel for a Poly-silicon Active-Matrix Organic LED Display" SID'98 DIGEST, 4.2, pp.11-14(1998).

【非特許文献2】Dawson et al. "The Impact of the Transient Response of Organic Light Emitting Diodes on the Design of Active Matrix OLED Displays" IEDM'98, 32.6, pp.875-878 (1998).

【発明の概要】

10

【発明が解決しようとする課題】

【0014】

しかしながら、ディスプレイの表示画質の劣化を改善する従来の電流プログラム型駆動回路は、有機EL素子に流れる電流から直接的に、駆動用TFTのゲートに印加される電圧値を決定するものなので、画素内に配設すべきTFTの個数を大きく増加させなければならないという欠点がある。また、このようにTFTの個数が多いため、それらのTFTを制御するための多くの制御用配線を必要とする。そのため、電流プログラム型駆動回路を用いた場合には、ディスプレイを高精細化することは極めて困難である。また、同様な理由から、電流プログラム型駆動回路を用いてディスプレイの作製上の歩留まりを改善することも極めて困難である。また、そもそも、電流プログラム型駆動回路の技術は、TFT特性の経時変化により特性の劣化が生じたときでも画質を改善するためにTFT数を増加したものであって、駆動用TFTの連続的な駆動に起因するTFT特性の経時的な劣化を遅らせるなどの劣化抑制を目指した技術ではない。

20

【0015】

また、図6に例示したように、有機材料を用いて駆動用TFTをバックゲート型のTFT構造に作製した場合には、有機材料が長期間大気に晒されることによる材料自体の特性劣化があるという問題に加えて、駆動用TFTの電氣的な特性が、有機半導体13とゲート絶縁膜12との界面の状態に敏感に反応して変化してしまうという問題もある。さらに、ディスプレイの表示画質の劣化を改善するために、このような駆動用有機TFTを用いて電流プログラム型駆動回路を作製しようとしても、その場合には、画素内に配設すべきTFTの個数が多数であるため、このような多数の有機TFTを作製することは実用的ではなく極めて困難である。

30

【0016】

本発明は、前記問題を解決するために創案されたものであり、ディスプレイの画像表示において経時的な画質劣化を抑制することを課題とする。

【課題を解決するための手段】

【0017】

前記課題を解決するために、本願発明者らは、ディスプレイの画素内の駆動用TFTのゲートに印加される電圧とそのときのドレイン電流とを所定の階調範囲のゲート電圧に亘って測定し、ゲート電圧を横軸、ドレイン電流を縦軸としてプロットした伝達特性が、スキャンを行う毎に、横軸において一方の方向へとシフトしていくことを、ディスプレイの画像表示において経時的な画質劣化として観測し、種々検討を行った。その結果、画素において駆動用TFTのゲートに画像データ電圧を印加して書き込み動作を行う前に、この画像データ電圧として用いる駆動範囲の電圧よりも大きい制御電圧を駆動用TFTのゲートに予め印加しておくことで、駆動用TFTの経時的な劣化を抑制できることを見出した。

40

【0018】

そこで、本発明のうち本発明の請求項1のディスプレイ装置は、発光ダイオードと、発光ダイオードを駆動する駆動用TFTと、映像信号に対応した画像データ電圧を所定のデータラインから駆動用TFTのゲートに印加する画素選択用TFTとを含む画素回路が画素としてマトリクス状に配置された表示パネルと、所定の繰返単位期間毎に画素回路を駆動するこ

50

とで表示パネルにおいて画素を繰り返し発光させる駆動回路と、入力される映像信号を各画素の画像データ信号に変換して画像データ信号と映像信号の同期情報を示す同期信号とを駆動回路に出力する信号処理回路とを備えるディスプレイ装置であって、駆動回路が、画素回路を駆動する繰返単位期間において、当該画素の画像データ電圧を駆動用TFTのゲートに印加する期間以外の駆動用TFTの動作前の予め定められた期間に、駆動用TFTの経時変化を抑制するために、発光ダイオードの輝度に対応して当該駆動用TFTを駆動するために予め定められた最大ゲート電圧と最小ゲート電圧との差分の電圧値よりも大きな絶対値を有する制御電圧を、データラインから当該駆動用TFTのゲートに印加することを特徴とする。

【0019】

10

かかる構成によれば、ディスプレイ装置は、画素回路を駆動する駆動回路により、画素の画像データ電圧を印加していない期間に、駆動用TFTの経時変化を抑制可能な絶対値を有する制御電圧を、データラインから当該駆動用TFTのゲートに印加するので、駆動用TFT特性の経時変化に起因して画素の輝度レベルが低下するといった劣化を抑制することができる。したがって、ディスプレイ装置は、表示パネルによる画像表示において経時的な画質劣化を抑制することができる。

【0020】

また、本発明の請求項2のディスプレイ装置は、請求項1記載のディスプレイ装置において、発光ダイオードが有機EL素子であることを特徴とする。

【0021】

20

かかる構成によれば、ディスプレイ装置は、表示パネルの画素に有機EL素子を備えているので、有機ELディスプレイにおいて、有機EL素子を駆動する駆動用TFT特性の経時変化に起因して画素の輝度レベルが低下するといった劣化を抑制することができる。

【0022】

また、本発明の請求項3のディスプレイ装置は、請求項1または請求項2に記載のディスプレイ装置において、駆動回路が、列ドライバと行ドライバとを備え、列ドライバが、データ用シフトレジスタ回路と、制御電圧用シフトレジスタ回路とを備え、行ドライバが、スキャン用シフトレジスタ回路と、電源電圧制御用シフトレジスタ回路とを備えることとした。

【0023】

30

かかる構成によれば、ディスプレイ装置は、駆動回路において、列ドライバが、画素回路を駆動する繰返単位期間内の処理に対応した予め定められたタイミングパルスを生成し、信号処理回路から入力する画像データ信号と同期信号と前記生成したタイミングパルスとに基づいて、表示パネルの列方向から画素回路の列を選択し、選択した画素回路の列に画像データ電圧と制御電圧とを異なるタイミングで印加する。そして、駆動回路において、行ドライバが、画素回路を駆動する繰返単位期間内の処理に対応した予め定められたタイミングパルスを生成し、信号処理回路から入力する同期信号と前記生成したタイミングパルスとに基づいて、表示パネルの行方向から画素回路の行を選択し、選択した画素回路の行に走査電圧と電源電圧とを印加する。

【0024】

40

また、かかる構成によれば、ディスプレイ装置は、駆動回路において、列ドライバが、データ用シフトレジスタ回路によって、表示パネルの列方向の複数のデータラインから画素回路のデータラインを選択して画像データ電圧を印加する。そして、列ドライバは、異なるタイミングで、制御電圧用シフトレジスタ回路によって、表示パネルの列方向の複数のデータラインから画素回路のデータラインを選択して制御電圧を印加する。また、駆動回路において、行ドライバは、スキャン用シフトレジスタ回路によって、表示パネルの行方向の複数の走査ラインから画素回路の走査ラインを選択して走査電圧を印加する。そして、行ドライバは、表示パネルの行方向の複数の電源ラインから画素回路の電源ラインを選択して電源電圧を印加する。

【0025】

50

したがって、ディスプレイ装置は、駆動回路が、画像データと制御電圧とを選択画素に独立に印加できる列ドライバと、スキャン電圧と電源電圧とを選択画素に独立に印加できる行ドライバとを備えている。そのため、駆動回路は、行ドライバによって、所定の繰返単位期間内において、選択画素へ供給する電源電圧を変動させることができる。仮に制御電圧の印加方向を、発光ダイオードの発光強度が増加する方向と同じマイナス方向とした場合には、制御電圧印加期間に電源電圧の印加を停止しなければ、この期間に発光ダイオードが発光してしまうことがある。しかしながら、駆動回路は、行ドライバによって、選択画素への電源電圧の印加を停止することができるので、制御電圧印加期間に発光ダイオードが発光するといった事態を回避することができる。ところで、駆動用TFTが例えばp型動作するとき、駆動用TFTのゲート電圧とドレイン電流とを二次元プロットした伝達特性が、スキャンを行う毎に、ゲート電圧軸においてプラス方向へとシフトしていくタイプの駆動用TFTの場合や、n型動作しつつ伝達特性がスキャンを行う毎にゲート電圧軸においてマイナス方向へとシフトしていくタイプの駆動用TFTの場合には、制御電圧の印加方向を、発光ダイオードの発光強度が増加する方向と同じマイナス方向にした方が効果的である。そのため、このディスプレイ装置は、このような特性の半導体材料を用いた場合であっても駆動用TFTの電気特性の経時変化に起因して画素の輝度レベルが低下するといった劣化を効果的に抑制することができる。

10

【0026】

また、前記課題を解決するために、本発明の請求項4の画素駆動方法は、本発明の第1の観点に係る画素駆動方法であって、発光ダイオードと、発光ダイオードを駆動する駆動用TFTと、映像信号に対応した画像データ電圧を所定のデータラインから駆動用TFTのゲートに印加する画素選択用TFTとを含む画素回路が画素としてマトリクス状に配置された表示パネルと、所定の繰返単位期間毎に画素回路を駆動することで表示パネルにおいて画素を繰り返し発光させる駆動回路と、入力される映像信号を各画素の画像データ信号に変換して画像データ信号と映像信号の同期情報を示す同期信号とを駆動回路に出力する信号処理回路とを備えるディスプレイ装置の駆動回路による画素駆動方法であって、駆動回路が、画素回路を駆動する繰返単位期間内において、当該画素の画像データ電圧を駆動用TFTのゲートに印加する期間以外の駆動用TFTの動作前の予め定められた期間に、駆動用TFTの経時変化を抑制するために、発光ダイオードの輝度に対応して当該駆動用TFTを駆動するために予め定められた最大ゲート電圧と最小ゲート電圧との差分の電圧値よりも大きな絶対値を有し、かつ、画像データ電圧の印加方向と同じ方向を示すマイナスの制御電圧を、データラインから当該駆動用TFTのゲートに印加し、繰返単位期間の少なくとも制御電圧を印加する期間においては、発光ダイオードに対する電源電圧の印加を停止することを特徴とする。

20

30

【0027】

かかる手順によれば、本発明の請求項4の画素駆動方法は、画素回路を駆動する駆動回路によって、画素の画像データ電圧を印加していない期間に、駆動用TFTの経時変化を抑制可能な絶対値を有したマイナスの制御電圧を、データラインから当該駆動用TFTのゲートに印加し、少なくともその期間には電源電圧の印加を停止する。したがって、駆動用TFTが例えばp型動作するとき、駆動用TFTのゲート電圧とドレイン電流とを二次元プロットした伝達特性が、スキャンを行う毎に、ゲート電圧軸においてプラス方向へとシフトしていくタイプの駆動用TFTの場合や、n型動作しつつ伝達特性がスキャンを行う毎にゲート電圧軸においてマイナス方向へとシフトしていくタイプの駆動用TFTの場合に、画素の輝度レベルが低下するといった劣化を効果的に抑制することができる。この際に、制御電圧の印加方向は、発光ダイオードの発光強度が増加する方向と同じマイナス方向なので、仮に、この制御電圧印加期間に電源電圧の印加を停止しなければ、この期間に発光ダイオードが発光してしまう。ところが、この第1の観点に係る画素駆動方法では、駆動回路により、この制御電圧印加期間を少なくとも含む期間に、電源電圧の印加を停止する制御を行う。したがって、画素の画像データ電圧を印加していない期間に、データと無関係な無駄な発光を防止することができる。

40

50

【 0 0 2 8 】

また、前記課題を解決するために、本発明の請求項 5 の画素駆動方法は、本発明の第 2 の観点に係る画素駆動方法であって、発光ダイオードと、発光ダイオードを駆動する駆動用 TFT と、映像信号に対応した画像データ電圧を所定のデータラインから駆動用 TFT のゲートに印加する画素選択用 TFT とを含む画素回路が画素としてマトリクス状に配置された表示パネルと、所定の繰返単位期間毎に画素回路を駆動することで表示パネルにおいて画素を繰り返し発光させる駆動回路と、入力される映像信号を各画素の画像データ信号に変換して画像データ信号と映像信号の同期情報を示す同期信号とを駆動回路に出力する信号処理回路とを備えるディスプレイ装置の駆動回路による画素駆動方法であって、駆動回路が、画素回路を駆動する繰返単位期間において、当該画素の画像データ電圧を駆動用 TFT のゲートに印加する期間以外の駆動用 TFT の動作前の予め定められた期間に、駆動用 TFT の経時変化を抑制するために、発光ダイオードの輝度に対応して当該駆動用 TFT を駆動するために予め定められた最大ゲート電圧と最小ゲート電圧との差分の電圧値よりも大きな絶対値を有し、かつ、画像データ電圧の印加方向とは逆方向を示すプラスの制御電圧を、データラインから印加することを特徴とする。

10

【 0 0 2 9 】

かかる手順によれば、本発明の請求項 5 の画素駆動方法は、画素回路を駆動する駆動回路によって、画素の画像データ電圧を印加していない期間に、駆動用 TFT の経時変化を抑制可能な絶対値を有したプラスの制御電圧を、データラインから当該駆動用 TFT のゲートに印加する。したがって、駆動用 TFT が例えば p 型動作するとき、駆動用 TFT のゲート電圧とドレイン電流とを二次元プロットした伝達特性が、スキャンを行う毎に、ゲート電圧軸においてマイナス方向へとシフトしていくタイプの駆動用 TFT の場合や、n 型動作しつつ伝達特性がスキャンを行う毎にゲート電圧軸においてプラス方向へとシフトしていくタイプの駆動用 TFT の場合には、画素の輝度レベルが低下するといった劣化を効果的に抑制することができる。この際に、制御電圧の印加方向は、発光ダイオードの発光強度が増加する方向と逆のプラス方向なので、電源電圧の印加に関わらず、この制御電圧印加期間に発光ダイオードは発光しない。したがって、この第 2 の観点に係る画素駆動方法では、第 1 の観点に係る画素駆動方法よりも少ない処理で、画素の輝度変化を効果的に抑制することができる。

20

【 0 0 3 0 】

また、前記課題を解決するために、本発明の請求項 6 の画素駆動方法は、本発明の第 3 の観点に係る画素駆動方法であって、発光ダイオードと、発光ダイオードを駆動する駆動用 TFT と、データ保持用コンデンサと、映像信号に対応した画像データ電圧を所定のデータラインから駆動用 TFT およびデータ保持用コンデンサに印加する画素選択用 TFT とを含む画素回路をディスプレイ装置の画素として、所定の繰返単位期間に、画像データ電圧を駆動用 TFT のゲートに印加しつつデータ保持用コンデンサに書き込む書込期間と、書込期間に続いて駆動用 TFT のゲートに印加し続ける電圧により発光ダイオードを発光させる発光期間と、データ保持用コンデンサに書き込まれた電圧により発光ダイオードを発光させる保持期間とを備えて繰り返し駆動する駆動回路による画素駆動方法であって、駆動回路が、繰返単位期間において、駆動用 TFT の動作前の予め定められた期間として書込期間よりも前、または、保持期間よりも後に、駆動用 TFT の経時変化を抑制するために、発光ダイオードの輝度に対応して当該駆動用 TFT を駆動するために予め定められた最大ゲート電圧と最小ゲート電圧との差分の電圧値よりも大きな絶対値を有する制御電圧を、データラインから当該駆動用 TFT のゲートに印加することを特徴とする。

30

40

【 0 0 3 1 】

かかる手順によれば、本発明の請求項 6 の画素駆動方法は、画素回路を駆動する駆動回路によって、画素の画像データ電圧を印加していない期間として書込期間よりも前、または、保持期間よりも後に、駆動用 TFT の経時変化を抑制可能な制御電圧を、データラインから当該駆動用 TFT のゲートに印加する。これにより、制御電圧を例えば 1 μ s 以下といった非常に短い瞬間的なパルスで印加した場合には、制御電圧の電圧方向がプラスであって

50

もマイナスであっても、画像データの発光に影響しないため、制御電圧の印加処理という少ない処理だけで、画素の輝度レベルが低下するといった劣化を抑制することができる。したがって、この第3の観点に係る画素駆動方法では、駆動用TFTが例えばp型動作するときに、駆動用TFTのゲート電圧とドレイン電流とを二次元プロットした伝達特性が、スキャンを行う毎に、ゲート電圧軸においてプラス方向へとシフトしていくタイプの駆動用TFTの場合でも、マイナス方向へとシフトしていくタイプの駆動用TFTの場合でも、当該駆動用TFT特性の経時変化に起因して画素の輝度レベルが低下するといった劣化を効果的に抑制することができる。また、同様に、駆動用TFTがn型動作するときに、伝達特性がスキャンを行う毎にゲート電圧軸においてマイナス方向へとシフトしていくタイプの駆動用TFTの場合でも、プラス方向へとシフトしていくタイプの駆動用TFTの場合でも、当該駆動用TFT特性の経時変化に起因して画素の輝度レベルが低下するといった劣化を効果的に抑制することができる。

10

【0032】

また、本発明の請求項7の画素駆動方法は、請求項6に記載の画素駆動方法において、駆動回路が、繰返単位期間の駆動用TFTの動作前の予め定められた期間において、制御電圧を駆動用TFTのゲートに印加した後に、制御電圧の印加を停止することとした。

【0033】

かかる手順によれば、本発明の請求項7の画素駆動方法は、制御電圧を、データラインから当該駆動用TFTのゲートに印加した後であって、駆動用TFTが動作する前に制御電圧の印加を停止するので、制御電圧を例えば1 μ s以下といった非常に短い瞬間的なパルスを印加せずに比較的長期間の矩形パルス等をゲートに印加することができる。そして、駆動用TFTが動作する前に制御電圧の印加を停止するので、この比較的長期間の間にデータ保持用コンデンサに書き込ませてしまった不要な制御電圧値を消去することができる。そのため、駆動用TFTが動作する期間に入ってから、同じデータラインから入る画素の画像データをデータ保持用コンデンサに正しく書き込むことができる。したがって、本画素駆動方法は、駆動用TFTが例えばp型動作するときに、駆動用TFTのゲート電圧とドレイン電流とを二次元プロットした伝達特性が、スキャンを行う毎に、ゲート電圧軸においてプラス方向へとシフトしていくタイプの駆動用TFTの場合や、駆動用TFTがn型動作するときに、伝達特性がスキャンを行う毎にゲート電圧軸においてマイナス方向へとシフトしていくタイプの駆動用TFTの場合に有効である。

20

30

【発明の効果】

【0034】

請求項1に記載の発明によれば、ディスプレイ装置は、画素回路を駆動する駆動回路により、画素の画像データ電圧を印加していない期間に、駆動用TFTの経時的な劣化を抑制可能な予め定められた絶対値を有する制御電圧を、データラインから当該駆動用TFTのゲートに印加するので、駆動用TFT特性の経時変化に起因して画素の輝度レベルが低下するといった劣化を抑制することができる。これにより、表示パネルの画像表示、特に階調表示における画質変化を改善することができる。さらに、この際に、発光ダイオード、駆動用TFT及び画素選択用TFTによる基本的な画素回路の構成素子数を増やすことなく、画素の輝度変化を抑制することができる。

40

【0035】

請求項2に記載の発明によれば、ディスプレイ装置は、有機EL素子を備えているので、有機ELディスプレイにおいて画素の輝度変化を抑制することができる。

請求項3に記載の発明によれば、ディスプレイ装置は、駆動回路が、画像データと制御電圧とスキャン電圧と電源電圧とを選択画素に独立に印加できるので、駆動用TFTがp型動作するときに駆動用TFTの伝達特性がスキャンを行う毎にゲート電圧軸においてプラス方向へとシフトしていくタイプの駆動用TFTの場合や、n型動作しつつ伝達特性がスキャンを行う毎にゲート電圧軸においてマイナス方向へとシフトしていくタイプの駆動用TFTの場合であっても画素の輝度変化を効果的に抑制することができる。

【0036】

50

請求項 4 に記載の発明によれば、画素駆動方法は、駆動回路により、画素の画像データ電圧を印加していない期間に、駆動用TFTの経時変化を抑制可能な予め定められた絶対値を有するマイナスの制御電圧を、データラインから当該駆動用TFTのゲートに印加しつつ、制御電圧印加期間を少なくとも含む期間に電源電圧の印加を停止する制御を行うので、画素の画像データ電圧を印加していない期間に、データと無関係な無駄な発光を防止しつつ、駆動用TFT特性の経時変化に起因する画素の輝度変化を抑制することができる。

【 0 0 3 7 】

請求項 5 に記載の発明によれば、画素駆動方法は、駆動回路により、画素の画像データ電圧を印加していない期間に、駆動用TFTの経時変化を抑制可能な予め定められた絶対値を有するプラスの制御電圧を、データラインから当該駆動用TFTのゲートに印加する単純な制御で、駆動用TFT特性の経時変化に起因する画素の輝度変化を抑制することができる。

10

【 0 0 3 8 】

請求項 6 に記載の発明によれば、画素駆動方法は、駆動回路により、書込期間よりも前または保持期間よりも後に、駆動用TFTの経時変化を抑制可能な予め定められた絶対値を有する制御電圧を、データラインから当該駆動用TFTのゲートに印加するので、画素回路に含まれる駆動用TFTが p 型または n 型動作するとき、駆動用TFTの伝達特性がスキャンを行う毎にゲート電圧軸においてプラス方向またはマイナス方向の一方へとシフトしていく 4 つタイプのいずれの駆動用TFTを用いても、当該駆動用TFT特性の経時変化に起因する画素の輝度変化を効果的に抑制することができる。

20

【 0 0 3 9 】

請求項 7 に記載の発明によれば、画素駆動方法は、駆動回路により、制御電圧の印加中にデータ保持用コンデンサに書き込ませてしまった不要な制御電圧値を消去した上で画素の画像データを正しく書き込みつつ、駆動用TFT特性の経時変化に起因する画素の輝度変化を抑制することができる。

【 図面の簡単な説明 】

【 0 0 4 0 】

【 図 1 】 本発明の実施形態に係るディスプレイ装置の構成を示すブロック図である。

【 図 2 】 本発明の実施形態に係るディスプレイ装置の列ドライバおよび行ドライバの構成例を示すブロック図である。

30

【 図 3 】 本発明の実施形態に係るディスプレイ装置の画素の構成例を示す回路図である。

【 図 4 】 通常駆動により画素を 3 回までスキャンした場合の Dr-TFT の伝達特性の経時的な劣化を示すグラフである。

【 図 5 】 本発明の実施形態に係る画素駆動法により画素を 3 回までスキャンした場合の Dr-TFT の伝達特性の経時的な劣化を示すグラフである。

【 図 6 】 バックゲート型の TFT 構造に作製された Dr-TFT を模式的に示す断面図である。

【 図 7 】 ディスプレイ装置の画素をスキャンしたときの Dr-TFT の断面を模式的に示す図であって、(a) は通常駆動の 1 回スキャン後の状態、(b) は通常駆動の複数回スキャン後の状態、(c) は本発明の実施形態に係る画素駆動法にて 1 回スキャン後の状態、(d) は本発明の実施形態に係る画素駆動法にて複数回スキャン後の状態をそれぞれ示している。

40

【 図 8 】 本発明の実施形態に係るディスプレイ装置の画素の輝度変化を抑制する画素駆動方法で用いる各ラインの信号波形のタイミングチャートの一例である。

【 図 9 】 本発明の実施形態に係るディスプレイ装置の画素の輝度変化を抑制する画素駆動方法で用いる各ラインの信号波形のタイミングチャートの他の例である。

【 発明を実施するための形態 】

【 0 0 4 1 】

図面を参照して本発明のディスプレイ装置および画素駆動方法を実施するための形態について詳細に説明する。以下では、説明の都合上、1 . 画素駆動方法の概要、2 . 駆動用TFTの特性変化を抑制する原理、3 . ディスプレイ装置の構成、4 . ディスプレイ装置の

50

動作の各章について順次説明することとする。

【 0 0 4 2 】

[1 . 画素駆動方法の概要]

本発明の実施形態に係るディスプレイ装置は、一例として、アクティブマトリクス型有機ELディスプレイであるものとして、本発明の実施形態に係る画素駆動方法を説明する。画素駆動方法の前提として、まず、ディスプレイ装置の主要部の構成を説明する。このディスプレイ装置の構成例を図 1 に示し、画素の 1 セル分の回路として 2 個の TFT を備える典型的な画素回路を図 3 に示す。図 3 に示す画素回路 2 5 の構成および動作は、背景技術において説明した通りなので詳細な説明を省略する。

【 0 0 4 3 】

本発明の実施形態に係る画素駆動方法について図 3 を参照（適宜図 1 参照）して説明する。この画素駆動方法では、画像データの書込、発光および保持の一連の処理により画素を繰り返し発光させる繰り返し単位期間において、画像データの書き込み直前（または発光保持の直後）に、所定の期間を設けて、Dr-TFT 2 のゲートに、特性変化を抑制するための制御電圧（以下、特性変化抑制電圧 V_r と呼称する）を印加する制御を、画素回路 2 5 の外部に設けた駆動回路により行う。この駆動回路は、図 1 に示す列ドライバ 3 3 および行ドライバ 3 4 に相当する。これら列ドライバ 3 3 および行ドライバ 3 4 の構成例を図 2 に示す。なお、列ドライバ 3 3 および行ドライバ 3 4 を含めて図 1 に示すディスプレイ装置 1 0 0 の構成については後記する。

【 0 0 4 4 】

本発明の実施形態に係る画素駆動方法において、Dr-TFT 2 のゲートに、特性変化抑制電圧 V_r を印加するための駆動回路による具体的な制御としては、まず、Sw-TFT 4 がオン状態の期間に、電源電圧（以下、 V_{dd} と表記する）をオフし、特性変化抑制電圧 V_r を印加する。すると、この制御により、その後、画素の画像データである画像データ電圧（以下、 V_{data} と表記する）をデータ保持用コンデンサ C 3 に書き込みつつ、それに同期して電源電圧 V_{dd} をオンすることで、画素の発光が得られる。そして、Dr-TFT 2 の動作前に特性変化抑制電圧 V_r を印加する期間を設けた制御により、Dr-TFT 2 の特性の経時的な劣化を抑制することができる。この画素駆動方法によれば、非特許文献 2 に記載の電流プログラム型駆動回路のように画素内に多数の TFT を追加することなく Dr-TFT 2 の特性の経時的な劣化を抑制することができる。つまり、画素の 1 セル分の回路として 2 個の TFT を備える典型的な画素回路 2 5 内の TFT 個数を増やすことなく、Dr-TFT 2 の特性の経時的な劣化を抑制することができる。

【 0 0 4 5 】

[2 . 駆動用 TFT の特性変化を抑制する原理]

本発明の実施形態に係る画素駆動方法において、ディスプレイの画素内に配設された駆動用 TFT である Dr-TFT 2 を、有機材料を用いてバックゲート型の TFT 構造に作製して実験により測定した測定結果と、この測定結果を種々検討することで得られた、Dr-TFT 2 の特性変化を抑制する原理とについて図 4 ないし図 7 を参照（適宜図 3 参照）して説明する。

【 0 0 4 6 】

< 試料 >

ここで作製した Dr-TFT 2 の断面図を図 6 に示す。ここでは、図 6 に示す Dr-TFT 2 において、有機半導体 1 3 に、一般的な有機半導体材料であるペンタセンを用いた。また、ゲート絶縁膜 1 2 には、高誘電率材料の五酸化タンタル (Ta_2O_5) を用いた。

【 0 0 4 7 】

< 実験方法 >

走査ライン S からの信号により Sw-TFT を駆動して画素を選択するスキャンを行い、データライン D から、画像データ電圧 V_{data} をゲート電圧として、この Dr-TFT 2 のゲート（ゲート電極 1 1）に印加して、Dr-TFT 2 を駆動して書き込みを行う一連の動作を行って、予め定めた階調範囲に対応した電圧範囲で、種々の電圧値に変化させ、ゲート電圧を横軸、ドレイン電流を縦軸としてプロットした。ただし、このときに、画素において Dr-TFT 2 が書

10

20

30

40

50

込動作を行う前に、Dr-TFT 2 のゲートに特性変化抑制電圧 V_r を印加する期間を設けた。

【0048】

この特性変化抑制電圧 V_r と、Dr-TFT 2 の書き込み動作中に印加される画素の画像データ電圧 V_{data} とは、共にゲートに印加される電圧であるが、単にゲート電圧と呼称する場合には、画素の画像データ電圧 V_{data} を意味する。また、本実施形態においては、特性変化抑制電圧 V_r と画像データ電圧 V_{data} との間には、次の式(1)の関係がある。

$$|V_r| > |V_{data}| \quad \dots \quad \text{式(1)}$$

【0049】

なお、OLED 1 が有機EL素子の場合には、直流電流値に応じた明るさで発光するため、このときのドレイン電流がOLED 1 の輝度に直接寄与することとなる。そのため、階調範囲に対応したゲート電圧範囲に対応して測定されたドレイン電流範囲は、ディスプレイの画素のコントラストを示す。

10

【0050】

また、このときのゲート電圧と階調範囲との対応関係は、ゲート電圧が0[V]のときを「白レベル」、ゲート電圧が+20[V]のときを「黒レベル」にそれぞれ対応させた。つまり、階調範囲の最大ゲート電圧を+20[V]、最小ゲート電圧を0[V]とした。このとき、最大ゲート電圧と最小ゲート電圧との差分の電圧値は20[V]である。

【0051】

そして、本発明の実施形態に係る画素駆動方法に特有の特性変化抑制電圧 V_r を-40[V]の一定値とした。 V_r の電圧値をこのような値に設定した根拠および符号については後記する。また、測定条件として、ドレイン電圧の電圧値を15[V]とした。このドレイン電圧値は、階調範囲の最大ゲート電圧と最小ゲート電圧との差分の電圧値と同程度の値とした。

20

【0052】

そして、各画素を連続して選択するスキンの回数を1回目、2回目、3回目と変化させたときに、Dr-TFT 2 のゲートに特性変化抑制電圧 V_r を予め印加した後に、画像データ電圧 V_{data} としてゲートに印加されるゲート電圧と、そのときのドレイン電流との関係で表される伝達特性をそれぞれ測定した。また、比較として、特性変化抑制電圧 V_r を印加することなく同様の測定を行った。

【0053】

30

< 測定結果 >

Dr-TFT 2 のゲートに特性変化抑制電圧 V_r を予め印加した場合の測定結果を図5に示し、印加しない場合の実験結果を図4に示す。図4および図5は、ゲート電圧を横軸、ドレイン電流を縦軸としてプロットした伝達特性を示す片対数のグラフであって、横軸は、Dr-TFT 2 のゲート電圧[V]を示し、縦軸は、Dr-TFT 2 のドレイン電流[A]を示す。なお、縦軸のドレイン電流の符号はマイナス(-)である。図4および図5において、スキンの回数が1回目である駆動初期の伝達特性の測定結果を実線(1st scan)で示した。また、連続スキンを2回行った場合の伝達特性の測定結果を破線(2nd scan)で示した。さらに、連続スキンを3回行った場合の伝達特性を一点鎖線(3rd scan)で示した。

【0054】

40

特性変化抑制電圧 V_r を印加しない場合には、図4に示すように、このDr-TFT 2 の伝達特性は、画素を選択するスキンを行う毎に、横軸においてゲート電圧の正(+)方向(図中右)へとシフトしていくことが観測された。つまり、1回目のスキンにより実線で示した特性が、2回目には破線で示した特性へと変化し、さらに、3回目には一点鎖線で示した特性へと変化する。

【0055】

また、別の観点では、図4に示す実線(1st scan)において、ゲート電圧が20[V]の場合を示す黒レベルのドレイン電流値(丸印で示す部分)が、2、3回目のスキンでは、数十倍に上昇し、白レベル(ゲート電圧が0[V]の場合)のドレイン電流値に近づいてしまう。これは、本来は黒で表示したい画素の色が白色に近づいてしまうことを意味する。す

50

なわち、複数スキンの後に白黒のコントラストが小さくなった。

【0056】

要するに、画素を選択するスキャンを行う毎に、Dr-TFT 2 の伝達特性は、経時的に劣化することが観測された。これは、Dr-TFT 2 の有機半導体 1 3 (図 6 参照) の構成材料であるペンタセンが大気中の酸素や水蒸気によって酸化され、有機半導体 1 3 とゲート絶縁膜 1 2 との界面の可動電荷等の影響により特性が変化したものであると考えられる。

【0057】

これに対して、Dr-TFT 2 のゲートに特性変化抑制電圧 V_r を予め印加した場合には、図 5 に示すように、この Dr-TFT 2 の伝達特性は、画素を選択するスキャンを行う毎に、横軸においてゲート電圧の正 (+) 方向 (図中右) へとシフトしていくことが観測されたが、特性変化抑制電圧 V_r を印加しない場合と比較して、シフト幅が著しく小さくなった。

10

【0058】

また、別の観点では、図 5 に示す実線 (1st scan) において、ゲート電圧が 20[V] の場合を示す黒レベルのドレイン電流値が、2、3 回目のスキャンでは、上昇することが観測されたが、特性変化抑制電圧 V_r を印加しない場合と比較して、上昇率が著しく小さくなり、複数スキンの後であっても白黒のコントラストの変化は著しく小さくなった。

要するに、Dr-TFT 2 のゲートに特性変化抑制電圧 V_r を予め印加しておいた場合には、Dr-TFT 2 の伝達特性が経時的に劣化することを抑制することができると結論付けられる。

【0059】

なお、使用する有機半導体 1 3 の材料やゲート絶縁膜 1 2 の材料に起因して、Dr-TFT 2 の伝達特性が、画素を選択するスキャンを行う毎に、横軸においてゲート電圧の正 (+) 方向 (図中右) へとシフトしていくことが必ず観測される訳ではなく、横軸においてゲート電圧の負 (-) 方向 (図中左) へとシフトしていくことが観測される場合も多々ある。この実験で作製した試料の場合には、特性変化抑制電圧 V_r を印加しない通常駆動において、Dr-TFT 2 の伝達特性が、画素を選択するスキャンを行う毎に、横軸においてゲート電圧の正 (+) 方向 (図中右) へとシフトしていくことが観測されたために、Dr-TFT 2 のゲートに負 (-) 方向の特性変化抑制電圧 V_r を印加することとしたが、逆に横軸においてゲート電圧の負 (-) 方向 (図中左) へとシフトしていくことが観測された場合には、Dr-TFT 2 のゲートに正 (+) 方向の特性変化抑制電圧 V_r を印加することで、同様の効果を得ることができる。

20

30

【0060】

< 特性変化抑制のメカニズム >

図 6 に断面を示す駆動用有機 TFT である Dr-TFT 2 の内部では、画素の画像データ V_{data} を書き込む駆動時において、次のようにモデル化できる現象が起きていると考えられる。すなわち、Dr-TFT 2 のゲート電極 1 1 に、画像データ電圧 V_{data} としてゲート電圧を印加して、Dr-TFT 2 を駆動すると、このゲート電圧により、ゲート絶縁膜 1 2 の表面 (厚み方向で有機半導体 1 3 側の領域) と有機半導体 1 3 との界面に、TFT 動作に直接関係する電荷としてのキャリア 2 0 が誘起される。また、ゲート絶縁膜 1 2 においてその表面 (厚み方向で有機半導体 1 3 側の領域) よりも内部には、TFT 動作に直接は関係しない電荷としての可動電荷 2 1 が存在している。なお、図 7 (a) では、一例として、表面から換算して厚みの 1 / 3 程度の位置に可動電荷 2 1 を表示した。この可動電荷 2 1 は、ゲート絶縁膜 1 2 の厚み方向に対して、例えば、符号 2 2 で示す可動範囲で移動することが可能である。

40

【0061】

特性変化抑制電圧 V_r を印加しない通常駆動の場合、スキンの回数が 1 回目である駆動初期時には、図 7 (a) に示すように、可動電荷 2 1 は、ゲート絶縁膜 1 2 の厚み方向において、ゲート絶縁膜 1 2 の表面と有機半導体 1 3 との界面に誘起されたキャリア 2 0 から離れた領域に存在している。ところが、可動電荷 2 1 は移動できるので、スキンの回数を 2 回目、3 回目と増加させて Dr-TFT 2 を連続的に駆動すると、徐々に、可動電荷 2 1 がキャリア 2 0 に近づいてくる。やがて、可動電荷 2 1 は、Dr-TFT 2 の特性に影響を与え

50

るような領域であるチャネル近傍領域に集まってくる。その後、図 7 (b) に示すように、ゲート絶縁膜 1 2 の表面と有機半導体 1 3 との界面に存在する準位に可動電荷 2 1 が捕獲されることで、移動が困難な固定電荷となる。なお、図 7 (b) では、このときの様子として、キャリア 2 0 と可動電荷 2 1 とが重なるように表示した。このように可動電荷 2 1 が固定電荷となった結果、Dr-TFT 2 の特性が変化してしまう。

【 0 0 6 2 】

これに対して、Dr-TFT 2 の動作前に、すなわち、画素の画像データ電圧 V_{data} を書き込む前に、この駆動電圧 (画像データ電圧 V_{data}) よりも大きな制御電圧を、Dr-TFT 2 のゲートに特性変化抑制電圧 V_r として予め印加しておく、と、印加しない場合と比較して、可動電荷 2 1 をチャネル近傍から、より遠ざけることができる。

10

具体的には、Dr-TFT 2 の動作前に、Dr-TFT 2 のゲート電極 1 1 に、特性変化抑制電圧 V_r を印加すると、図 7 (c) に示すように、可動電荷 2 1 は、ゲート絶縁膜 1 2 の厚み方向において、ゲート絶縁膜 1 2 の表面と有機半導体 1 3 との界面に誘起されたキャリア 2 0 から、比較的離れた領域 (図中下側の領域) に遠ざけられる。なお、図 7 (c) では、図 7 (a) と比較するために、一例として、表面から換算して厚みの 2 / 3 程度の位置に可動電荷 2 1 を表示した。

【 0 0 6 3 】

画素において、特性変化抑制電圧 V_r の大きさは、前記した式 (1) に示すように、そのときの駆動電圧 (画像データ電圧 V_{data}) よりも大きな制御電圧であればよいが、画素に表示させようとする色によって、ゲート電圧値は異なるので、ディスプレイにおいて各色の表示をカバーするために、通常の駆動電圧の範囲全体の各電圧値 (階調範囲のすべてのゲート電圧) に対して前記した式 (1) の関係を満たすようにした。つまり、特性変化抑制電圧 V_r の絶対値が、最大ゲート電圧と最小ゲート電圧との差分の電圧値よりも大きくなるようにした。このようにすると、Dr-TFT 2 の通常の駆動時の電圧による影響を受けづらくすることが可能である。

20

【 0 0 6 4 】

例えば、ゲート電圧が 0 [V] のときを「白レベル」、ゲート電圧が +20 [V] のときを「黒レベル」にそれぞれ対応させたときには、Dr-TFT 2 の通常の駆動電圧の範囲の大きさは 20 [V] である。そのため、この場合には、特性変化抑制電圧 V_r を -40 [V] に設定して実験を行った。その結果、Dr-TFT 2 の通常の駆動電圧の範囲内 (0 ~ 20 [V]) では、スキャンの回数を 2 回目、3 回目と増加させて Dr-TFT 2 を連続的に駆動したとしても、毎回 Dr-TFT 2 が動作する前に特性変化抑制電圧 V_r を、Dr-TFT 2 のゲートに印加するので、可動電荷 2 1 の移動範囲が毎回小さく、図 7 (d) に示すように、可動電荷 2 1 が、チャネルを形成するキャリア 2 0 に近づくことも少ない。つまり、Dr-TFT 2 の特性の経時変化が起こりにくくなる。これにより、Dr-TFT 2 の特性の経時的な劣化を抑制することができる。

30

【 0 0 6 5 】

[3 . ディスプレイ装置の構成]

ディスプレイ装置 1 0 0 は、図 1 に示すように、表示パネル 3 1 と、信号処理回路 3 2 と、列ドライバ 3 3 と、行ドライバ 3 4 とを備えている。

【 0 0 6 6 】

40

< 表示パネル >

表示パネル 3 1 は、水平方向に m 個、垂直方向に n 個のマトリクス状に配置された $m \times n$ 画素を備えている。すなわち、表示パネル 3 1 には、画素の 1 セル分の回路として、画素回路 2 5 が水平方向に m 個、垂直方向に n 個のマトリクス状に配置されている。なお、図 1 では、各画素回路 2 5 を (i, j) ($1 \leq i \leq m, 1 \leq j \leq n$) で区別している。

【 0 0 6 7 】

この画素回路 2 5 の一般的な構成例は図 3 に示した通りである。なお、図 3 に示す電源ライン P と、走査ライン S とデータライン D とは、例えば、図 1 に示す電源ライン $P1 \sim Pn$ のいずれかと、走査ライン $S1 \sim Sn$ のいずれかと、データライン $D1 \sim Dm$ のいずれかとをそれぞれ示している。

50

【0068】

画素回路25は、図3に示すように、OLED1と、Dr-TFT2、データ保持用コンデンサC3と、SW-TFT4とを備えている。これら各要素およびその接続関係は、一般的なものである。本実施形態のディスプレイ装置100では、一例として、OLED1と、Dr-TFT2、SW-TFT4とを有機半導体材料で構成することとした。

【0069】

OLED1は、有機発光ダイオードであり、例えば、電流駆動型の有機EL素子から構成されている。OLED1は、電流駆動型の有機EL素子で構成されている場合、Dr-TFT2のドレイン端子から入力される直流電流値に応じた明るさで発光する。有機EL素子は、素子そのものが発光する有機発光材料を構成要素とすることから、素子作製プロセスとして低温プロセスを用いて作製することができる。

10

【0070】

Dr-TFT2は、OLED1を駆動する駆動用TFTであり、例えば、p型の有機半導体材料で構成される。このDr-TFT2は、図6に断面を示すバックゲート型のTFT構造に作製される。データ保持用コンデンサC3は、Dr-TFT2のゲート端子に入力されるデータ電圧の充放電を行うためのコンデンサである。なお、データ保持用コンデンサC3は、意図的に作製しなくても、Dr-TFT2の寄生容量で代用できる場合がある。

SW-TFT4は、例えばp型の有機半導体材料で構成され、p型動作する。SW-TFT4は、Dr-TFT2と同じものを画素選択用に転用することができる。

【0071】

20

< 信号処理回路 >

信号処理回路32は、入力される映像信号を、各画素の画像データ信号に変換し、この画像データ信号と、映像信号の同期情報を示す同期信号とを、列ドライバ33および行ドライバ34に出力するものである。この信号処理回路32は、ディスプレイの各ドライバを介して、表示パネル31の各画素を走査して選択した画素にその画素の画像を表示させる信号を出力するための一般的な回路から構成されている。ここで、列ドライバ33および行ドライバ34は、信号処理回路32と協働し、所定の繰返単位期間毎に画素回路25を駆動することで、表示パネル31において画素を繰り返し発光させる制御を行う一般的な機能を有した駆動回路である。本実施形態では、所定の繰返単位期間を、放送をはじめとする動画像システムで用いられているインターレース方式における1フィールドに対応させて説明する。

30

【0072】

なお、このインターレース方式は、画素からの出力信号に基づくフレーム（フレーム画像）を構成する走査線のうち、偶数ラインの走査線から成る偶数フィールドと、奇数ラインの走査線から成る奇数フィールドとに分け、時間をずらして2種類のフィールドで信号を読み出すことにより、時間方向のサンプリング周波数（例えば59.94fps（Frame Per Second））を、フレーム単位で信号を読み出す場合の周波数（例えば29.97fps）の2倍とし、動解像度の改善を図るものである。

【0073】

40

< 列ドライバ >

列ドライバ33は、行ドライバ34および信号処理回路32と協働して動作する前記した一般的な機能を備えると共に、以下の2つの機能をさらに備えている。

すなわち、列ドライバ33は、画素回路25を駆動する1フィールド内の処理に対応した予め定められたタイミングパルス生成する機能を備えている。このタイミングパルスは、列ドライバ33が内蔵する図示しないパルス発生器により発生することができる。

また、列ドライバ33は、信号処理回路32から入力する画像データ信号および同期信号と、生成したタイミングパルスとに基づいて、表示パネル31において列方向から画素回路の列を選択し、選択した画素回路の列に対して、画像データ電圧 V_{data} と特性変化抑制電圧 V_r とを異なるタイミングで印加する機能を備えている。

【0074】

50

ここで、このタイミングパルスは、例えば、図 8 にて D で示される波形（図 8 において上から 2 番目の波形）で表される。図 8 にて D で示される波形において、期間 T1 のパルス幅で表される負の電圧が特性変化抑制電圧 V_r を示し、期間 T3 のパルス幅で表される負の電圧が画像データ電圧 V_{data} を示している。図示するように、特性変化抑制電圧 V_r の絶対値は、画像データ電圧 V_{data} （ゲート電圧）の絶対値よりも大きくなるように設定されている。

【0075】

また、図 8 にて Dr-TFT（Gate）で示される波形は、Dr-TFT2 のゲートに印加され電圧の波形（図 8 において上から 4 番目の波形）を示している。このゲート電圧の波形によれば、図示するように、期間 T1 において、特性変化抑制電圧 V_r に一致した負の大きな電圧が Dr-TFT2 のゲートに印加されている。また、期間 T3 に入って画像データ電圧 V_{data} が印加されるようになると、データ保持用コンデンサ C3 のチャージに応じた推移で負の電圧が増加し、コンデンサに書き込まれたチャージは期間 T4 が終わるまで保持されていることが分かる。

【0076】

列ドライバ 33 は、このように画像データ電圧 V_{data} と特性変化抑制電圧 V_r とを異なるタイミングで印加する機能を実現するために、図 2 に示すように、データ用シフトレジスタ回路 331 と、特性変化抑制電圧用シフトレジスタ回路 332 とを備えている。なお、図 2 において符号 35 で示すアンプは、各シフトレジスタから出力される信号電圧を、画素回路 25 内の TFT や OLED に加えるべき電圧値まで増幅する素子であって、図示を省略した電源がそれぞれ接続されているものである。

【0077】

データ用シフトレジスタ回路 331 は、信号処理回路 32 から入力する画像データ信号を画像データ電圧 V_{data} に変換すると共に、信号処理回路 32 から入力する同期信号に応じてシフトレジスタ機能により表示パネル 31 の列方向の複数のデータライン（D1～Dm）から画素回路 25 のデータライン Dj を選択し、画像データ電圧 V_{data} を印加するものである。このデータ用シフトレジスタ回路 331 は、図 8 にて D で示される波形において、期間 T3 のパルス幅で表される期間が終了すると画像データ電圧 V_{data} を停止する。そのため、図 8 にて D で示される波形において、期間 T4 のパルス幅で表される期間には、当該データラインの電圧は元に戻って 0 となり、次のフィールドに対応した期間において、期間 T1 のパルス幅で表される期間が始まるまで 0 のままである。

【0078】

特性変化抑制電圧用シフトレジスタ回路 332 は、図示しないパルス発生器により発生したタイミングパルスに応じて特性変化抑制電圧 V_r を生成すると共に、信号処理回路 32 から入力する同期信号に応じてシフトレジスタ機能により表示パネル 31 の列方向の複数のデータライン（D1～Dm）から、画素回路のデータライン Dj を選択し、生成した特性変化抑制電圧 V_r を印加するものである。

【0079】

特性変化抑制電圧用シフトレジスタ回路 332 には、特性変化抑制電圧の電圧値 V_r が設定されている。特性変化抑制電圧用シフトレジスタ回路 332 は、タイミングパルス中の期間 T1 のパルス幅に応じた期間に特性変化抑制電圧 V_r を、データライン D から画素回路 25 の Dr-TFT2 のゲートに印加する。この特性変化抑制電圧用シフトレジスタ回路 332 は、図 8 にて D で示される波形において、期間 T1 のパルス幅で表される期間が終了すると特性変化抑制電圧 V_r を停止する。そのため、図 8 にて D で示される波形において、期間 T2 のパルス幅で表される期間には、当該データラインの電圧は元に戻って 0 となる。

【0080】

< 行ドライバ >

行ドライバ 34 は、列ドライバ 33 および信号処理回路 32 と協働して動作する前記した一般的な機能を備えると共に、以下の 2 つの機能をさらに備えている。

すなわち、行ドライバ 34 は、画素回路 25 を駆動する 1 フィールド内の処理に対応し

10

20

30

40

50

た予め定められたタイミングパルスを生成する機能を備えている。このタイミングパルスは、行ドライバ34が内蔵する図示しないパルス発生器により発生することができる。

また、行ドライバ34は、信号処理回路32から入力する同期信号と、生成したタイミングパルスとに基づいて、表示パネル31において行方向から画素回路の行を選択し、選択した画素回路の行に対して、走査電圧（以下、 V_{scan} と表記する）と電源電圧 V_{dd} とを所定のタイミングで印加する機能を備えている。

【0081】

ここで、走査電圧 V_{scan} に対応したタイミングパルスは、例えば、図8にてSで示される波形（図8において上から1番目の波形）で表される。図8にてSで示される波形において、期間T1,T2,T3を合わせたパルス幅で表される負の電圧が走査電圧 V_{scan} を示している。また、電源電圧 V_{dd} に対応したタイミングパルスは、例えば、図8にてPで示される波形（図8において上から3番目の波形）で表される。図8にてPで示される波形において、期間T3の後半部分と期間T4とを合わせたパルス幅で表される正の電圧が電源電圧 V_{dd} を示している。併せて、図8には、Dr-TFT4のソース・ドレイン間に流れる電流として電流 I_{ds} の波形（図8において上から5番目の波形）を表示した。この電流 I_{ds} の波形は、画素においてOLED1の発光状態のオン/オフ（発光/非発光）を示している。図示するように、OLED1の発光状態のオンを示す期間と、電源電圧 V_{dd} のオンを示す期間とはほぼ一致している。

【0082】

行ドライバ34は、このように走査電圧 V_{scan} と電源電圧 V_{dd} とを所定のタイミングで印加する機能を実現するために、図2に示すように、スキャン用シフトレジスタ回路341と、電源電圧制御用シフトレジスタ回路342とを備えている。なお、行ドライバ34を構成するスキャン用シフトレジスタ回路341と電源電圧制御用シフトレジスタ回路342とを、説明の都合により図2においては左右に分離して図示したが、これらは図1のように一体構成の行ドライバ34を示すものである。

【0083】

スキャン用シフトレジスタ回路341は、信号処理回路32から入力する同期信号に応じて走査電圧 V_{scan} を生成すると共に、この同期信号に応じてシフトレジスタ機能により表示パネル31の行方向の複数の走査ラインS1~Snから画素回路25の走査ラインSiを選択し、走査電圧 V_{scan} を印加するものである。このスキャン用シフトレジスタ回路341は、図8にてSで示される波形において、期間T1,T2,T3を合わせたパルス幅で表される期間で画素を選択する。

【0084】

電源電圧制御用シフトレジスタ回路342は、図示しないパルス発生器により発生したタイミングパルスに応じて、外部電源Eから入力する電源電圧 V_{dd} のオン/オフを切り替えると共に、信号処理回路32から入力する同期信号に応じて、表示パネル31の行方向の複数の電源ラインP1~Pnから画素回路25の電源ラインPiを選択し、タイミングパルスでオン状態の場合には、電源電圧 V_{dd} を印加し、タイミングパルスでオフ状態の場合には、電源電圧 V_{dd} を切断するものである。この電源電圧制御用シフトレジスタ回路342は、図8にてPで示される波形において、期間T3の後半部分と期間T4とを合わせたパルス幅で表される期間には、電源電圧 V_{dd} を印加するが、1フィールド内の他の期間では、電源電圧 V_{dd} の供給を停止する。

【0085】

[4. ディスプレイ装置の動作]

本実施形態のディスプレイ装置100の動作について、図1および図2を参照（適宜図3および図8参照）して説明する。

ディスプレイ装置100は、信号処理回路32によって、列ドライバ33に対して、図1に示すように、選択すべき画素が配置されたデータラインD1~Dmが何列目であるのかを示す情報（D）を出力し、かつ、図2に示すように、選択画素の画像データとその同期信号とを出力する。

10

20

30

40

50

また、信号処理回路 3 2 は、行ドライバ 3 4 に対して、図 1 に示すように、選択すべき画素が配置された走査ライン $S_1 \sim S_n$ が何行目であるのかを示す情報 (S) を出力し、かつ、図 2 に示すように、選択画素の画像データの同期情報を示す同期信号を出力する。

【 0 0 8 6 】

ディスプレイ装置 1 0 0 は、信号処理回路 3 2、列ドライバ 3 3 および行ドライバ 3 4 が協働することによって、表示パネル 3 1 のデータライン D、走査ライン S および電源ライン P を経由した表示パネル 3 1 の各画素回路 2 5 に対する電圧制御を次のように行う。

【 0 0 8 7 】

まず、例えば、奇数フィールドにおいて、期間 T0 では、SW-TFT 4 に対して、走査ライン S からの走査電圧 V_{scan} の供給を停止しておく。この期間には、まだ画素は選択されていない。このとき、Dr-TFT 2 に対して、データライン D からのデータ電圧 V_{data} の供給も停止している。

10

【 0 0 8 8 】

次に、期間 T1 の初めから期間 T3 の終わりまで、SW-TFT 4 に対して、走査ライン S から、走査電圧 V_{scan} を印加して、SW-TFT 4 をオンさせて、画素を選択する。また、期間 T0 の初めから期間 T3 の途中まで、Dr-TFT 2 に対して、電源ライン P からの電源電圧 V_{dd} の供給を停止しておくことで、この期間に OLED 1 が発光することを防止する。これらの前提で、期間 T1 の初めから終わりまで、Dr-TFT 2 のゲートに対して、データライン D から特性変化抑制電圧 V_r をマイナス方向に印加する。特性変化抑制電圧 V_r の供給を停止してから、期間 T2 の間は、データライン D の電圧を 0 にして、その状態を保持しておく。

20

【 0 0 8 9 】

期間 T2 の間には、データライン D の電圧を 0 にして、その状態を保持する理由は次の通りである。すなわち、期間 T1 において Dr-TFT 2 のゲートに印加する特性変化抑制電圧 V_r の印加方向はマイナス方向であって画像データ電圧 V_{data} と同じ印加方向であるため、そのままでは OLED 1 を発光させてしまうと共に、この特性変化抑制電圧 V_r がデータ保持用コンデンサ C3 に書き込まれてしまう。そのため、特性変化抑制電圧 V_r の印加を停止した後で、データライン D の電圧を 0 にして、その状態を保持する期間 T2 を設けた。これにより、期間 T1 にデータ保持用コンデンサ C3 に書き込まれてしまった不要なデータを消去することができると共に、OLED 1 の無駄な発光を防止することができる。

【 0 0 9 0 】

30

そして、引き続いて画素が選択されている期間 T3 は、書込期間であって、Dr-TFT 2 のゲートに、データライン D からデータ電圧 V_{data} を印加しておく。これにより、期間 T3 の初めから Dr-TFT 2 が駆動すると共に、図 8 に示すように、このデータ電圧 V_{data} がデータ保持用コンデンサ C3 に書き込まれ始める。そして、これらの動作に同期して、期間 T3 の途中から期間 T4 の終わりまで Dr-TFT 2 に対して、電源ライン P から電源電圧 V_{dd} を印加し続ける。これにより、図 8 に示すように OLED 1 が発光を開始する。

【 0 0 9 1 】

そして、期間 T4 では、SW-TFT 4 に対して、走査ライン S からの走査電圧 V_{scan} の供給を停止して、SW-TFT 4 をオフし、Dr-TFT 2 に対して、データライン D からのデータ電圧 V_{data} の供給を停止する。ただし、期間 T3 の間にデータ保持用コンデンサ C3 に蓄えられた電荷が放電され、この電圧 V_{data} で Dr-TFT 2 の動作状態が保持され、画像データに応じた電流が流れ続け、次の書込期間まで OLED 1 が発光し続ける。

40

【 0 0 9 2 】

続いて、例えば、偶数フィールドにおいて、同様の制御を行う。その後は、奇数フィールド、偶数フィールド、... のように順次同様の制御を行う。

【 0 0 9 3 】

したがって、本実施形態の画素駆動法およびディスプレイ装置によれば、ディスプレイ装置 1 0 0 の列ドライバ 3 3 および行ドライバ 3 4 により、画素の画像データ電圧を印加していない期間に、Dr-TFT 2 の経時的な劣化を抑制する特性変化抑制電圧 V_r を、データライン D から Dr-TFT 2 のゲートに印加するので、Dr-TFT 2 の特性の経時変化に起因して画素

50

の輝度レベルが低下するといった劣化を抑制することができる。これにより、ディスプレイ装置 100 の表示パネル 31 の画像表示、特に階調表示における画質変化を改善することができる。さらに、この際に、表示パネル 31 の画素回路 25 内の TFT 数を増やすことなく、画素の輝度変化を抑制することができる。

【0094】

以上、本発明の各実施形態について説明したが、本発明はこれに限定されるものではなく、その趣旨を変えない範囲で様々に実施することができる。

【0095】

(変形例 1)

例えば、本実施形態では、Dr-TFT 2 の伝達特性に応じて、Dr-TFT 2 のゲートに負 (-) 方向の特性変化抑制電圧 V_r を印加することとしたが、Dr-TFT 2 のゲートに正 (+) 方向の特性変化抑制電圧 V_r を印加することで、同様の効果を得ることもできる。この場合には、ディスプレイ装置 100 は、信号処理回路 32、列ドライバ 33 および行ドライバ 34 が協働することによって、表示パネル 31 のデータライン D、走査ライン S および電源ライン P を経由した表示パネル 31 の各画素回路 25 に対する電圧制御を、図 9 に示すタイミングチャートにしたがって行う。

【0096】

図 9 に示すように、この場合には、まず、例えば、奇数フィールドにおいて、期間 T1 の初めから期間 T3 の終わりまで、SW-TFT 4 に対して、走査ライン S から、走査電圧 V_{scan} を印加して、SW-TFT 4 をオンさせて、画素を選択する。また、期間 T1 の初めから期間 T4 の終わりまで、Dr-TFT 2 に対して、電源ライン P からの電源電圧 V_{dd} を印加し続けておく。これらの前提で、期間 T1 の初めから終わりまで、Dr-TFT 2 のゲートに対して、データライン D から特性変化抑制電圧 V_r をプラス方向に印加する。特性変化抑制電圧 V_r の供給を停止してから、期間 T2 の間は、データライン D の電圧を 0 にして、その状態を保持しておく。ここで、期間 T1 において Dr-TFT 2 のゲートに印加する特性変化抑制電圧 V_r の印加方向はプラス方向であって、画像データ電圧 V_{data} の印加方向とは逆であるため、そのままでも OLED 1 を発光させてしまうことはない。

【0097】

そして、期間 T3 は、書込期間であって、Dr-TFT 2 のゲートに、データライン D からデータ電圧 V_{data} を印加しておく。これにより、期間 T3 の初めから Dr-TFT 2 が駆動すると共に、図 9 に示すように、このデータ電圧 V_{data} がデータ保持用コンデンサ C3 に書き込まれ始める。これにより、図 9 に示すように OLED 1 が発光を開始する。

【0098】

そして、期間 T4 では、SW-TFT 4 に対して、走査ライン S からの走査電圧 V_{scan} の供給を停止して、SW-TFT 4 をオフし、Dr-TFT 2 に対して、データライン D からのデータ電圧 V_{data} の供給を停止する。ただし、期間 T3 の間にデータ保持用コンデンサ C3 に蓄えられた電荷が放電され、この電圧 V_{data} で Dr-TFT 2 の動作状態が保持され、画像データに応じた電流が流れ続け、次の書込期間まで OLED 1 が発光し続ける。続いて、例えば、偶数フィールドにおいて、同様の制御を行う。その後は、奇数フィールド、偶数フィールド、... のように順次同様の制御を行う。

【0099】

このように、Dr-TFT 2 のゲートに対して、データライン D から特性変化抑制電圧 V_r をプラス方向に印加する場合には、期間 T1 の初めから期間 T4 の終わりまで、Dr-TFT 2 に対して、電源ライン P からの電源電圧 V_{dd} を印加し続けておくことができる。そのため、この場合には、ディスプレイ装置の行ドライバ 34 において、電源電圧制御用シフトレジスタ回路 342 が、外部電源 E から入力する電源電圧 V_{dd} のオン / オフを切り替える必要はない。したがって、外部電源 E からの電源電圧 V_{dd} を、行ドライバ 34 を介さずに、表示パネル 31 の各画素回路 25 の電源ライン P に連続して入力することもできる。

【0100】

(変形例 2)

また、本実施形態では、特性変化抑制電圧 V_r を印加する期間T1と、書込期間T3との間に、データラインDの電圧を0にして、その状態を保持する期間T2を設けることとしたが、特性変化抑制電圧 V_r を印加する期間T1が極めて短い時間である場合には、期間T2を省略してもよい。ここで、極めて短い時間とは、特性変化抑制電圧 V_r が画像データの発光に影響を与えないような時間であり、例えば、1[μ s]以下の時間でOLED 1の発光立ち上がり時間よりも短い時間を示す。

【0101】

(変形例3)

また、本実施形態では、Dr-TFT 2およびSw-TFT 4がp型動作する有機TFTの場合について説明したが、これに限らず、n型動作する有機TFTで構成される場合においても、同様に実施することができる。その場合には、Dr-TFT 2およびSw-TFT 4の極性がp型からn型に反転することになり、図8および図9を参照して説明した特性変化抑制電圧 V_r の符号を、正負反転して考慮すればよい。つまり、n型動作しつつ伝達特性がスキャンを行う毎にゲート電圧軸においてマイナス方向へとシフトしていくタイプの駆動用TFTの場合には、図8を参照して説明したように、特性変化抑制電圧 V_r の印加方向をマイナス方向にすればよい。また、n型動作しつつ伝達特性がスキャンを行う毎にゲート電圧軸においてプラス方向へとシフトしていくタイプの駆動用TFTの場合には、図9を参照して説明したように、特性変化抑制電圧 V_r の印加方向をプラス方向にすればよい。

【0102】

(変形例4)

また、本実施形態に係る画素駆動方法において、Dr-TFT 2が一般的な有機半導体材料で構成されているものとして説明したが、本発明において、特性変化を抑制する対象の駆動用TFTは、無機半導体材料で構成してもよい。例えば、シリコン等の無機半導体材料で構成した駆動用TFTは、例えば、可動電荷が少ないと考えられるので、図7を参照して説明した可動電荷の捕獲を原因とした特性変化だけではない。特に、電子の流れるチャネルに作製により欠陥が生じていたり、駆動によりチャネルに欠陥が生じたりすると、それらが原因となって徐々に特性が変化することがある。ただし、無機半導体材料で構成した駆動用TFTに対しても、そのゲートに駆動用のゲート電圧を印加する前に、それよりも大きな特性変化抑制電圧 V_r を予め印加する制御を行う期間を設けることで、駆動用TFTの経時的な劣化を抑制することが可能である。

【符号の説明】

【0103】

- 1 OLED (発光ダイオード)
- 2 Dr-TFT (駆動用TFT)
- 3 データ保持用コンデンサC
- 4 SW-TFT (画素選択用TFT)
- 11 ゲート電極
- 12 ゲート絶縁膜
- 13 有機半導体
- 14 ソース電極
- 15 ドレイン電極
- 20 キャリア
- 21 可動電荷
- 22 可動範囲
- 25 画素回路
- 31 表示パネル
- 32 信号処理回路
- 33 列ドライバ (駆動回路)
- 34 行ドライバ (駆動回路)
- 35 アンブ

10

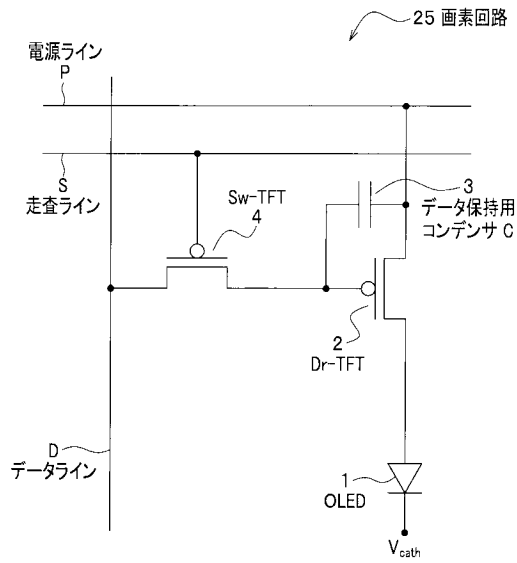
20

30

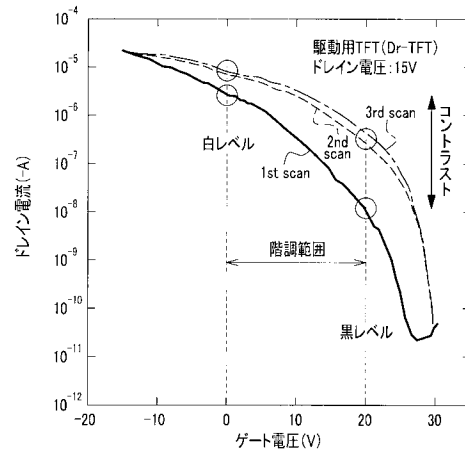
40

50

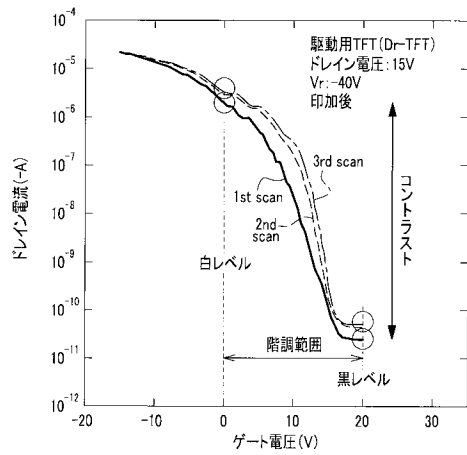
【図3】



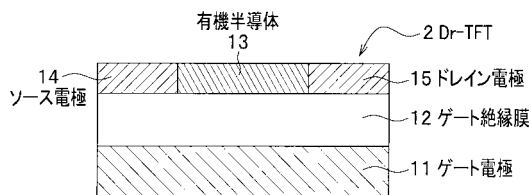
【図4】



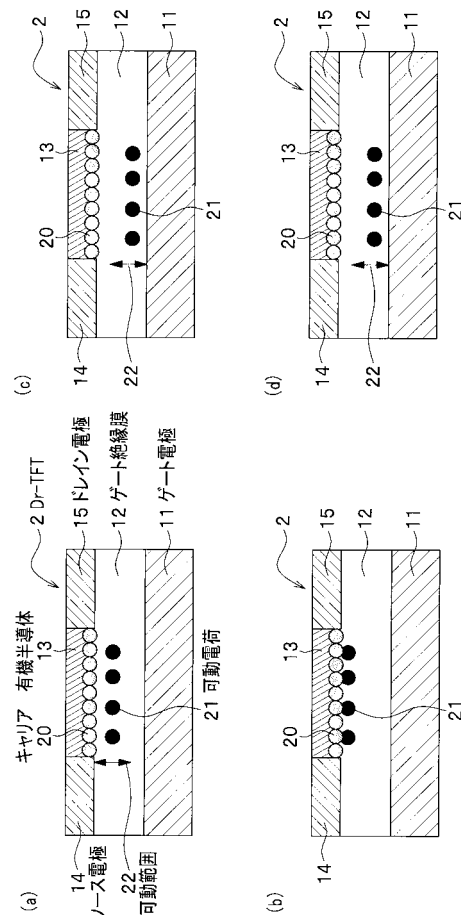
【図5】



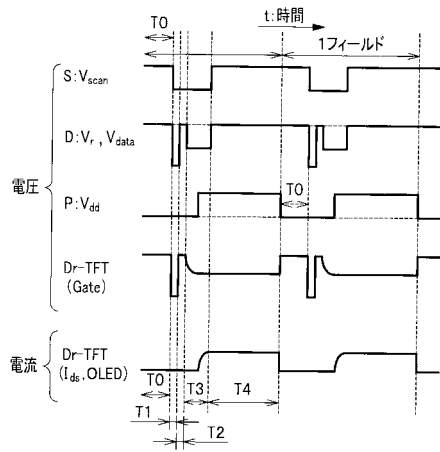
【図6】



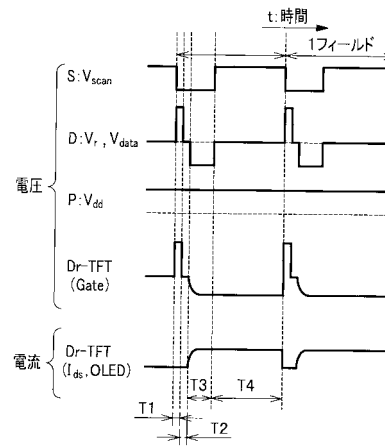
【図7】



【図 8】



【図 9】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 3 H
G 0 9 G	3/20	6 2 2 E
G 0 9 G	3/20	6 2 4 A
G 0 9 G	3/20	6 1 2 G
G 0 9 G	3/20	6 2 3 C
G 0 9 G	3/20	6 2 3 D
G 0 9 F	9/30	3 6 5 Z
G 0 9 F	9/30	3 3 8
H 0 5 B	33/14	A

(72)発明者 武井 達哉

東京都世田谷区砧一丁目 1 0 番 1 1 号 日本放送協会放送技術研究所内

(72)発明者 藤崎 好英

東京都世田谷区砧一丁目 1 0 番 1 1 号 日本放送協会放送技術研究所内

F ターム(参考) 3K107 AA01 BB01 CC21 CC31 CC33 CC35 CC45 EE03 HH00 HH04
HH05

5C080 AA06 BB05 CC03 DD01 DD07 DD09 DD10 DD28 DD29 EE19
EE29 EE30 FF11 FF12 GG08 HH10 JJ02 JJ03 JJ04 JJ05
JJ06 KK43

5C094 AA02 AA37 AA43 AA53 BA03 BA27 DB04

5C380 AA01 AB06 AB25 AB32 BA29 BA38 BA39 BB12 BD02 BD10
BE07 CA12 CA54 CB05 CB14 CB20 CC02 CC26 CC27 CC33
CC41 CC62 CD012 CE11 CE19 CE21 CF07 CF22 DA02 DA06
DA32 DA35 DA42 DA48 HA03 HA05 HA11

专利名称(译)	显示装置及其像素驱动方法		
公开(公告)号	JP2011158822A	公开(公告)日	2011-08-18
申请号	JP2010022103	申请日	2010-02-03
[标]申请(专利权)人(译)	日本放送协会		
申请(专利权)人(译)	日本广播公司		
[标]发明人	中嶋宜樹 山本敏裕 武井達哉 藤崎好英		
发明人	中嶋 宜樹 山本 敏裕 武井 達哉 藤崎 好英		
IPC分类号	G09G3/30 G09G3/20 G09F9/30 H01L27/32 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.670.K G09G3/30.H G09G3/20.624.B G09G3/20.612.J G09G3/20.623.H G09G3/20.622.E G09G3/20.624.A G09G3/20.612.G G09G3/20.623.C G09G3/20.623.D G09F9/30.365.Z G09F9/30.338 H05B33/14.A G09F9/30.365 G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC31 3K107/CC33 3K107/CC35 3K107/CC45 3K107/EE03 3K107/HH00 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD01 5C080/DD07 5C080/DD09 5C080/DD10 5C080/DD28 5C080/DD29 5C080/EE19 5C080/EE29 5C080/EE30 5C080/FF11 5C080/FF12 5C080/GG08 5C080/HH10 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK43 5C094/AA02 5C094/AA37 5C094/AA43 5C094/AA53 5C094/BA03 5C094/BA27 5C094/DB04 5C380/AA01 5C380/AB06 5C380/AB25 5C380/AB32 5C380/BA29 5C380/BA38 5C380/BA39 5C380/BB12 5C380/BD02 5C380/BD10 5C380/BE07 5C380/CA12 5C380/CA54 5C380/CB05 5C380/CB14 5C380/CB20 5C380/CC02 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC41 5C380/CC62 5C380/CD012 5C380/CE11 5C380/CE19 5C380/CE21 5C380/CF07 5C380/CF22 5C380/DA02 5C380/DA06 5C380/DA32 5C380/DA35 5C380/DA42 5C380/DA48 5C380/HA03 5C380/HA05 5C380/HA11		
代理人(译)	悦生田田		
外部链接	Espacenet		

摘要(译)

要解决的问题：在显示器的图像显示中抑制图像质量随时间的劣化。在周期中的显示装置100的列驱动器33和行驱动器34～T0 T5驱动对应于一个场的像素电路25，图像数据电压V_{DD}的像素的数据之前用于写入的写入周期T3被施加到栅极的DR-TFT 2，在停止电源电压V_{DD}的供给 DD对DR-TFT2，随时间的变化的DR-TFT2抑制具有较大绝对值大于最大栅极电压和被预先确定，以对应于所述亮度驱动OLED1 V的DR-TFT 2 r在时段T1中从数据线D预先施加到Dr-TFT 2的栅极，并且该状态保持在紧随其后的时段T2中。然后，通过从进入写入时段T3，继续时段T4期间的发光施加电源电压V_{DD}在DR-TFT 2开始发射OLED1。点域8

