

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-33253

(P2008-33253A)

(43) 公開日 平成20年2月14日(2008.2.14)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 H	3K107
G09G 3/20 (2006.01)	G09G 3/30 J	5C080
G09F 9/30 (2006.01)	G09G 3/20 624B	5C094
H01L 27/32 (2006.01)	G09G 3/20 611J	
H01L 51/50 (2006.01)	G09G 3/20 670E	

審査請求 有 請求項の数 11 O L (全 12 頁) 最終頁に続く

(21) 出願番号 特願2007-116012 (P2007-116012)  
 (22) 出願日 平成19年4月25日 (2007.4.25)  
 (31) 優先権主張番号 10-2006-0072078  
 (32) 優先日 平成18年7月31日 (2006.7.31)  
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 590002817  
 三星エスディアイ株式会社  
 大韓民国京畿道水原市靈通区▲しん▼洞5  
 75番地  
 (74) 代理人 100089037  
 弁理士 渡邊 隆  
 (74) 代理人 100064908  
 弁理士 志賀 正武  
 (74) 代理人 100108453  
 弁理士 村山 靖彦  
 (72) 発明者 辛 惠眞  
 大韓民国京畿道水原市靈通区▲シン▼洞5  
 75番地

最終頁に続く

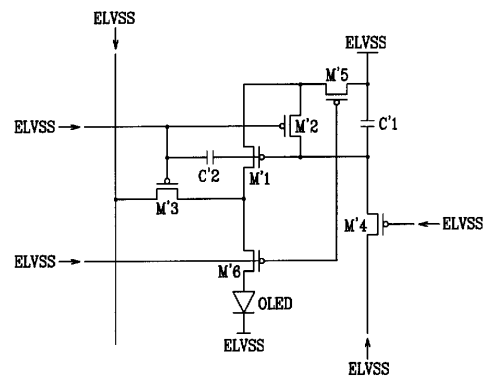
(54) 【発明の名称】 発光表示装置

(57) 【要約】

【課題】 発光表示装置を提供する。

【解決手段】 本発明による発光表示装置は、データ信号を生成して、複数のデータ線それぞれに伝達するデータ駆動部、第1選択信号を生成して、複数の第1走査線それぞれに伝達する走査駆動部、複数のデータ線及び複数の第1走査線を含み、データ線と第1走査線によって定義される複数の第1画素及び走査駆動部に隣接した複数のダミー画素で構成される第1ダミー画素群、及びデータ駆動部に隣接した複数のダミー画素で構成される第2ダミー画素群を含む表示部を備える。この時、第1ダミー画素群の画素回路は、データ信号及び第1選択信号の代わりに第1電源の電圧が印加され、第2ダミー画素群それぞれの画素回路は、第1選択信号の代わりに第1電源の電圧が印加される。これにより、ダミー画素によって発生する走査線のロードを除去して、選択信号を遅延なしに画素に伝達でき、漏洩電流によってダミー画素が発光することを防止できる。

【選択図】 図4



## 【特許請求の範囲】

## 【請求項 1】

データ信号を生成して、複数のデータ線それぞれに伝達するデータ駆動部、  
 第 1 選択信号を生成して、複数の第 1 走査線それぞれに伝達する走査駆動部、  
 前記複数のデータ線及び前記複数の第 1 走査線を含み、前記データ線と前記第 1 走査線  
 によって定義される複数の第 1 画素及び前記走査駆動部に隣接した複数のダミー画素で構  
 成される第 1 ダミー画素群、及び前記データ駆動部に隣接した複数のダミー画素で構成さ  
 れる第 2 ダミー画素群を含む表示部を備え、  
 前記第 1 ダミー画素群の画素回路は、  
 前記データ信号及び第 1 選択信号の代わりに第 1 電源の電圧が印加され、  
 前記第 2 ダミー画素群それぞれの画素回路は、  
 前記第 1 選択信号の代わりに前記第 1 電源の電圧が印加される、発光表示装置。

10

## 【請求項 2】

前記第 1 ダミー画素群のダミー画素は、  
 印加される電流に対応して、光を発光して一端に第 1 電源の電圧が印加される発光素子  
 、  
 前記第 1 電源の電圧が第 1 電極及び制御電極に印加される第 1 トランジスタ、  
 前記発光素子の他端及び第 1 トランジスタの第 2 電極に第 2 電極が連結され、制御電極  
 及び第 1 電極の電圧差に対応する電流が流れる第 2 トランジスタ、及び  
 前記第 2 トランジスタの制御電極に片端が連結され、他端に前記第 1 電源の電圧が印加  
 される第 1 キャパシタを含む、請求項 1 に記載の発光表示装置。

20

## 【請求項 3】

前記表示部は、  
 前記第 1 画素の発光開始を制御する発光制御信号を伝達する複数の発光制御線を含み、  
 前記第 1 ダミー画素群の画素回路は、  
 前記第 2 トランジスタと前記発光素子との間に第 1 電極及び第 2 電極がそれぞれ連結  
 され、前記第 1 電源の電圧が制御電極に印加される第 3 トランジスタ、及び  
 前記第 1 キャパシタの他端と前記第 2 トランジスタの第 1 電極との間に第 1 電極及び第  
 2 電極がそれぞれ連結され、前記第 1 電源の電圧が制御電極に印加される第 4 トランジス  
 ターを更に含む、請求項 2 に記載の発光表示装置。

30

## 【請求項 4】

前記発光制御信号を生成する発光制御駆動部を更に含み、  
 前記発光制御駆動部と前記表示部との間に第 3 ダミー画素群を更に含み、  
 前記第 3 ダミー画素群の画素回路は前記第 1 ダミー画素群の画素回路と同一な、請求項  
 3 に記載の発光表示装置。

## 【請求項 5】

前記第 1 ダミー画素群の画素回路は、  
 前記第 1 キャパシタの一端に第 2 電極が連結し、第 1 電極及び制御電極に前記第 1 電源  
 の電圧が印加される第 5 トランジスタ、及び  
 前記第 2 トランジスタの第 1 電極及び制御電極にそれぞれ第 1 電極及び第 2 電極が連結  
 されており、制御電極に前記第 1 電源の電圧が印加される第 6 トランジスタを含む、請  
 求項 3 に記載の発光表示装置。

40

## 【請求項 6】

前記発光制御信号を生成する発光制御駆動部を更に含み、  
 前記発光制御駆動部と前記表示部との間に第 3 ダミー画素群を更に含み、  
 前記第 3 ダミー画素群の画素回路は前記第 1 ダミー画素群の画素回路と同一な、請求項  
 5 に記載の発光表示装置。

## 【請求項 7】

前記第 2 ダミー画素群のダミー画素は、  
 印加される電流に対応して光を発光し、一端に第 1 電源の電圧が印加される第 1 発光素

50

子、

前記第 1 電源の電圧が制御電極に印加され、第 1 電極はフローティングされており、第 2 電極は前記発光素子の他端に連結される第 1 トランジスター、

制御電極と第 1 電極の電圧差に対応する電流が発生して、前記第 1 発光素子に電流を伝達する第 2 トランジスター、及び

前記制御電極に片端が連結され、他端はフローティングされている第 1 キャパシタを含む、請求項 1 に記載の発光表示装置。

【請求項 8】

前記表示部は、

前記第 1 画素の発光開始を制御する発光制御信号を伝達する複数の発光制御線を更に含み、

前記第 2 ダミー画素群の画素回路は、

前記第 2 トランジスターと前記発光素子との間に第 1 電極及び第 2 電極がそれぞれ連結され、前記第 1 電源の電圧が制御電極に印加される第 3 トランジスター、及び

第 1 電極はフローティングされており、前記第 2 トランジスタの第 1 電極に第 2 電極が連結されており、前記第 1 電源の電圧が制御電極に印加される第 4 トランジスターを更に含む、請求項 7 に記載の発光表示装置。

【請求項 9】

前記第 2 ダミー画素群の画素回路は、

前記第 1 キャパシタの一端に第 2 電極が連結し、第 1 電極に前記第 1 電源の電圧が印加されて、前記制御電極に選択信号が印加される第 5 トランジスター、及び

前記第 2 トランジスタの第 1 電極及び制御電極にそれぞれ第 1 電極及び第 2 電極が連結されており、制御電極に前記第 1 電源の電圧が印加される第 6 トランジスターを含む、請求項 8 に記載の発光表示装置。

【請求項 10】

前記第 1 ダミー画素群のダミー画素は、

印加される電流に対応して光を発光し、一端に第 1 電源の電圧が印加される第 2 発光素子、

前記第 1 電源の電圧が第 1 電極及び制御電極に印加される第 7 トランジスター、

前記発光素子の他端及び第 7 トランジスタの第 2 電極に第 2 電極が連結され、制御電極及び第 1 電極の電圧差に対応する電流が流れる第 8 トランジスター、及び

前記第 8 トランジスタの制御電極に片端が連結され、他端に前記第 1 電源の電圧が印加される第 2 キャパシタを含む、請求項 9 に記載の発光表示装置。

【請求項 11】

前記発光制御信号を生成する発光制御駆動部を更に含み、

前記発光制御駆動部と前記表示部との間に第 3 ダミー画素群を更に含み、

前記第 3 ダミー画素群の画素回路は前記第 1 ダミー画素群の画素回路と同一な、請求項 10 に記載の発光表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は発光表示装置に係り、より詳しくは、ダミー画素を含む発光表示装置であって、そのダミー画素のバイアスを調節する発光表示装置に関するものである。

【背景技術】

【0002】

一般に有機発光表示装置は有機物質の発光を使った有機発光素子を用いた表示装置であって、行列形態に配列された  $N \times M$  個の有機発光セルを電圧駆動、或いは電流駆動して映像を表現する。有機発光セルはダイオード特性を有して有機発光ダイオード (Organic Light Emission Diode; 以下、有機発光素子という。) と呼ばれ、アノード、有機薄膜、カソード電極層の構造を有している。

10

20

30

40

50

## 【0003】

従来有機発光表示装置の表示パネルは実際発光する複数の画素を含む領域上下左右に複数のダミー画素を含んでいる。この時、実際発光する複数の画素に選択信号はダミー画素を経て伝えられる。ダミー画素によって、選択信号を伝達する走査線のロードが増加する。したがって、ダミー画素を構成するトランジスタの短絡及び漏洩電流を防止しなければならない。

## 【0004】

具体的には、バイアスされたダミー画素によって、走査線にロードが増加して、走査信号に遅延が発生した。また、ダミー画素のトランジスタ及びキャパシタに絶縁破壊現象が発生し、漏洩電流によって短絡が発生することがある。

10

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0005】

本発明の目的は、ダミー画素のバイアス条件を異にして、前述したダミー画素の短絡現象及び漏洩電流を除去して、走査信号遅延を防止できる有機発光表示装置を提供することにある。

## 【課題を解決するための手段】

## 【0006】

本発明による発光表示装置は、データ信号を生成して、複数のデータ線それぞれに伝達するデータ駆動部、第1選択信号を生成して、複数の第1走査線それぞれに伝達する走査駆動部、前記複数のデータ線及び前記複数の第1走査線を含み、前記データ線と前記第1走査線によって定義される複数の第1画素及び前記走査駆動部に隣接した複数のダミー画素で構成される第1ダミー画素群、及び前記データ駆動部に隣接した複数のダミー画素で構成される第2ダミー画素群を含む表示部を備える発光表示装置であって、前記第1ダミー画素群の画素回路は、前記データ信号及び第1選択信号の代わりに第1電源の電圧が印加され、前記第2ダミー画素群それぞれの画素回路は、前記第1選択信号の代わりに前記第1電源の電圧が印加される。

20

## 【0007】

この時、前記第1ダミー画素群のダミー画素は、印加される電流に対応して光を発光し、一端に第1電源の電圧が印加される発光素子、前記第1電源の電圧が第1電極及び制御電極に印加される第1トランジスタ、前記発光素子の他端及び第1トランジスタの第2電極に第2電極が連結され、制御電極及び第1電極の電圧差に対応する電流が流れる第2トランジスタ、及び前記第2トランジスタの制御電極に片端が連結され、他端に前記第1電源の電圧が印加される第1キャパシタを含む。

30

## 【0008】

また、前記表示部は前記第1画素の発光開始を制御する発光制御信号を伝達する複数の発光制御線を含み、前記第1ダミー画素群の画素回路は、前記第2トランジスタと前記発光素子との間に第1電極及び第2電極がそれぞれ連結され、前記第1電源の電圧が制御電極に印加される第3トランジスタ、及び前記第1キャパシタの他端と前記第2トランジスタの第1電極の間に第1電極及び第2電極がそれぞれ連結され、前記第1電源の電圧が制御電極に印加される第4トランジスタを更に含む。この時、前記発光制御信号を生成する発光制御駆動部を更に含み、前記発光制御駆動部と前記表示部との間に第3ダミー画素群を更に含み、前記第3ダミー画素群の画素回路は前記第1ダミー画素群の画素回路と同一である。

40

## 【0009】

また、第1ダミー画素群の画素回路は、前記第1キャパシタの一端に第2電極が連結され、第1電極及び制御電極に前記第1電源の電圧が印加される第5トランジスタ、及び前記第2トランジスタの第1電極及び制御電極にそれぞれ第1電極及び第2電極が連結されており、制御電極に前記第1電源の電圧が印加される第6トランジスタを含む。

## 【0010】

50

この時、前記発光制御信号を生成する発光制御駆動部を更に含み、前記発光制御駆動部と前記表示部との間に第3ダミー画素群を更に含み、前記第3ダミー画素群の画素回路は前記第1ダミー画素群の画素回路と同一である。

【0011】

そして、前記第2ダミー画素群のダミー画素は、印加される電流に対応して光を発光し、一端に第1電源の電圧が印加される第1発光素子、前記第1電源の電圧が制御電極に印加され、第1電極はフローティングされており、第2電極は前記発光素子の他端に連結される第1トランジスタ、制御電極と第1電極の電圧差に対応する電流が発生して、前記第1発光素子に電流を伝達する第2トランジスタ、及び前記制御電極に片端が連結され、他端はフローティングされている第1キャパシタを含む。

10

【0012】

この時、表示部は前記第1画素の発光開始を制御する発光制御信号を伝達する複数の発光制御線を更に含み、前記第2ダミー画素群の画素回路は、前記第2トランジスタと前記発光素子との間に第1電極及び第2電極がそれぞれ連結され、前記第1電源の電圧が制御電極に印加される第3トランジスタ、及び第1電極はフローティングされており、前記第2トランジスタの第1電極に第2電極が連結されており、前記第1電源の電圧が制御電極に印加される第4トランジスタを更に含む。

【0013】

また、前記第2ダミー画素群の画素回路は、前記第1キャパシタの一端に第2電極が連結され、第1電極に前記第1電源の電圧が印加され、前記制御電極に選択信号が印加される第5トランジスタ、及び前記第2トランジスタの第1電極及び制御電極にそれぞれ第1電極及び第2電極が連結されており、制御電極に前記第1電源の電圧が印加される第6トランジスタを含む。

20

【0014】

そして前記第1ダミー画素群のダミー画素は、印加される電流に対応して光を発光し、一端に第1電源の電圧が印加される第2発光素子、前記第1電源の電圧が第1電極及び制御電極に印加される第7トランジスタ、前記発光素子の他端及び第7トランジスタの第2電極に第2電極が連結され、制御電極及び第1電極の電圧差に対応する電流が流れる第8トランジスタ、及び前記第8トランジスタの制御電極に片端が連結され、他端に前記第1電源の電圧が印加される第2キャパシタを含む。

30

【0015】

この時、前記発光制御信号を生成する発光制御駆動部を更に含み、前記発光制御駆動部と前記表示部との間に第3ダミー画素群を更に含み、前記第3ダミー画素群の画素回路は前記第1ダミー画素群の画素回路と同一である。

【発明の効果】

【0016】

本発明によれば、ダミー画素によって発生する走査線のロードを除去して、選択信号を遅延なしに画素に伝達できる。

【0017】

また、漏洩電流によってダミー画素が発光することを防止できる。

40

【発明を実施するための最良の形態】

【0018】

以下、添付した図面を参照して、本発明の好ましい実施形態について当業者が容易に実施することができるように詳細に説明する。しかしながら、本発明は多様に異なる形態で実現できるので、ここで説明する実施形態に限定されるものではない。図面で本発明を明確に説明するために説明と関係ない部分は省略した。明細書全体を通じて類似した部分については同一図面符号で示すものとする。

【0019】

明細書全体で、どんな部分が他の部分と“連結”されているという時、これは“直接的に連結”されている場合だけでなく、その中間に他の素子を間において“電氣的に連結”

50

されている場合も含む。また、どんな部分がどんな構成要素を“含む”とする時、これは特に反対になる記載がない限り他の構成要素を除くものではなく、他の構成要素を更に含むことができることを意味する。

【0020】

さて、本発明の表示装置に関する一実施形態の有機発光表示装置と画素回路について図面を参照して詳細に説明する。

【0021】

図1は本発明の実施形態による有機発光表示装置を概略的に示す図面である。

図1に示すように、本発明の実施形態による有機発光表示装置は表示部100、走査駆動部200、データ駆動部300及び発光制御駆動部400を含む。

10

【0022】

表示部100は、列方向にのびている複数のデータ線(D1~Dm)、行方向にのびている複数の走査線(S1~Sn)及び複数の発光制御線(E1~En)を含む。そして表示部100は、複数のデータ線(D1~Dm)と複数の走査線(S1~Sn)が交差する領域に位置する複数の画素を含み、各画素は複数のデータ線(D1~Dm)、複数の走査線(S1~Sn)及び複数の発光制御線(E1~En)それぞれに連結されている。各画素には画素回路110が形成されている。また、表示部100は第1ダミー画素群120及び第2ダミー画素群130を含み、第1ダミー画素群120は表示部100の上部、表示部100と走査駆動部200の間及び表示部100と発光制御駆動部400の間に位置した複数のダミー画素であり、第2ダミー画素群130はデータ駆動部300と表示部100との間に位置した複数のダミー画素である。データ線(D1~Dm)は画像信号を示すデータ信号を画素回路110に伝達し、走査線(S1~Sn)は選択信号を画素回路110に伝達し、発光制御線(E1~Ek)は発光制御信号を画素回路110に伝達する。

20

【0023】

一方、色表示を実現するためには各画素が原色のうち一つの色相を固有なように表示したり各画素が時間により交互に原色を表示するようにして、これら原色の空間的または時間的和で所望の色相が認識されるようにする。原色の例としては赤色(R)、緑色(G)及び青色(B)を挙げることができる。この時、時間的和で色相を表示する場合には一つの画素で時間的にR、G及びB色相が交互に表示されて、一つの色相が実現される。そして空間的和で色相を表示する場合にはR画素、G画素及びB画素の三画素によって、一つの色相が実現されるので、各画素を副画素と呼んで三個の副画素を一つの画素と呼んだりもする。また、空間的和で色相を表示する場合にはR画素、G画素及びB画素が行方向または列方向にかわるがわる行きながら配列でき、または三画素が三角形の三頂点に相当する位置に配列されてもよい。

30

【0024】

走査駆動部200は走査線(S1~Sn)にそれぞれ選択信号を順次に生成して印加し、ここで走査線に関する用語を定義すれば、現在選択信号を伝達しようとする走査線を“現在走査線”とし、現在選択信号が伝えられる直前に選択信号を伝達した走査線を“直前走査線”という。

【0025】

データ駆動部300は、データ線(D1~Dm)に画像信号に対応するデータ電圧を生成して印加する。

40

【0026】

発光制御駆動部400は、有機発光素子の発光を制御するための発光制御信号を順次に発光制御線(E1~Ek)に印加する。

【0027】

走査駆動部200、データ駆動部300及び/または発光制御駆動部400は表示部100に電氣的に連結でき、または表示部100に接着されて、電氣的に連結されているテープキャリアパッケージにチップなどの形態で装着できる。または表示部100に接着されて、電氣的に連結されているフレキシブル印刷回路またはフィルム等にチップなどの形

50

態で装着できる。これとは異なって走査駆動部 200、データ駆動部 300 及び/または発光制御駆動部 400 は表示部 100 のガラス基板上に直接装着されてもよく、またはガラス基板上に走査線、データ線、発光制御線及び薄膜トランジスターと同一層で形成されている駆動回路と代替されてもよく、直接装着されてもよい。

#### 【0028】

図 2 は、本発明の実施形態による画素 110 の回路を示す図面である。

図 2 でのように、画素回路 110 は 5 個のトランジスター (M1 ~ M6)、2 個のキャパシタ (C1、C2) 及び有機発光素子 (OLED) を含む。ここで 6 個のトランジスター (M1 ~ M6) は PMOS トランジスターを使った。これらトランジスター (M1 ~ M6) はソース電極とドレーン電極を形成する二つの電極とゲート電極を制御電極として有する。有機発光素子 (OLED) はダイオード特性を有するため有機発光ダイオードと呼ばれ、一般にアノード電極、有機薄膜及びカソード電極の構造を有する。

10

#### 【0029】

トランジスター (M1) は有機発光素子 (OLED) を駆動するための駆動トランジスターであって、電圧を供給するための電源 (ELVDD) と有機発光素子 (OLED) との間に接続され、ゲート電極とソース電極の電圧差によって、有機発光素子に流れる電流が発生する。トランジスター (M4) は電源 (ELVDD) と初期電圧 (Vinit) を供給する電源間に接続され、直前走査線 (Sn-1) からの選択信号に応答してオン/オフされる。トランジスター (M4) が導通されれば、トランジスター (M1) のゲートに初期電圧 (Vinit) が伝えられる。トランジスター (M2) は現在走査線 (Sn) からの選択信号に応答してオン/オフされ、トランジスター (M1) のゲート電極及びソース電極の間に連結されている。トランジスター (M3) は現在走査線 (Sn) からの選択信号に応答してオン/オフされ、データ線及びトランジスター (M1) のドレーン電極の間に連結されている。トランジスター (M3) は現在走査線 (Sn) からの選択信号に  
 応答してトランジスター (M1) のドレーン電極にデータ電圧 (VDATA) を伝達する。トランジスター (M5) は発光制御線 (Ek) の発光制御信号に  
 応答してトランジスター (M1) と電源 (ELVDD) を連結する。トランジスター (M6) はトランジスター (M1) と有機発光素子 (OLED) との間に連結されており、発光制御線 (Ek) の発光制御信号に  
 応答して有機発光素子 (OLED) にトランジスター (M1) を通じて流れる電流を伝達する。キャパシタ (C1) はトランジスター (M4) と電源 (ELVDD) の  
 電圧を供給する電源の間に連結されている。トランジスター (M4) が導通されれば、キャパシタ (C1) には電源 (ELVDD) の電圧と初期電圧 (Vinit) の差に相当する電圧 (ELVDD - Vinit) が充電され、トランジスター (M1) のゲート電極と電源 (ELVDD) の電圧を供給する電源の間の電圧を一定に維持する。キャパシタ (C2) は現在走査線 (Sn) に片電極が連結され、トランジスター (M1) のゲート電極に他電極が連結されている。キャパシタ (C2) は現在走査線 (Sn) からの選択信号とトランジスター (M1) のゲートの電圧差を一定に維持する。有機発光素子 (OLED) はトランジスター (M6) のドレーンと電源 (ELVSS) との間に連結されている。本発明の実施形態による画素回路 110 では電源 (ELVDD) の電圧レベルが電源 (ELVSS) の電圧より高いレベルを有する。

20

30

40

#### 【0030】

次に、図 3 を参照して画素回路 110 の動作について説明する。

図 3 は画素回路 110 に印加される信号波形を示す図面である。

まず、区間 (D1) の間、直前走査線 (Sn-1) からの選択信号がローレベル (インーブルレベル) の走査電圧が印加されれば、トランジスター (M4) が導通されて、キャパシタ (C1) の一端が初期電圧 (Vinit) で初期化され、電源電圧 (VDD) と初期電圧 (Vinit) の差に相当する電圧 (VDD - Vinit) が充電される。

#### 【0031】

その次に、区間 (D2) の間、現在走査線 (Sn) からの選択信号がローレベル (インーブルレベル) (Vlow) になって、トランジスター (M2、M3) が導通される。ト

50

ランジスター (M2) が導通されれば、トランジスター (M1) はダイオード連結され、導通されたトランジスター (M3) を通じて、データ電圧 (VDATA) がトランジスター (M1) に伝えられる。そうすれば、ダイオード連結されたトランジスター (M1) のゲート電圧 (VDATA + VTH) (VTH; しきい電圧) が印加される。したがって、キャパシタ (C2) の両端には電圧 (VDATA + VTH) と電圧 (Vlow) がそれぞれ印加されて、キャパシタ (C2) には電圧 (VDATA + VTH - Vlow) が充電される。

【0032】

次に、区間 (D3) では、現在走査線 (Sn) からの選択信号がハイレベル (ディスエーブルレベル) (Vhigh) になって、発光制御線 (Ek) からの発光制御信号がローレベル (イネーブルレベル) (Vlow) になれば、発光制御信号に応答してトランジスター (M5、M6) が導通される。トランジスター (M1) のソース電極には電源 (ELVDD) の電圧が印加され、ゲート電極には区間 (D2) の間印加された電圧 (VDATA + VTH) が現在走査線 (Sn) からの選択信号がハイレベル (Vhigh) になりながら変動が発生する。

10

【0033】

現在走査線 (Sn) からの選択信号がローレベル (Vlow) からハイレベル (Vhigh) になれば、キャパシタ (C2) と現在走査線 (Sn) の接続点の電圧が選択信号のレベル上昇幅 (VS) ぐらい増加する。したがってキャパシタ (C1、C2) のカップリングによって、トランジスター (M1) のゲート電圧 (VG) は区間 (D2) での電圧に比べて増加するようになって、その増加量 (VG) は数1の通りである。

20

【0034】

【数1】

$$\Delta V_G = \frac{\Delta V_S C_1}{C_1 + C_2}$$

【0035】

トランジスター (M1) のゲート電圧 (VG) が VG ぐらい増加したのでトランジスター (M1) に流れる電流 (IOLED) は数2のようになる。つまり、トランジスター (M1) のゲート電圧 (VG) が変動したほどトランジスター (M1) のゲート-ソース電圧 (VGS) の大きさが変動し、トランジスター (M1) のドレーン電流 (IOLED) の大きさもこれにより変動する。

30

【0036】

【数2】

$$I_{OLED} = \frac{\beta}{2} (V_{GS} + \Delta V_G - V_{TH})^2 = \frac{\beta}{2} (V_{DATA} - V_{DD} + \Delta V_G)^2$$

【0037】

以下、本発明の実施形態による第1ダミー画素群120と第2ダミー画素群130それぞれの画素について図4～図5を参照して説明する。本発明の実施形態による第1ダミー画素群120及び第2ダミー画素群130の区分はデータ駆動部300と表示部100との間に存在する複数のダミー画素と残り複数のダミー画素に区分したものであり、本発明の実施形態による位置に限定されるものではない。

40

【0038】

図4は第1ダミー画素群120のうち任意の画素回路を示す図面である。

表示部100の画素110と比較して、第1ダミー画素群120の画素回路に伝えられる選択信号、発光制御信号、データ信号線及び電源は同一な電圧を供給する電源に連結されている。

【0039】

50

具体的には、電源（ELVDD）の代わりに電源（ELVSS）が第1キャパシタ（C1）の一端に連結され、データ電圧（VDATA）の代わりに電源（ELVSS）が伝えられる。そして、現在走査線（Sn）からの選択信号、直前走査線（Sn-1）からの選択信号及び発光制御線（Ek）からの発光制御信号の代わりに電源（ELVSS）の電圧が伝えられる。また、初期電圧（Vinit）の代わりに電源（ELVSS）の電圧が印加される。また、有機発光素子（OLED）のカソード電極は電源（ELVSS）に連結されている。

#### 【0040】

そうすれば、トランジスタ（M'5）のゲート電極及びソース電極に同一な電圧が印加されて、トランジスタ（M'5）はオフの状態に維持される。トランジスタ（M'3）のゲート電極及びソース電極もまた同一な電圧が印加されて、トランジスタ（M'3）はオフの状態に維持される。また、トランジスタ（M'4）が電源（ELVDD）の電圧によって導通されても、第1キャパシタ（C'1）の両端は同一な電圧が印加されて、第1キャパシタ（C'1）には電荷が充電されない。この時、トランジスタ（M'2）が電源（ELVSS）の電圧によって導通されて、トランジスタ（M'1）がダイオード連結されても、有機発光素子（OLED）のアノード方向に流れる電流は発生しないので、漏洩電流による短絡現象は発生しない。

10

#### 【0041】

このように、第1ダミー画素群の画素回路は選択信号を伝達する走査線に連結されず、同一な電源の電圧が印加されるので、各走査線毎にダミー画素によるロードを除去できる。したがって、各走査線に遅延なしに選択信号を伝達できる。また、ダミー画素で、漏洩電流による有機発光素子の発光を防止できる。

20

#### 【0042】

図5は、第2ダミー画素群130のうち任意の画素回路を示す図面である。

表示部100の画素110と比較して、第2ダミー画素群130の画素回路に伝えられる現在選択信号、発光制御信号、初期電圧及び有機発光素子（OLED）のカソード電極は同一な電圧を供給する電源に連結されている。電源（ELVDD）、データ電圧（VDATA）及び直前走査ライン（Sn）からの選択信号は第2ダミー画素群130の画素回路に伝えられる。また、電源（ELVDD）とトランジスタ（M''5）のソース電極を連結するコンタクトホール、電源（ELVDD）と第1キャパシタ（C1）の一端を連結するコンタクトホール、及びデータ線（D1~Dm）とトランジスタ（M''3）のソース電極を連結するコンタクトホールは形成されない。つまり、トランジスタ（M''5）のソース電極、トランジスタ（M''3）の第1電極及び第1キャパシタ（C1）の一端はフローティングされている。したがって、トランジスタ（M''1）のソース電極に電源（ELVDD）の電圧が印加されたり、ドレーン電極にデータ電圧（VDATA）が印加されない。また、第1キャパシタ（C1）の一端がフローティングされているので、両端間の電圧差が一定に維持できなくて電荷が充電されない。

30

#### 【0043】

また、現在走査線（図示せず）からの選択信号、及び発光制御線（Ek）からの発光制御信号の代わりに電源（ELVSS）の電圧が伝えられる。そして初期電圧（Vinit）の代わりに電源（ELVSS）の電圧が印加され、有機発光素子（OLED）のカソード電極は電源（ELVSS）に連結されている。

40

#### 【0044】

走査線（Sn）のイネーブル選択信号が印加されて、トランジスタ（M''4）が導通されれば、第1キャパシタ（C1）の他端には電源（ELVSS）の電圧が印加される。この時、トランジスタ（M''2）が電源（ELVSS）の電圧によって導通されて、トランジスタ（M''1）がダイオード連結されても、有機発光素子（OLED）のアノード方向に流れる電流は発生しないので、漏洩電流による短絡現象は発生しない。

#### 【0045】

本発明の実施形態による第2ダミー画素群130はデータ駆動部400と表示部100

50

との間に位置し、第2ダミー画素群130に選択信号を伝達する走査線(S<sub>n</sub>)と実際発光する複数の画素回路に選択信号を伝達する複数の走査線(S<sub>1</sub>~S<sub>n-1</sub>)とのロードバランスのために電源(ELVSS)の電圧を伝達せず、実際発光する複数の画素回路と同様に選択信号(S<sub>n</sub>)が印加される。

【0046】

このように、第2ダミー画素群の画素回路はロードバランスのために選択信号を伝達する走査線に連結しているが、同一な電源の電圧が印加されるので発光しない。また、ダミー画素で漏洩電流による有機発光素子の発光を防止できる。

【0047】

つまり、本発明の実施形態によれば、実際に発光しない複数のダミー画素によって、発生する走査線のロードを除去できる。従って、本発明の実施形態による有機発光表示装置は遅延なしに複数の画素に選択信号を伝達できる。また、ダミー画素には漏洩電流が発生しなくて、短絡によってダミー画素の有機発光素子が発光することは発生しない。

10

【0048】

本発明の実施形態では6個のトランジスターと2個のキャパシタを使用する画素回路を説明したが、他の構造を有する画素回路でもこれと同一に適用できる。

【0049】

以上、本発明の好ましい実施形態について説明したが、本発明の権利範囲はこれに限定されるものではなく、特許請求の範囲と発明の詳細な説明及び添付した図面の範囲内で多様に変形して実施するのが可能であり、これもまた本発明の範囲に属することは当然である。

20

【図面の簡単な説明】

【0050】

【図1】本発明の実施形態による有機発光表示装置を概略的に示す図面である。

【図2】本発明の実施形態による画素の回路を示す図面である。

【図3】画素回路に印加される信号波形を示す図面である。

【図4】第1ダミー画素群のうち任意の画素回路を示す図面である。

【図5】第2ダミー画素群のうち任意の画素回路を示す図面である。

【符号の説明】

【0051】

30

100 表示部

120 第1ダミー画素群

130 第2ダミー画素群

300 データ駆動部

C1、C'1 キャパシタ

ELVD、ELVSS 電源

Ek 発光制御線

M'1、M'2、M'3、M'4、M'5 トランジスター

S<sub>n</sub> 現在走査線

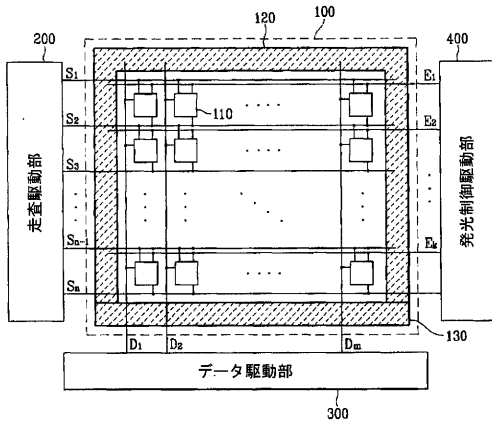
S<sub>n-1</sub> 直前走査線

40

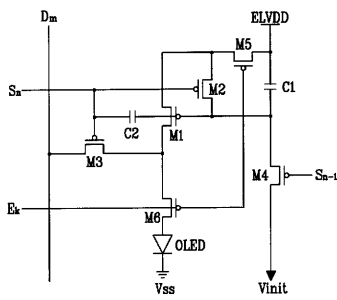
VDATA データ電圧

Vinit 初期電圧

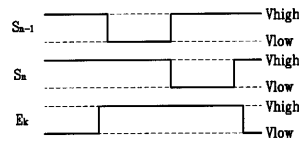
【 図 1 】



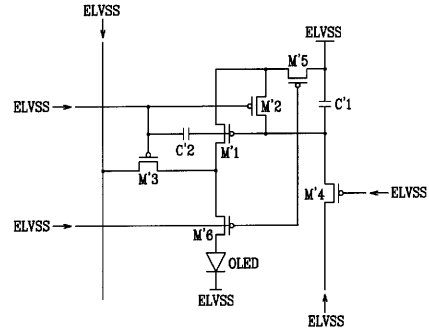
【 図 2 】



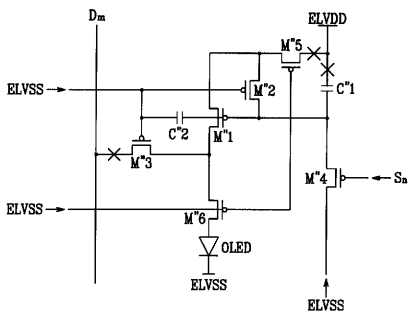
【 図 3 】



【 図 4 】



【 図 5 】



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 8 0 H
	G 0 9 F 9/30	3 3 8
	G 0 9 F 9/30	3 6 5 Z
	H 0 5 B 33/14	A

(72)発明者 郭 源奎

大韓民国京畿道水原市靈通区 シン 洞 5 7 5 番地

Fターム(参考) 3K107 AA01 BB01 CC29 CC31 EE04 HH04 HH05  
 5C080 AA06 BB05 CC03 DD09 DD24 EE29 FF11 HH09 JJ02 JJ03  
 JJ04  
 5C094 AA13 AA31 BA03 BA27 CA19 DA20 GA10

专利名称(译)	<无法获取翻译>		
公开(公告)号	<a href="#">JP2008033253A5</a>	公开(公告)日	2011-01-27
申请号	JP2007116012	申请日	2007-04-25
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星工スデアイ株式会社		
[标]发明人	辛惠真 郭源奎		
发明人	辛惠真 郭源奎		
IPC分类号	G09G3/30 G09G3/20 G09F9/30 H01L27/32 H01L51/50		
CPC分类号	G09G3/3225 G09G2300/0413 G09G2300/0819 G09G2300/0861 G09G2310/0232 G09G2320/0223		
FI分类号	G09G3/30.H G09G3/30.J G09G3/20.624.B G09G3/20.611.J G09G3/20.670.E G09G3/20.680.H G09F9/30.338 G09F9/30.365.Z H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC29 3K107/CC31 3K107/EE04 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD09 5C080/DD24 5C080/EE29 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C094/AA13 5C094/AA31 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DA20 5C094/GA10 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB34 5C380/AB41 5C380/AB43 5C380/AB45 5C380/AB46 5C380/BA10 5C380/BA19 5C380/BA20 5C380/CA12 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CB26 5C380/CC06 5C380/CC07 5C380/CC26 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC61 5C380/CC63 5C380/CD026 5C380/CE04 5C380/CE20 5C380/DA06 5C380/DA47 5C380/DA52 5C380/GA13 5C380/HA15		
代理人(译)	渡边 隆 村山彦		
优先权	1020060072078 2006-07-31 KR		
其他公开文献	JP5005417B2 JP2008033253A		

#### 摘要(译)

要解决的问题：提供一种有机发光显示装置，其能够通过使虚设像素在偏置条件上不同并且消除虚设像素的短路现象和漏电流来防止扫描信号延迟。解决方案：发光显示装置包括数据驱动部分，用于产生数据信号并将其传输到多条数据线中的每条数据线；扫描驱动部分，用于产生第一选择信号并将其发送到多个第一扫描线中的每一个；显示部分，包括第一虚设像素组，包括多条数据线和多条第一扫描线，并由数据线定义多个第一像素构成第一扫描线和与扫描驱动部分相邻的多个虚设像素，以及由与数据驱动部分相邻的多个虚设像素构成的第二虚设像素组。将第一电源而不是数据信号和第一选择信号的电压施加到第一虚设像素组的像素电路，并且将第一电源的电压代替第一选择信号的每一个施加到第一虚设像素组的像素电路中。第二虚设像素组的像素电路。结果，可以消除由虚设像素产生的扫描线的负载，并且可以无延迟地将选择信号发送到像素，并且防止虚设像素通过泄漏发光。当前。