

【特許請求の範囲】

【請求項 1】

薄膜トランジスタを備える基板上に形成され、前記薄膜トランジスタのソースまたはドレイン電極と同一層上に形成される電源ラインと；

前記薄膜トランジスタ上に形成される第 1 絶縁膜と；

前記第 1 絶縁膜上に配置され、前記薄膜トランジスタのソースまたはドレイン電極と電氣的に接続される下部電極と；

前記下部電極と同一層上に形成される第 1 補助電源ラインおよび第 2 補助電源ラインと；

前記第 2 補助電源ライン上には形成されずに、前記下部電極のエッジ部上に形成され、前記下部電極の一部を露出させる開口部を有する第 2 絶縁膜と； 10

前記基板上に形成される有機膜と；

前記基板上に形成される上部電極と；を備えることを特徴とする、有機電界発光表示装置。

【請求項 2】

前記第 1 補助電源ラインは、

前記電源ラインと電氣的に接続されることを特徴とする、請求項 1 に記載の有機電界発光表示装置。

【請求項 3】

前記第 1 補助電源ラインと前記電源ラインの間には前記第 1 絶縁膜が介在され、 20

前記第 1 補助電源ラインは、

前記第 1 絶縁膜に形成されたビアホールを介して前記電源ラインと電氣的に接続されることを特徴とする、請求項 1 または 2 のいずれかに記載の有機電界発光表示装置。

【請求項 4】

前記第 2 補助電源ラインは、

前記上部電極と電氣的に接続されることを特徴とする、請求項 1 ~ 3 のいずれか一項に記載の有機電界発光表示装置。

【請求項 5】

前記第 2 補助電源ラインは、

前記第 2 補助電源ラインの側面を介して前記上部電極と電氣的に接続されることを特徴とする、請求項 4 に記載の有機電界発光表示装置。 30

【請求項 6】

前記下部電極、前記第 1 補助電源ライン、および前記第 2 補助電源ラインは、

同一物質からなることを特徴とする、請求項 1 ~ 5 のいずれか一項に記載の有機電界発光表示装置。

【請求項 7】

前記下部電極、前記第 1 補助電源ライン、および前記第 2 補助電源ラインは、

前記上部電極の物質より仕事関数の大きい導電性物質からなることを特徴とする、請求項 1 ~ 6 のいずれか一項に記載の有機電界発光表示装置。

【請求項 8】 40

前記下部電極、前記第 1 補助電源ライン、および前記第 2 補助電源ラインは、

比抵抗が低く反射率に優れた物質からなることを特徴とする、請求項 1 ~ 7 のいずれかに記載の有機電界発光表示装置。

【請求項 9】

前記下部電極、前記第 1 補助電源ライン、および前記第 2 補助電源ラインは、

単一膜または多重膜からなることを特徴とする、請求項 1 ~ 8 のいずれか一項に記載の有機電界発光表示装置。

【請求項 10】

前記下部電極、前記第 1 補助電源ライン、および前記第 2 補助電源ラインは、

Al - ITO, Mo - ITO, Ti - ITO または Ag - ITO のいずれかからなるこ 50

とを特徴とする，請求項 1 ~ 9 のいずれか一項に記載の有機電界発光表示装置。

【請求項 1 1】

前記下部電極，前記第 1 補助電源ライン，および前記第 2 補助電源ラインは，前記有機膜より厚いことを特徴とする，請求項 1 ~ 1 0 のいずれか一項に記載の有機電界発光表示装置。

【請求項 1 2】

前記有機電界発光表示装置は，前記薄膜トランジスタおよび前記電源ラインを有する複数の副画素を備え，前記複数の副画素のうち一部の副画素は，前記第 1 補助電源ラインを含み，前記複数の副画素のうち他の一部の副画素は，前記第 2 補助電源ラインを含むことを特徴とする，請求項 1 ~ 1 1 のいずれか一項に記載の有機電界発光表示装置。 10

【請求項 1 3】

前記第 1 補助電源ラインのそれぞれは，前記第 1 補助電源ラインが属する副画素の電源ラインに交差して形成されることを特徴とする，請求項 1 2 に記載の有機電界発光表示装置。

【請求項 1 4】

前記第 2 補助電源ラインのそれぞれは，前記第 2 補助電源ラインが属する副画素の電源ラインに交差して形成されることを特徴とする，請求項 1 2 または 1 3 のいずれかに記載の有機電界発光表示装置。

【請求項 1 5】

前記複数の副画素の前記第 1 補助電源ラインと前記第 2 補助電源ラインは，互いに交互に形成されることを特徴とする，請求項 1 2 ~ 1 4 のいずれか一項に記載の有機電界発光表示装置。 20

【請求項 1 6】

薄膜トランジスタを備える基板上に形成され，前記薄膜トランジスタのソースまたはドレイン電極と同一層上に形成される電源ラインと；
前記薄膜トランジスタ上に形成される第 1 絶縁膜と；
前記第 1 絶縁膜上に配置され，前記薄膜トランジスタのソースまたはドレイン電極と電氣的に接続される下部電極と；
前記下部電極と同一層上に形成される第 1 補助電源ラインおよび第 2 補助電源ラインと 30
；
前記第 2 補助電源ライン上には形成されずに，前記下部電極のエッジ部上に形成され；
前記下部電極の一部を露出させる開口部を有する第 2 絶縁膜と；
前記開口部内の前記下部電極上に形成される有機膜と；
前記基板上に形成される上部電極と；
を備え；
前記第 2 補助電源ラインは，
前記第 2 補助電源ラインの側面および上面を介して前記上部電極と電氣的に接続されることを特徴とする，有機電界発光表示装置。

【請求項 1 7】

薄膜トランジスタ，および前記薄膜トランジスタのソースまたはドレイン電極と同一層上に形成される電源ラインを備える基板上に，前記薄膜トランジスタのソースまたはドレイン電極と電氣的に接続される下部電極を形成し，前記下部電極と同一層に第 1 補助電源ラインおよび第 2 補助電源ラインを形成する補助電源ライン形成段階と；
前記第 2 補助電源ライン上には形成されずに，前記下部電極のエッジ部上に形成され，前記下部電極の一部を露出させる開口部を有する画素定義膜を形成する段階と；
前記開口部上に有機膜を形成する段階と；
前記基板上に上部電極を形成する段階と；
を含むことを特徴とする，有機電界発光表示装置の製造方法。 40

【請求項 1 8】

50

前記補助電源ライン形成段階は、
薄膜トランジスタを備える基板上に平坦化膜を形成する段階と、
前記平坦化膜に、前記薄膜トランジスタのソースまたはドレイン電極を露出させる第1ビアホール、および電源ラインを露出させる第2ビアホールを形成する段階と、
前記平坦化膜上に、前記第1ビアホールを介して前記ソースまたはドレイン電極と電氣的に接続される前記下部電極と、前記第2ビアホールを介して前記電源ラインと電氣的に接続される前記第1補助電源ラインと、前記第2補助電源ラインと、を形成する段階とを含むことを特徴とする、請求項17に記載の有機電界発光表示装置の製造方法。

【請求項19】

前記第1ビアホールおよび前記第2ビアホールは、
同時に形成されることを特徴とする、請求項18に記載の有機電界発光表示装置の製造方法。

10

【請求項20】

前記平坦化膜上に形成される前記下部電極、前記第1補助電源ラインおよび前記第2補助ラインは、
同一物質からなることを特徴とする、請求項18または19のいずれかに記載の有機電界発光表示装置の製造方法。

【請求項21】

前記平坦化膜上に形成される前記下部電極、前記第1補助電源ラインおよび前記第2補助ラインは、
前記上部電極より仕事関数の大きい導電性物質からなることを特徴とする、請求項18～20のいずれか一項に記載の有機電界発光表示装置の製造方法。

20

【請求項22】

前記平坦化膜上に形成される前記下部電極、前記第1補助電源ラインおよび前記第2補助ラインは、
比抵抗が低く反射率に優れた物質からなることを特徴とする、請求項18～21のいずれか一項に記載の有機電界発光表示装置の製造方法。

【請求項23】

前記下部電極、前記第1補助電源ライン、および前記第2補助電源ラインは、
単一膜または多重膜からなることを特徴とする、請求項18～22のいずれか一項に記載の有機電界発光表示装置の製造方法。

30

【請求項24】

前記下部電極、前記第1補助電源ライン、および前記第2補助電源ラインは、
Al-I TO、Mo-I TO、Ti-I TOまたはAg-I TOのいずれかからなることを特徴とする、請求項18～23のいずれか一項に記載の有機電界発光表示装置の製造方法。

【請求項25】

前記下部電極、前記第1補助電源ライン、および前記第2補助電源ラインは、
前記有機膜より厚いことを特徴とする、請求項18～24のいずれか一項に記載の有機電界発光表示装置の製造方法。

40

【請求項26】

前記有機膜を前記第2補助電源ラインの側面には形成しないことにより、前記第2補助電源ラインを前記第2補助電源ラインの側面を介して前記上部電極と電氣的に接続させることを特徴とする、請求項17～25のいずれか一項に記載の有機電界発光表示装置の製造方法。

【請求項27】

前記有機膜を前記第2補助電源ラインの側面および上面には形成しないことにより、前記第2補助電源ラインを前記側面および上面を介して前記上部電極と電氣的に接続させることを特徴とする、請求項17～25のいずれか一項に記載の有機電界発光表示装置の製造方法。

50

【請求項 28】

前記補助電源ライン形成段階により前記第1補助電源ラインまたは前記第2補助電源ラインを有する複数の副画素を形成し、

前記複数の副画素のうち一部の副画素には前記第1補助電源ラインを形成し、

前記複数の副画素のうち他の一部の副画素には前記第2補助電源ラインを形成することを特徴とする、請求項17～27のいずれか一項に記載の有機電界発光表示装置の製造方法。

【請求項 29】

前記第1補助電源ラインのそれぞれは、前記第1補助電源ラインが属する副画素の電源ラインに交差して形成されることを特徴とする、請求項17～28のいずれか一項に記載の有機電界発光表示装置の製造方法。

10

【請求項 30】

前記第2補助電源ラインのそれぞれは、前記第2補助電源ラインが属する副画素の電源ラインに交差して形成されることを特徴とする、請求項17～29のいずれか一項に記載の有機電界発光表示装置の製造方法。

【請求項 31】

前記複数の副画素の前記第1補助電源ラインと前記第2補助電源ラインとは、

互いに交互に形成されることを特徴とする、請求項17～30のいずれか一項に記載の有機電界発光表示装置の製造方法。

【発明の詳細な説明】

20

【技術分野】

【0001】

本発明は有機電界発光表示装置およびその製造方法に係り、より詳しくは電源ラインおよび上部電極の電圧降下を防止する補助電源ラインを用いて電圧降下を防止することにより、輝度不均一防止および大型化の可能な有機電界発光表示装置およびその製造方法に関するものである。

【背景技術】

【0002】

通常、有機電界発光装置は蛍光性有機化合物を電気的に励起させて発光させる自発光型ディスプレイであって、低電圧で駆動可能であり、薄型化が容易であり、広視野角、速い応答速度など、液晶表示装置において問題点として指摘された欠点を解決することが可能な次世代ディスプレイとして注目を浴びている。

30

【0003】

有機電界発光表示装置は、ガラスそのほかの透明な基板に所定パターンの有機膜が形成され、この有機膜の上下部に電極層が形成される。有機膜は有機化合物からなる。このように構成された有機電界発光表示装置は、電極に正極および負極の電圧が印加されると、正孔は正極電圧の印加された電極から注入された正孔輸送層を介して発光層に移動し、電子は陰極電圧の印加された電極から電子輸送層を介して発光層に注入される。この発光層において、電子と正孔が再結合して励起子(exiton)を生成し、この励起子が励起状態から基底状態に変化するに従い、発光層の蛍光性分子が発光することにより画像が形成される。

40

【0004】

このような有機電界発光表示装置のうち、能動駆動様式のアクティブマトリックス(Active Matrix: AM)型有機電界発光表示装置は、各画素当たり少なくとも二つの薄膜トランジスタ(以下、「TFT」という)を備えている。これらの薄膜トランジスタは各画素の動作を制御するスイッチング素子およびピクセルを駆動させる駆動素子として使用される。このような薄膜トランジスタは、基板上に高濃度の不純物でドーピングされたドレイン領域とソース領域、および上記ドレイン領域と上記ソース領域間に形成されたチャンネル領域を有する半導体活性層を有し、この半導体活性層上に形成されたゲート絶縁膜、および上記活性層のチャンネル領域上部のゲート絶縁膜上に形成されたゲート

50

電極，上記ゲート電極上で層間絶縁膜を介在して，ドレイン領域とソース領域にコンタクトホールを介して接続されたドレイン電極およびソース電極などからなる。

【0005】

図1はアクティブマトリクス型(Active Matrix)有機電界発光表示装置の画素部を示す平面図，図2は有機電界発光表示装置の画素部の断面図である。

まず，図1に示すように，有機電界発光表示装置は複数の副画素を有する。一つの副画素はスキャンライン(Scan)，データライン(Data)および電源ライン(VDD)により限定される画素領域に配列され，各副画素は，最も簡素にはスイッチングTFT(TFTsw)と，駆動TFT(TFTdr)の少なくとも二つの薄膜トランジスタと，一つのキャパシタ(Cst)および一つの有機電界発光素子(OLED)とからなる。上記のような薄膜トランジスタおよびキャパシタの数は必ずしもこれに限定されるものではなく，これより多い数の薄膜トランジスタおよびキャパシタを含むこともできる。

10

【0006】

上記スイッチングTFT(TFTsw)は，スキャンライン(Scan)に印加されるスキャン信号に応じて駆動され，データライン(Data)に印加されるデータ信号を伝達する役割をする。上記キャパシタ(Cst)は，上記スイッチングTFT(TFTsw)を介して伝達されるデータ信号を1フレームの間に格納する役割をする。上記駆動TFT(TFTdr)は上記スイッチングTFT(TFTsw)を介して伝達されるデータ信号に応じて，すなわちゲートとソース間の電圧差(Vgs)によって，電源ライン(VDD)を介して有機電界発光素子(OLED)に流入される電流量を決定する。上記キャパシタ(Cst)は，上記スイッチングTFT(TFTsw)を通して伝達されるデータ信号を一つのフレームの間に貯蔵する役割をする。

20

【0007】

図2はこのようなアクティブマトリクス型有機電界発光表示装置の断面図であって，特に，有機電界発光素子(OLED)と上記有機電界発光素子(OLED)を駆動する駆動薄膜トランジスタ(TFTdr)とを示している。

【0008】

図2に示すように，ガラス材の第1基板100上にバッファ層110が形成され，この上に薄膜トランジスタ(TFT)と有機電界発光素子(OLED)が形成される。

まず，基板100のバッファ層110上に所定パターンの半導体活性層121が設けられる。半導体活性層121の上部にはSiO₂などによりゲート絶縁膜130が設けられ，ゲート絶縁膜130の上部の所定領域にはMoW，Al/Cuなどの導電膜でゲート電極141が形成される。上記ゲート電極141は，図1に示すように，キャパシタ(Cst)の上下部電極のいずれかが一つに連結されている。

30

【0009】

上記ゲート電極141の上部には層間絶縁膜(inter-insulator)150が形成され，コンタクトホールを介してソースまたはドレイン電極161がそれぞれ半導体活性層121のソース領域およびドレイン領域(図示せず)に接するように形成される。ソースまたはドレイン電極161の形成の際に，電源ライン(VDD)も層間絶縁膜150上に形成される。ソースまたはドレイン電極161の上部にはSiO₂，SiN_xなどからなるパッシベーション膜170が形成され，このパッシベーション膜170の上部にはアクリル，ポリイミド，BCBなどの有機物質から平坦化膜175が形成されている。

40

【0010】

パッシベーション膜170および平坦化膜175には，フォトリソグラフィまたは穿孔によりソースまたはドレイン電極161に連結されるピアホール175a，170aが形成される。そして，この平坦化膜175の上部に，アノード電極として下部電極層180が形成され，ソースまたはドレイン電極161に電氣的に接続される。そして，下部電極層180を覆うように，有機物で画素定義膜(Pixel Define Layer)185が形成される。この画素定義膜185に所定の開口部を形成した後，この開口部

50

により限定された領域内に有機層 190 を形成する。有機層 190 は発光層を含む。そして、この有機層 190 を覆うように、カソード電極である上部電極層 195 が形成される。上記有機層 190 は、下部電極層 180 と上部電極層 195 の対向部分で正孔および電子の注入を受けて発光する。

【0011】

一方、通常のアクティブマトリクス有機電界発光表示装置 (AMOLED) においては、光を封止基板方向に発光させるため、透明カソード電極が使用される。一般に、上記透明カソード電極としてはITOまたはIZOなどの透明な導電性の物質が主として使用されるが、カソード電極としての役割をするため、有機膜と接する側に仕事関数 (work function) の低いMgAgのような金属物質を薄く蒸着して半透明金属膜を形成し、上記半透明金属膜上にITOまたはIZOのような透明導電膜を厚く蒸着して使用する。

10

【0012】

従来有機電界発光表示装置の製造工程において、上記カソード電極用ITOまたはIZOのような透明導電膜は有機膜の形成後に形成されるため、熱またはプラズマによる有機膜の損傷を最小化するために低温蒸着工程により形成されるので、膜質が悪く、比抵抗が高くなる。

【0013】

カソード電極の比抵抗が高いため、画素の位置別に同一のカソード電圧が印加されるものでなく、電圧降下 (IR drop) により電源が入力される部位に近い領域と遠い領域との間に電圧差が発生する。これにより、輝度または画像特性の不均一が発生し、さらに消費電力が増大する問題点が発生する。このような電圧降下現象のため、大型のアクティブマトリクス有機電界発光表示装置 (AMOLED) を製造することが困難であるという問題点がある。

20

【0014】

上記問題点を解決するため、従来から、画素定義膜 185 上に上部電極電圧降下の防止のための補助電極を形成する方式が導入されている。このような有機電界発光表示装置は、図 1 に示すように、画素定義膜 185 上に、上部電極電圧降下の防止のための補助電極ライン 193 が形成され、上記基板 100 の全面にカソード電極として作用する上部電極 195 が形成されて上記補助電極ライン 193 とコンタクトされる構造を有する (たとえば、特許文献 1 を参照。)。

30

【0015】

【特許文献 1】論文「(54.5L) A 24-inch AM-OLED Display with XGA Resolution by Novel Seamless Riling Technology /Shoji Terada他」(Society for Information Display International Symposium, Seminar&Exhibition, Session54(2003/5/18-23)にて発表

【発明の開示】

【発明が解決しようとする課題】

【0016】

しかし、上記のような有機電界発光表示装置は、補助電極ライン 193 の形成により、電圧降下を防止して輝度不均一の問題は解決することはできるが、上記画素定義膜 185 上に半透明金属膜を蒸着した後、パターンニングにより補助電極ライン 193 を形成するとき、上記有機膜 190 を損傷してしまうという問題点があるばかりでなく、上部電極の電圧降下防止のための補助電極ライン 193 を形成するためにマスク工程が付け加わって工程が複雑になるという問題点があった。

40

【0017】

一方、ソースまたはドレイン電極 161 に電流を流入する役割をする電源ライン (VDD) は、ソースまたはドレイン電極 161 の形成と同時に形成されて接続される。しかし、電源ライン (VDD) の配線は基板の側面に提供されるため、薄膜構造においてその断面積が小さくて配線抵抗が高くなる。これにより、RC遅延および電圧降下により、駆動 TFT に供給される電流量が不規則になり、究極には有機電界発光素子 (OLED) の輝

50

度不均一が発生する問題点が発生する。

【0018】

以上のように、電源ライン(VDD)の電圧降下およびカソード電極の電圧降下という現象のため、従来の技術では、大型のアクティブマトリクス有機電界発光表示装置(AMOLED)を製造することが難しいという問題点を有していた。

【0019】

そこで、本発明は、このような問題に鑑みてなされたもので、その目的とするところは、電源ライン(VDD)の電圧降下およびカソード電極の電圧降下を防止するための補助電源ラインを有する、新規かつ改良された、有機電界発光表示装置およびその製造方法を提供することにある。

10

【0020】

また、本発明の他の目的は、電源ライン(VDD)の電圧降下およびカソード電極の電圧降下を防止することにより、輝度および画像の特性を向上させて大型化を可能にした全面発光有機電界発光表示装置およびその製造方法を提供することにある。

【課題を解決するための手段】

【0021】

上記目的を達成するために、本発明のある観点によれば、薄膜トランジスタを備える基板上に形成され、上記薄膜トランジスタのソースおよびドレイン電極と同一層上に形成される電源ラインと、上記薄膜トランジスタ上に形成される第1絶縁膜と、上記第1絶縁膜上に配置され、上記薄膜トランジスタのソースまたはドレイン電極と電気的に接続される下部電極と、上記下部電極と同一層上に形成される第1補助電源ラインおよび第2補助電源ラインと、上記第2補助電源ライン上には形成されずに、上記下部電極のエッジ部上に形成され、上記下部電極の一部を露出させる開口部を有する第2絶縁膜と、上記基板上に形成される有機膜と、上記基板上に形成される上部電極と、を含む、有機電界発光表示装置が提供される。

20

【0022】

これによれば、上記第1補助電源ラインは、上記電源ラインと電気的に接続できる。また、上記第1補助電源ラインと上記電源ラインの間には上記第1絶縁膜が介在され、上記第1補助電源ラインは、上記第1絶縁膜に形成されたビアホールを介して上記電源ラインと電気的に接続できる。

30

【0023】

また、上記第2補助電源ラインは、上記上部電極と電気的に接続されるほうがよい。この際、上記第2補助電源ラインは、上記第2補助電源ラインの側面を介して上記上部電極と電気的に接続できる。

【0024】

また、上記下部電極、上記第1補助電源ライン、および上記第2補助電源ラインは、同一物質からなることがよく、上記上部電極の物質より仕事関数の大きい導電性物質からなることがよい。また、上記下部電極、上記第1補助電源ライン、および上記第2補助電源ラインは、比抵抗が低く反射率に優れた物質からなることがよい。また、上記下部電極、上記第1補助電源ライン、および上記第2補助電源ラインは、単一膜または多重膜からなることができ、Al-ITO、Mo-ITO、Ti-ITOまたはAg-ITOのいずれにより構成することもできる。特に、上記下部電極、上記第1補助電源ライン、および上記第2補助電源ラインは、上記有機膜より厚いことがよい。

40

【0025】

また、本発明による有機電界発光表示装置は、上記薄膜トランジスタおよび上記電源ラインを有する複数の副画素を備え、上記複数の副画素のなかで、一部の副画素は上記第1補助電源ラインを含み、ほかの一部の副画素は上記第2補助電源ラインを含むことができる。この際、それぞれの上記第1補助電源ラインまたは上記第2補助ラインは、上記第1補助電源ラインまたは上記第2補助ラインが属する副画素の電源ラインに交差して形成できる。そして、上記複数の副画素の上記第1補助電源ラインと上記第2補助電源ラインは

50

互いに交番に形成できる。

【0026】

また、本発明のほかの観点によれば、薄膜トランジスタを備える基板上に形成され、上記薄膜トランジスタのソースおよびドレイン電極と同一層上に形成される電源ラインと、上記薄膜トランジスタ上に形成される第1絶縁膜と、上記第1絶縁膜上に配置され、上記薄膜トランジスタのソースまたはドレイン電極と電氣的に接続される下部電極と、上記下部電極と同一層上に形成される第1補助電源ラインおよび第2補助電源ラインと、上記第2補助電源ライン上には形成されずに、上記下部電極のエッジ部上に形成され、上記下部電極の一部を露出させる開口部を有する第2絶縁膜と、上記開口部内の上記下部電極上に形成される有機膜と、上記基板上に形成される上部電極と、を含み、上記第2補助電源ラインは上記第2補助電源ラインの側面および上面を介して上記上部電極と電氣的に接続される、有機電界発光表示装置が提供される。

10

【0027】

また、本発明のさらにほかの観点によれば、薄膜トランジスタ、および上記薄膜トランジスタのソースおよびドレイン電極と同一層上に形成される電源ラインを備える基板上に、上記薄膜トランジスタのソースまたはドレイン電極と電氣的に接続される下部電極を形成し、上記下部電極と同一層の第1補助電源ラインおよび第2補助電源ラインを形成する補助電源ライン形成段階と、上記第2補助電源ライン上には形成されずに、上記下部電極のエッジ部上に形成され、上記下部電極の一部を露出させる開口部を有する画素定義膜を形成する段階と、上記開口部上に有機膜を形成する段階と、上記基板上に上部電極を形成する段階と、を含む、有機電界発光表示装置の製造方法が提供される。

20

【0028】

上記補助電源ライン形成段階は、薄膜トランジスタを備える基板上に平坦化膜を形成する段階と、上記平坦化膜に、上記薄膜トランジスタのソースまたはドレイン電極を露出させる第1ビアホール、および電源ラインを露出させる第2ビアホールを形成する段階と、上記平坦化膜上に、上記第1ビアホールを介して上記ソースまたはドレイン電極と電氣的に接続される上記下部電極と、上記第2ビアホールを介して上記電源ラインと電氣的に接続される上記第1補助電源ラインおよび上記第2補助電源ラインを形成する段階とを含むことができる。

【0029】

上記第1ビアホールと上記第2ビアホールは同時に形成されることができ、上記平坦化膜上に形成される上記下部電極、上記第1補助電源ラインおよび上記第2補助ラインは同一物質から形成できる。

30

【発明の効果】

【0030】

以上説明したように、本発明によれば、第1補助電源ラインおよび第2補助電源ラインを用いて、電源ライン(VDD)の電圧降下およびカソード電極の電圧降下を同時に防止することができる有機電界発光表示装置およびその製造方法を提供することができる。

【0031】

また、本発明によれば、電源ライン(VDD)の電圧降下およびカソード電極の電圧降下を防止して、輝度および画像特性の不均一を防止することができる有機電界発光表示装置を提供することができる。

40

【0032】

また、第1補助電源ラインおよび第2補助ラインをアノード電極と同時に形成することにより、追加のマスク工程なしで電圧降下を防止するバスラインを形成する有機電界発光表示装置を提供することができる。

【0033】

また、電源ラインおよびカソードの電圧降下を防止することにより、消費電力を低減することができる、中型および大型の有機電界発光装置を提供することができる。また、寿命および信頼性が向上した有機電界発光表示装置を提供することができる。

50

【発明を実施するための最良の形態】

【0034】

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

【0035】

(第1実施形態)

図3は本発明の第1実施形態による有機電界発光表示装置の断面図を示すもので、 n 番目行に配列された画素の断面構造と $n+1$ 番目行に配列された画素の断面構造を示す。

【0036】

図3に示すように、本発明の第1実施形態による有機電界発光表示装置は、基板200上にバッファ層210が形成され、このバッファ層210上には、 n 番目行に配列された画素の薄膜トランジスタ(以下、“第1薄膜トランジスタ”という)と、 $n+1$ 番目行に配列された画素の薄膜トランジスタ(以下、“第2薄膜トランジスタ”という)が配列される。この際、基板200は、ガラス基板またはプラスチック基板のような基板を含み、あるいは金属基板を含むこともできる。

【0037】

第1薄膜トランジスタは、半導体活性層221、ゲート電極241、およびソースまたはドレイン電極261を有し、第2薄膜トランジスタは、半導体活性層222、ゲート電極242、およびソースまたはドレイン電極262を有する。

【0038】

半導体活性層221、222とゲート電極241、242間にはゲート絶縁膜230が形成され、層間絶縁膜250上にはソースまたはドレイン電極261、262が形成され、このソースまたはドレイン電極261、262はそれぞれコンタクトホールを通して半導体活性層221、222に接続される。また、層間絶縁膜250上には電源ライン($VDD(n)$)および($VDD(n+1)$)が形成され、ソースまたはドレイン電極261、262と同一層に形成される。

【0039】

この際、 n 番目電源ライン($VDD(n)$)と $n+1$ 番目電源ライン($VDD(n+1)$)はそれぞれ同一の行に配列された、つまり同一のデータラインに接続された複数の画素に対して共通に接続されるようにする。すなわち、図3に示すように、 n 番目電源ライン($VDD(n)$)は n 番目行に配列される複数の画素に対して共通接続されるように伸びており、 $n+1$ 番目電源ライン($VDD(n+1)$)は $n+1$ 番目行に配列される複数の画素に対して共通接続されるように伸びている。

【0040】

上記第1および第2薄膜トランジスタが形成された基板の上には、 SiO_2 、 SiN_x などからなるパッシベーション膜270と、アクリル、ポリイミド、BCBなどの有機物質からなる平坦化膜275が形成される。平坦化膜275上には、 n 番目行に配列された画素の有機電界発光素子(OLED)(以下、“第1有機電界発光素子”という)のアノード電極として作用する下部電極281と、 $n+1$ 番目行に配列された画素の有機電界発光素子(OLED)(以下、“第2有機電界発光素子”という)のアノード電極として作用する下部電極282が形成される。上記下部電極281はビアホール270a、275aを介して第1薄膜トランジスタのソースまたはドレイン電極261の一つと電気的に接続され、下部電極282はビアホール270c、275cを介して第2薄膜トランジスタのソースまたはドレイン電極262の一つと電気的に接続される。なお、パッシベーション膜270および平坦化膜275は、第1絶縁膜に相当する。

【0041】

また、上記平坦化膜275上には、第1補助電源ライン($VDDa(n)$)と第2補助電源ライン($VSS(n+1)$)とが形成され、上記第1および第2有機電界発光素子(OLED)の下部電極281、282と同一層上に配列される。

10

20

30

40

50

【0042】

すなわち、第1補助電源ライン(VDDa(n))は画素電極281, 282と同一層上に形成され、ビアホール270b, 275bを介して電源ライン(VDD(n))と電氣的に接続され、電源ライン(VDD(n))の抵抗を減少させる。図3において、理解に役立つように、第1補助電源ライン(VDDa(n))は平面上で90°だけ回転された形態を示しているが、実際に、第1補助電源ライン(VDDa(n))は左右方向に伸びている構造を有する。なお、ビアホール270a, 275aは第1ビアホールに相当し、ビアホール270b, 275bは第2ビアホールに相当する。

【0043】

第2補助電源ライン(VSS(n+1))は下部電極281, 282と同一層上に形成され、上部電極295と電氣的に接続されて上部電極295の抵抗を減少させる。図3において、理解に役立つように、第2補助電源ライン(VSS(n+1))は平面上で90°回転された形態が示されている。実際には、第2補助電源ライン(VSS(n+1))は左右方向に連続して伸びている構造を有する。

【0044】

そして、下部電極281, 282のエッジ部を含む所定の領域には画素定義膜285が形成される。画素定義膜285は第2補助電源ライン(VSS(n+1))上には形成されないようにする。画素定義膜285をパターニングするとき、下部電極の一部を露出させることにより、開口部が形成される。開口部または基板上の全領域には有機膜290が設けられる。本実施形態では、図3に示すように、基板上の全領域に有機膜290が設けられているが、図8のように、開口部のみ有機膜290を設けるようにしてもよい。なお、画素定義膜285は、第2絶縁膜に相当する。

【0045】

有機膜290は第2補助電源ライン(VSS(n+1))の側面には形成されずに切れているので第2補助電源ライン(VSS(n+1))の側面を露出させる。有機膜290上には、第1および第2有機電界発光素子(OLED)のカソード電極として作用する上部電極295が設けられるが、有機膜290が第2補助電源ライン(VSS(n+1))の側面には形成されずに切れているので、第2補助ライン(VSS(n+1))の側面は上部電極295と電氣的に接続される。

【0046】

この際、第2補助電源ライン(VSS(n+1))の側面に有機膜290が形成されない理由は、第2補助電源ライン(VSS(n+1))の厚さを十分に(例えば、3000以上)厚く形成した後、有機膜290を塗布することによる。すなわち、画素定義膜285はある程度のテーパを有するように形成されているので、上記有機膜290が画素定義膜285の側面を越えて伸びることができるが、上記第2補助電源ライン(VSS(n+1))の側面はほぼ垂直に形成され、また、上記有機膜290の厚さより遥かに厚く形成されているので、上記有機膜290が第2補助電源ライン(VSS(n+1))の側面を越えて伸びることができないからである。このように、下部電極281, 第1補助電源ライン(VDDa(n)), および第2補助電源ライン(VSS(n+1))は、有機膜290より厚いほうがよい。

【0047】

アノード電極として作用する下部電極281, 282, 第1補助電源ライン(VDDa), および第2補助電源ライン(VSS)は同一物質からなることが好ましい。また、カソード電極として作用する上部電極295の物質より仕事関数が高い導電性の物質からなることが好ましい。例えば、Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Crおよびこれらの化合物などで反射膜を形成した後、その上にITO, IZO, ZnOまたはIn₂O₃を形成することができる。

【0048】

より好ましくは、下部電極281, 282, 第1補助電源ライン(VDDa), および第2補助電源ライン(VSS)は電源ライン(VDD)とカソード電極の電圧降下を最小

化するために比抵抗が低く、後続工程で形成される有機膜の反射率を増大させるために反射率に優れた Al - ITO, Mo - ITO, Ti - ITO または Ag - ITO, またはそのほかの反射膜, あるいはアノード電極として使用可能な物質でなることが好ましい。

また、下部電極 281, 282, 第1補助電源ライン (VDDa), および第2補助電源ライン (VSS) は単一膜または多重膜からなり得る。

【0049】

一方、開口部上に形成される有機膜 290 としては低分子または高分子の有機層が使用可能である。低分子有機層を使用する場合、ホール注入層 (HIL: Hole Injection Layer), ホール輸送層 (HTL: Hole Transport Layer), 有機発光層 (EML: Emission Layer), 電子輸送層 (ETL: Electron Transport Layer), 電子注入層 (EIL: Electron Injection Layer) などが単一または複合構造に積層されて形成可能であり、使用可能な有機材料としては、銅フタロシアニン (CuPc: copper phthalocyanine), N, N - ジ (ナフタレン - 1 - イル) - N, N' - ジフェニル - ベンジジン (N, N' - di(naphthalene - 1 - yl) - N, N' - diphenyl - benzidine: NPB), トリス - 8 - ヒドロキシキノリンアルミニウム (tris - 8 - hydroxyquinoline aluminum) (Alq3) などのような多様な材料を適用することができる。これら低分子有機層は真空蒸着法で形成される。

10

【0050】

高分子有機層の場合には、たいいていホール輸送層 (HTL) および発光層 (EML) を有する構造を有することができる。この際、上記ホール輸送層として PEDOT を使用し、発光層として PPV (Poly - Phenylene vinylene) 系およびポリフルオレン (Polyfluorene) 系などの高分子有機物質を使用し、これをスクリーン印刷またはインクジェット印刷方法などで形成することができる。ただし、このような有機層は必ずしもこれらに限定されるものではなく、多様な例を提供することができるのはもちろんである。

20

【0051】

有機層 290 上に形成される上部電極 295 も透明電極または反射型電極として備えることができる。上部電極 295 がカソード電極としての役目をするので、透明電極として使用されるときは、仕事関数の小さい金属、つまり Li, Ca, LiF / Ca, LiF / Al, Al, Mg, およびこれらの化合物を基板上に蒸着した後、その上に ITO, IZO, ZnO, または In₂O₃ などの透明電極物質を形成することができる。そして、反射型電極として使用されるときは、仕事関数の小さい金属、つまり Li, Ca, LiF / Ca, LiF / Al, Al, Mg, およびこれらの化合物を全面蒸着して形成する。本発明の好適な実施形態による全面発光有機電界発光表示装置においては、上部電極 295 として、仕事関数が小さく電気抵抗が小さい MgAg 金属層上に IZO 膜を形成することが望ましい。

30

【0052】

第2補助電源ライン (VSS (n + 1)) の側面では、有機膜 290 が形成されなくて第2補助電源ライン (VSS (n + 1)) が露出されるので、上部電極 295 は、第2補助電源ライン (VSS (n + 1)) の側面と電氣的に連結される。このように、上部電極 295 が第2補助電源ライン (VSS (n + 1)) の側面と電氣的に連結されることにより、カソード電圧降下を防止することができる。

40

【0053】

図9は本発明の一実施形態にかかる有機電界発光表示装置の平面構造を示すものである。

図9に示すように、有機電界発光表示装置は、内部に薄膜トランジスタ、下部電極、有機層、上部電極などを備えた複数の副画素を有する列と行のマトリックス形態を取っている。一つの画素は通常 R, G, B の副画素からなるが、必ずしもこれらに限定されるもの

50

ではない。上記複数の副画素は、同一行 (Column) においては同一の電源ライン (VDD) および同一のデータライン (Data) に接続される。そして、これら複数の副画素は、同一列 (Row) においては同一のスキャンライン (Scan) に接続されている。また、複数の副画素は、同一列 (Row) において、電源ライン (VDD) に交差して形成される同一の第1補助電源ライン (VDDa) または同一の第2補助電源ライン (VSS) に接続されている。この際、第1補助電源ライン (VDDa) はビアホール 270b, 275b を介して電源ライン (VDD) と電氣的に接続されている。

【0054】

複数の副画素のなかで、一部の副画素は補助電源ライン (VDDa) に接続され、ほかの一部の副画素は第2補助電源ライン (VSS) に接続されている。これにより、平面図において、複数の副画素はメッシュ状に形成される。

10

【0055】

本実施形態においては、図9に示したように、列ごとに第1補助電源ライン (VDDa) および第2補助電源ライン (VSS) が交互に形成されている。しかし、電源ライン (VDD) の電圧降下 (IR drop) を考慮する必要性が大きければ第1補助電源ライン (VDDa) の数を増やし、カソード電極の電圧降下 (IR drop) を考慮する必要性が大きければ第2補助電源ライン (VSS) の数を増やすことにより、適応的な設計が可能である。

【0056】

以下、図4a, 図4b, 図5a, 図5b, 図6a, 図6b, 図7a, 図7bに基づき、本発明の一実施形態にかかる有機電界発光装置の製造方法を説明する。図4aおよび図4bは本発明の一実施形態による有機電界発光表示装置の製造方法を示すもので、図4aは、基板上に第1薄膜トランジスタ (TFT) および電源ライン (VDD) が形成された形態を示し、図4bは、第2薄膜トランジスタ (TFT) および電源ライン (VDD) が形成された形態を示す。

20

【0057】

まず、ガラス材またはプラスチック材の基板または金属基板などの基板 200 上にバッファ層 210 が、形成される。基板 200 上にバッファ層 210 が形成されると、不純元素の浸透が防止され、表面が平らになる。バッファ層 210 は、SiO₂ または SiN などにより形成可能であり、PECVD法、APCVD法、LPCVD法、ECR法などにより蒸着でき、およそ 3000 Å に蒸着可能である。

30

【0058】

そして、バッファ層 210 上に半導体活性層 221, 222 を形成した後、イオンドーピングを行い、この半導体活性層 221, 222 の上部にゲート絶縁膜 230 を形成し、上記ゲート絶縁膜 230 上にゲート電極 241, 242 を形成する。そして、コンタクトホールを介して上記半導体活性層 221, 222 と接するソースまたはドレイン電極 261, 262 を形成することにより、第1および第2薄膜トランジスタ (TFT) を完成する。

【0059】

より具体的に説明すると、上記半導体活性層 221, 222 は、無機半導体または有機半導体から、およそ 500 Å に形成可能である。半導体活性層 221, 222 を無機半導体のなかでポリシリコンで形成する場合は、非晶質シリコンを形成した後、各種結晶化方法により多結晶化可能である。この活性層は、N型またはP型不純物が高濃度でドーピングされたソースおよびドレイン領域を有し、その間にチャンネル領域を有する。無機半導体は CdS, GaS, ZnS, CdSe, CaSe, ZnSe, CdTe, SiC, および a-Si (amorphous silicon) または poly-Si (polysilicon) のようなシリコン材を含むものであり得、上記有機半導体はバンドギャップが 1 eV ~ 4 eV の半導体性有機物質を含み得るが、例えばポリチオフェンなどの高分子有機物またはペンタセンなどの低分子有機物を含み得る。

40

【0060】

50

上記半導体活性層 221, 222 の上部には, SiO_2 などによりゲート絶縁膜 230 が設けられ, ゲート絶縁膜 230 の上部の所定領域には, MoW , Al , Cr , Al/Cu などの導電性金属膜でゲート電極 241, 242 が形成される。上記ゲート電極 241, 242 を形成する物質は必ずしもこれらに限定されなく, 導電性ポリマーなどの多様な導電性物質をゲート電極 241, 242 として使用することができる。上記ゲート電極 241, 242 が形成される領域は半導体活性層 221, 222 のチャンネル領域に対応する。

【0061】

上記ゲート電極 241, 242 の上部には, SiO_2 および/または SiN_x などで層間絶縁膜 (inter-insulator) 250 が形成され, この層間絶縁膜 250 とゲート絶縁膜 230 にコンタクトホールが形成された状態で, ソースまたはドレイン電極 261, 262 を層間絶縁膜 250 の上部に形成する。ソースまたはドレイン電極 261, 262 を形成する材料としては, MoW , Al , Cr , Al/Cu などの導電性金属膜または導電性ポリマーなどが使用可能である。ソースまたはドレイン電極 261, 262 の形成の際に, 層間絶縁膜 250 上に電源ライン ($\text{VDD}(n)$, $\text{VDD}(n+1)$) が取り付けられる。電源ライン (VDD) は, ソースまたはドレイン電極 261, 262 と同時に, 同一材料または異なる材料で形成することができる。

【0062】

ただし, 以上説明したような薄膜トランジスタの構造は, 必ずしもこの実施形態に限定されるものではなく, 従来一般的な薄膜トランジスタの構造を全てそのまま採用することもできる。

【0063】

つぎに, 図 5 a および図 5 b に示すように, 薄膜トランジスタ (TFT) および上記薄膜トランジスタのソースまたはドレイン電極 261, 262 と同一層上に形成された電源ライン (VDD) を備える基板 200 上に, 薄膜トランジスタのソースまたはドレイン電極 261, 262 と電気的に接続される下部電極 281, 282 を形成する。そして, 下部電極 281, 282 と同一層に, 第 1 補助電源ライン (VDDa) および第 2 補助電源ライン (VSS) を形成する。

【0064】

第 1 補助電源ライン (VDDa) は下部電極 281, 282 と同一層上に形成され, ピアホール 270 b, 275 b を介して電源ライン ($\text{VDD}(n)$) と電気的に接続される。図 5 a は, 理解に役立つように, 第 1 補助電源ライン ($\text{VDDa}(n)$) が平面上で 90° 回転された形態を示している。実際に, 第 1 補助電源ライン ($\text{VDDa}(n)$) は左右方向に連続的に伸びている構造を取っている。

【0065】

また, 図 5 b は, 理解に役立つように, 第 2 補助電源ライン ($\text{VSS}(n+1)$) が平面上で 90° 回転された形態を示している。実際に, 第 2 補助電源ライン ($\text{VSS}(n+1)$) は左右方向に連続的に伸びている構造を取っている。

【0066】

下部電極 281, 282 および第 1 補助電源ライン (VDDa) および第 2 補助電源ライン (VSS) は, 薄膜トランジスタ上に塗布されるパッシベーション膜 270 および平坦化膜 275 上に形成される。

【0067】

パッシベーション膜 270 は, 上記ソースまたはドレイン電極 261, 262 の上部に SiN_x などで形成し, パッシベーション膜 270 の上部には, アクリル, BCB, またはポリイミドなどのような平坦化膜 275 を形成する。この際, n 番目の副画素において, パッシベーション膜 270 および平坦化膜 275 には, ソースまたはドレイン電極 261 を露出させるために, ピアホール 270 a, 275 a を形成する。そして, パッシベーション膜 270 の上部に第 1 有機電界発光素子 (OLED) の下部電極 281 を形成することにより, 下部電極 281 がピアホール 270 a, 275 a を介してソースまたはド

10

20

30

40

50

レイン電極 261 のいずれか一つに接続されるようにする。

【0068】

ところで、 n 番目行の副画素において、ビアホール 270a, 275a の形成に際して、電源ライン (VDD(n)) を露出させるように、ほかのビアホール 270b, 275b を形成する。そして、平坦化膜 275 の上部に下部電極 281 を形成すると同時に、第 1 ビアホール 270b, 275b を介して電源ライン (VDD(n)) と接続されるように、第 1 補助電源ライン (VDDa(n)) を形成する。

【0069】

また、 n 番目行の副画素においてビアホール 270a, 275a の形成するとき、 $n+1$ 番目行の副画素においては、パッシベーション膜 270 および平坦化膜 275 に、ソースまたはドレイン電極 262 を露出させるように、ビアホール 270c, 275c を形成する。そして、 n 番目行の副画素において、平坦化膜 275 の上部に第 1 有機電界発光素子 (OLED) の下部電極 281 を形成するとき、これと同時に、 $n+1$ 番目行の副画素においても、第 2 有機電界発光素子 (OLED) の下部電極 282 を形成することにより、下部電極 282 がビアホール 270c, 275c を介してソースまたはドレイン電極 262 のいずれか一つに接続されるようにする。そして、平坦化膜 275 の上部に下部電極 281, 282 を形成すると同時に、 $n+1$ 番目行の副画素においては、電源ライン (VDD($n+1$)) 上に第 2 補助電源ライン (VSS($n+1$)) を形成する。

【0070】

アノード電極として作用する下部電極 281, 282 と、第 1 補助電源ライン (VDDa), 第 2 補助電源ライン (VSS) は同一物質で形成することが好ましく、カソード電極として作用する上部電極 295 の物質より仕事関数の高い導電性物質からなることが好ましい。例えば、Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, およびこれらの化合物などで反射膜を形成した後、その上に ITO, IZO, ZnO, または In_2O_3 を形成することができる。

【0071】

特に、より好ましくは、下部電極 281, 282 および第 1 補助電源ライン (VDDa), 第 2 補助電源ライン (VSS) は、電源ライン (VDD) および上部電極 295 であるカソード電極の電圧降下を最小化するため、比抵抗が低く、後続工程で形成される有機膜の反射率を増大させるため、反射率に優れた Al-ITO, Mo-ITO, Ti-ITO または Ag-ITO, あるいはそのほかの反射膜またはアノード電極として使用可能な物質で形成されることが好ましい。

【0072】

また、下部電極 281, 282, 第 1 補助電源ライン (VDDa), および第 2 補助電源ライン (VSS) は単一膜または多重膜に形成することができる。下部電極 281, 282, 第 1 補助電源ライン (VDDa(n)) および第 2 補助電源ライン (VSS($n+1$)) は同時に形成することで、製造工程を簡略化させることが好ましい。また、その厚さを最大限に厚く形成することが好ましいが、その理由は、後述するように、後に塗布される有機層 290 が第 2 補助電源ライン (VSS($n+1$)) の側面に形成されるようにすることにより、有機層 290 上に形成される上部電極 295 を第 2 補助電源ライン (VSS($n+1$)) と電気的に接続させるためである。

【0073】

下部電極 281, 282, 第 1 補助電源ライン (VDDa(n)), および第 2 補助電源ライン (VSS($n+1$)) を形成した後、基板 200 上の下部電極 281, 282 のエッジ部に画素定義膜 285 を形成する。画素定義膜 285 は、図 6a および図 6b に示すように、第 2 補助電源ライン (VSS($n+1$)) 上には形成されない。そして、画素定義膜 285 は下部電極 281, 282 のエッジ部上に形成されるので、画素定義膜 285 には、下部電極 281, 282 の一部を露出させる開口部が形成される。

【0074】

その後、基板 200 の全面にわたって、発光層を含む有機膜 290 が塗布される。上記

10

20

30

40

50

のように、有機膜 290 は、第 2 補助電源ライン (VSS (n+1)) の側面には形成されず、切れている。有機膜 290 上には、有機電界発光素子のカソード電極として作用する上部電極 295 が設けられるが、有機膜 290 が第 2 補助電源ライン (VSS (n+1)) の側面には形成されなく切れていることにより、第 2 補助電源ライン (VSS (n+1)) の側面は上部電極 295 と電氣的に接続される。

【0075】

この際、第 1 補助電源ライン (VSS (n+1)) の側面に有機膜 290 が形成されないことは、第 2 補助電源ライン (VSS (n+1)) の厚さを十分に (例えば、3000 以上) 厚く形成した後、有機膜 290 を塗布することにより達成できる。すなわち、画素定義膜 285 はある程度のテーパ角に形成されることにより、上記有機膜 20 がその側面を越えて形成されることができ、上記第 2 補助電源ライン (VSS (n+1)) は側面は、ほぼ垂直に近く、また、上記有機膜 20 の厚さより十分に厚く形成されるので、上記有機膜 20 がその側面を越えて形成されることができないからである。

10

【0076】

ついで、図 7 a および図 7 b に示すように、基板 200 の全面にわたって、カソード電極として作用する上部電極 295 を塗布する。上部電極 295 として、仕事関数の小さい金属、つまり Li, Ca, LiF/Ca, LiF/Al, Al, Mg, およびこれらの化合物を、有機膜 290 に向かうように蒸着した後、その上に ITO, IZO, ZnO, または In₂O₃ などの透明電極物質を形成することができる。特に、本発明の好適な実施形態において、上部電極 295 としては、仕事関数が小さく電気抵抗が小さい MgAg 金属層上に IZO 膜を形成することが望ましい。

20

【0077】

上部電極 295 の塗布により、上部電極 295 は第 2 補助電源ライン (VSS (n+1)) の側面と電氣的に接触する。前述したように、第 2 補助電源ライン (VSS (n+1)) は有機膜 290 より十分に厚く形成され、その側面に有機膜 290 が覆われないので、上部電極 295 と電氣的に接続されるものである。

【0078】

以上によれば、第 1 補助電源ライン (VDDa (n)) を設け、電源ライン (VDD) と接続することにより電源ライン (VDD) の電圧降下を抑止するとともに、第 2 補助電源ライン (VSS (n+1)) を設け、カソード電極 295 (上部電極) の電圧降下を抑止することにより、全面発光有機電界発光表示装置の輝度および画像の特性を向上させることができる。この結果、全面発光有機電界発光表示装置を大型化することができる。

30

【0079】

(第 2 実施形態)

一方、図 8 は本発明の第 2 実施形態による有機電界発光表示装置の断面構造を示すもので、n 番目行に配列された画素の断面構造と n+1 番目行に配列された画素の断面構造を示す。

図 8 に示すアクティブマトリクス有機電界発光表示装置 (AMOLED) は第 1 実施形態のアクティブマトリクス有機電界発光表示装置と構造的に類似している。ただし、第 1 実施形態において、有機膜 290 が基板上に全面的に形成され、第 2 補助電源ライン (VSS (n+1)) の側面と介して上部電極 295 が電氣的に連結される構造とは異なり、第 2 実施形態においては、有機膜 390 が下部電極 381, 382 上にだけ形成され、第 2 補助電源ライン (VSS (n+1)) の側面および上面を介して上部電極 395 と電氣的に連結される構造のみが異なる。

40

【0080】

この際、有機膜 390 は、LITI 転写またはパターンニングなどの方法により、下部電極 381, 382 のエッジ部のみに形成された画素定義膜 385 の開口部に限って形成される。すなわち、第 1 実施形態とは異なり、有機膜 390 が第 2 補助電源ライン (VSS (n+1)) 上には形成されない。

【0081】

50

したがって、上記上部電極 395 の電圧降下防止用の第 2 補助電源ライン (VSS (n + 1)) はその両側面および上部面を介して上部電極 395 と電氣的に連結されることにより、上部電極 395 の電圧降下を防止することができる。

【0082】

このように、図 8 に示す実施形態は、有機膜 390 を下部電極 381, 382 および開口部にだけ塗布し、そのほかの領域には塗布しなかった状態で、上部電極 395 を塗布した場合を示す。したがって、第 2 補助電源ライン (VSS (n + 1)) はその側面および上面が上部電極 395 と電氣的に接続されるが、そのほかの詳細は前述した実施形態と同様である。

【0083】

このように形成される有機電界発光表示装置を基板の前面側から見ると、図 9 のような平面図が得られる。図 9 に示すように、有機電界発光表示装置は、内部に薄膜トランジスタ (TFT)、下部電極 281, 282、有機層 290、上部電極 295 などを備えた複数の副画素を有する列と行のマトリクス形態を取っており、これら複数の副画素は、同一行 (Column) においては、同一の電源ライン (VDD) および同一のデータライン (Data) に接続されている。そして、これら複数の副画素は、同一列 (Row) においては、同一のスキャンライン (Scan) に接続されている。また、複数の副画素は、同一列 (Row) において、電源ライン (VDD) に交差して形成される同一の第 1 補助電源ライン (VDDa) または同一の第 2 補助電源ライン (VSS) に接続されている。第 1 補助電源ライン (VDDa) はビアホール 270b, 275b により電源ライン (VDD) に接続されている。

【0084】

複数の副画素のなかで、一部の副画素は第 1 補助電源ライン (VDDa) に接続され、ほかの一部の副画素は第 2 補助電源ライン (VSS) に接続されている。これにより、平面図上で複数の副画素はメッシュ状に形成される。

【0085】

本実施形態において、図 9 に示したように、行ごとに第 1 補助電源ライン (VDDa) および第 2 補助電源ライン (VSS) が交互に形成されている。しかし、電源ライン (VDD) の電圧降下 (IR drop) を考慮する必要性が大きければ第 1 補助電源ライン (VDDa) の数を増やし、カソード電極の電圧降下 (IR drop) を考慮する必要性が大きければ第 2 補助電源ライン (VSS) の数を増やすことにより、より電圧降下を抑止するように柔軟な設計が可能である。

【0086】

以上、添付図面を参照しながら本発明の好適な実施形態について説明したが、本発明は係る例に限定されないことは言うまでもない。当業者であれば、特許請求の範囲に記載された範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。

【0087】

例えば、図面には一つの TFT のみが示されているが、実際の平面構造においては、回路設計によってより多い TFT を配置することができ、下部電極をアノードとして設け、上部電極をカソードとして設けたが、その位置を反対に設計することは当業者が用意に設計変更し得る程度のものであり、本発明の等価範囲に属するものと理解すべきである。

【産業上の利用可能性】

【0088】

本発明は、電源ライン (VDD) の電圧降下およびカソード電極の電圧降下を防止することができる有機電界発光表示装置に適用可能である。

【図面の簡単な説明】

【0089】

【図 1】従来 of 全面発光有機電界発光表示装置を示す断面図である。

【図 2】従来 of 有機電界発光表示装置の画素部の断面図である。

10

20

30

40

50

【図 3】本発明の第 1 実施形態による有機電界発光表示装置の断面構造を示すもので、 n 番目行に配列された画素の断面構造と $n + 1$ 番目行に配列された画素の断面構造を示す断面図である。

【図 4 a】本発明の一実施形態による有機電界発光表示装置の製造方法を示す断面図である。

【図 4 b】本発明の一実施形態による有機電界発光表示装置の製造方法を示す断面図である。

【図 5 a】本発明の一実施形態による有機電界発光表示装置の製造方法を示す断面図である。

【図 5 b】本発明の一実施形態による有機電界発光表示装置の製造方法を示す断面図である。 10

【図 6 a】本発明の一実施形態による有機電界発光表示装置の製造方法を示す断面図である。

【図 6 b】本発明の一実施形態による有機電界発光表示装置の製造方法を示す断面図である。

【図 7 a】本発明の一実施形態による有機電界発光表示装置の製造方法を示す断面図である。

【図 7 b】本発明の一実施形態による有機電界発光表示装置の製造方法を示す断面図である。

【図 8】本発明の第 2 実施形態による有機電界発光表示装置の断面構造を示すもので、 n 番目行に配列された画素の断面構造と $n + 1$ 番目行に配列された画素の断面構造を示す断面図である。 20

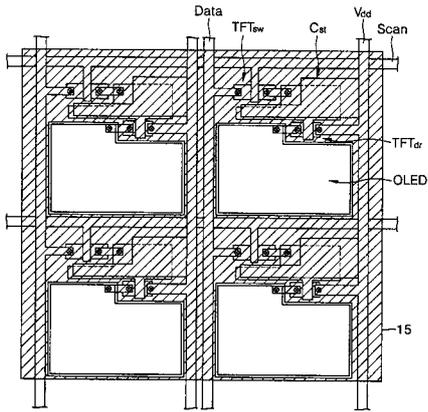
【図 9】本発明の一実施形態による有機電界発光表示装置の平面構造を示す平面図である。

【符号の説明】

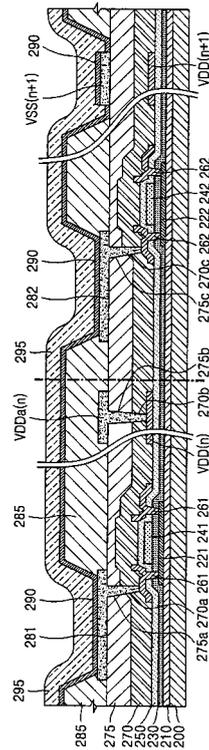
【0090】

200, 300	基板	
210, 310	バッファ層	
221, 222, 321, 322	半導体活性層	
230, 330	ゲート絶縁膜	30
241, 242, 341, 342	ゲート電極	
250, 350	層間絶縁膜	
261, 262, 361, 362	ソースまたはドレイン電極	
270, 370	パッシベーション	
270a, 270b, 270c, 275a, 275b, 270c,	ビアホール	
370a, 370b, 370c, 375a, 375b, 370c,	ビアホール	
275, 375	平坦化膜	
281, 282, 381, 382	下部電極	
285, 385	画素定義膜	
290, 390	有機膜	40
295, 395	上部電極	

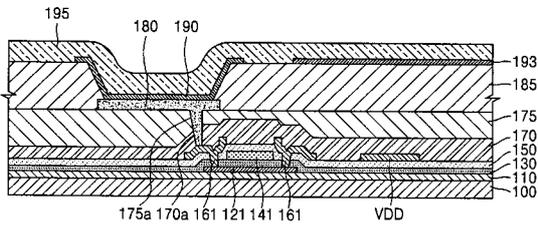
【 図 1 】



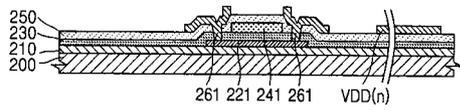
【 図 3 】



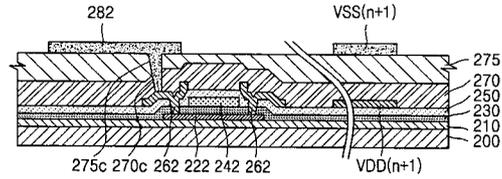
【 図 2 】



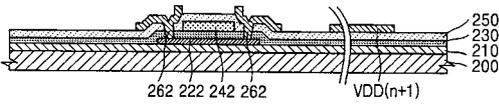
【 図 4 a 】



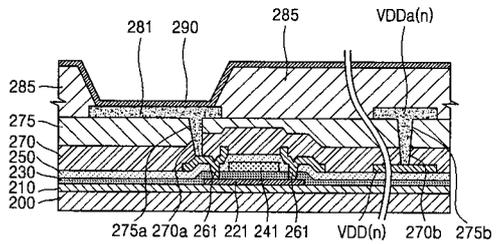
【 図 5 b 】



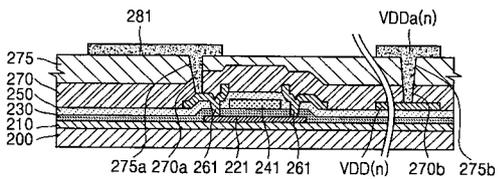
【 図 4 b 】



【 図 6 a 】



【 図 5 a 】



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	JP2005227788A	公开(公告)日	2005-08-25
申请号	JP2005036839	申请日	2005-02-14
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星エスディアイ株式会社		
[标]发明人	郭源奎		
发明人	郭 源奎		
IPC分类号	H05B33/10 G09F9/30 G09G3/32 H01L27/32 H01L51/50 H05B33/26 H05B33/14		
CPC分类号	H01L27/3279 H01L51/5228 H01L51/5234		
FI分类号	G09F9/30.338 G09F9/30.365.Z H05B33/10 H05B33/14.A H05B33/26.Z G09F9/30.365 H01L27/32		
F-TERM分类号	3K007/AB17 3K007/AB18 3K007/BA06 3K007/CC00 3K007/DB03 3K007/FA00 3K007/GA00 5C094/AA07 5C094/AA14 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DA09 5C094/DA13 5C094/DB01 5C094/FB01 3K107/AA01 3K107/BB01 3K107/CC14 3K107/CC21 3K107/CC33 3K107/CC42 3K107/CC45 3K107/DD39 3K107/DD44 3K107/DD44Z 3K107/DD46 3K107/DD46Z 3K107/DD89 3K107/DD90 3K107/EE03		
优先权	1020040009842 2004-02-14 KR		
其他公开文献	JP4058440B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种能够通过使用辅助电源线来改善其亮度等并增大其尺寸的全发光有机发光显示装置及其制造方法。有机发光显示器包括形成在与薄膜晶体管的源/漏电极261和262相同的层上的电源线VDD (n) 和VDD (n+1)，以及形成在薄膜晶体管上的第一绝缘层。下电极281和282布置在膜230上并电连接到源/漏电极，并且第一辅助电源线VDDa (n) 和第二辅助电源线形成在与下电极相同的层上。VSS (n+1) 和第二辅助电源线VSS (n+1) 未形成，但形成在下电极281、282的边缘部分上，并具有用于暴露下电极281、282的一部分的开口。包括第二绝缘膜285，有机膜290和上电极295。[选择图]图3

