

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-148749

(P2005-148749A)

(43) 公開日 平成17年6月9日(2005.6.9)

(51) Int. Cl.⁷

G09G 3/20
G09G 3/22
G09G 3/28
G09G 3/30
H04N 5/66

F I

G09G 3/20 641E
G09G 3/20 624B
G09G 3/22 E
G09G 3/30 J
G09G 3/30 K

テーマコード(参考)

3K007
5C058
5C080

審査請求 有 請求項の数 44 O L (全 29 頁) 最終頁に続く

(21) 出願番号 特願2004-330665 (P2004-330665)
(22) 出願日 平成16年11月15日(2004.11.15)
(31) 優先権主張番号 2003-080737
(32) 優先日 平成15年11月14日(2003.11.14)
(33) 優先権主張国 韓国(KR)

(71) 出願人 590002817
三星エスディアイ株式会社
大韓民国京畿道水原市靈通区▲しん▼洞5
75番地
(74) 代理人 100095957
弁理士 亀谷 美明
(74) 代理人 100096389
弁理士 金本 哲男
(72) 発明者 郭 源奎
大韓民国京畿道城南市盆唐区九美洞88番
地 カチ住公アパート207-903
(72) 発明者 李 ▲寛▼熙
大韓民国ソウル市冠岳区奉天洞1630-
5

最終頁に続く

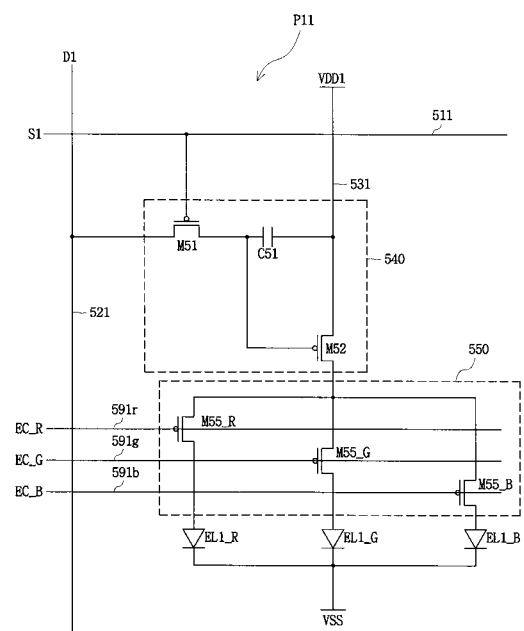
(54) 【発明の名称】 表示装置のピクセル回路、表示装置、及びその駆動方法

(57) 【要約】

【課題】 高精細化，開口率，収率を向上させ，RCデ
レイ及び電圧降下を防止し，画素構成及び配線を単純
化することができる表示装置のピクセル回路及びその駆
動方法を提供する。

【解決手段】 有機電界発光表示装置は，所定区間ご
とに所定の色を具現する表示装置のピクセル回路におい
て，所定区間内でそれぞれ一つの色を放出する複数の発
光素子(EL1_R, EL1_G, EL1_B)と，これ
らの発光素子に共通連結されて，各発光素子を駆動する
ための能動素子(540, 550)を備えている。能動
素子は所定区間内で所定期間ごとに各発光素子を順次
に駆動し，これによって各発光素子は，所定期間ごと
に順次に発光する。

【選択図】 図10



【特許請求の範囲】

【請求項 1】

所定区間ごとに所定の色を具現する表示装置のピクセル回路であって、
前記所定区間内で発光する複数の発光素子と、
前記複数の発光素子に共通接続され、前記複数の発光素子を駆動する能動素子と、
を具備し、
前記能動素子は、前記所定区間内の所定期間ごとに、前記複数の発光素子を順に駆動させ、
前記複数の発光素子は、前記所定期間ごとに発光することを特徴とする、表示装置のピクセル回路。

10

【請求項 2】

前記所定区間は、一つのフレームであり、前記所定期間は、サブフレームであり、
前記フレームは、複数のサブフレームで構成され、
前記複数の発光素子は、前記サブフレームごとに、順に駆動されることを特徴とする、
請求項 1 に記載の表示装置のピクセル回路。

【請求項 3】

前記複数の発光素子のうち少なくとも一つの発光素子は、前記複数のサブフレームのうち二つ以上のサブフレームにおいて発光することを特徴とする、請求項 2 に記載の表示装置のピクセル回路。

【請求項 4】

前記複数のサブフレームのうちいずれかのサブフレームでは二つ以上の前記発光素子が発光することを特徴とする、請求項 2 または 3 に記載の表示装置のピクセル回路。

20

【請求項 5】

前記複数の発光素子の各発光時間を調節して、全体のホワイトバランスを調節することを特徴とする、請求項 1 ~ 4 のいずれかに記載の表示装置のピクセル回路。

【請求項 6】

前記各発光素子は、発光ダイオードまたはプラズマ発光素子であることを特徴とする、
請求項 1 ~ 5 のいずれかに記載の表示装置のピクセル回路。

【請求項 7】

前記各発光素子は、電界発光素子であることを特徴とする、請求項 1 ~ 5 のいずれかに記載の表示装置のピクセル回路。

30

【請求項 8】

前記複数の発光素子の各第 1 電極は、前記能動素子に接続され、前記複数の発光素子の各第 2 電極は、接地されることを特徴とする、請求項 1 ~ 7 のいずれかに記載の表示装置のピクセル回路。

【請求項 9】

前記複数の発光素子は、ストライプタイプまたはデルタタイプに配列されることを特徴とする、請求項 1 ~ 8 のいずれかに記載の表示装置のピクセル回路。

【請求項 10】

前記能動素子は、前記複数の発光素子を駆動するための一つ以上のスイッチング素子で構成されることを特徴とする、請求項 1 ~ 9 のいずれかに記載の表示装置のピクセル回路。

40

【請求項 11】

前記スイッチング素子は、トランジスタ、薄膜ダイオード、ダイオード、または TRS で構成されることを特徴とする、請求項 10 に記載の表示装置のピクセル回路。

【請求項 12】

赤色電界発光素子と、
緑色電界発光素子と、
青色電界発光素子と、
データ信号を伝達する 1 または 2 以上のスイッチングトランジスタと、

50

赤色発光制御信号，緑色発光制御信号，及び青色発光制御信号によってオン/オフ制御され，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子が共通接続され，前記データ信号によって，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子を発光させる1または2以上の駆動トランジスタと，

前記データ信号を貯蔵する貯蔵素子と，
を具備することを特徴とする，表示装置のピクセル回路。

【請求項13】

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子は，一つのフレームを構成する複数のサブフレームそれぞれにおいて，順に駆動されることを特徴とする，表示装置のピクセル回路。

10

【請求項14】

前記複数のサブフレームのうちいずれかのサブフレームでは，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子のうちの少なくとも二つが駆動されることを特徴とする，請求項13に記載の表示装置のピクセル回路。

【請求項15】

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子の各発光時間を調節して，全体のホワイトバランスを調節することを特徴とする，請求項12～14のいずれかに記載の表示装置のピクセル回路。

【請求項16】

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子の各第1電極は，前記駆動トランジスタに共通接続され，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子の第2電極は，接地されることを特徴とする，請求項12～15のいずれかに記載の表示装置のピクセル回路。

20

【請求項17】

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子は，ストライプタイプまたはデルタタイプで配列されることを特徴とする，請求項12～16のいずれかに記載の表示装置のピクセル回路。

【請求項18】

赤色電界発光素子と，
緑色電界発光素子と，
青色電界発光素子と，

30

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子が共通接続され，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子を駆動する駆動手段と，

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子の駆動を制御する制御手段と，
を含むことを特徴とする，表示装置のピクセル回路。

【請求項19】

前記駆動手段は，
データ信号をスイッチングする1または2以上のスイッチングトランジスタと，

40

前記データ信号に対応する駆動電流を前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子に供給する1または2以上の駆動トランジスタと，

前記データ信号を貯蔵するキャパシタと，
を含むことを特徴とする，請求項18に記載の表示装置のピクセル回路。

【請求項20】

前記駆動手段は，前記駆動トランジスタのスレッシュホールド電圧を補償するためのスレッシュホールド電圧補償手段をさらに含むことを特徴とする，請求項19に記載の表示装置のピクセル回路。

【請求項21】

前記駆動トランジスタとキャパシタには，共通の電源ラインを通じて同一の電源電圧が

50

供給される，または，個別の電源ラインを通じて同一若しくは別個の電源電圧が供給されることを特徴とする，請求項 19 または 20 に記載の表示装置のピクセル回路。

【請求項 22】

前記制御手段は，

赤色発光制御信号に応じて前記駆動トランジスタが出力する駆動電流を前記赤色電界発光素子に与える第 1 制御手段と，

緑色発光制御信号に応じて前記駆動トランジスタが出力する駆動電流を前記緑色電界発光素子に与える第 2 制御手段と，

青色発光制御信号に応じて前記駆動トランジスタが出力する駆動電流を前記青色電界発光素子に与える第 3 制御手段と，

を含むことを特徴とする，請求項 18 ~ 21 のいずれかに記載の表示装置のピクセル回路。

10

【請求項 23】

前記第 1 制御手段は，制御端が前記赤色発光制御信号の伝送ラインに接続され，第 1 電源端が前記駆動手段に接続され，第 2 電源端が前記赤色電界発光素子に接続されたトランジスタで構成され，

前記第 2 制御手段は，制御端が前記緑色発光制御信号の伝送ラインに接続され，第 1 電源端が前記駆動手段に接続され，第 2 電源端が前記緑色電界発光素子に接続されたトランジスタで構成され，

前記第 3 制御手段は，制御端が前記青色発光制御信号の伝送ラインに接続され，第 1 電源端が前記駆動手段に接続され，第 2 電源端が前記青色電界発光素子に接続されたトランジスタで構成されたことを特徴とする，請求項 22 に記載の発光表示装置のピクセル回路。

20

【請求項 24】

前記赤色発光制御信号，緑色発光制御信号，及び青色発光制御信号のアクティブオン時間を調整することによって，全体のホワイトバランスを調節することを特徴とする，請求項 22 または 23 に記載の発光表示装置のピクセル回路。

【請求項 25】

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子は，ストライプタイプまたはデルタタイプで配列されることを特徴とする，請求項 18 ~ 24 のいずれかに記載の表示装置のピクセル回路。

30

【請求項 26】

制御端がゲートラインに接続され，第 1 電源端がデータラインに接続された第 1 トランジスタと，

制御端が前記第 1 トランジスタの第 2 電源端に接続され，第 1 電源端が電源ラインに接続された第 2 トランジスタと，

前記第 2 トランジスタの制御端と前記電源ラインとの間に接続されたキャパシタと，

第 1 電源端が前記第 2 トランジスタの第 2 電源端に接続され，制御端が第 1 発光制御信号の伝送ラインに接続された第 3 トランジスタと，

第 1 電源端が前記第 2 トランジスタの第 2 電源端に接続され，制御端が第 2 発光制御信号の伝送ラインに接続された第 4 トランジスタと，

第 1 電源端が前記第 2 トランジスタの第 2 電源端に接続され，制御端が第 3 発光制御信号の伝送ラインに接続された第 5 トランジスタと，

第 1 電極が前記第 3 トランジスタの第 2 電源端に接続され，第 2 電極が接地された赤色電界発光素子と，

第 1 電極が前記第 4 トランジスタの第 2 電源端に接続され，第 2 電極が接地された緑色電界発光素子と，

第 1 電極が前記第 5 トランジスタの第 2 電源端に接続され，第 2 電極が接地された青色電界発光素子と，

を含むことを特徴とする，表示装置のピクセル回路。

50

【請求項 27】

所定区間内でそれぞれ一つの色を放出する複数の発光素子を備える複数の画素を含み、前記複数の発光素子は、前記所定区間内で時分割的に順次駆動され一つの色を放出して、前記各画素は、前記所定区間内で所定の色を具現することを特徴とする、表示装置。

【請求項 28】

前記所定区間は、一つのフレームであり、
前記フレームは、複数のサブフレームで構成され、
前記複数の発光素子は、前記サブフレームごとに、順次駆動されることを特徴とする、請求項 27 に記載の表示装置。

【請求項 29】

前記複数の発光素子のうち少なくとも一つの発光素子は、前記複数のサブフレームのうち二つ以上のサブフレームにおいて発光する、及び/又は、前記複数のサブフレームのうちいずれかのサブフレームでは二つ以上の発光素子が発光することを特徴とする、請求項 27 または 28 に記載の表示装置。

10

【請求項 30】

前記複数の発光素子の各発光時間を調節して、全体のホワイトバランスを調節することを特徴とする、請求項 27 ~ 29 のいずれかに記載の表示装置。

【請求項 31】

所定区間において、それぞれ発光する複数の発光素子を備える複数の画素を含み、前記複数の発光素子は、前記所定区間に設定された複数の所定期間において一つずつ発光して、前記各画素は、前記所定区間内で所定の色を具現することを特徴とする、表示装置。

20

【請求項 32】

前記所定区間は、一つのフレームであり、前記所定期間は、サブフレームであり、
前記 1 フレームは、複数のサブフレームで構成され、
前記複数の発光素子は、前記サブフレームごとに、順に駆動されることを特徴とする、請求項 31 に記載の表示装置。

【請求項 33】

前記複数の発光素子のうち少なくとも一つの発光素子は、前記複数のサブフレームのうち二つ以上のサブフレームにおいて発光することを特徴とする、請求項 31 または 32 に記載の表示装置。

30

【請求項 34】

前記複数の発光素子の各発光時間を調節して、全体のホワイトバランスを調節することを特徴とする、請求項 31 ~ 33 のいずれかに記載の表示装置。

【請求項 35】

一方の電極が接地されている赤色電界発光素子と、
一方の電極が接地されている緑色電界発光素子と、
一方の電極が接地されている青色電界発光素子と、
前記赤色電界発光素子の他方の電極、前記緑色電界発光素子の他方の電極、及び前記青色電界発光素子の他方の電極が共通接続され、前記赤色電界発光素子、前記緑色電界発光素子、及び前記青色電界発光素子を駆動する少なくとも一つのトランジスタと、
を具備する複数の画素を含むことを特徴とする、表示装置。

40

【請求項 36】

前記赤色電界発光素子、前記緑色電界発光素子、及び前記青色電界発光素子は、少なくとも三つのサブフレームで構成されるフレーム内において、前記各サブフレームごと順に駆動されることを特徴とする、表示装置。

【請求項 37】

前記各画素は、ストライプタイプまたはデルタタイプで配列されることを特徴とする、請求項 35 または 36 に記載の表示装置。

【請求項 38】

50

複数のゲートラインと、
 複数のデータラインと、
 複数の電源ラインと、
 前記複数のゲートライン、前記複数のデータライン、及び前記複数の電源ラインのうち、
 対応する一つ以上のゲートライン、データライン、及び電源ラインに接続される複数の
 画素と、
 を含み、

前記各画素は、
 赤色電界発光素子と、
 緑色電界発光素子と、
 青色電界発光素子と、
 前記赤色電界発光素子、前記緑色電界発光素子、及び前記青色電界発光素子が共通接続
 され、前記赤色電界発光素子、前記緑色電界発光素子、及び前記青色電界発光素子を駆動
 する少なくとも一つのトランジスタと、
 前記赤色電界発光素子、前記緑色電界発光素子、及び前記青色電界発光素子と、前記ト
 ランジスタとの間に配置され、前記赤色電界発光素子、前記緑色電界発光素子、及び前記
 青色電界発光素子を、複数のサブフレームで構成される一つのフレーム内で前記サブフレ
 ームごとに順に発光するように制御する発光制御用トランジスタと、
 を含むことを特徴とする、表示装置。

10

【請求項 39】

20

複数のゲートラインと、
 複数のデータラインと、
 複数の電源ラインと、
 前記複数のゲートライン、前記複数のデータライン、及び前記複数の電源ラインのうち
 、対応する一つのゲートライン、データライン、及び電源ラインに接続される複数の画素
 と、
 を含み、

前記各画素は、
 制御端が前記ゲートラインに接続され、第 1 電源端が前記データラインに接続された第
 1 トランジスタと、
 制御端が前記第 1 トランジスタの第 2 電源端に接続され、第 1 電源端が電源ラインに接
 続された第 2 トランジスタと、
 前記第 2 トランジスタの制御端と前記電源ラインとの間に接続されたキャパシタと、
 第 1 電源端が前記第 2 トランジスタの第 2 電源端に接続され、制御端が第 1 発光制御信
 号の伝送ラインに接続された第 3 トランジスタと、
 第 1 電源端が前記第 2 トランジスタの第 2 電源端に接続され、制御端が第 2 発光制御信
 号の伝送ラインに接続された第 4 トランジスタと、
 第 1 電源端が前記第 2 薄膜トランジスタの第 2 電源端に接続され、制御端が第 3 発光制
 御信号の伝送ラインに接続された第 5 トランジスタと、
 第 1 電極が前記第 3 トランジスタの第 2 電源端に接続され、第 2 電極が接地された赤色
 電界発光素子と、
 第 1 電極が前記第 4 トランジスタの第 2 電源端に接続され、第 2 電極が接地された緑色
 電界発光素子と、
 第 1 電極が前記第 5 トランジスタの第 2 電源端に接続され、第 2 電極が接地された青色
 電界発光素子と、
 を含むことを特徴とする、表示装置。

30

40

【請求項 40】

複数のゲートライン、複数のデータライン、複数の発光制御ライン、及び複数の電源ラ
 イン、並びに、前記複数のゲートライン、前記複数のデータライン、前記複数の発光制御
 ライン、及び前記複数の電源ラインのうち、対応する一つ以上のゲートライン、データラ

50

イン，発光制御ライン，及び電源ラインにそれぞれ接続される複数の画素を具備する画素部と，

前記複数のゲートラインを通じてスキャン信号を供給する少なくとも一つのゲートライン駆動回路と，

前記複数のデータラインを通じてデータ信号を供給する少なくとも一つのデータライン駆動回路と，

前記複数の発光制御ラインを通じて発光制御信号を供給する少なくとも一つの発光制御信号発生回路と，

を具備し，

前記各画素は，

赤色電界発光素子と，

緑色電界発光素子と，

青色電界発光素子と，

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子が共通接続され，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子を駆動する少なくとも一つのトランジスタと，

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子と，前記トランジスタとの間に配置され，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子を，複数のサブフレームで構成される一つのフレーム内で前記サブフレームごとに順に発光するように制御する発光制御用トランジスタと，

を含むことを特徴とする，表示装置。

10

20

【請求項 4 1】

前記ゲートライン駆動回路，前記データライン駆動回路，及び前記発光制御信号発生回路は，冗長機能を有することを特徴とする，請求項 4 0 に記載の表示装置。

【請求項 4 2】

複数のゲートライン，複数のデータライン，及び複数の電源ラインと，

前記複数のゲートライン，前記複数のデータライン，及び前記複数の電源ラインのうち，対応する一つのゲートライン，データライン，及び電源ラインにそれぞれ接続され，それぞれ少なくとも赤色電界発光素子，緑色電界発光素子，及び青色電界発光素子を備えた複数の画素と，

を含む表示装置の駆動方法であって，

所定区間を構成する複数の所定期間ごとに，一のデータラインを通して前記各画素にデータ信号が順に提供され，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子が時分割的に順に駆動されることによって，前記所定区間内で所定の色を具現することを特徴とする，表示装置の駆動方法。

30

【請求項 4 3】

複数のゲートライン，複数のデータライン，及び複数の電源ラインと，

前記複数のゲートライン，前記複数のデータライン，及び前記複数の電源ラインのうち，対応する一つのゲートライン，データライン，及び電源ラインにそれぞれ接続され，それぞれ少なくとも赤色電界発光素子，緑色電界発光素子，及び青色電界発光素子を備えた複数の画素と，

を含む表示装置の駆動方法であって，

前記複数のゲートラインのうち，一のゲートラインに対して，所定区間内の所定期間ごとにスキャン信号を与えること，

前記スキャン信号が前記一のゲートラインに与えられるたびに，前記複数のデータラインのうち，一のデータラインに対して，データ信号を与えて，駆動電流を発生させること

40

，
発光制御信号に応じて，前記一のゲートラインに接続された画素に含まれる赤色電界発光素子，緑色電界発光素子，及び青色電界発光素子に対して前記駆動電流を与えて，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子を駆動すること，

50

を特徴とする，表示装置の駆動方法。

【請求項 4 4】

前記所定期間は，三つの所定期間を含み，

前記三つの所定期間において，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子は一つずつ発光し，

前記所定期間において，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子は，順に発光することを特徴とする，請求項 4 2 または 4 3 に記載の表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は，表示装置のピクセル回路，表示装置，及びその駆動方法に関する。

【背景技術】

【0002】

最近，携帯用情報機器には，軽量，薄型などの特性に優れた液晶表示装置（LCD）や有機電界発光表示装置（OLED：Organic Light Emitting Diode）などがよく使用されている。有機電界発光表示装置は，液晶表示装置に比べて輝度特性及び視野角特性が優れているため次世代平板表示装置として注目を浴びている。

【0003】

通常，アクティブマトリクス有機電界発光表示装置において，一つの画素は，R，G，B 単位画素で構成されており，各 R，G，B 単位画素は，EL 素子を有する。各 EL 素子は，アノード電極とカソード電極との間に各 R，G，B 有機発光層を備えている。そして，アノード電極とカソード電極に印加される電圧により，R，G，B 有機発光層から光が出射される。

20

【0004】

図 1 は，従来のアクティブマトリクス有機電界発光表示装置 10 の構成を示している。

【0005】

従来のアクティブマトリクス有機電界発光表示装置 10 は，画素部 100，ゲートライン駆動回路 110，データライン駆動回路 120，及び制御部（図示せず）を備える。画素部 100 は，ゲートライン駆動回路 110 からスキャン信号 S1～Sm が提供される多数のゲートライン 111～11m と，データライン駆動回路 120 からデータ信号 DR1，DG1，DB1，…，DRn，Dgn，DBn を提供するための多数のデータライン 121～12n，及び電源電圧 VDD1～VDDn を提供する多数の電源ライン 131～13n を備える。

30

【0006】

画素部 100 には，多数のゲートライン 111～11m，多数のデータライン 121～12n，及び多数の電源ライン 131～13n に連結される多数の画素 P11～Pmn がマトリクス形態で配列されている。各画素 P11～Pmn は，三つの単位画素，つまり R，G，B 単位画素 PR11，PG11，PB11，…，PRmn，PGmn，PBmn で構成されており，多数のゲートライン，データライン，及び電源供給ラインのうち，対応する一つのゲートライン，データライン，及び電源供給ラインにそれぞれ接続されている。

40

【0007】

例えば，画素 P11 は，R 単位画素 PR11，G 単位画素 PG11，B 単位画素 PB11 を備え，多数のゲートライン 111～11m の中の第 1 スキャン信号 S1 を提供する第 1 ゲートライン 111，多数のデータライン 121～12n の中の第 1 データライン 121，そして多数の電源ライン 131～13n の中の第 1 電源ライン 131 に接続されている。

【0008】

すなわち，画素 P11 に備えられた R 単位画素 PR11 は，第 1 ゲートライン 111 と

50

、第1データライン121の中のRデータ信号DR1が提供されるRデータライン121R、及び第1電源ライン131の中のR電源ライン131Rに接続されている。また、画素P11に備えられたG単位画素PG11は、第1ゲートライン111と、第1データライン121の中のGデータ信号DG1が提供されるGデータライン121G、及び第1電源ライン131の中のG電源ライン131Gに接続されている。また、画素P11に備えられたB単位画素PB11は、第1ゲートライン111と、第1データライン121の中のBデータ信号DB1が提供されるBデータライン121B、及び第1電源ライン131の中のB電源ライン131Bに接続されている。

【0009】

図2は、従来の有機電界発光表示装置10が備えるピクセル回路を示したものである。このピクセル回路とは、図1に示したR、G、B単位画素で構成される一つの画素P11の回路に対応するものである。

10

【0010】

画素P11を構成するR、G、B単位画素PR11、PG11、PB11のうち、R単位画素PR11は、第1ゲートライン111から印加されるスキャン信号S1がゲートに提供され、ソースにRデータライン121Rからデータ信号DR1が提供されるスイッチングトランジスタM1_Rと、このスイッチングトランジスタM1_Rのドレインにゲートが接続され、ソースに電源ライン131Rから電源電圧VDD1が提供される駆動トランジスタM2_Rと、この駆動トランジスタM2_Rのゲートとソースに接続されたキャパシタC1_Rと、駆動トランジスタM2_Rのドレインにアノードが接続され、カソードが接地電圧VSSに接続されたR-EL素子EL1_Rで構成される。

20

【0011】

また、画素P11を構成するG単位画素PG11は、第1ゲートライン111から印加されるスキャン信号S1がゲートに提供され、ソースにGデータライン121Gからデータ信号DG1が提供されるスイッチングトランジスタM1_Gと、このスイッチングトランジスタM1_Gのドレインにゲートが連結され、ソースに電源ライン131Gから電源電圧VDD1が提供される駆動トランジスタM2_Gと、この駆動トランジスタM2_Gのゲートとソースに連結されたキャパシタC1_Gと、駆動トランジスタM2_Gのドレインにアノードが連結され、カソードが接地電圧VSSに連結されたG-EL素子EL1_Gで構成される。

30

【0012】

また、画素P11を構成するB単位画素PB11は、第1ゲートライン111から印加されるスキャン信号S1がゲートに提供され、ソースにBデータライン121Bからデータ信号DB1が提供されるスイッチングトランジスタM1_Bと、このスイッチングトランジスタM1_Bのドレインにゲートが連結され、ソースに電源ライン131Bから電源電圧VDD1が提供される駆動トランジスタM2_Bと、この駆動トランジスタM2_Bのゲートとソースに連結されたキャパシタC1_Bと、駆動トランジスタM2_Bのドレインにアノードが連結され、カソードが接地電圧VSSに連結されたB-EL素子EL1_Bで構成される。

【0013】

このピクセル回路の動作は次の通りである。ゲートライン111にスキャン信号S1が印加されると、画素P11を構成するR、G、B単位画素のスイッチングトランジスタM1_R、M1_G、M1_Bが駆動し、R、G、Bデータライン121R、121G、121BからR、G、BデータDR1、DG1、DB1が駆動トランジスタM2_R、M2_G、M2_Bのゲートにそれぞれ入力される。

40

【0014】

駆動トランジスタM2_R、M2_G、M2_Bは、ゲートに印加されるデータ信号DR1、DG1、DB1とR、G、B電源ライン131R、131G、131Bからそれぞれ提供される電源電圧VDD1との差に相応する駆動電流をEL素子EL1_R、EL1_G、EL1_Bに提供する。各EL素子EL1_R、EL1_G、EL1_Bは、駆動

50

トランジスタ $M2_R$, $M2_G$, $M2_B$ を通って印加される駆動電流により動作する。このようにして画素 $P11$ が駆動する。キャパシタ $C1_R$, $C1_G$, $C1_B$ は、各 R , G , B データライン $121R$, $121G$, $121B$ に入力されたデータ信号 $DR1$, $DG1$, $DB1$ を貯蔵するための手段である。

【0015】

次に、以上のような構成を有する従来の有機電界発光表示装置 10 の動作を、図 3 の駆動波形図を参照しながら説明する。

【0016】

まず、第 1 ゲートライン 111 にスキャン信号 $S1$ が印加されると、第 1 ゲートライン 111 が駆動し、第 1 ゲートライン 111 に接続された画素 $P11 \sim P1n$ が駆動する。

10

【0017】

つまり、第 1 ゲートライン 111 に印加されるスキャン信号 $S1$ によって、第 1 ゲートライン 111 に接続された画素 $P11 \sim P1n$ の R , G , B 単位画素 $PR11 \sim PR1n$, $PG11 \sim PG1n$, $PB11 \sim PB1n$ のスイッチングトランジスタが駆動する。スイッチングトランジスタの駆動により、第 1 ~ n データライン $121 \sim 12n$ を構成する R , G , B データライン $121R \sim 12nR$, $121G \sim 12nG$, $121B \sim 12nB$ から R , G , B データ信号 $D(S1)DR1 \sim DRn$, $DG1 \sim DGn$, $DB1 \sim DBn$ が R , G , B 単位画素の駆動トランジスタのゲートに同時にそれぞれ入力される。

【0018】

R , G , B 単位画素の駆動トランジスタは、 R , G , B データライン $121R \sim 12nR$, $121G \sim 12nG$, $121B \sim 12nB$ にそれぞれ印加される R , G , B データ信号 $D(S1)DR1 \sim DRn$, $DG1 \sim DGn$, $DB1 \sim DBn$ に対応する駆動電流を R , G , B - EL 素子に提供する。したがって、第 1 ゲートライン 111 に接続された画素 $P11 \sim P1n$ の R , G , B 単位画素 $PR11 \sim PR1n$, $PG11 \sim PG1n$, $PB11 \sim PB1n$ を構成する各 EL 素子は、第 1 ゲートライン 111 にスキャン信号 $S1$ が印加されると、同時に駆動する。

20

【0019】

これと同様に、第 2 ゲートライン 112 を駆動するためのスキャン信号 $S2$ が印加されると、第 2 ゲートライン 112 に接続された画素 $P21 \sim P2n$ の R , G , B 単位画素 $PR21 \sim PR2n$, $PG21 \sim PG2n$, $PB21 \sim PB2n$ には、第 1 ~ n データライン $121 \sim 12n$ を構成する R , G , B データライン $121R \sim 12nR$, $121G \sim 12nG$, $121B \sim 12nB$ からデータ信号 $D(S2)DR1 \sim DRn$, $DG1 \sim DGn$, $DB1 \sim DBn$ が印加される。

30

【0020】

この結果、第 2 ゲートライン 112 に接続された画素 $P21 \sim P2n$ の R , G , B 単位画素 $PR21 \sim PR2n$, $PG21 \sim PG2n$, $PB21 \sim PB2n$ を構成する EL 素子が、データ信号 $D(S2)DR1 \sim DRn$, $DG1 \sim DGn$, $DB1 \sim DBn$ に対応する駆動電流によって同時に駆動する。

【0021】

このような動作を繰り返し、最終的に m 番目のゲートライン $11m$ にスキャン信号 Sm が印加されると、 R , G , B データライン $121R \sim 12nR$, $121G \sim 12nG$, $121B \sim 12nB$ に印加される R , G , B データ信号 $D(Sm)DR1 \sim DRn$, $DG1 \sim DGn$, $DB1 \sim DBn$ により、 m 番目のゲートライン $11m$ に接続された画素 $Pm1 \sim Pmn$ の R , G , B 単位画素 $PRm1 \sim PRmn$, $PGm1 \sim PGmn$, $PBm1 \sim PBmn$ を構成する EL 素子が同時に駆動する。

40

【0022】

したがって、第 1 ゲートライン 111 から第 m ゲートライン $11m$ にまで、順々にスキャン信号 $S1 \sim Sm$ が印加されると、各ゲートライン $111 \sim 11m$ に接続された画素 $P11 \sim P1n$, ... , $Pm1 \sim Pmn$ が順に駆動し、第 1 フレーム $1F$ の間、画素を駆動して、画像が表示されるようになる。

50

【発明の開示】

【発明が解決しようとする課題】

【0023】

しかし、上述したように、従来の有機電界発光表示装置は、各画素が三つのR、G、B単位画素で構成されており、各R、G、B単位画素は、R、G、B-EL素子を駆動させるための駆動素子、すなわち、スイッチング薄膜トランジスタ、駆動薄膜トランジスタ、及びキャパシタを備えている。さらに、従来の有機電界発光表示装置には、各R、G、B単位画素に備えられた駆動素子に対してデータ信号と共通電源(ELVDD)を提供するためのデータライン及び共通電源ラインが単位画素別に配列される。

【0024】

すなわち、従来の有機電界発光表示装置によれば、各画素に3本のデータラインと3本の電源ラインが配置され、また、6個のトランジスタ(3個のスイッチング薄膜トランジスタと3個の駆動薄膜トランジスタ)と3個のキャパシタが要求されていた。しかも、各画素が発光制御信号によってコントロールされる場合には、発光制御信号を提供するための別途の発光制御ラインが必要であるため、R、G、B単位画素毎に少なくとも4本の信号ラインが要求される。このように、各画素に多数の配線と多数の素子が配列されると、回路構成が複雑となり、欠陥も発生しやすくなる。また、収率(製造歩留まり)が低下するという問題点がある。しかも、回路構成が複雑化して、信号ラインの本数が増加した場合や信号ラインが長くなった場合には、信号の伝送遅延(RCディレイ)や信号の電圧レベルの低下が起こり得る。

【0025】

また、近年では、表示装置が更に高精細化され、各画素の面積が減少している。このため、一つの画素に多くの回路要素を配列することは困難となっている。加えて、開口率が減少するという問題点がある。

【0026】

そこで、本発明は、このような問題に鑑みてなされたもので、その目的は、高精細化に適した表示装置のピクセル回路、表示装置、及びその駆動方法を提供することにある。

【0027】

本発明の他の目的は、開口率及び収率を向上させることができる表示装置のピクセル回路、表示装置、及びその駆動方法を提供することにある。

【0028】

本発明のもう一つの他の目的は、RCディレイ及び電圧降下を防ぐことができる表示装置のピクセル回路、表示装置、及びその駆動方法を提供することにある。

【0029】

本発明のまたもう一つの他の目的は、画素構成及び配線を単純化することができる表示装置のピクセル回路、表示装置、及びその駆動方法を提供することにある。

【課題を解決するための手段】

【0030】

上記課題を解決するために、本発明の第1の観点によれば、所定期間ごとに所定の色を具現する表示装置のピクセル回路において、所定期間内でそれぞれ一つの色を放出する、少なくとも2個以上の発光素子と、少なくとも2個以上の発光素子に共通連結されて、少なくとも2個以上の発光素子を駆動するための能動素子を備え、能動素子は、所定期間内で所定期間ごとに少なくとも2個以上の発光素子を順に駆動し、少なくとも2個以上の発光素子は、所定期間ごとに順次に該当する一つの色を放出して所定期間で所定の色を具現する表示装置のピクセル回路が提供される。

【0031】

所定期間は1フレームであり、所定期間はサブフレームであるため、1フレームは、少なくとも3個以上のサブフレームに分けられて、少なくとも2個以上の発光素子は、1フレーム内で各サブフレームごとに順に駆動し、残ったもので少なくとも一つのサブフレームでは、少なくとも2個以上の発光素子のうち、一つが再び駆動されるか、または少なく

10

20

30

40

50

とも二つの発光素子が同時に駆動されて明るさを調節する。残ったもので少なくとも一つのサブフレームは、多数のサブフレームのうち、任意的に選択される。

【0032】

少なくとも二つの発光素子の発光時間を調節してホワイトバランスを調節する。発光素子はFED、またはPDPであるか、または発光素子はR、G、BまたはホワイトEL素子であり、少なくとも二つ以上のEL素子は第1電極が能動素子に共通連結され、第2電極が接地電圧に共通連結される。発光素子はストライプタイプまたはデルタタイプで配列される。

【0033】

能動素子は発光素子を駆動するための少なくとも一つ以上のスイッチング素子で構成され、能動素子を構成するスイッチング素子は薄膜トランジスタ、薄膜ダイオード、ダイオード、またはTRS (Triodic Rectifier Switch: 3整流スイッチ) で構成される。

10

【0034】

また、上記課題を解決するために、本発明の第2の観点によれば、R、G、B-EL素子(赤色電界発光素子、緑色電界発光素子、青色電界発光素子)と、R、G、Bデータ信号(赤色データ信号、緑色データ信号、青赤色データ信号)を順に伝達するための一つまたはそれ以上のスイッチングトランジスタと、R、G、Bデータ信号によりR、G、B-EL素子を順に駆動するための一つまたはそれ以上の駆動トランジスタと、R、G、Bデータ信号を貯蔵するための貯蔵素子と、を備え、R、G、B-EL素子は駆動トランジスタに共通連結され、該当する発光制御信号により駆動トランジスタから順に伝達されるR、G、Bデータ信号に相応して順に発光する表示装置のピクセル回路が提供される。

20

【0035】

また、上記課題を解決するために、本発明の第3の観点によれば、R、G、B-EL素子と、R、G、B-EL素子に共通連結されて、R、G、B-EL素子を駆動するための駆動手段と、R、G、B-EL素子の駆動を順に制御するための制御手段と、を有する有機電界発光表示装置のピクセル回路が提供される。駆動手段は少なくともデータ信号をスイッチングするための一つ、またはそれ以上のスイッチングトランジスタと、データ信号に相応する駆動電流をR、G、B-EL素子として提供するための一つ、またはそれ以上の駆動トランジスタと、データ信号を貯蔵するためのキャパシタと、を有する。駆動手段は駆動トランジスタのスレッシュホールド電圧を補償するためのスレッシュホールド電圧補償手段をさらに有する。駆動トランジスタとキャパシタには、共通の電源ラインを通じて同一な電源電圧を提供するか、または個別の電源ラインを通じて同一な電源電圧を個別的に提供する。

30

【0036】

制御手段は、該当するR、G、B発光制御信号によって駆動トランジスタからR、G、B-EL素子に駆動電流が提供されるのを制御して、R、G、B-EL素子の発光を順に制御する第1～第3制御手段で成り立つ。制御手段の第1～第3制御手段は、ゲートに該当する発光制御信号がそれぞれ印加され、ソースが駆動手段に共通連結されるうえ、ドレインがR、G、B-EL素子にそれぞれ連結される第1～第3薄膜トランジスタで構成される。制御手段に印加される該当発光制御信号のアクティブオン時間を調節して第1～第3薄膜トランジスタによって該当するEL素子に駆動電流が印加される時間を調節することによりホワイトバランスを調節する。

40

【0037】

また、上記課題を解決するために、本発明の第4の観点によれば、ゲート(制御端)がゲートラインに連結され、ソース/ドレイン(第1電源端)がデータラインに連結された第1薄膜トランジスタと、第1薄膜トランジスタのドレイン/ソース(第1電源端)にゲート(制御端)が連結され、ソース/ドレイン(第1電源端)に電源ラインが連結された第2薄膜トランジスタと、第2薄膜トランジスタのゲート(制御端)とソース/ドレイン(第1電源端)に連結されたキャパシタと、第2薄膜トランジスタのドレイン/ソース(

50

第2電源端)にソース/ドレイン(第1電源端)が連結され、ゲート(制御端)に第1発光制御信号が印加される第3薄膜トランジスタと、第2薄膜トランジスタのドレイン/ソース(第2電源端)にソース/ドレイン(第1電源端)が連結され、ゲート(制御端)に第2発光制御信号が印加される第4薄膜トランジスタと、第2薄膜トランジスタのドレイン/ソース(第2電源端)にソース/ドレイン(第1電源端)が連結され、ゲート(制御端)に第3発光制御信号が印加される第5薄膜トランジスタと、第3～第5薄膜トランジスタのドレイン/ソース(第2電源端)にそれぞれ第1電極が連結され、第2電極が共通接地されたR、G、B-E L素子と、を有する有機電界発光表示装置のピクセル回路が提供される。

【0038】

10

また、上記課題を解決するために、本発明の第5の観点によれば、それぞれ所定区間ごとに所定の色を具現し、所定区間内でそれぞれ一つの色を放出する少なくとも二つ以上の発光素子を備える多数の画素を含み、少なくとも二つ以上の発光素子は所定区間内で時分割的に順に駆動されて一つの色を放出して、各画素は所定区間内で所定の色を具現する表示装置が提供される。

【0039】

また、上記課題を解決するために、本発明の第6の観点によれば、それぞれ所定区間ごとに所定の色を具現し、所定区間内でそれぞれ一つの色を放出する少なくとも二つ以上の発光素子を備える多数の画素を含み、少なくとも二つ以上の発光素子は所定期間の間に一つだけ発光して、所定区間の間少なくとも二つ以上の発光素子が順に一つの色を放出することによって、各画素は所定区間の間所定の色を具現する表示装置が提供される。

20

【0040】

また、上記課題を解決するために、本発明の第7の観点によれば、R、G、B-E L素子と、R、G、B-E L素子に連結されてR、G、B発光素子を駆動するための少なくとも一つの薄膜トランジスタを備える多数の画素と、を含み、各画素のR、G、B-E L素子は、第1電極が少なくとも一つの薄膜トランジスタに共通連結され、第2電極が接地に共通連結されるうえ、各画素は少なくとも一つの薄膜トランジスタによってR、G、B-E L素子が順に発光する表示装置が提供される。

【0041】

また、上記課題を解決するために、本発明の第8の観点によれば、多数のゲートライン、多数のデータライン及び多数の電源ラインと、多数のゲートライン、データライン及び電源ラインのうち、該当する一つのゲートライン、データライン及び電源ラインにそれぞれ連結される多数の画素を含め、各画素はR、G、B-E L素子と、R、G、B-E L素子に共通連結されて、R、G、B-E L素子を順に駆動するための少なくとも一つ以上の薄膜トランジスタと、薄膜トランジスタとR、G、B-E L素子の間にそれぞれ連結され、R、G、B-E L素子が多数のサブフレームで構成される一つのフレーム内で各サブフレームごとに順に発光するように制御するR、G、B発光制御用薄膜トランジスタと、を有する平板表示装置が提供される。

30

【0042】

また、上記課題を解決するために、本発明の第9の観点によれば、多数のゲートライン、多数のデータライン及び多数の電源ラインと、多数のゲートライン、データライン及び電源ラインのうち、該当する一つのゲートライン、データライン及び電源ラインにそれぞれ連結される多数の画素を含め、各画素は、ゲートがゲートラインに連結され、ソースがデータラインに連結された第1薄膜トランジスタと、第1薄膜トランジスタのドレインにゲートが連結され、ソースに電源ラインが連結された第2薄膜トランジスタと、第2薄膜トランジスタのゲートとソースに連結されたキャパシタと、第2薄膜トランジスタのドレインにソースが連結され、ゲートに第1発光制御信号が印加される第3薄膜トランジスタと、第2薄膜トランジスタのドレインにソースが連結され、ゲートに第2発光制御信号が印加される第4薄膜トランジスタと、第2薄膜トランジスタのドレインにソースが連結され、ゲートに第3発光制御信号が印加される第5薄膜トランジスタと、第3～第5薄膜ト

40

50

ランジスタのドレインにそれぞれ第1電極が連結され、第2電極が共通接地されたR、G、B-E L素子と、を有する平板表示装置が提供される。

【0043】

また、上記課題を解決するために、本発明の第10の観点によれば、多数のゲートライン、多数のデータライン、多数の発光制御ライン及び多数の電源ラインと、多数のゲートライン、データライン、発光制御ライン及び電源ラインのうち、該当する一つのゲートライン、データライン、発光制御ライン及び電源ラインにそれぞれ連結される多数の画素を備える画素部と、多数のゲートラインに多数のスキャン信号を提供するための少なくとも一つのゲートライン駆動回路と、多数のデータラインにR、G、Bデータ信号を順に提供するための少なくとも一つのデータライン駆動回路と、多数の発光制御ラインに発光制御信号を提供するための少なくとも一つの発光制御信号発生回路を備え、各画素はR、G、B-E L素子と、R、G、B-E L素子に共通連結されて、R、G、B-E L素子を順に駆動するための少なくとも一つ以上の薄膜トランジスタと、薄膜トランジスタとR、G、B-E L素子間にそれぞれ連結されて、R、G、B-E L素子が多数のサブフレームで構成される一つのフレーム内で各サブフレームごとに順に発光するように制御するR、G、B発光制御用薄膜トランジスタと、を有する平板表示装置が提供される。

10

【0044】

また、上記課題を解決するために、本発明の第11の観点によれば、多数のゲートライン、多数のデータライン及び多数の電源ラインと、多数のゲートライン、データライン及び電源ラインのうち、該当する一つのゲートライン、データライン及び電源ラインにそれぞれ連結された多数の画素を含め、各画素は少なくともR、G、B発光素子を備える平板表示装置を駆動する方法において、各画素には所定区間内で所定期間ごとに同一なデータラインを通じてR、G、Bデータが順に提供されて、R、G、B発光素子が時分割的に順に駆動されることによって、所定区間内で所定の色を具現する平板表示装置の駆動方法が提供される。

20

【0045】

また、上記課題を解決するために、本発明の第12の観点によれば、多数のゲートライン、多数のデータライン及び多数の電源ラインと、多数のゲートライン、データライン及び電源ラインのうち、該当する一つのゲートライン、データライン及び電源ラインにそれぞれ連結された多数の画素を含め、各画素は少なくともR、G、B発光素子を備える平板表示装置を駆動する方法において、多数のゲートラインのうち、該当する一つのゲートラインに所定区間内に所定期間ごとにスキャン信号を発生し、スキャン信号が発生するたびに多数のデータラインのうち、該当する一つのデータラインにR、G、Bデータを順に印加してR、G、B駆動電流を発生させ、R、G、B発光制御信号に該当する一つのゲートラインに連結された画素のR、G、B発光素子を順に駆動して所定区間内で所定の色を具現する平板表示装置の駆動方法が提供される。

30

【発明の効果】

【0046】

本発明によれば、表示画像の高精細化が可能となる。また、開口率及び収率を向上させるとともに、画素構成及び配線を単純化することができる。さらに、伝送信号のディレイ及び電流電圧降下を防ぐことができる。

40

【発明を実施するための最良の形態】

【0047】

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

【0048】

図4は、本発明の第1の実施の形態に係る有機電界発光表示装置50の構成を示すブロック図である。

【0049】

50

有機電界発光表示装置 50 は、画素部 500、ゲートライン駆動回路 510、データライン駆動回路 520、及び発光制御信号発生回路 590 を備える。ゲートライン駆動回路 510 は、画素部 500 のゲートラインに対して、スキャン信号 $S_1 \sim S_m$ を一つのフレームの間、順に供給する。データライン駆動回路 520 は、画素部 500 のデータラインに対して、R、G、B データ信号 $D_1 \sim D_n$ を一つのフレームの間、スキャン信号が印加されるごとに順に提供する。発光制御信号発生回路 590 は、画素部 500 の発光制御ライン 591 ~ 59m に対して、R、G、B - EL 素子の発光を制御するための発光制御信号 $EC_R_1, EC_G_1, EC_B_1 \sim EC_R_m, EC_G_m, EC_B_m$ を一つのフレームの間、スキャン信号が印加されるごとに順に供給する。

【0050】

図 5 は、画素部 500 の構成の一例を示したブロック図である。

【0051】

画素部 500 は、ゲートライン駆動回路 510 からスキャン信号 $S_1 \sim S_m$ がそれぞれ提供される多数のゲートライン 511 ~ 51m と、データライン駆動回路 520 からデータ信号 $D_1 \sim D_n$ がそれぞれ提供される多数のデータライン 521 ~ 52n と、発光制御信号発生回路 590 から発光制御信号 $EC_R_1, EC_G_1, EC_B_1 \sim EC_R_m, EC_G_m, EC_B_m$ がそれぞれ提供される多数の発光制御ライン 591 ~ 59m と、電源（図示せず）から電源電圧 $VDD_1 \sim VDD_n$ が提供される多数の電源ライン 531a, 531b ~ 53na, 53nb を備える。

【0052】

画素部 500 は、多数のゲートライン 511 ~ 51m、多数のデータライン 521 ~ 52n、多数の発光制御ライン 591 ~ 59m、及び多数の電源ライン 531a, 531b ~ 53na, 53nb に接続され、マトリクス形態に配列される多数の画素 $P_{11} \sim P_{mn}$ をさらに含む。各画素 $P_{11} \sim P_{mn}$ は、多数のゲートライン 511 ~ 51m の中の対応する一つのゲートラインに接続され、多数のデータライン 521 ~ 52n の中の対応する一つのデータラインに接続され、多数の発光制御ライン 591 ~ 59m の中の対応する一つの発光制御ラインに接続され、多数の電源ライン 531a, 531b ~ 53na, 53nb の中の対応する一つの電源ラインに接続されている。

【0053】

例えば、画素 P_{11} は、多数のゲートライン 511 ~ 51m のうち、第 1 スキャン信号 S_1 を提供する第 1 ゲートライン 511 に接続され、多数のデータライン 521 ~ 52n のうち、第 1 データ信号 D_1 を提供する第 1 データライン 521 に接続され、多数の発光制御ライン 591 ~ 59m のうち、第 1 発光制御信号 EC_R_1, EC_G_1, EC_B_1 が伝送される発光制御ライン 591 に接続され、多数の電源ライン 531a, 531b ~ 53na, 53nb のうち、第 1 電源ライン 531a, 531b に接続されている。

【0054】

したがって、それぞれの画素 $P_{11} \sim P_{mn}$ には、対応するスキャンラインを通じて対応するスキャン信号が印加され、対応するデータラインを通じて対応する R、G、B データ信号が順に提供されるうえ、対応する発光制御ラインを通じて対応する R、G、B 発光制御信号が順に提供され、対応する電源ラインを通じて対応する電源電圧が印加される。故に、各画素は、対応するスキャン信号が印加されるごとに対応する R、G、B データ信号が順に印加され、R、G、B 発光制御信号により R、G、B - EL 素子が順に駆動されて R、G、B データ信号に相応な光を順に出射する。この結果、一つのフレームの間、所定の色、つまり、画像が表示されるようになる。

【0055】

図 7 は、本発明の第 1 の実施の形態に係る順次駆動方式の有機電界発光表示装置に備えられた一つの画素に対応するピクセル回路を概念的に示したものである。図 7 は、多数の画素のうち、代表的に一つの画素 P_{11} の構成を示している。

【0056】

図 7 に示したように、画素 P_{11} は、第 1 ゲートライン 511、第 1 データライン 52

10

20

30

40

50

1, 第1発光制御ライン591, 及び第1共通電源ライン531に接続された能動素子570と, 能動素子570と接地VSSの間に並列接続されるR, G, B-E L素子EL1__R, EL1__G, EL1__Bを備える。三つのR, G, B-E L素子EL1__R, EL1__G, EL1__Bは, 第1電極, 例えばアノード電極が能動素子570にそれぞれ接続され, 第2電極, 例えばカソード電極が接地電圧VSSに共通接続される。

【0057】

このような構成を有するピクセル回路は, 三つのR, G, B-E L素子EL1__R, EL1__G, EL1__Bが一つ能動素子570を共有するため, 1フレームの間に画素P11が所定の色を表示するためには, R, G, B-E L素子EL1__R, EL1__G, EL1__Bが順に駆動しなければならない。そこで, 一つのフレームを三つのサブフレームに分割し, サブフレームごとにR, G, B-E L素子EL1__R, EL1__G, EL1__Bを駆動させる。これによって, 1フレームの間, R, G, B-E L素子EL1__R, EL1__G, EL1__Bが時分割的に順に駆動し, 画素P11が所定の色を具現する。

10

【0058】

まず, 第1サブフレームにおいて, ゲートライン511にスキャン信号S1が印加され, データライン521にデータD1としてRデータDR1が印加されると, 能動素子570は, 発光制御信号発生回路590が発光制御ライン591に出力する発光制御信号EC__R1に応じてR-E L素子EL1__Rを駆動させ, Rデータに相応なR色(赤色)を発光する。

【0059】

次に, 第2サブフレームにおいて, ゲートライン511にスキャン信号S1が印加され, データライン521にデータD1としてGデータDG1が印加されると, 能動素子570は, 発光制御信号発生回路590が発光制御ライン591に出力する発光制御信号EC__G1に応じてG-E L素子EL1__Gを駆動させ, Gデータに相応なG色(緑色)を発光する。

20

【0060】

最後に, 第3サブフレームにおいて, ゲートライン511にスキャン信号S1が印加され, データライン521にデータD1としてGデータDB1が印加されると, 能動素子570は, 発光制御信号発生回路590が発光制御ライン591に出力する発光制御信号EC__B1に応じてB-E L素子EL__Bを駆動させ, Bデータに相応なB色(青色)を発光する。このように, 1フレームの間にR, G, B-E L素子が時分割的に順に駆動される。そして, 各画素が所定の色を発光して画像が表示されるようになる。

30

【0061】

本実施の形態では, 1フレームを3サブフレームに分割し, 各サブフレームにおいて, R, G, B-E L素子が順に駆動してR, G, B色を発光し, 所定の色を具現する。この他, 色度, 明るさ, または輝度等を調整するために, R, G, B-E L素子, またはR, G, B, W(White)-E L素子の発光順を任意的に変更する, または1フレームを3サブフレーム以上に分割して他のサブフレームでR, G, B, W色のうち, 少なくとも一つをさらに発光させることもできる。例えば, 1フレームを4サブフレームに分割して, RRGB, RGG B, RGB B, RGB Wのように余分の1サブフレームの間にR, G, B, またはWのうち, 一つの色をさらに発光させることもできる。そして, 余分に発光させる色は, 多数のサブフレームのうち, 適当なサブフレームにおいて発光される。このとき, 余分のサブフレームにおいてR, G, B, Wの色のうち, 一つをさらに発光させるために, R, G, B, W-E L素子のうち, 一つのE L素子を駆動させるか, またはこれらの中で少なくとも二つのE L素子を駆動させることもできる。

40

【0062】

また, 本実施の形態では, 1フレームを3サブフレームに分割し, 各サブフレームにおいてR, G, B-E L素子が順に駆動されるが, 各E L素子の駆動方法についてはこれに限定されない。例えば, 1フレームを4以上のサブフレームに分割して, R, G, B, Wを時分割的に順に駆動させる, またはR, G, B, Wのうち, 少なくとも二つの色を各サブ

50

フレームにおいて時分割的に順に駆動させるようにしてもよい。

【0063】

図8は、本実施の形態に係る順次駆動方式の有機電界発光表示装置が備えるピクセル回路の構成例を示したブロック図である。図10は、図8のピクセル回路の具体例を示している。図8及び図10に示したピクセル回路は、R、G、B-EL素子EL1__R、EL1__G、EL1__Bを1フレームの間に時分割的に順次駆動させる。

【0064】

図8及び図10に示したように、画素P11は、一つのゲートライン511、データライン521、三つの発光制御ライン591r、591g、591b、及び電源供給ライン531、並びに、各ラインを通じて入力される信号によって順に駆動される表示手段560を備える。表示手段560は、光を自ら放出する発光素子で構成され、発光素子はR、G、Bの色を発光するR、G、B-EL素子EL1__R、EL1__G、EL1__Bを備える。

【0065】

また、画素P11は、R、G、B-EL素子EL1__R、EL1__G、EL1__Bを時分割的に順に駆動するための能動素子570をさらに備える(図7参照)。

【0066】

能動素子570は、駆動手段540と順次制御手段550を備えている。駆動手段540は、スキャン信号S1が印加されるたびにR、G、Bデータ信号D1(DR1、DG1、DB1)に対応する駆動電流を出力する。順次制御手段550は、発光制御信号EC__R1、EC__G1、EC__B1に応じて、駆動手段540から出力された駆動電流を順に表示手段560に備えられたR、G、B-EL素子EL1__R、EL1__G、EL1__Bに供給する。

【0067】

図10に示したように、駆動手段540は、ゲートにゲートライン511からスキャン信号S1が提供され、ソースにデータライン521からR、G、Bデータ信号DR1、DG1、DB1が順に提供されるスイッチングトランジスタM51(第1トランジスタ)と、スイッチングトランジスタM51のドレインにゲートが接続され、ソースに電源電圧ライン531から電源電圧VDD1が提供され、ドレインが順次制御手段550に接続される駆動トランジスタM52(第2トランジスタ)、及び駆動トランジスタM52のゲートとソースの間に接続されたキャパシタC51(貯蔵素子)で構成される。

【0068】

本実施の形態では、駆動手段540は、二つの薄膜トランジスタ(スイッチングトランジスタと駆動トランジスタ)と、一つのキャパシタで構成されているが、表示手段560を構成する発光素子を駆動することができるその他の回路構成を採用することが可能である。また、表示手段560の発光素子を駆動する駆動特性を向上させることができるすべての手段、例えばスレッシュホールド電圧補償手段等を追加することも好ましい。

【0069】

また、駆動手段540は、Pチャネル型薄膜トランジスタのみで構成されているが、Nチャネル型薄膜トランジスタで構成してもよい。Nチャネル型薄膜トランジスタとPチャネル型薄膜トランジスタを混在させることも可能である。またさらに、各薄膜トランジスタは、デプレションモード(depletion mode)であってもよいし、エンハンスメントモード(enhancement mode)であってもよい。また、駆動手段540を薄膜トランジスタで構成する代わりに、薄膜ダイオード(TFD:Thin Film Diode)、ダイオード、TRSのような各種スイッチング素子を使用することができる。

【0070】

順次制御手段550は、駆動手段540と表示手段560の間に接続されており、発光制御信号発生回路590から発光制御ライン591r、591g、591bを通じて提供されるR、G、B発光制御信号EC__R、EC__G、EC__Bに応じて、表示手段560

の R, G, B - EL 素子 EL 1 __ R, EL 1 __ G, EL 1 __ B を順に駆動する。

【 0 0 7 1 】

図 1 0 に示したように、順次制御手段 5 5 0 は、駆動手段 5 4 0 に属する駆動トランジスタ M 5 2 のドレインと R, G, B - EL 素子 EL 1 __ R, EL 1 __ G, EL 1 __ B のアノードとの間に接続されており、発光制御信号 EC __ R, EC __ G, EC __ B に応じて R, G, B - EL 素子 EL 1 __ R, EL 1 __ G, EL 1 __ B の駆動を順に制御する第 1 ~ 3 制御手段を備える。

【 0 0 7 2 】

第 1 制御手段は、薄膜トランジスタ M 5 5 __ R (第 3 トランジスタ) から構成されている。この薄膜トランジスタ M 5 5 __ R は、第 1 発光制御信号 EC __ R によってオン/オフ制御され、駆動トランジスタ M 5 2 を通じて入力される R データ信号を R - EL 素子 EL 1 __ R に与えて、R - EL 素子 EL 1 __ R を駆動する。具体的には、薄膜トランジスタ M 5 5 __ R のゲートは、第 1 発光制御信号 EC __ R が伝送される発光制御ライン 5 9 1 r に接続されており、そのソースは、駆動トランジスタ M 5 2 のドレインに接続されており、そのドレインは、R - EL 素子 EL 1 __ R のアノードに接続されている。

10

【 0 0 7 3 】

第 2 制御手段は、薄膜トランジスタ M 5 5 __ G (第 4 トランジスタ) から構成されている。この薄膜トランジスタ M 5 5 __ G は、第 2 発光制御信号 EC __ G によってオン/オフ制御され、駆動トランジスタ M 5 2 を通じて入力される G データ信号を G - EL 素子 EL 1 __ G に与えて、G - EL 素子 EL 1 __ G を駆動する。具体的には、薄膜トランジスタ M 5 5 __ G のゲートは、第 2 発光制御信号 EC __ G が伝送される発光制御ライン 5 9 1 g に接続されており、そのソースは、駆動トランジスタ M 5 2 のドレインに接続されており、そのドレインは、G - EL 素子 EL 1 __ G のアノードに接続されている。

20

【 0 0 7 4 】

第 3 制御手段は、薄膜トランジスタ M 5 5 __ B (第 5 トランジスタ) から構成されている。この薄膜トランジスタ M 5 5 __ B は、第 3 発光制御信号 EC __ B によってオン/オフ制御され、駆動トランジスタ M 5 2 を通じて入力される B データ信号を B - EL 素子 EL 1 __ B に与えて、B - EL 素子 EL 1 __ B を駆動する。具体的には、薄膜トランジスタ M 5 5 __ B のゲートは、第 3 発光制御信号 EC __ B が伝送される発光制御ライン 5 9 1 b に接続されており、そのソースは、駆動トランジスタ M 5 2 のドレインに接続されており、そのドレインは、B - EL 素子 EL 1 __ B のアノードに接続されている。

30

【 0 0 7 5 】

順次制御手段 5 5 0 は、すべて P チャネル型薄膜トランジスタで構成されているが、N チャネル型薄膜トランジスタで構成してもよい。N チャネル型薄膜トランジスタと P チャネル型薄膜トランジスタを混在させることも可能である。また、各薄膜トランジスタは、デプレッションモードであってもよいし、エンハンスメントモードであってもよい。また、順次制御手段 5 5 0 を薄膜トランジスタで構成する代わりに、薄膜ダイオード、ダイオード、TRS のような各種スイッチング素子を使用することができる。そして、R, G, B - EL 素子を順に駆動する多様な形態でこれらのスイッチング素子が回路構成される。

【 0 0 7 6 】

本実施の形態では、一つの能動素子によって順次駆動される発光素子として R, G, B - EL 素子が採用されているが、この他、FED (Field Emission Display), PDP (Plasma Display Panel) のような発光素子を採用することも可能である。

40

【 0 0 7 7 】

本実施の形態に係る有機電界発光表示装置のピクセル回路の順次駆動方式を説明すると次のようである。

【 0 0 7 8 】

従来は、図 3 に示したように、多数のゲートラインに対して、ゲートライン駆動回路 1 1 0 から一つのスキャン信号 S 1 ~ S m がそれぞれ順に印加される。そして、1 フレーム

50

の間に m 個のスキヤン信号が印加され、各スキヤン信号 $S_1 \sim S_m$ が印加されるたびにデータライン駆動回路 120 から R, G, B 、データ信号 $DR_1 \sim DR_n, DG_1 \sim DG_n, DB_1 \sim DB_n$ が同時に R, G, B データラインに印加される。これによって画素が駆動する。

【0079】

これに対して、本実施の形態によれば、1 フレームが 3 サブフレームに分割され、各サブフレームにおいて、各ゲートラインにゲートライン駆動回路 510 からスキヤン信号がそれぞれ印加される。このため、1 フレームの間に、 $3m$ 個のスキヤン信号が印加される。第 1 画素については、まず、第 1 サブフレームにおいて、第 1 ゲートライン 511 にスキヤン信号 S_1 が印加され、スイッチングトランジスタ M_{51} がターンオンしてデータライン 521 から R データ信号 DR_1 が駆動トランジスタ M_{52} に提供される。このとき、順次制御手段 550 において、第 1 発光制御信号 EC_R_1 に応じて第 1 制御手段である薄膜トランジスタ M_{55_R} がターンオンしているため、 R データ信号 DR_1 が R -EL 素子 EL_R_1 に供給され、 R -EL 素子 EL_R_1 が駆動する。

10

【0080】

次に、第 2 サブフレームにおいて、第 1 ゲートライン 511 にスキヤン信号 S_1 が印加され、データライン 521 から G データ信号 DG_1 が駆動トランジスタ M_{52} に提供される。このとき、順次制御手段 550 において、第 2 発光制御信号 EC_G_1 に応じて第 2 制御手段である薄膜トランジスタ M_{55_G} がターンオンしているため、 G データ信号 DG_1 が G -EL 素子 EL_G_1 に供給され、 G -EL 素子 EL_G_1 が駆動する。

20

【0081】

最後に、第 3 サブフレームにおいて、第 1 ゲートライン 511 にスキヤン信号 S_1 が印加され、データライン 521 から B データ信号 DB_1 が駆動トランジスタ M_{52} に提供される。このとき、順次制御手段 550 において、第 3 発光制御信号 EC_B に応じて第 3 制御手段である薄膜トランジスタ M_{55_B} がターンオンしているため、 B データ信号 DB_1 が B -EL 素子 EL_B_1 に供給され、 B -EL 素子 EL_B_1 が駆動する。

【0082】

このように、1 フレームを構成する各サブフレームにおいて、スキヤン信号 $S_1 \sim S_m$ が印加されると、その度に各データラインに R データ信号 $DR_1 \sim DR_n, G$ データ信号 $DG_1 \sim DG_n, B$ データ信号 $DB_1 \sim DB_n$ が順に印加される。この結果、画素 $P_{11} \sim P_{mn}$ の R, G, B -EL 素子 EL_R, EL_G, EL_B が時分割的に順次駆動する。

30

【0083】

このように、本実施の形態に係るピクセル回路は、画素 $P_{11} \sim P_{mn}$ それぞれに属する R, G, B -EL 素子 EL_R, EL_G, EL_B は、能動素子 570 を共有することになる。したがって、各画素 $P_{11} \sim P_{mn}$ において、一つのゲートライン、一つのデータライン、三つの発光制御ライン、そして、一つの電源供給ラインだけが必要となり、回路構成の単純化が実現する。

【0084】

図 6 は、本発明の第 1 の実施の形態に係る有機電界発光表示装置が備える画素部の他の例を示したブロック図である。図 9 は、図 6 に示した順次駆動方式の有機電界発光表示装置のピクセル回路の、また他のブロック構成を示したものであり、図 11 は、図 9 のピクセル回路の詳細回路の例を示したものである。図 6、図 9、及び図 11 に示すピクセル回路は、図 5、図 8、及び図 10 のピクセル回路に類似している。相違点としては、図 6、図 9、及び図 11 に示したピクセル回路では、駆動手段 540 のキャパシタ C_{51} と駆動トランジスタ M_{52} のソースに対して、同じ電源ライン 531 を通じて同じ電源電圧 V_{DD1} が提供されたが、図 5、図 8、及び図 10 に示したピクセル回路には、個別の電源ラインが備えられており、キャパシタ C_{51} には電源ライン 531b を通じて電源電圧 V_{DD1b} が提供され、駆動トランジスタ M_{52} のソースには電源ライン 531a を通じて電源電圧 V_{DD1a} が提供される。このように、キャパシタ C_{51} に供給される電源ライン

40

50

と駆動トランジスタに供給される電源ラインを分離することによって、キャパシタ C 5 1 にデータ信号をより安定的に貯蔵できるようになる。

【 0 0 8 5 】

次に、前述したような構成を有する本発明の第 1 の実施の形態に係る有機電界発光表示装置を時分割的に順次駆動する方法について、図 1 2 の駆動波形図を参照しながら詳しく説明する。

【 0 0 8 6 】

まず、第 1 フレーム 1 F の第 1 サブフレーム 1 S F _ R において、ゲートライン駆動回路 5 1 0 から第 1 ゲートライン 5 1 1 にスキャン信号 S 1 (R) が印加されると、第 1 ゲートライン 5 1 1 が活性化し、データライン駆動回路 5 2 0 からデータ信号 D 1 ~ D n と R データ信号 D R 1 ~ D R n が第 1 ゲートライン 5 1 1 に接続された画素 P 1 1 ~ P 1 n の駆動トランジスタ M 5 2 のゲートに提供される。このとき、発光制御信号発生回路 5 9 0 から発光制御ライン 5 9 1 r を通って、第 1 ゲートライン 5 1 1 に接続された画素 P 1 1 ~ P 1 n の R - E L 素子 E L _ R を制御するための発光制御信号 E C _ R 1 が順次制御手段 5 5 0 に印加され、薄膜トランジスタ M 5 5 _ R がターンオンする。これによって、R データ信号 D R 1 ~ D R n に応じた駆動電流が R - E L 素子に提供され、R - E L 素子が駆動する。

【 0 0 8 7 】

続いて、第 1 フレーム 1 F の第 2 サブフレーム 1 S F _ G において、第 1 ゲートライン 5 1 1 に二つ目のスキャン信号 S 1 (G) が印加されると、データライン 5 2 1 ~ 5 2 n に流れる G データ信号 D G 1 ~ D G n が駆動トランジスタ M 5 2 のゲートに提供される。このとき、発光制御信号発生回路 5 9 0 から発光制御ライン 5 9 1 g を通って、第 1 ゲートライン 5 1 1 に接続された画素 P 1 1 ~ P 1 n の G - E L 素子 E L _ G を制御するための発光制御信号 E C _ G 1 が順次制御手段 5 5 0 に印加され、薄膜トランジスタ M 5 5 _ G がターンオンする。これによって、G データ信号 D G 1 ~ D G n に応じた駆動電流が G - E L 素子に提供され、G - E L 素子が駆動する。

【 0 0 8 8 】

そして、第 1 フレーム 1 F の第 3 サブフレーム 1 S F _ B において、第 1 ゲートライン 5 1 1 に三つ目のスキャン信号 S 1 (B) が印加されると、データライン 5 2 1 ~ 5 2 n に流れる B データ信号 D B 1 ~ D B n が駆動トランジスタ M 5 2 のゲートに提供される。このとき、発光制御信号発生回路 5 9 0 から発光制御ライン 5 9 1 b を通って、第 1 ゲートライン 5 1 1 に接続された画素 P 1 1 ~ P 1 n の B - E L 素子 E L _ B を制御するための発光制御信号 E C _ B 1 が順次制御手段 5 5 0 に印加され、薄膜トランジスタ M 5 5 _ B がターンオンする。これによって、B データ信号 D B 1 ~ D B n に応じた駆動電流が B - E L 素子に提供され、B - E L 素子が駆動する。

【 0 0 8 9 】

同様に、第 1 フレーム 1 F の各サブフレームにおいて、第 2 ゲートライン 5 1 2 にスキャン信号 S 2 が印加されると、前述のようにデータライン 5 2 1 ~ 5 2 n に R , G , B データ信号 D R 1 ~ D R n , D G 1 ~ D G n , D B 1 ~ D B n が順次印加される。また、発光制御信号発生回路 5 9 0 から発光制御ライン 5 9 2 r , 5 9 2 g , 5 9 2 b を通って、第 2 ゲートライン 5 1 2 に接続された画素 P 2 1 ~ P 2 n の R , G , B - E L 素子を制御するための発光制御信号 E C _ R 2 , E C _ G 2 , E C _ B 2 が順次制御手段 5 5 0 に順次入力される。これによって、薄膜トランジスタ M 5 5 _ R , M 5 5 _ G , M 5 5 _ B が順次ターンオンし、R , G , B データ信号 D R 1 ~ D R n , D G 1 ~ D G n , D B 1 ~ D B n に応じた駆動電流が R , G , B - E L 素子に順次提供され、R , G , B - E L 素子が駆動する。

【 0 0 9 0 】

このような動作は、第 1 フレーム 1 F の各サブフレームにおいて、第 m ゲートライン 5 1 m まで繰り返し行われる。第 m ゲートライン 5 1 m にスキャン信号 S m が印加されると、データライン 5 2 1 ~ 5 2 n に R , G , B データ信号 D R 1 ~ D R n , D G 1 ~ D G n

10

20

30

40

50

、DB1～DBnが順次印加される。また、発光制御信号発生回路590から発光制御ライン59mr、59mg、59mbを通過して、第mゲートライン51mに接続された画素Pm1～PmnのR、G、B-EL素子を制御するための発光制御信号EC_Rm、EC_Gm、EC_Bmが順次制御手段550に順次入力される。これによって、薄膜トランジスタM55_R、M55_G、M55_Bが順次ターンオンし、R、G、Bデータ信号DR1～DRn、DG1～Dgn、DB1～DBnに応じた駆動電流がR、G、B-EL素子に順次提供され、R、G、B-EL素子が駆動する。

【0091】

以上のように、本実施の形態にかかる有機電界発光表示装置の駆動方法によれば、1つのフレームは3つのサブフレームに分割され、各サブフレームにおいて、R、G、B-EL素子を順次駆動させることによって画素が表示されるようになる。このとき、R、G、B-EL素子は順に駆動されるが、R、G、B-EL素子の順次駆動サイクルを短く調整すれば、人間の目にはR、G、B-EL素子があたかも同時に駆動されているように認識される。つまり、各画素はちらつくことなく正常に画像表示される。

10

【0092】

また、本発明の第1の実施の形態に係る有機電界発光表示装置によれば、R、G、B-EL素子の発光時間を調節してホワイトバランスを調節できる。R、G、B-EL素子の発光時間を調節するためには、図10及び図11の順次制御手段550の薄膜トランジスタM55_R、M55_G、M55_Bのターンオン時間を調節すればよい。

【0093】

具体的には、図13に示したように、各サブフレームにおいて、発光制御信号発生手段590が出力するR、G、B発光制御信号EC_R、EC_G、EC_Bのターンオン時間tr、tg、tbを調節する。このターンオン時間tr、tg、tbに応じて順次制御手段550の薄膜トランジスタM55_R、M55_G、M55_Bのターンオン時間が決定される。

20

【0094】

本実施の形態では、図13に示したように一例として、R、G、B発光制御信号EC_R、EC_G、EC_Bのうち、R発光制御信号EC_Rのターンオン時間trをG発光制御信号EC_Gのターンオン時間tg及びB発光制御信号EC_Bのターンオン時間tbよりも相対的に長くし、G発光制御信号EC_Gのターンオン時間tgを発光制御信号EC_Bのターンオン時間tbより短くし、これによってホワイトバランスの調整が図られている。ただし、必ずしもこれに限られることはなく、状況に応じてR、G、B発光制御信号EC_R、EC_G、EC_Bの各ターンオン時間を調節してホワイトバランスを調整することが好ましい。

30

【0095】

本実施の形態によれば、前述したようにR、G、B発光時間を調整してホワイトバランスを調整するだけでなく、図13のように、R、G、B発光時間を1次に調整してホワイトバランスを調整した上で、明るさを最適化するために、R、G、B発光時間をさらに調整するようにしてもよい。

【0096】

以上のように、本発明の第1の実施の形態によれば、R、G、B-EL素子が駆動薄膜トランジスタとスイッチング薄膜トランジスタを共有して時分割的に駆動するため、高精度化が可能であり、素子数及び配線数を減少させ開口率及び収率を向上することができる。また、本実施の形態は、順次駆動方式を採用しているため、RCディレイ及び電圧降下(IRdrop)を防止することも可能となる。

40

【0097】

(第2の実施の形態)

図14は、本発明の第2の実施の形態に係る有機電界発光表示装置の構成を示すブロック図である。図14に示した第2の実施の形態に係る有機電界発光表示装置は、図4に示した第1の実施の形態に係る有機電界発光表示装置に対して、ゲートライン駆動回路51

50

0 が二つのゲートライン駆動回路 510 a , 510 b に置き換えられ , 発光制御信号発生回路 590 が二つの発光制御信号発生回路 590 a , 590 b に置き換えられた構成を有する。

【0098】

すなわち , 本実施の形態にかかる有機電界発光表示装置は , 多数のゲートライン 511 ~ 51 n のうち , 第 1 ゲートライン駆動回路 510 a から一のゲートライン群にスキャン信号が提供され , 第 2 ゲートライン駆動回路 510 b から他のゲートライン群にスキャン信号が提供されるように構成されている。このとき , ゲートライン 511 ~ 51 n のうち , 上段にレイアウトされているゲートラインには第 1 ゲートライン駆動回路 510 a からスキャン信号 $S_1 \sim S_{k-1}$ ($1 < k < m$) が印加され , 下段にレイアウトされているゲートラインには第 2 ゲートライン駆動回路 510 b からスキャン信号 $S_k \sim S_m$ が順に印加されるように構成することが可能である。また , 偶数番目にレイアウトされているゲートラインには第 1 ゲートライン駆動回路 510 a からスキャン信号が印加され , 奇数番目にレイアウトされているゲートラインには第 2 ゲートライン駆動回路 510 b からスキャン信号が印加されるように構成することも好ましい。これによって , 画素部に配列されるゲートラインの密度を減少させることができる。また , 第 1 ゲートライン駆動回路 510 a 及び第 2 ゲートライン駆動回路 510 b から同時にゲートラインにスキャン信号を供給することによって信号の伝送遅延を防止することが可能となる。さらに , 第 1 ゲートライン駆動回路 510 a と第 2 ゲートライン駆動回路 510 b を備えることによって , 冗長性を高めることも可能となる。すなわち , 第 1 ゲートライン駆動回路 510 a と第 2 ゲートライン駆動回路 510 b のうち一方が故障しても他方によって冗長救済することができる。

【0099】

また , 本実施の形態にかかる有機電界発光表示装置は , 多数の発光制御ライン 591 ~ 59 n のうち , 第 1 発光制御信号発生回路 590 a から一の発光制御ライン群に発光制御信号が提供され , 第 2 発光制御信号発生回路 590 b から他の発光制御ライン群に発光制御信号が提供されるように構成されている。このとき , 発光制御信号ライン 591 ~ 59 n のうち , 上段にレイアウトされている発光制御ラインには第 1 発光制御信号発生回路 590 a から発光制御信号が印加され , 下段にレイアウトされている発光制御ラインには第 2 発光制御信号発生回路 590 b から発光制御信号が順に印加されるように構成することが可能である。また , 偶数番目にレイアウトされている発光制御ラインには第 1 発光制御信号発生回路 590 a から発光制御信号が印加され , 奇数番目にレイアウトされている発光制御ラインには第 2 発光制御信号発生回路 590 b から発光制御信号が印加されるように構成することも好ましい。これによって , 画素部に配列される発光制御ラインの密度を減少させることができる。また , 第 1 発光制御信号発生回路 590 a 及び第 2 発光制御信号発生回路 590 b から同時に発光制御ラインに発光制御信号を供給することによって信号の伝送遅延を防止することが可能となる。さらに , 第 1 発光制御信号発生回路 590 a と第 2 発光制御信号発生回路 590 b を備えることによって , 冗長性を高めることも可能となる。すなわち , 第 1 発光制御信号発生回路 590 a と第 2 発光制御信号発生回路 590 b のうち一方が故障しても他方によって冗長救済することができる。

【0100】

(第 3 の実施の形態)

図 15 は , 本発明の第 3 の実施の形態に係る有機電界発光表示装置の構成を示すブロック図である。図 15 に示した第 3 の実施の形態に係る有機電界発光表示装置は , 図 14 に示した第 2 の実施の形態に係る有機電界発光表示装置に対して , 二つのゲートライン駆動回路 510 a , 510 b と二つの発光制御信号発生回路 590 a , 590 b のレイアウト位置が相違している。このように , ゲートライン駆動回路や発光制御信号発生回路を 2 以上に分割することによって , 基板上のレイアウト位置の自由度が高まる。これは , 有機電界発光表示装置の小型化にも有利である。

【0101】

10

20

30

40

50

なお、本発明の第2の実施の形態及び第3の実施の形態では、ゲートライン駆動回路と発光制御信号発生回路が二つ（またはそれ以上）に分割され、各回路が多段に配列されているが、データライン駆動回路を複数備えて各データライン駆動回路を多段に配列することもできる。

【0102】

以上、添付図面を参照しながら本発明の好適な実施形態について説明したが、本発明は係る例に限定されない。当業者であれば、特許請求の範囲に記載された範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。

【産業上の利用可能性】

10

【0103】

本発明は、EL表示装置、FED(Field Emission Display)、PDP(Plasma Display Panel)のような発光素子を採用する表示装置に適用可能である。

【図面の簡単な説明】

【0104】

【図1】一般的な有機電界発光表示装置を示す構成図である。

【図2】図1の有機電界発光表示装置のピクセル回路を示す構成図である。

【図3】図1の有機電界発光表示装置の動作波形図である。

【図4】本発明の第1の実施の形態に係る有機電界発光表示装置を示すブロック構成図である。 20

【図5】図4の有機電界発光表示装置の画素部の構成例を示す図である。

【図6】図4の有機電界発光表示装置の画素部の他の構成例を示す図である。

【図7】同実施の形態に係る有機電界発光表示装置のピクセル回路を示す概略図である。

【図8】図5の有機電界発光表示装置のピクセル回路を示すブロック構成図である。

【図9】図6の有機電界発光表示装置のピクセル回路を示すブロック構成図である。

【図10】図8の有機電界発光表示装置のピクセル回路を示す詳細回路図である。

【図11】図9の有機電界発光表示装置のピクセル回路を示す詳細回路図である。

【図12】同実施の形態に係る有機電界発光表示装置のピクセル回路の駆動波形を示す図である。 30

【図13】同実施の形態に係る有機電界発光表示装置におけるホワイトバランスの具現例を説明するための駆動波形を示す図である。

【図14】本発明の第2の実施の形態に係る有機電界発光表示装置のブロック構成図である。

【図15】本発明の第3の実施の形態に係る有機電界発光表示装置のブロック構成図である。

【符号の説明】

【0105】

500：画素部

510, 510a, 510b：ゲートライン駆動回路 40

511～51m：ゲートライン

520：データライン駆動回路

521～52n：データライン

531～53n：電源ライン

540：駆動手段

550：順次制御手段

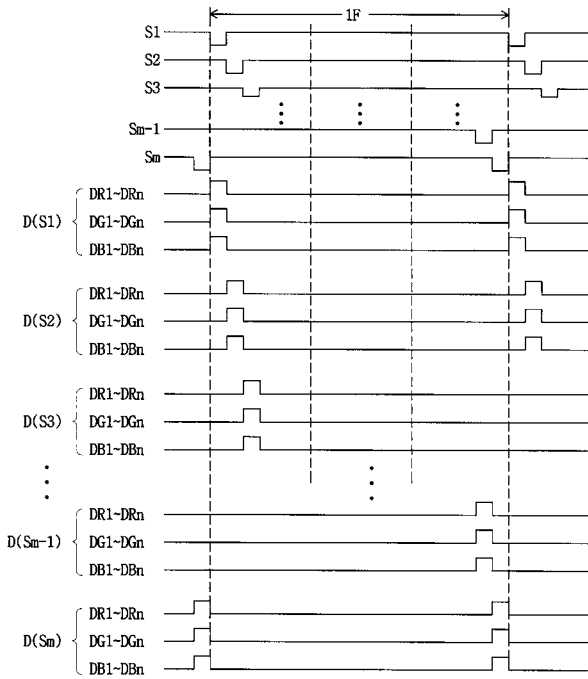
570：能動素子

590, 590a, 590b：発光制御信号発生回路

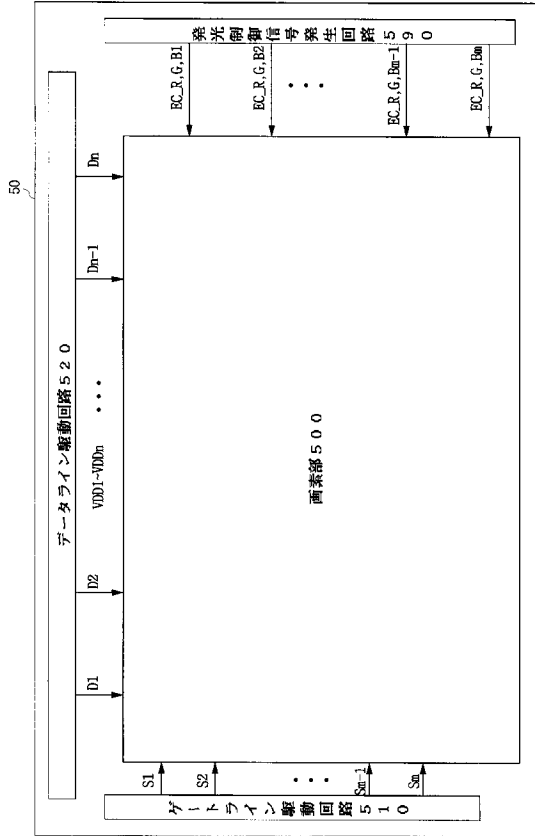
P11～Pmn：画素

EL1__R：R-EL素子 50

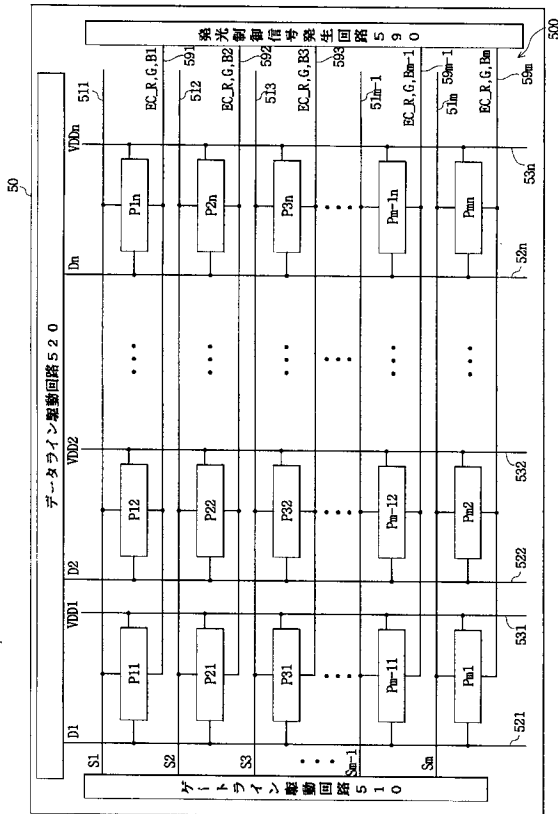
【 図 3 】



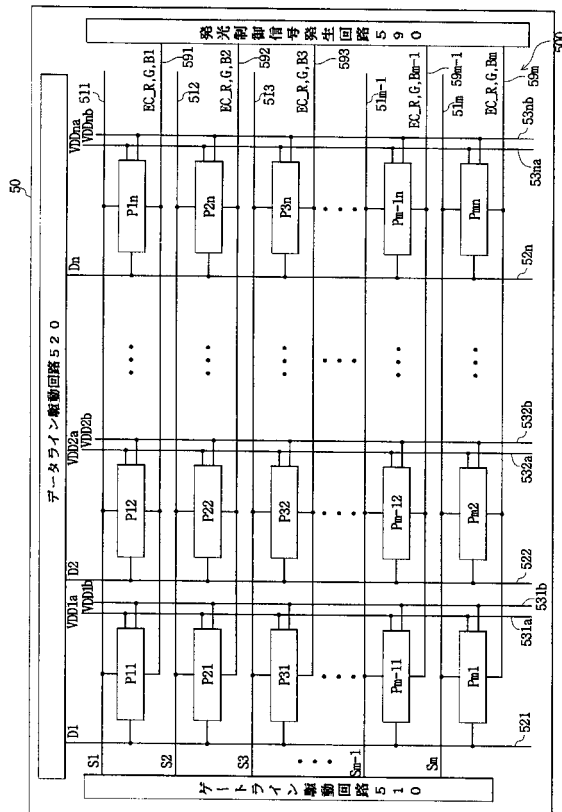
【 図 4 】



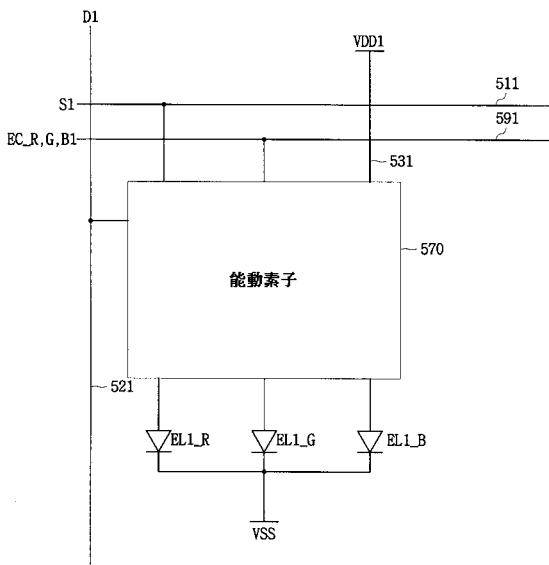
【 図 5 】



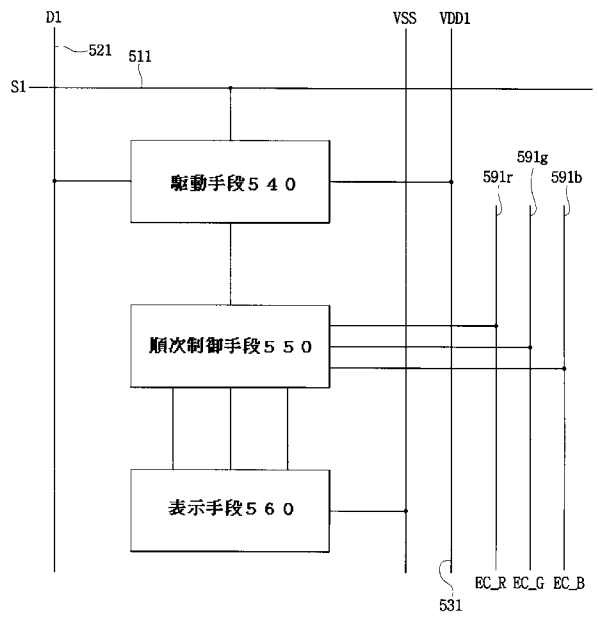
【 図 6 】



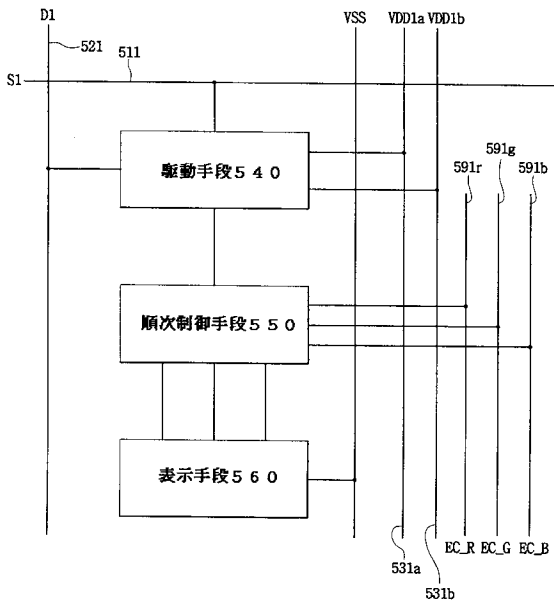
【 図 7 】



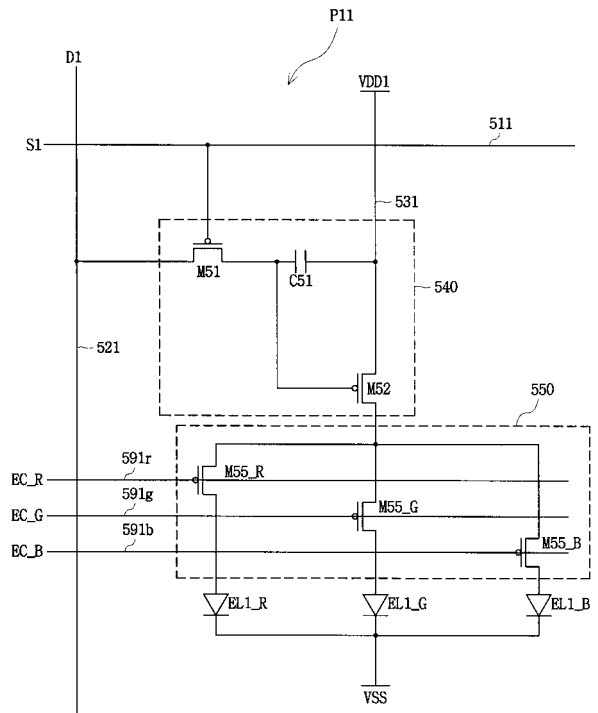
【 図 8 】



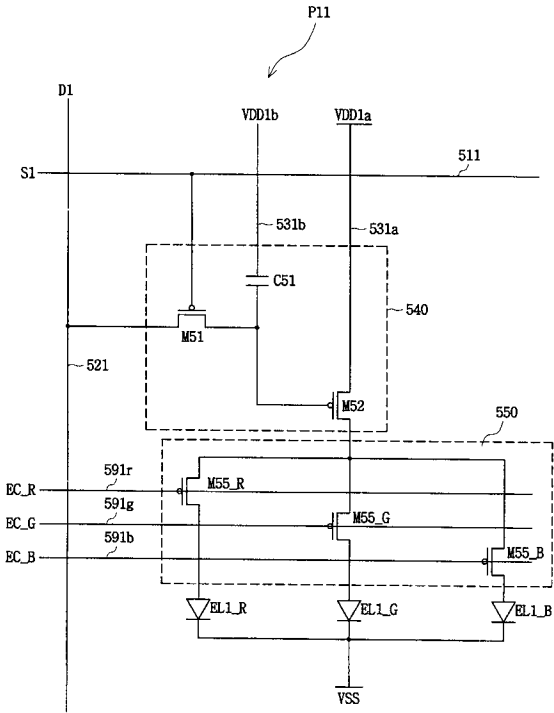
【 図 9 】



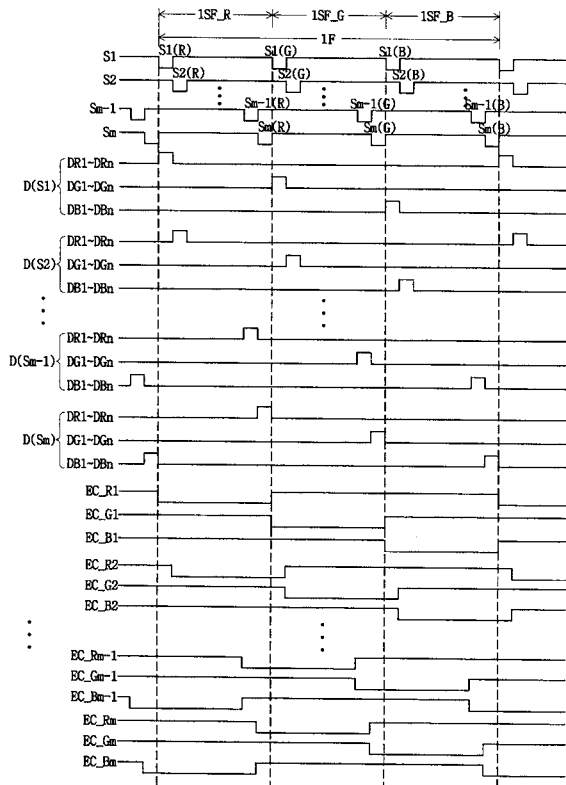
【 図 10 】



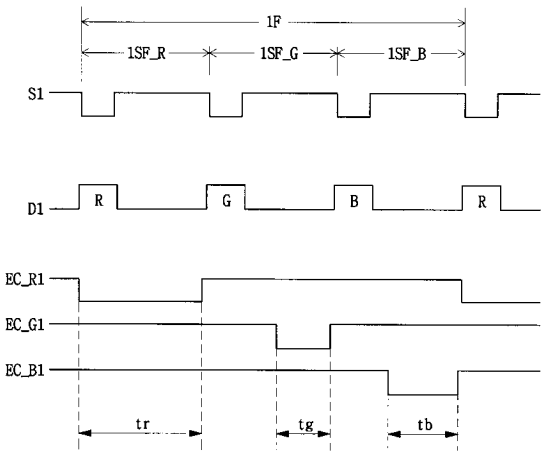
【 図 1 1 】



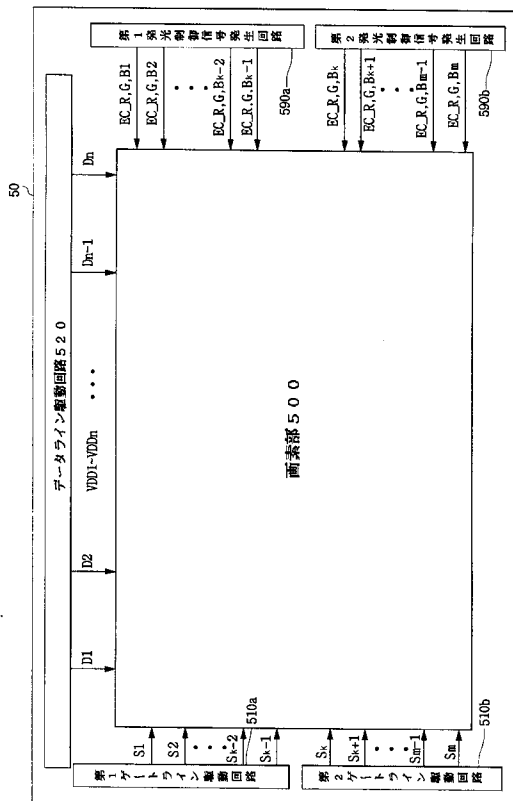
【 図 1 2 】



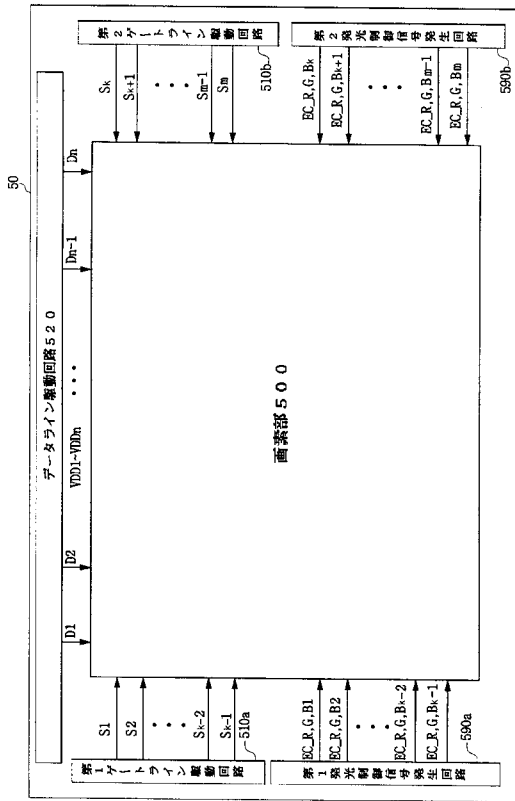
【 図 1 3 】



【 図 1 4 】



【 図 1 5 】



 フロントページの続き

(51)Int.Cl. ⁷	F I	テーマコード(参考)
H 0 5 B 33/14	H 0 4 N 5/66	B
	H 0 5 B 33/14	A
	G 0 9 G 3/28	J
	G 0 9 G 3/28	K

(72)発明者 キム クムナム

大韓民国ソウル市東大門区踏十里2洞21-1番地 ダソムヴィラ302号

Fターム(参考) 3K007 AB02 AB04 AB17 AB18 BA06 DB03 GA00
 5C058 AA11 AA13 AA18 AB02 BA01 BA05 BA35
 5C080 AA05 AA06 AA08 BB05 CC03 DD23 DD28 EE28 EE30 FF11
 JJ02 JJ03 JJ04

专利名称(译)	显示装置的像素电路，显示装置及其驱动方法		
公开(公告)号	JP2005148749A	公开(公告)日	2005-06-09
申请号	JP2004330665	申请日	2004-11-15
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星エスディアイ株式会社		
[标]发明人	郭源奎 李寬熙 キムクムナム		
发明人	郭 源奎 李 ▲寬▼熙 キム クムナム		
IPC分类号	H01L51/50 G09G3/20 G09G3/22 G09G3/28 G09G3/296 G09G3/30 G09G3/32 H04N5/66 H05B33/14		
CPC分类号	G09G3/3233 G09G2300/0452 G09G2300/0804 G09G2300/0814 G09G2300/0842 G09G2300/0861 G09G2310/0235 G09G2320/0606 G09G2320/0666		
FI分类号	G09G3/20.641.E G09G3/20.624.B G09G3/22.E G09G3/30.J G09G3/30.K H04N5/66.B H05B33/14.A G09G3/28.J G09G3/28.K G09G3/296 G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K007/AB02 3K007/AB04 3K007/AB17 3K007/AB18 3K007/BA06 3K007/DB03 3K007/GA00 5C058/AA11 5C058/AA13 5C058/AA18 5C058/AB02 5C058/BA01 5C058/BA05 5C058/BA35 5C080/AA05 5C080/AA06 5C080/AA08 5C080/BB05 5C080/CC03 5C080/DD23 5C080/DD28 5C080/EE28 5C080/EE30 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 3K107/AA01 3K107/BB01 3K107/CC08 3K107/CC35 3K107/CC36 3K107/CC45 3K107/DD39 3K107/EE04 3K107/EE07 3K107/EE59 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AB34 5C380/AB36 5C380/AB41 5C380/AB46 5C380/AC12 5C380/BA12 5C380/BA13 5C380/BA19 5C380/BA20 5C380/BA27 5C380/BA29 5C380/BA39 5C380/BB12 5C380/BB14 5C380/BB22 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CB01 5C380/CB02 5C380/CB18 5C380/CB24 5C380/CB25 5C380/CB26 5C380/CB31 5C380/CC03 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC39 5C380/CC41 5C380/CC59 5C380/CC61 5C380/CC63 5C380/CD013 5C380/DA02 5C380/DA10 5C380/DA19 5C380/DA35 5C580/BB21 5C580/BB27 5C580/CA09 5C580/CB01 5C580/CC10		
优先权	1020030080737 2003-11-14 KR		
其他公开文献	JP4209831B2		
外部链接	Espacenet		

摘要(译)

提供一种显示装置的像素电路及其驱动方法，其可以实现高清晰度，提高开口率，提高成品率，防止RC延迟和电压降以及简化像素配置和布线。有机发光显示装置包括多个发光装置（EL1_R，EL1_G，EL1_B），每个发光装置在显示装置的像素电路中的预定区段中发射一种颜色，该像素装置在每个预定区段中实现预定颜色。有源元件（540、550）通常连接到这些发光元件以驱动每个发光元件。有源元件在预定区间内的每个预定时间段内依次驱动每个发光元件，从而每个发光元件在每个预定时间段内依次发光。[选择图]图10

