

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-334163

(P2004-334163A)

(43) 公開日 平成16年11月25日(2004.11.25)

(51) Int.Cl.⁷

G09G 3/30

G09G 3/20

H05B 33/14

F I

G09G 3/30

J

G09G 3/30

K

G09G 3/20 611A

G09G 3/20 621A

G09G 3/20 624B

テーマコード (参考)

3K007

5C080

審査請求 有 請求項の数 24 O L (全 18 頁) 最終頁に続く

(21) 出願番号 特願2003-337939 (P2003-337939)

(22) 出願日 平成15年9月29日 (2003.9.29)

(31) 優先権主張番号 2003-027604

(32) 優先日 平成15年4月30日 (2003.4.30)

(33) 優先権主張国 韓国 (KR)

(71) 出願人 590002817

三星エスディアイ株式会社

大韓民国京畿道水原市靈通区▲しん▼洞 5

75番地

(74) 代理人 100095957

弁理士 亀谷 美明

(74) 代理人 100096389

弁理士 金本 哲男

(72) 発明者 鄭 賢容

大韓民国ソウル市松坡区可樂2洞 (番地なし)

173-19号

(72) 発明者 朴 鎔盛

大韓民国ソウル市松坡区新川洞 (番地なし)

) ハンシンコアアパート 1425号

最終頁に続く

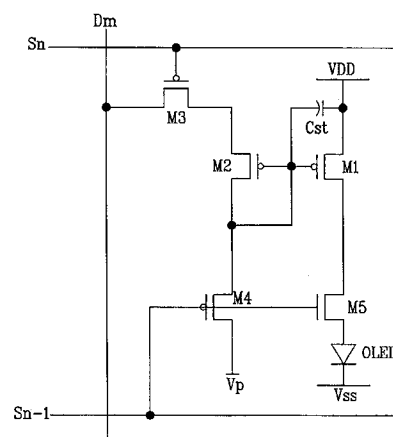
(54) 【発明の名称】 画像表示パネル、画像表示装置、画像表示装置の駆動方法、および画素回路

(57) 【要約】

【課題】 駆動トランジスタのしきい電圧を補償するとともに、表示素子に不必要な電流が流れないようにする。

【解決手段】 有機EL表示装置の画素回路において、駆動トランジスタのしきい電圧を補償するために駆動トランジスタM1のゲートには、ダイオード構成された補償トランジスタM2のゲートが接続されている。直前走査線Sn-1に選択信号が伝送されている間、トランジスタM1のゲートにプリチャージ電圧が印加される。このプリチャージ電圧によって有機EL素子OLEDが発光しないように、トランジスタM5によってトランジスタM1と有機EL素子を電氣的に切り離す。また、データ電圧がキャパシタCstに充電される間にも有機EL素子が発光しないように、トランジスタM5によってトランジスタM1と有機EL素子を電氣的に切り離す。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

画像信号を示すデータ電圧を伝達する複数のデータ線と、選択信号を伝達する複数の走査線と、隣接する二つのデータ線と隣接する二つの走査線によって定義される各画素領域に形成される複数の画素回路と、を含む画像表示パネルにおいて、

前記各画素回路は、

印加される電流の量に対応して画像を表示する表示素子と、

主電極と制御電極の間にキャパシタが接続されており、前記主電極と前記制御電極の間の電圧に対応する電流を出力する第 1 トランジスタと、

前記第 1 トランジスタの制御電極に接続された制御電極を有し、ダイオードを構成する第 2 トランジスタと、

前記第 2 トランジスタの主電極に接続されており、現在走査線から供給される選択信号にตอบสนองして前記データ線から供給されるデータ電圧を前記第 2 トランジスタに伝達する第 1 スイッチング素子と、

第 1 制御信号にตอบสนองしてプリチャージ電圧を前記第 1 トランジスタの制御電極に伝達する第 2 スイッチング素子と、

第 2 制御信号にตอบสนองして前記第 1 トランジスタと前記発光素子を電氣的に遮断する第 3 スイッチング素子と、
を含むことを特徴とする画像表示パネル。

【請求項 2】

前記第 1 制御信号は、直前走査線から供給される選択信号であることを特徴とする、請求項 1 に記載の画像表示パネル。

【請求項 3】

前記第 1 制御信号に応じて前記プリチャージ電圧が前記第 1 トランジスタの制御電極に伝達される期間と前記現在走査線に選択信号が印加される期間に、前記データ電圧が前記データ線に印加されることを特徴とする、請求項 2 に記載の画像表示パネル。

【請求項 4】

前記現在走査線に選択信号が印加される前に、前記データ線における前記データ電圧は、所定の値に調整されることを特徴とする、請求項 3 に記載の画像表示パネル。

【請求項 5】

前記第 2 制御信号は、前記第 1 制御信号と共通であることを特徴とする、請求項 1 に記載の表示パネル。

【請求項 6】

前記第 1 制御信号および第 2 制御信号は、直前走査線から供給される選択信号であり、

前記第 2 スイッチング素子は、第 1 導電型のトランジスタであり、

前記第 3 スイッチング素子は、前記第 1 導電型と反対の第 2 導電型のトランジスタであることを特徴とする、請求項 5 に記載の画像表示パネル。

【請求項 7】

前記第 2 制御信号は、前記現在走査線から供給される選択信号であり、

前記第 2 スイッチング素子は、第 1 導電型のトランジスタであり、

前記第 3 スイッチング素子は、前記第 1 導電型と反対の第 2 導電型のトランジスタであることを特徴とする、請求項 1 に記載の表示パネル。

【請求項 8】

前記第 1 制御信号は、直前走査線から供給される選択信号であることを特徴とする、請求項 7 に記載の表示パネル。

【請求項 9】

前記第 3 スイッチング素子は、前記第 1 制御信号に応じて前記プリチャージ電圧が前記第 1 トランジスタの制御電極に伝達される間と、前記現在走査線供給される選択信号に応じて前記データ電圧が前記第 1 トランジスタの制御電極に伝達される間に、遮断されることを特徴とする、請求項 1 に記載の画像表示パネル。

【請求項 10】

前記第 3 スイッチング素子は、直列に接続される第 3 トランジスタと第 4 トランジスタを含み、

前記第 2 制御信号は、前記プリチャージ電圧が伝達される間に前記第 3 トランジスタを遮断させる第 3 制御信号と、前記データ電圧が伝達される間に前記第 4 トランジスタを遮断させる第 4 制御信号と、を含むことを特徴とする、請求項 9 に記載の画像表示パネル。

【請求項 11】

前記第 1 制御信号および前記第 3 制御信号は、前記直前走査線から供給される選択信号であり、

前記第 2 スイッチング素子は、第 1 導電型のトランジスタであり、

前記第 3 トランジスタは、前記第 1 導電型と反対の第 2 導電型のトランジスタであることを特徴とする、請求項 10 に記載の画像表示パネル。

【請求項 12】

前記第 4 制御信号は、前記現在走査線から供給される選択信号であり、

前記第 4 トランジスタは、前記第 1 トランジスタと反対の導電型のトランジスタであることを特徴とする、請求項 10 に記載の画像表示パネル。

【請求項 13】

前記第 1 スイッチング素子および前記第 2 スイッチング素子は、前記第 1 トランジスタおよび前記第 2 トランジスタと同一の導電型のトランジスタであることを特徴とする、請求項 1 に記載の画像表示パネル。

【請求項 14】

前記プリチャージ電圧は、前記データ線から供給されるデータ電圧の最低電圧より低いことを特徴とする、請求項 1 に記載の画像表示パネル。

【請求項 15】

画像信号を示すデータ電圧を伝達する複数のデータ線と、選択信号を伝達する複数の走査線と、隣接する二つのデータ線と隣接する二つの走査線によって定義される各画素領域に形成される複数の画素回路と、を含む画像表示パネルを備えた表示装置において、

前記各画素回路は、

印加される電流の量に対応して画像を表示する表示素子と、

主電極と制御電極の間にキャパシタが接続されており、前記主電極と前記制御電極の間の電圧に対応する電流を出力する第 1 トランジスタと、

前記第 1 トランジスタの制御電極に接続された制御電極を有し、ダイオードを構成する第 2 トランジスタと、

前記第 2 トランジスタの主電極に接続されており、現在走査線から供給される選択信号に応答して前記データ線から供給されるデータ電圧を前記第 2 トランジスタに伝達する第 1 スイッチング素子と、

第 1 制御信号に応答してプリチャージ電圧を前記第 1 トランジスタの制御電極に伝達する第 2 スイッチング素子と、

第 2 制御信号に応答して前記第 1 トランジスタと前記発光素子を電氣的に遮断する第 3 スイッチング素子と、

を含み、

前記画像表示パネルに装着され、または、前記画像表示パネルに電氣的に接続されて前記データ線に前記データ電圧を印加するデータ駆動部と、

前記画像表示パネルに装着され、または、前記画像表示パネルに電氣的に接続されて前記走査線に前記選択信号を印加する走査駆動部と、

を含むことを特徴とする、画像表示装置。

【請求項 16】

制御電極と主電極の間にキャパシタが接続され、前記キャパシタに充電された電圧に対応する電流を出力する第 1 トランジスタと、前記第 1 トランジスタの制御電極に接続された制御電極を備え、ダイオードを構成する第 2 トランジスタと、前記第 1 トランジスタか

10

20

30

40

50

ら出力される電流の量に対応して画像を表示する表示素子と、を含む画素回路を備えた画像表示装置の駆動方法において、

第 1 期間内に第 1 制御信号に応答して前記第 1 トランジスタの制御電極にプリチャージ電圧を伝達する段階と、

第 2 期間内に現在走査線から供給される選択信号に応答して前記第 2 トランジスタを通じて前記第 1 トランジスタの制御電極にデータ電圧を伝達する段階と、

を含み、

前記第 1 期間および前記第 2 期間のうち少なくとも一つの期間で前記第 1 トランジスタと前記発光素子が電氣的に遮断されることを特徴とする、画像表示装置の駆動方法。

【請求項 17】

前記第 1 制御信号は、直前走査線から供給される選択信号であることを特徴とする、請求項 16 に記載の画像表示装置の駆動方法。

【請求項 18】

前記第 1 期間において、前記第 1 制御信号に応答して、前記第 1 トランジスタと前記表示素子が電氣的に遮断されることを特徴とする、請求項 16 または 17 に記載の画像表示装置の駆動方法。

【請求項 19】

前記第 2 期間において、第 2 制御信号に応答して、前記第 1 トランジスタと前記表示素子が電氣的に遮断されることを特徴とする、請求項 16 に記載の画像表示装置の駆動方法。

【請求項 20】

前記第 2 制御信号は、前記現在走査線から供給される選択信号であることを特徴とする、請求項 19 に記載の画像表示装置の駆動方法。

【請求項 21】

前記第 1 期間と前記第 2 期間において、

前記第 1 トランジスタの制御電極に前記プリチャージ電圧または前記データ電圧が伝達することを阻止する段階をさらに含むことを特徴とする、請求項 16 に記載の画像表示装置の駆動方法。

【請求項 22】

前記第 1 制御信号は、直前走査線から供給される選択信号であり、

前記第 1 期間において、前記直前走査線から供給される選択信号に応答して前記第 1 トランジスタと前記表示素子が電氣的に遮断され、

前記第 2 期間において、前記現在走査線から供給される選択信号に応答して前記第 1 トランジスタと前記表示素子が電氣的に遮断されることを特徴とする、請求項 21 に記載の画像表示装置の駆動方法。

【請求項 23】

プリチャージ電圧と画像を示すデータ電圧に応答する画素回路において、

制御電極と主電極の間にキャパシタが接続され前記キャパシタに充電された電圧に対応する電流を出力する第 1 トランジスタと、

前記第 1 トランジスタの制御電極に制御電極が接続され、ダイオードを構成する第 2 トランジスタと、

前記第 1 トランジスタから出力される電流の量に対応して画像を表示する表示素子と、前記第 1 トランジスタと前記表示素子の間に電氣的に接続されるスイッチング部と、

を含み、

第 1 期間内に制御信号に応答して前記プリチャージ電圧を前記第 1 トランジスタの制御電極に伝達させ、第 2 期間内に選択信号に応答して前記データ電圧を前記第 1 トランジスタの制御電極に伝達させ、

前記スイッチング部は、前記第 1 期間と前記第 2 期間のうち少なくとも一つの期間で前記第 1 トランジスタと前記表示素子を電氣的に遮断することを特徴とする、画素回路。

【請求項 24】

10

20

30

40

50

前記制御信号は、直前選択信号であることを特徴とする、請求項23に記載の画素回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画像表示パネル、画像表示装置、画像表示装置の駆動方法、および画素回路に関する。

【背景技術】

【0002】

一般に、有機電界発光（以下、「EL: Electro Luminescence」という）表示装置は、蛍光性有機化合物を電氣的に励起して発光させる表示装置であって、 $N \times M$ 個の有機発光セルを電圧駆動あるいは電流駆動することによって映像を表現する。このような有機発光セルは、電子と正孔の均衡を保つことによって発光効率の向上を図っており、カソード（金属）、電子注入層、電子輸送層、発光層、正孔輸送層、正孔注入層、アノード（ITO）を含む多層構造を有している。

【0003】

このように構成される有機発光セルを駆動する方式には、単純マトリックス方式と、トランジスタを利用した能動駆動方式がある。単純マトリックス方式は、正極線群と負極線群を直交するように形成し、両群から線を1本ずつ選択して、両線の交点に在る画素を直接駆動する方式である。これに対して、能動駆動方式は、トランジスタとキャパシタを各画素のITO電極に接続し、キャパシタを維持素子として、瞬間的に印加された電圧を、例えば1フレーム期間維持する駆動方式である。この能動駆動方式はさらに、キャパシタで電圧を維持するために用いられる信号の形態によって、電圧駆動方式と電流駆動方式に分けられる。

【0004】

電圧駆動方式は、階調度を示すデータ電圧を画素回路に供給して画像を表示する方式である。この電圧駆動方式を採用した場合、駆動トランジスタのしきい電圧および電子移動度の偏差によって画質が不均一となるおそれがある。一方の電流駆動方式は、階調度を示すデータ電流を画素回路に供給して画像を表示する方式である。この電流駆動方式によれば、電圧駆動方式で問題となる画質の均一性を確保することはできる。しかし、電流駆動方式では微小な電流で有機EL素子を制御しなければならないので、動作に必要な電圧にデータ線を充電するための充電時間を確保し難いという別の問題がある。

【0005】

下記特許文献1は、ELパネル等を駆動するトランジスタのしきい値特性のばらつきを、比較的少ない数のトランジスタを用いて比較的小さな電力消費により補償することが可能な電圧駆動方式のトランジスタ回路を開示している。

【0006】

図1は、従来の画素回路であり、4個のトランジスタM1～M4および有機EL素子OLEDからなる。駆動トランジスタM1は、ゲートとソースの間の電圧に対応する電流を有機EL素子OLEDに伝達する。また、駆動トランジスタM1のゲートとソースの間には記憶キャパシタCstが接続されている。トランジスタM2は、ダイオードを構成しており、そのゲートがトランジスタM1のゲートに接続されている。また、スイッチングトランジスタM3は、そのゲートが走査線Snに接続されており、トランジスタM4は、そのゲートが走査線Sn-1に接続されている。各トランジスタM1～M4の極性は自由に設定できる。そして、各トランジスタM1～M4の極性に各種入力電圧の極性が合わせられる。

【0007】

トランジスタM3、M2、M4にデータ信号が流れている時、トランジスタM1、M2のしきい電圧が同一であれば、トランジスタM2によってトランジスタM1のしきい電圧が完全に補償される。しかし、駆動トランジスタM1のゲート電圧がトランジスタM3を

通じて印加されるデータ電圧より高い場合には、ダイオード構成のトランジスタM2は遮断状態になって、データ電圧が駆動トランジスタM1のゲートに伝達されなくなる。これを防止するためには、走査線 S_{n-1} の選択信号が印加されている期間にプリチャージ電圧 V_p を駆動トランジスタM1のゲートに印加して、プリチャージ電圧 V_p を最も低いデータ電圧より小さい値とする。このようにすれば、データ電圧が印加される時、駆動トランジスタM1のゲート電圧がプリチャージ電圧 V_p になるため、トランジスタM2によって構成されるダイオードは常に順方向となる。

【0008】

【特許文献1】特開平11-272233号公報

【発明の開示】

10

【発明が解決しようとする課題】

【0009】

しかし、プリチャージ電圧 V_p が駆動トランジスタM1のゲートに伝達されれば、プリチャージ電圧 V_p と電源電圧 V_{DD} の差に相当する電圧によって駆動トランジスタM1に電流が流れる。この電流によって有機EL素子OLEDは常に発光してしまい、ブラックレベルの階調を表現する場合には正常なブラックレベルを表現することができなくなる。また、従来の回路では、データ電圧が駆動トランジスタM1のゲートに伝達されてキャパシタ C_{st} に充電される間にも有機EL素子OLEDに電流が流れてしまい、結果的に回路全体の消費電力が増加するおそれがあった。

【0010】

20

本発明は、このような問題に鑑みてなされたもので、その目的は、駆動トランジスタのしきい電圧を補償すると共に、表示素子に不必要な電流が流れないように工夫された画像表示パネル、画像表示装置、画像表示装置の駆動方法、および画素回路を提供することにある。

【課題を解決するための手段】

【0011】

上記課題を解決するために、本発明によれば、駆動トランジスタと表示素子の間にトランジスタが追加される。

【0012】

そして、本発明の第1の観点によれば、画像信号を示すデータ電圧を伝達する複数のデータ線と、選択信号を伝達する複数の走査線と、隣接する二つのデータ線と隣接する二つの走査線間に形成される各画素領域に形成される複数の画素回路と、を含む画像表示パネルが提供される。各画素回路は、表示素子、第1トランジスタ、第2トランジスタ、および第1～3スイッチング素子を含む。第1トランジスタは、主電極と制御電極間の電圧に対応する電流を出力し、主電極と制御電極の間にキャパシタが接続されている。第2トランジスタは、ダイオードを構成しており、その制御電極が第1トランジスタの制御電極に接続されている。第1スイッチング素子は、第2トランジスタの主電極に接続されており、現在走査線からの選択信号に応答してデータ線から供給されるデータ電圧を第2トランジスタに伝達する。第2スイッチング素子は、データ電圧が供給される前に第1制御信号に

30

40

応答してプリチャージ電圧を第1トランジスタの制御電極に伝達する。第3スイッチング素子は、第2制御信号に

応答して遮断され、第1トランジスタと表示素子を電氣的に遮断する（切り離す）。

【0013】

ここで、第1制御信号に応じてプリチャージ電圧が伝達される期間と現在走査線に選択信号が印加される期間において、データ電圧がデータ線に印加されることが好ましい。

【0014】

第2制御信号は、第1制御信号であることが好ましい。また、第1制御信号および第2制御信号は、直前走査線から供給される選択信号であり、第2スイッチング素子と第3スイッチング素子は互いに、反対の導電型のトランジスタであることが好ましい。

【0015】

50

また、第2制御信号は、現在走査線から供給される選択信号であることが好ましい。さらに、第2スイッチング素子と第3スイッチング素子は、互いに反対の導電型のトランジスタであることが好ましい。そして、第1制御信号は、直前走査線から供給される選択信号であることが好ましい。

【0016】

上記課題を解決するために、本発明の第2の観点によれば、上述した画像表示パネルを含む画像表示装置が提供される。

【0017】

また、上記課題を解決するために、本発明の第3の観点によれば、制御電極と主電極の間にキャパシタが接続され、キャパシタに充電された電圧に対応する電流を出力する第1トランジスタと、第1トランジスタの制御電極に接続された制御電極を備え、かつダイオードを構成する第2トランジスタと、第1トランジスタから出力される電流の量に対応して画像を表示する表示素子と、を含む画素回路を備えた画像表示装置の駆動方法が提供される。この方法によれば、第1期間において、第1制御信号に応答して第1トランジスタの制御電極にプリチャージ電圧が伝達される。また、第2期間において、現在走査線から供給される選択信号に応答して第2トランジスタを通じて第1トランジスタの制御電極にデータ電圧が伝達される。そして、データ電圧が遮断される。第1期間および第2期間のうち少なくとも一つの期間で第1トランジスタと表示素子は電氣的に遮断される。

【0018】

第1制御信号は、直前走査線から供給される選択信号であることが好ましい。また、第1期間において、第1制御信号に応答して、第1トランジスタと表示素子が電氣的に遮断されることが好ましい。

【0019】

第2期間において、第2制御信号に応答して、第1トランジスタと表示素子が電氣的に遮断される。第2制御信号は、現在走査線から供給される選択信号であることが好ましい。

【0020】

そして、第1期間内または第2期間内に、第1トランジスタの制御電極にプリチャージ電圧またはデータ電圧が伝達されることを阻止する期間を含ませることが好ましい。

【0021】

また、上記課題を解決するために、本発明の第4の観点によれば、第1信号線から供給されるプリチャージ電圧と第2信号線から供給される画像を示すデータ電圧に응答する画素回路が提供される。この画素回路は、第1トランジスタ、第2トランジスタ、表示素子、およびスイッチング部を含む。第1トランジスタは、キャパシタに充電された電圧に対応する電流を出力し、制御電極と主電極の間にキャパシタが接続されている。ダイオードを構成する第2トランジスタの制御電極は、第1トランジスタの制御電極に接続されている。スイッチング部は、第1トランジスタと表示素子間に電氣的に接続されている。第1期間内に制御信号に응答してプリチャージ電圧が第1トランジスタの制御電極に伝達され、第2期間内に選択信号に응答してデータ電圧が第1トランジスタの制御電極に伝達される。そして、スイッチング部は、第1期間と第2期間のうち少なくとも一つの期間で第1トランジスタと表示素子を電氣的に遮断する。

【発明の効果】

【0022】

本発明によれば、第1トランジスタ（駆動トランジスタ）と第2トランジスタ（補償トランジスタ）の各しきい電圧が同一であれば、第1トランジスタのしきい電圧の偏差を補償することができる。また、本発明によれば、キャパシタにプリチャージ電圧が充電される間に、このプリチャージ電圧によって形成された電流が第1トランジスタに流れなくなる。これによって、ブラックレベル階調が一層暗く表示され、コントラストが向上する。また、キャパシタにデータ電圧が充電される間に、第1トランジスタに電流が流れなくなるため消費電力を減らすことができる。

【発明を実施するための最良の形態】

【0023】

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書および図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。また、ある部分が他の部分と接続されていると説明されている場合、これは直接的な接続だけでなく、その中間に他の素子が介在する間接的な電氣的接続も含む。

【0024】

(第1の実施の形態)

まず、図2を参照して本発明の第1の実施の形態にかかる有機EL表示装置について説明する。図2は、本実施の形態にかかる有機EL表示装置の概略的な平面図である。 10

【0025】

図2に示したように、本実施の形態にかかる有機EL表示装置は、有機EL表示パネル10、走査駆動部20、およびデータ駆動部30を含む。

【0026】

有機EL表示パネル10は、列方向に延びる複数のデータ線D1～Dm、行方向に延びる複数の走査線S1～Sn、および複数の画素回路11を含む。データ線D1～Dmは、各画素の輝度を定めるデータ電圧を画素回路11に伝達し、走査線S1～Snは、特定の画素回路11を選択するための選択信号を画素回路11に伝達する。画素回路11は、隣接した二つのデータ線D1～Dmと隣接した二つの走査線S1～Snによって定義される画素領域に形成されている。 20

【0027】

走査駆動部20は、走査線S1～Snに選択信号を順次に出し、データ駆動部30は、データ線D1～Dmに画像信号としてのデータ電圧を印加する。

【0028】

走査駆動部20とデータ駆動部30の両方またはいずれか一方は、表示パネル10に直接電氣的に接続されるか、あるいは、テープキャリアパッケージ(TCP)などにチップなどの形態で装着された状態で表示パネル10に接着され、電氣的に接続され得る。また、表示パネル10に接着されて電氣的に接続されている可撓性印刷回路基板(FPC)またはフィルムなどに、走査駆動部20とデータ駆動部30の両方またはいずれか一方をチップなどの形態で装着することも可能である。これをCOF(chip on flexible board/chip on film)方式という。この他、走査駆動部20とデータ駆動部30の両方またはいずれか一方を、表示パネル10のガラス基板上に直接装着すること、またはガラス基板上に走査線、データ線、および薄膜トランジスタと共通の層で形成されている駆動回路に置き換えて直接装着することもできる。これをCOG(chip on glass)方式という。 30

【0029】

次に、図3および図4を参照して、本実施の形態にかかる有機EL表示装置の画素回路11について詳細に説明する。図3は、本本実施の形態にかかる画素回路11の等価回路図であり、図4は、図3の画素回路11を駆動するための駆動信号の波形図である。図3では説明の便宜上、m番目データ線Dmとn番目走査線Snに接続された画素回路11だけを示した。そして走査線に関する用語を定義すれば、現在選択信号を伝達しようとする走査線を“現在走査線”とし、現在選択信号が伝達される直前に選択信号を伝達した走査線を“直前走査線”とする。 40

【0030】

図3に示したように、本発実施の形態にかかる画素回路11は、有機EL素子(表示素子)OLED、トランジスタM1～M5、およびキャパシタCstを含む。トランジスタM1～M4はPチャネル型MOS(Metal Oxide Semiconductor)トランジスタで形成され、トランジスタM5は、Nチャネル型MOSトランジスタで形成されている。このようなトランジスタM1～M5は、表示パネル10のガラス基板上 50

に形成されるゲート電極，ドレイン電極，およびソース電極をそれぞれ制御電極および2つの主電極とする薄膜トランジスタであることが好ましい。

【0031】

駆動トランジスタ（第1トランジスタ）M1は，電源電圧VDDにソース（主電極）が接続され，ゲート（制御電極）とソースの間にキャパシタCstが接続されている。キャパシタCstは，トランジスタM1のゲート-ソース電圧Vgsを一定期間維持する。ダイオードとして構成された補償トランジスタ（第2トランジスタ）M2のゲートには，トランジスタM1のゲート（制御電極）が接続されている。スイッチングトランジスタ（第1スイッチング素子）M3は，現在走査線Snからの選択信号にตอบสนองしてデータ線Dmからのデータ電圧をトランジスタM2に伝達する。トランジスタM2のゲートとドレインにはトランジスタ（第2スイッチング素子）M4のソースが接続されている。トランジスタM4は，期間T1に直前走査線Sn-1から印加される論理的低レベル（ローレベル）選択信号にตอบสนองして，トランジスタM1とトランジスタM2の各ゲート電圧を引き下げる。

10

【0032】

トランジスタ（第3スイッチング素子，第3トランジスタ，スイッチング部）M5は，トランジスタM1のドレインと有機EL素子OLEDのアノードの間に接続されており，直前走査線Sn-1からのローレベル選択信号にตอบสนองしてトランジスタM1と有機EL素子OLEDを電氣的に遮断する（切り離す）。有機EL素子OLEDは，カソードが負電位源Vssに接続されており，印加される電流に対応する輝度の光を発する。負電位源Vssとしては，電源電圧（正電位源）VDDより低電位のもの，例えば接地電位などを用

20

【0033】

以下，図4を参照して，本実施の形態にかかる画素回路11の動作について詳細に説明する。

【0034】

図4に示すように，まず，プリチャージ期間（第1期間）T1において，直前走査線Sn-1からの選択信号がローレベルになって，トランジスタM4は導通（オン）し，トランジスタM5は遮断（オフ）する。ここで，プリチャージ電圧Vpが十分に低い電位であれば，導通したトランジスタM4は，“直前走査線Sn-1のローレベル電圧+しきい電圧VTH”をトランジスタM1のゲートに伝達する。対して，プリチャージ電圧Vpが“直前走査線Sn-1のローレベル電圧+しきい電圧VTH”よりも高電位であれば，導通したトランジスタM4は，プリチャージ電圧VpをトランジスタM1のゲートに伝達する。プリチャージ電圧Vpは，最大階調レベルを得るために，トランジスタのゲートに印加される電圧，つまり，データ線Dmを通じて印加される最低データ電圧より僅かに低い値であることが好ましい。このようにすれば，データ線Dmを通じてデータ電圧が印加されたとき，このデータ電圧はトランジスタM1のゲート電圧より常に大きくなる。したがって，トランジスタM1は順方向に連結されて，データ電圧がキャパシタCstに充電される。

30

【0035】

このとき，プリチャージ電圧Vpによって，トランジスタM1のゲート-ソース電圧Vgsが増加すると，トランジスタM1に大きい電流が流れようとする。このような電流が有機EL素子OLEDに供給されると，発光すべきではない期間にあるにも関わらず，有機EL素子OLEDが発光してしまうことになる。この結果，正確なブラック階調が表現できなくなる。この点，本実施の形態によれば，プリチャージ期間T1においてトランジスタM5はオフ状態であるため，トランジスタM1と有機EL素子OLEDが電氣的に遮断され，有機EL素子OLEDにプリチャージ電圧Vpによる電流が流れなくなる。したがって，ブラック階調を正確に表現できるようになる。また，トランジスタM1と有機EL素子OLEDに不必要な電流が流れなくなるため，消費電力が低減する。

40

【0036】

次のブランキング期間T2では，現在走査線Snからの選択信号が論理的な高レベル（ハ

50

イレベル)に維持された状態で直前走査線 $S_n - 1$ からの選択信号がハイレベルになる。そして、このブランキング期間 T_2 内に、データ線 D_m から供給されるデータ電圧は、現在走査線 S_n に接続された画素回路 11 に対応するレベルに変更される。このデータ電圧は、実際に画素回路に印加されるレベルに調整されることが好ましい。もし、ブランキング期間 T_2 がなければ、現在のデータ電圧がトランジスタ M_1 のゲートに印加される前に、現在走査線 S_n からの選択信号がローレベルになってしまい、データ線 D_m に印加された直前データ電圧がトランジスタ M_3 を通じてトランジスタ M_1 に伝達するおそれがある。本実施の形態では、ブランキング期間 T_2 が存在するため、このような問題は生じず、いわゆるクロストークも回避される。

【0037】

10

続くデータ充電期間 T_3 では、現在走査線 S_n から供給される選択信号がローレベルになってトランジスタ M_3 が導通(オン)する。これによって、トランジスタ M_3 を通じてデータ線 D_m から供給されるデータ電圧がトランジスタ M_2 に伝達される。トランジスタ M_2 はダイオードを構成しているため、データ電圧からトランジスタ M_2 のしきい電圧 V_{TH2} を差し引いた電圧がトランジスタ M_1 のゲートに伝達される。この電圧はキャパシタ C_{st} に充電されて一定期間維持される。そして、直前走査線 $S_n - 1$ からの選択信号はハイレベルであるのでトランジスタ M_5 は導通(オン)している。

【0038】

続く発光期間 T_4 において、トランジスタ M_1 のゲート-ソース電圧 V_{GS} に対応する電流 I_{OLED} が有機EL素子 $OLED$ に供給されて、有機EL素子 $OLED$ が発光する。この電流 I_{OLED} は式1のようになる。

20

【0039】

【数1】

$$I_{OLED} = \frac{\beta}{2} (|V_{GS}| - |V_{TH}|)^2 = \frac{\beta}{2} (V_{DD} - (V_{DATA} - |V_{TH2}|) - |V_{TH1}|)^2 \cdots (式1)$$

【0040】

ここで、 V_{TH1} はトランジスタ M_1 のしきい電圧であり、 V_{DATA} はデータ線 D_m から供給されるデータ電圧であり、 β は定数である。

30

【0041】

このとき、トランジスタ M_1 のしきい電圧 V_{TH1} とトランジスタ M_2 のしきい電圧 V_{TH2} が同一であれば、式1は式2のようになる。

【0042】

【数2】

$$I_{OLED} = \frac{\beta}{2} (V_{DD} - V_{DATA})^2 \cdots (式2)$$

40

【0043】

式2から明らかなように、トランジスタ M_1 のしきい電圧 V_{TH1} に関係なくデータ線 D_m を通じて印加されるデータ電圧に対応する電流が、有機EL素子 $OLED$ に流れる。

【0044】

このように、本実施の形態によれば、駆動用トランジスタ M_1 のしきい電圧の偏差を補償することができ、また、プリチャージ電圧 V_p に応じて、所定期間、有機EL素子 $OLED$ に電流が流れないようにすることが可能となる。

【0045】

50

また、本実施の形態にかかる画素回路 11 では、トランジスタ M4、M5 を制御するために直前走査線 S_{n-1} を用いたが、プリチャージ期間 T1 内にトランジスタ M4 を導通させ、トランジスタ M5 を遮断させる制御信号を伝達する別途の制御線（図示せず）を備えるようにしてもよい。

【0046】

（第 2 の実施の形態）

第 1 の実施の形態では、プリチャージ期間 T1 において、トランジスタ M1 と有機 EL 素子 OLED を遮断するために、トランジスタ M4 とは反対導電型のトランジスタ M5 を用いた。これに対して、トランジスタ M5 をトランジスタ M4 と同一導電型のトランジスタに置き換えることも可能である。以下、このような回路構成を有する本発明の第 2 の実施の形態について、図 5 および図 6 を参照しながら詳細に説明する。

10

【0047】

図 5 は、本実施の形態にかかる画素回路の等価回路図であり、図 6 は、図 5 の画素回路を駆動するための駆動信号の波形図である。

【0048】

図 5 に示したように、本実施の形態にかかる画素回路は、第 1 の実施の形態にかかる画素回路に対して、トランジスタ M5 がトランジスタ M6 に置き換えられ、制御線 C_n が追加された構成を有する。詳しく説明すれば、トランジスタ M6 は、トランジスタ M1 ~ M4 と同様に P チャネル型 MOS トランジスタであり、制御線 C_n からのハイレベルの制御信号に応答して遮断（オフ）する。そして制御線 C_n に印加される制御信号は、図 6 に示したように、直前走査線 S_{n-1} に流れる選択信号の論理反転信号（相補信号）である。この構成によって、第 1 の実施の形態と同様にプリチャージ期間 T1 内にトランジスタ M6 が遮断されて、有機 EL 素子 OLED に電流が流れることが防止される。なお、ブランキング期間 T2 においても、制御線 C_n に流れる制御信号をハイレベルにすることが望ましい。

20

【0049】

このように、本実施の形態によれば、同一タイプのトランジスタで画素回路を実現することができるため、第 1 の実施の形態に比べて製造工程が簡略化される。

【0050】

（第 3 の実施の形態）

30

第 1 の実施の形態にかかる画素回路は、プリチャージ期間 T1 に有機 EL 素子 OLED に電流を流さないようにするために、トランジスタ M5 を備えているが、このトランジスタ M5 を用いて、データ充電期間（第 2 期間）T3 に有機 EL 素子 OLED に電流を流さないようにすることもできる。次に、このような回路構成を有する本発明の第 3 の実施の形態について、図 7 を参照しながら詳細に説明する。

【0051】

図 7 は、本実施の形態にかかる画素回路の等価回路図である。

【0052】

図 7 に示すように、本実施の形態にかかる画素回路は、第 1 の実施の形態にかかる画素回路に対して、トランジスタ M5 のゲートの接続先が直前走査線 S_{n-1} から現在走査線 S_n に変更された構成を有する。そして、本実施の形態にかかる画素回路は、図 4 に示した駆動信号によって駆動される。

40

【0053】

本実施の形態にかかる画素回路によれば、データ充電期間 T3 において、データ線 D_m から供給されたデータ電圧がキャパシタ C_{st} に充電される間に、現在走査線 S_n から供給される選択信号によってトランジスタ M5 が遮断されて、トランジスタ M1 と有機 EL 素子 OLED が電氣的に切り離される。したがって、キャパシタ C_{st} にデータ電圧が充電される間に有機 EL 素子 OLED には電流が流れない。

【0054】

次に、現在走査線 S_n からの選択信号がハイレベルになれば、トランジスタ M5 は導通

50

して、トランジスタM1と有機EL素子OLEDは電氣的に接続される。この結果、キャパシタCstに充電された電圧に対応する電流 I_{OLED} が有機EL素子OLEDに流れて有機EL素子OLEDは発光する（発光期間T4）。

【0055】

本実施の形態によれば、データ電圧がキャパシタCstに充電される間に有機EL素子OLEDには電流が流れないため、消費電力が低減する。

【0056】

また、本実施の形態にかかる画素回路において、トランジスタM5をトランジスタM1～M4と同一導電型とすることもできる。このような場合、走査線Snに流れる選択信号の論理反転信号（相補信号）でトランジスタM5を駆動する。

10

【0057】

（第4の実施の形態）

第3の実施の形態では、データ充電期間T3において、有機EL素子OLEDに電流が流れないようにしたが、これに加えてプリチャージ期間T1においても、有機EL素子OLEDに電流が流れないようにすることもできる。以下、このような回路構成を有する本発明の第4の実施の形態について、図8および図9を参照しながら詳細に説明する。

【0058】

図8は、本実施の形態にかかる画素回路の等価回路図であり、図9は、図8の画素回路に属する有機EL素子OLEDに流れる電流を示す図面である。

【0059】

20

図8に示すように、本実施の形態にかかる画素回路は、図3に示した第1の実施の形態にかかる画素回路に対して、トランジスタ（第4トランジスタ）M7が追加された構成を有する。この追加されたトランジスタM7は、Nチャネル型MOSトランジスタであって、トランジスタM5とともに、トランジスタM1と有機EL素子OLEDのアノードの間に直列に接続されている。そして、トランジスタM5のゲートは、直前走査線Sn-1に接続されており、トランジスタM7のゲートは、現在走査線Snに接続されている。なお、トランジスタM5とトランジスタM7の位置は、互いに入れ替えることも可能である。図8に示した本実施の形態にかかる画素回路は、第1、3の実施の形態にかかる画素回路と同様に、図4に示した駆動信号によって駆動される。

【0060】

30

このような構成を有する本実施の形態にかかる画素回路によれば、プリチャージ期間T1において、直前走査線Sn-1から供給される選択信号によってトランジスタM5が遮断され、プリチャージ電圧Vpに応じて有機EL素子OLEDに電流が流れなくなる。また、データ充電期間T4において、現在走査線Snから供給される選択信号によって、トランジスタM7が遮断され、データ電圧がキャパシタCstに充電される間に有機EL素子OLEDに電流が流れなくなる。発光期間T4では、トランジスタM5とトランジスタM7は共に導通しているので、キャパシタCstに充電された電圧に対応する電流が有機EL素子OLEDに流れる。

【0061】

本実施の形態にかかる画素回路において、トランジスタM5をトランジスタM4と同じ導電型のトランジスタに置き換えることも可能である。この場合、置き換えられたトランジスタのゲートには、直前走査線Sn-1に流れる選択信号の論理反転信号を入力する。同様に、トランジスタM7をトランジスタM3と同じ導電型のトランジスタに置き換えることも可能である。この場合、置き換えられたトランジスタのゲートには、現在走査線Snに流れる選択信号の論理反転信号を入力する。

40

【0062】

図9から明らかなように、図1の従来の画素回路によれば、プリチャージ期間T1において、有機EL素子OLEDに大きい電流が流れ、同様にデータ充電期間T3においても有機EL素子OLEDに電流が流れる（図9中、“100”）。これに対して、図3に示した第1の実施の形態にかかる画素回路によれば、プリチャージ期間T1において、有機

50

ＥＬ素子ＯＬＥＤに電流が流れない。ただし，データ充電期間Ｔ３では有機ＥＬ素子ＯＬＥＤに電流が流れる（図９中，“１１０”）。そして，図８に示した第４の実施の形態にかかる画素回路によれば，プリチャージ期間Ｔ１とデータ充電期間Ｔ３の両期間において，有機ＥＬ素子ＯＬＥＤに電流が流れない（図９中，“１２０”）。

【００６３】

（第５の実施の形態）

第４の実施の形態にかかる画素回路は，Ｐチャネル型のトランジスタＭ１～Ｍ４を備えているが，これらをＮチャネル型ＭＯＳトランジスタに置き換えることも可能である。このような回路構成を有する本発明の第５の実施の形態について，図１０および図１１を参照しながら詳細に説明する。

10

【００６４】

図１０は，本実施の形態にかかる画素回路の等価回路図であり，図１１は，図１０の画素回路の駆動信号の波形図である。

【００６５】

図１０に示したように，本実施の形態にかかる画素回路は，図８に示した第４の実施の形態にかかる画素回路に対して，Ｐチャネル型ＭＯＳトランジスタＭ１～Ｍ４がＮチャネル型ＭＯＳトランジスタＭ１１～Ｍ１４に置き換えられ，Ｎチャネル型ＭＯＳトランジスタＭ５，Ｍ７がＰチャネル型ＭＯＳトランジスタＭ１５，Ｍ１６に置き換えられた構成を有する。そして，図１０に示した本実施の形態にかかる画素回路は，図８に示した第４の実施の形態にかかる画素回路と対称の回路構造を有する。詳しく説明すれば，トランジスタＭ１１は，基準電圧Ｖ_{ss}にソースが接続されており，有機ＥＬ素子ＯＬＥＤは，アノードが電源電圧Ｖ_{DD}に接続されている。そして，トランジスタＭ１５とトランジスタＭ１６は，有機ＥＬ素子ＯＬＥＤのカソードとトランジスタＭ１１のドレインの間に直列に接続されている。

20

【００６６】

図１１と図４を比較すれば明らかなように，図１０に示した本実施の形態にかかる画素回路の駆動信号（図１１）は，図８に示した第４の実施の形態にかかる画素回路の駆動信号（図４）を論理反転させたものである。このような駆動信号によって，図１０に示した本実施の形態にかかる画素回路は，図８に示した第４の実施の形態にかかる画素回路と略同一に動作する。そして，本実施の形態によれば，第４の実施の形態と同様の効果が得られる。

30

【００６７】

以上，添付図面を参照しながら本発明の好適な実施形態について説明したが，本発明は係る例に限定されない。当業者であれば，特許請求の範囲に記載された範疇内において，各種の変更例または修正例に想到し得ることは明らかであり，それらについても当然に本発明の技術的範囲に属するものと了解される。

【００６８】

例えば，第５の形態にかかる画素回路と第４の実施の形態にかかる画素回路との関係のように，構成トランジスタをＮチャネル型からＰチャネル型に置き換えること，また，Ｐチャネル型からＮチャネル型に置き換えることは，全ての実施の形態に適用可能である。また，上述したトランジスタと実質的に同一の機能を有するものであれば，Ｐチャネル型とＮチャネル型の組み合わせに制限はない。また，ＭＯＳトランジスタの他のスイッチング素子を使用して画素回路を実現することもできる。

40

【００６９】

また，有機ＥＬ表示装置を例に挙げて本発明の実施の形態を説明したが，本発明は，有機ＥＬ素子に限定されず，電流によって光を発光する他の発光表示装置にも適用できる。

【産業上の利用可能性】

【００７０】

本発明は，例えば，電圧駆動方式の有機電界発光表示装置に適用可能である。

【図面の簡単な説明】

50

【 0 0 7 1 】

【図 1】従来の画素回路の等価回路図である。

【図 2】本発明の実施の形態にかかる有機 E L 表示装置の概略的な平面図である。

【図 3】本発明の第 1 の実施の形態にかかる画素回路の等価回路図である。

【図 4】図 3 の画素回路を駆動する駆動信号の波形図である。

【図 5】本発明の第 2 の実施の形態にかかる画素回路の等価回路図である。

【図 6】図 5 の画素回路を駆動する駆動信号の波形図である。

【図 7】本発明の第 3 の実施の形態にかかる画素回路の等価回路図である。

【図 8】本発明の第 4 の実施の形態にかかる画素回路の等価回路図である。

【図 9】図 1 , 図 3 , 図 8 に示した各画素回路に属する有機 E L 素子に流れる電流の特性を示すグラフである。 10

【図 1 0】本発明の第 5 の実施の形態にかかる画素回路の等価回路図である。

【図 1 1】図 1 0 の画素回路を駆動する駆動信号の波形図である。

【符号の説明】

【 0 0 7 2 】

1 0 : 有機 E L 表示パネル

1 1 : 画素回路

2 0 : 走査駆動部

3 0 : データ駆動部

C n : 制御線

D 1 ~ D m : データ線 20

S 1 ~ S n : 走査線

M 1 ~ M 6 : トランジスタ

V D D : 電源電圧

C s t : キャパシタ

I O L E D : 電流

O L E D : 有機 E L 素子

T 1 : プリチャージ期間

T 2 : ブランキング期間

T 3 : データ充電期間

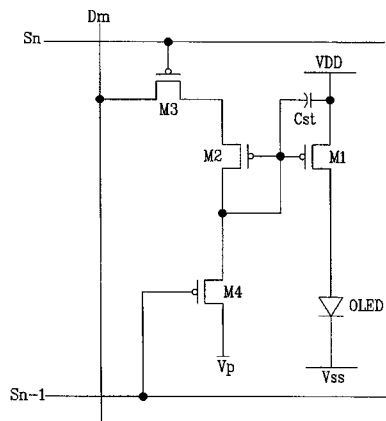
T 4 : 発光期間 30

V G S : ゲート - ソース電圧

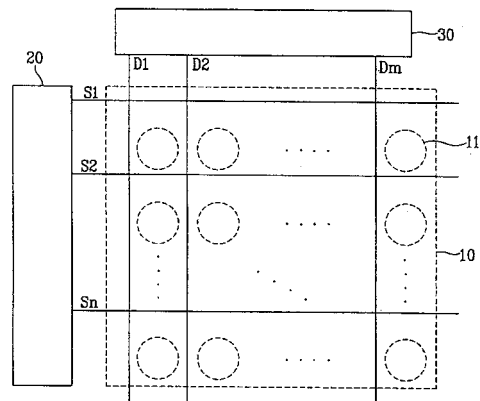
V p : プリチャージ用電圧

V s s : 基準電圧

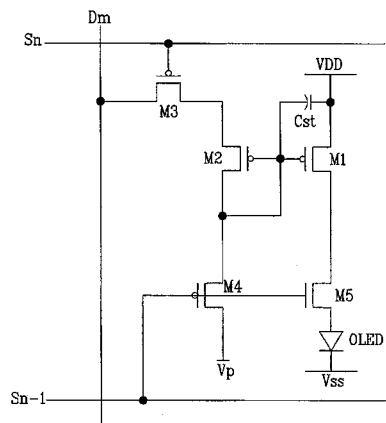
【図 1】



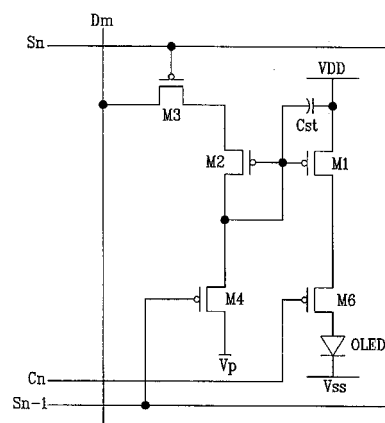
【図 2】



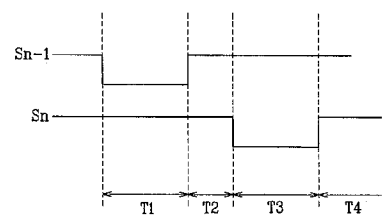
【図 3】



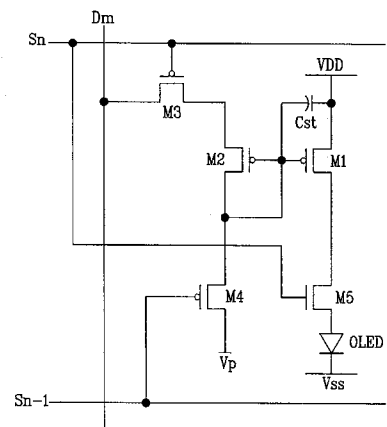
【図 5】



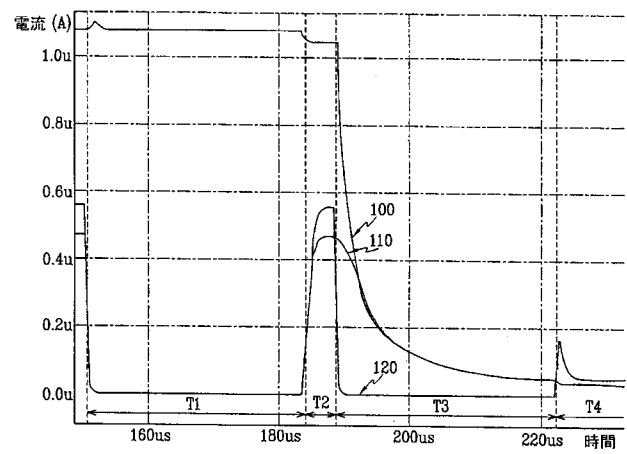
【図 4】



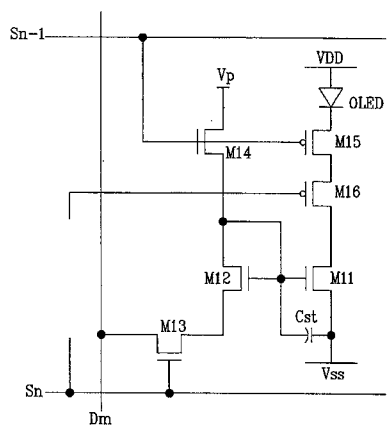
【 圖 7 】



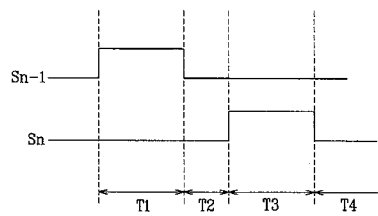
【圖 9】



【 図 1 0 】



【 図 1 1 】



フロントページの続き

(51)Int.Cl.⁷ F I テーマコード(参考)
G 0 9 G 3/20 6 4 1 D
H 0 5 B 33/14 A

(72)発明者 郭 源奎

大韓民国京畿道城南市盆唐区九美洞 8 8 番地 カチ住公アパート 2 0 7 - 9 0 3 号

(72)発明者 呉 春烈

大韓民国京畿道軍浦市堂洞 8 8 6 番地 住公アパート 3 1 0 - 1 2 0 2

(72)発明者 梁 善芽

大韓民国京畿道水原市八達区霊通洞(番地なし) ビョクゾクゴル 9 団地アパート 9 1 2 - 1 1 0
4

(72)発明者 柳 道亨

大韓民国釜山市南区ムンヒョン 3 洞 9 7 - 1 番地 1 5 / 5

F ターム(参考) 3K007 AB05 AB17 BA06 DB03 GA00 GA04

5C080 AA06 BB05 DD26 EE29 FF11 JJ02 JJ03 JJ04 JJ05

专利名称(译)	图像显示面板，图像显示装置，图像显示装置的驱动方法和像素电路		
公开(公告)号	JP2004334163A	公开(公告)日	2004-11-25
申请号	JP2003337939	申请日	2003-09-29
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星エスディアイ株式会社		
[标]发明人	鄭寶容 朴鎔盛 郭源奎 吳春烈 梁善芽 柳道亨		
发明人	鄭 寶容 朴 鎔盛 郭 源奎 吳 春烈 梁 善芽 柳 道亨		
IPC分类号	H01L51/50 G09G3/20 G09G3/30 G09G3/32 H05B33/14		
FI分类号	G09G3/30.J G09G3/30.K G09G3/20.611.A G09G3/20.621.A G09G3/20.624.B G09G3/20.641.D H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291 G11C19/28.230		
F-TERM分类号	3K007/AB05 3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD26 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 3K107/AA01 3K107/BB01 3K107/CC14 3K107/EE03 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AB18 5C380/BA01 5C380/BA10 5C380/BA38 5C380/BA39 5C380/BB08 5C380/BC02 5C380/BC03 5C380/BC13 5C380/BC15 5C380/CA12 5C380/CA54 5C380/CB01 5C380/CB33 5C380/CC01 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC53 5C380/CC55 5C380/CC62 5C380/CC63 5C380/CD014 5C380/CD015 5C380/CD016 5C380/DA02 5C380/DA06 5C380/HA03 5C380/HA05		
优先权	1020030027604 2003-04-30 KR		
外部链接	Espacenet		

摘要(译)

要解决的问题：补偿驱动晶体管的阈值电压并防止不必要的电流流过显示元件。在有机EL显示装置的像素电路中，为了补偿驱动晶体管的阈值电压，驱动晶体管M1的栅极连接至具有二极管结构的补偿晶体管M2的栅极。在选择信号被传输到紧接在前的扫描线Sn-1的同时，预充电电压被施加到晶体管M1的栅极。晶体管M5使晶体管M1与有机EL元件电断开，使得有机EL元件OLED由于该预充电电压而不发光。此外，晶体管M5将有机EL元件与晶体管M1电隔离，使得当在电容器Cst中充电数据电压时有机EL元件不发光。[选择图]图3

