

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02011/158303

発行日 平成25年8月15日(2013.8.15)

(43) 国際公開日 平成23年12月22日(2011.12.22)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/26 (2006.01)	H05B 33/26 Z	3K107
H01L 51/50 (2006.01)	H05B 33/14 A	5C094
H05B 33/22 (2006.01)	H05B 33/22 Z	
G09F 9/30 (2006.01)	G09F 9/30 365Z	
H01L 27/32 (2006.01)		

審査請求 有 予備審査請求 有 (全 27 頁)

出願番号	特願2012-520169 (P2012-520169)	(71) 出願人	000005821
(21) 国際出願番号	PCT/JP2010/004083		パナソニック株式会社
(22) 国際出願日	平成22年6月18日(2010.6.18)		大阪府門真市大字門真1006番地
(81) 指定国	AP (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OA (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW	(74) 代理人	100109210 弁理士 新居 広守
		(72) 発明者	小野 晋也 日本国大阪府門真市大字門真1006番地 パナソニック株式会社内
		(72) 発明者	松井 雅史 日本国大阪府門真市大字門真1006番地 パナソニック株式会社内
		(72) 発明者	戎野 浩平 日本国大阪府門真市大字門真1006番地 パナソニック株式会社内

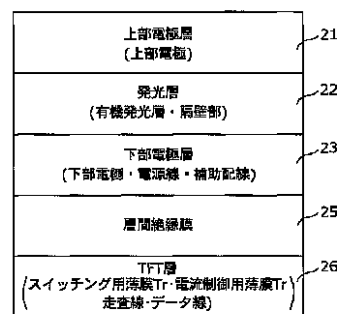
最終頁に続く

(54) 【発明の名称】 有機EL表示装置

(57) 【要約】

基板上に、複数の走査線12と、複数のデータ線13と、該走査線12と該データ線13との交差部近傍に配置された発光画素10と、発光画素10に電流を供給する電源線11とを具備する有機EL表示装置であって、発光画素10の各々は、走査線12を介して走査信号がゲートに供給されるスイッチング用薄膜トランジスタ15と、データ線13からスイッチング用薄膜トランジスタ15を介して供給されるデータ電圧に応じてゲートの電圧が決定され、ゲートに印加される電圧に応じて発光画素10に流れる電流を制御するが電流制御用薄膜トランジスタ16と、下部電極17c、有機発光層17b及び上部電極17aを含み、電源線11から電流制御用薄膜トランジスタ16を介して電流が供給される有機EL素子17とを有し、複数の走査線12が配置されたTFT層26上に層間絶縁膜25が設けられ、層間絶縁膜25上に電源線11が配置されている。

【図2】



21 Upper electrode layer (upper electrode)
22 Light-emitting layer (organic light-emitting layer, partition part)
23 Lower electrode layer (lower electrode, power source, auxiliary wiring)
25 Interlayer insulating film
26 TFT layer (thin-film transistor for switching, thin-film transistor for electrical current control, scanning lines, data lines)

【特許請求の範囲】

【請求項 1】

基板上に、複数の走査線と、複数のデータ線と、該走査線と該データ線との交差部近傍に配置された発光画素と、該発光画素に電流を供給する電源線とを具備する有機エレクトロルミネッセンス（EL）表示装置であって、

前記発光画素の各々は、

前記走査線を介して走査信号がゲートに供給されるスイッチング用薄膜トランジスタと

、
前記データ線から前記スイッチング用薄膜トランジスタを介して供給されるデータ電圧に応じてゲートの電圧が決定され、ゲートに印加される電圧に応じて前記発光画素に流れる電流を制御する電流制御用薄膜トランジスタと、

下部電極、有機発光層及び上部電極を含み、前記電源線から前記電流制御用薄膜トランジスタを介して電流が供給される有機EL素子とを有し、

前記複数の走査線が配置された層上に層間絶縁膜が設けられ、

前記層間絶縁膜上に前記電源線が配置されている、

有機EL表示装置。

【請求項 2】

前記下部電極は、前記層間絶縁膜上に配置され、

前記電源線は、前記下部電極と同一層に構成されている、

請求項 1 に記載の有機EL表示装置。

【請求項 3】

さらに、前記層間絶縁膜上に配置された補助配線を有し、

前記上部電極は、前記発光画素の各々に共通して接続され、前記補助配線と電氣的に接続されており、

前記電源線は、前記補助配線と同一層に構成されている、

請求項 1 または 2 に記載の有機EL表示装置。

【請求項 4】

前記電源線と、前記補助配線と、前記下部電極とは同一層に構成されている、

請求項 3 に記載の有機EL表示装置。

【請求項 5】

前記層間絶縁膜が有機物で形成されている、

請求項 1 に記載の有機EL表示装置。

【請求項 6】

前記層間絶縁膜の比誘電率を前記層間絶縁膜の膜厚で除した値が、 $4 \times 10^{-6} \text{ m}^{-1}$ よりも小さい、

請求項 5 に記載の有機EL表示装置。

【請求項 7】

前記電源線は、前記複数の走査線と直交する方向に配置されている、

請求項 1 に記載の有機EL表示装置。

【請求項 8】

前記電源線上に、前記発光画素の各々の有機発光層を離隔する隔壁部が設けられている、

請求項 7 に記載の有機EL表示装置。

【請求項 9】

前記補助配線は、前記電源線と並行となるように配置されている、

請求項 3 に記載の有機EL表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機EL表示装置に関する。

10

20

30

40

50

【背景技術】

【0002】

有機EL (Electro-Luminescence) 表示装置では、有機EL素子に流す電流を供給するための電源線、つまり、電流制御用薄膜トランジスタ（以下、単に「TFT」ともいう。）に接続される電源線は、TFTを構成するソース・ドレイン層及びゲート層の一方又は双方に配置されていたり（例えば、特許文献1参照）、TFTが形成されている層（以下、「TFT層」という。）の下に配置されていたりする（例えば、特許文献2参照）。あるいは、電源線の幅を太くしたりしている。これは、電源線の配線抵抗による電圧降下を原因とする輝度の不均一化などを防止しようというものである。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2005-031645号公報

【特許文献2】特開2005-215354号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、上記のような従来の電源線の配置や幅を太くする対策では、有機EL表示装置の画面を行方向に走る走査線や列方向に走るデータ線などの制御線と電源線との間の寄生容量により、制御線の配線時定数が増大し、高い周波数の信号を伝送させること、つまり、有機EL素子の高速駆動が困難になるという問題がある。そのために、有機EL表示装置の画面の大型化及び高精細化が困難になってしまう。

【0005】

そこで、本発明は、このような問題に鑑みてなされたものであり、画面の大型化及び高精細化を可能にするため、制御線の時定数の増大を抑制するように電源線の配置が工夫された有機EL表示装置を提供することを目的とする。

【課題を解決するための手段】

【0006】

上記目的を達成するために、本発明に係る有機EL表示装置の一形態は、基板上に、複数の走査線と、複数のデータ線と、該走査線と該データ線との交差部近傍に配置された発光画素と、該発光画素に電流を供給する電源線とを具備する有機EL表示装置であって、前記発光画素の各々は、前記走査線を介して走査信号がゲートに供給されるスイッチング用薄膜トランジスタと、前記データ線から前記スイッチング用薄膜トランジスタを介して供給されるデータ電圧に応じてゲートの電圧が決定され、ゲートに印加される電圧に応じて前記発光画素に流れる電流を制御する電流制御用薄膜トランジスタと、下部電極、有機発光層及び上部電極を含み、前記電源線から前記電流制御用薄膜トランジスタを介して電流が供給される有機EL素子とを有し、前記複数の走査線が配置された層上に層間絶縁膜が設けられ、前記層間絶縁膜上に前記電源線が配置されている。

【発明の効果】

【0007】

本発明により、電源線と制御線とで形成される寄生容量が低減され、画面の大型化及び高精細化が可能な有機EL表示装置が実現される。

【0008】

よって、画面の大型化及び高精細化が望まれるTVやコンピュータ用ディスプレイ等への適用として、本発明の実用的価値は極めて高い。

【図面の簡単な説明】

【0009】

【図1】図1は、本発明の実施の形態における有機EL表示装置が備える個々の発光画素の回路図である。

【図2】図2は、同有機EL表示装置の断面を示す概略図である。

【図 3】図 3 (a) 及び (b) は、同有機 E L 表示装置の下部電極層のレイアウト図である。

【図 4】図 4 (a) は、同有機 E L 表示装置の下部電極層及び発光層（隔壁部）のレイアウト図、図 4 (b) 及び (c) は、図 4 (a) における A A ' 線及び B B ' 線で切断したときの下部電極層及び隔壁部の断面図である。

【図 5】図 5 (a) は、同有機 E L 表示装置の下部電極層（第 1 T F T コンタクト及び第 2 T F T コンタクトを含む）のレイアウト図、図 5 (b) ～ (e) は、それぞれ、図 5 (a) における C C ' 線、D D ' 線、E E ' 線及び F F ' 線で切断したときの有機 E L 表示装置の断面図である。

【図 6】図 6 (a) は、同有機 E L 表示装置の下部電極層に配置された電源線及び補助配線と各発光画素との接続関係を示す図、図 6 (b) は、下部電極層に電源線を配置しない従来技術における補助配線と各発光画素との接続関係を示す図である。

【図 7】図 7 は、本発明の実施の形態における有機 E L 表示装置の適用例を示す図である。

【発明を実施するための形態】

【0010】

本発明に係る有機 E L 表示装置の一形態は、基板上に、複数の走査線と、複数のデータ線と、該走査線と該データ線との交差部近傍に配置された発光画素と、該発光画素に電流を供給する電源線とを具備する有機 E L 表示装置であって、前記発光画素の各々は、前記走査線を介して走査信号がゲートに供給されるスイッチング用薄膜トランジスタと、前記データ線から前記スイッチング用薄膜トランジスタを介して供給されるデータ電圧に応じてゲートの電圧が決定され、ゲートに印加される電圧に応じて前記発光画素に流れる電流を制御する電流制御用薄膜トランジスタと、下部電極、有機発光層及び上部電極を含み、前記電源線から前記電流制御用薄膜トランジスタを介して電流が供給される有機 E L 素子とを有し、前記複数の走査線が配置された層上に層間絶縁膜が設けられ、前記層間絶縁膜上に前記電源線が配置されている。

【0011】

これにより、電源線と走査線とは、層間絶縁膜を挟んで離間されている。よって、電源線と走査線とで形成される寄生容量は、電源線と走査線とが同一の層（例えば、T F T が形成される層）に形成される従来技術に比べ、より低減され、走査線に高い周波数の信号を伝送させることが可能となる。

【0012】

また、電源線と走査線とは、層間絶縁膜の厚みだけ離間されて製造されるので、電源線と走査線とが同一の層（例えば、T F T が形成される）に形成される従来技術と比べ、短絡不良が低減され、有機 E L 表示装置の歩留まりが向上される。

【0013】

さらに、電源線と走査線とで形成される寄生容量を低減するために、特別な離間層を設けるのではなく、T F T が形成された層を平坦化するための層間絶縁膜が用いられるので、特別な離間層を設ける場合に比べ、製造コストが低減される。

【0014】

ここで、前記下部電極は、前記層間絶縁膜上に配置され、前記電源線は、前記下部電極と同一層に構成されていてもよい。あるいは、有機 E L 表示装置はさらに前記層間絶縁膜上に配置された補助配線を有し、前記上部電極は、前記発光画素の各々に共通して接続され、前記補助配線と電氣的に接続されており、前記電源線は、前記補助配線と同一層に構成されていてもよい。要するに、前記電源線と、前記補助配線と、前記下部電極とは同一層に構成されていてもよい。これにより、有機 E L 素子の下部電極だけでなく、電源線及び補助配線も同一の層に形成されるので、これらは、一つの配線プロセスで同時に形成することができ、複数の製造プロセスで形成する製法に比べ、製造コストが削減される。

【0015】

ここで、前記層間絶縁膜が有機物で形成されているのが好ましい。そして、前記層間絶

10

20

30

40

50

縁膜の比誘電率を前記層間絶縁膜の膜厚で除した値が、 $4 \times 10^{-6} \text{ m}^{-1}$ よりも小さいのが、さらに、好ましい。これにより、例えば、層間絶縁膜の膜厚は $1 \mu\text{m}$ 以上の厚みが確保され、電源線と走査線とで形成される寄生容量の容量は極めて小さい値に抑制される。

【0016】

また、前記電源線上に、前記発光画素の各々の有機発光層を離隔する隔壁部が設けられている構成としてもよい。これにより、電源線が絶縁体である隔壁部で覆われる構造となるので、電源線が他の配線等と接触してしまうことによる短絡故障の発生が抑制される。

【0017】

また、前記補助配線は、前記電源線と並行となるように配置されるのが好ましい。これにより、電位の異なる電源線と補助配線とが交差する箇所が少なくなるので、それらが接触してしまうことによる短絡不良の発生頻度が抑制される。

【0018】

以下、本発明に係る有機EL表示装置の実施の形態について、図面を参照しながら詳細に説明する。

【0019】

図1は、本発明の有機EL表示装置が備える個々の発光画素10の回路図である。個々の発光画素10は、スイッチング用薄膜トランジスタ15、電流制御用薄膜トランジスタ16、有機EL素子17及びコンデンサ19を備える。ここには、有機EL素子17に流す電流を供給するための電源線11（つまり、電流制御用薄膜トランジスタ16に接続される電源線11）、この有機EL表示装置の画面の行方向に走り、同一行の発光画素10を選択する制御信号である走査線を伝達するための走査線12、及び、この有機EL表示装置の画面の列方向に走り、走査線12で選択された発光画素10に書き込むデータ（データ電圧）を伝達するためのデータ線13、有機EL素子17のカソードに接続される基準電源18も併せて図示されている。

【0020】

スイッチング用薄膜トランジスタ15は、データ線13を介して送られてくるデータを当該発光画素10に書き込むか否かを制御する選択用トランジスタである。このスイッチング用薄膜トランジスタ15は、例えば、NMOSトランジスタであり、ゲートが走査線12に接続され、ドレインとソースの一方がデータ線13に接続され、ドレインとソースの他方が電流制御用薄膜トランジスタ16のゲート及びコンデンサ19の一端に接続されている。

【0021】

電流制御用薄膜トランジスタ16は、有機EL素子17に流す電流を制御するTFETである。この電流制御用薄膜トランジスタ16は、例えば、NMOSトランジスタであり、ゲートがスイッチング用薄膜トランジスタ15のドレインとソースの他方及びコンデンサ19の一端に接続され、ドレインが電源線11及びコンデンサ19の他端に接続され、ソースが有機EL素子17のアノードに接続されている。電流制御用薄膜トランジスタ16は、PMOSであっても良い。この場合、電流制御用薄膜トランジスタ16のソースが電源線11に接続され、ドレインが有機EL素子17のアノードに接続される。

【0022】

コンデンサ19は、電流制御用薄膜トランジスタ16のゲートと電源線11との間に接続された容量であり、データ線13からスイッチング用薄膜トランジスタ15を介して送られてくるデータを保持する記憶素子として機能する。

【0023】

有機EL素子17は、積層方向における下方から順に、下部電極（アノード）、有機発光層、上部電極（カソード）から構成され、そのアノードが電流制御用薄膜トランジスタ16のソースに接続され、そのカソードが基準電源18に接続されている。

【0024】

図2は、本発明に係る有機EL表示装置の断面を示す概略図である。この有機EL表示

10

20

30

40

50

装置は、図示されていない最下層の基板から上層に向けて、順に、少なくとも、T F T層26、層間絶縁膜25、下部電極層23、発光層22及び上部電極層21を備え、発光層22からの光が上部電極層21を通過して上方に出射するトップエミッション構造でも良いし、下方に出射するボトムエミッション構造としても良い。

【0025】

T F T層26は、図示されていないシリコン基板等の基板上に形成された回路及び配線を含む層であり、具体的には、スイッチング用薄膜トランジスタ15、電流制御用薄膜トランジスタ16、コンデンサ19、走査線12及びデータ線13が形成された層である。

【0026】

層間絶縁膜25は、T F T層26の少なくとも走査線とデータ線上に形成された、ポリイミド、ポリアクリルなどの樹脂を含む有機物からなる絶縁層であり、トップエミッション構造では、例えばT F T層26の上に下部電極層23を形成するためにT F T層26を平坦化するための平坦化層である。この層間絶縁膜25の膜厚は、この層間絶縁膜25の比誘電率(ϵ_r)をこの層間絶縁膜25の膜厚(d)で除した値(ϵ_r/d)が $4 \times 10^{-6} \text{ m}^{-1}$ よりも小さくなる値以上、例えば、 $1 \mu\text{m}$ 以上に設定されている。このような設定は、この層間絶縁膜25を挟む対向電極の面積を S 、真空の誘電率を ϵ_0 とすると、その対向電極によって形成される寄生容量 C が、 $C = \epsilon_r \cdot \epsilon_0 \cdot S/d$ となることから、その寄生容量 C を一定の容量値よりも小さくするためである。

【0027】

下部電極層23は、トップエミッション構造の場合には、アルミニウム(A l)、銀(A g)、銅(C u)、それらのうちの2以上の金属を含む合金からなる導電体を含む層であり、具体的には、有機E L素子17の下部電極(アノード)、電源線11、及び、補助配線が形成された層である。ボトムエミッション構造の場合には、下部電極(アノード)はインジウム錫酸化物(I T O)、インジウム亜鉛酸化物(I Z O)からなる導電体を含む層であり、電源線11、及び、補助配線はアルミニウム(A l)、銀(A g)、銅(C u)、それらのうちの2以上の金属を含む合金からなる導電体を含む層である。ここで、補助配線は、有機E L素子17の上部電極と接続された配線である。

【0028】

発光層22は、有機E L素子17の有機発光層、及び、発光画素10ごとに有機発光層を隔離するためのバンクである隔壁部が形成された層である。有機発光層は、ポリフェニレンビニレン(P P V)、その誘導体(P P V誘導体)、ポリフルオレン(P F O)、その誘導体(P F O誘導体)、ポリスピロフルオレン誘導体、ポリチオフェン、その誘導体等の高分子発光材料を含む高分子有機材料からなっても良いし、オキシノイド化合物、ペリレン化合物、クマリン化合物、8-ヒドロキシキノリン化合物の金属鎖体やその誘導体等の低分子発光材料を含む低分子有機材料からなっても良い。隔壁部は、無機物質および有機物質のいずれから構成されてもよいが、発光材料を含む有機材料の形成において、印刷工程を含む場合においては、撥水性が高いことを求められることから、ポリイミド、ポリアクリルなどの樹脂から構成されるのが好ましい。なお、この発光層22には、有機発光層に正孔を注入する正孔注入層、正孔注入層からの正孔を有機発光層に輸送する正孔輸送層、有機発光層に電子を注入する電子注入層が含まれてもよい。

【0029】

上部電極層21は、有機E L素子17の上部電極(カソード)が形成された層である。この上部電極層21は、全ての発光画素10に含まれる有機E L素子17の上部電極を共通に接続しているインジウム錫酸化物(I T O)等からなる透明電極であり、補助配線と接続されている。なお、補助配線は、上部電極の配線抵抗、つまり、上部電極で生じる電圧降下を減少させるための補助的な配線であり、バスバーと称する。

【0030】

次に、以上のように構成された本発明に係る有機E L表示装置の各層について、詳細に説明する。

【0031】

10

20

30

40

50

図 3 (a) 及び (b) は、下部電極層 2 3 のレイアウト図である。図 3 (a) は、赤色発光画素用の下部電極 (R)、緑色発光画素用の下部電極 (G) 及び青色発光画素用の下部電極 (B) を 1 組とする組が行列状に配置されている様子を示している。

【0032】

図 3 (b) は、この下部電極層 2 3 に形成されている、下部電極以外の構成要素、つまり、電源線 1 1 (1 1 a 及び 1 1 b) と補助配線 1 4 の位置を示す図である。なお、図 3 (b) は、図 3 (a) と平面上の位置が対応するように描かれている。図 3 (b) に示されるように、電源線 1 1 には、有機 EL 表示装置の列方向に走る幹線としての電源線 1 1 a と、その幹線としての電源線 1 1 a から行方向に延びて個々の発光画素との接続に用いられる枝線としての電源線 1 1 b とが含まれる。図 3 (b) から分かるように、幹線としての複数の電源線 1 1 a 及び複数の補助配線 1 4 は、列方向に、互いに並行（あるいは、平行）に配置され、かつ、その電源線 1 1 a と補助配線 1 4 とが交互に配置されている。これにより、電位の異なる電源線 1 1 と補助配線 1 4 とが交差する箇所がなくなるので、それらが接触してしまうことによる短絡不良の発生頻度が抑制される。

10

【0033】

図 4 (a) は、下部電極層 2 3 及びその上に形成された発光層 2 2 中の隔壁部 2 4 のレイアウト図である。図 4 (b) および図 4 (c) は、それぞれ図 4 (a) における AA' 線及び BB' 線で切断したときの下部電極層 2 3 及び隔壁部 2 4 の断面図である。

【0034】

図 4 (a) において、黒色箇所が隔壁部 2 4 の位置を示す。図 4 (a) 及び図 4 (b) から分かるように、隔壁部 2 4 は、発光画素ごとの有機発光層（より正確には、下部電極）、電源線 1 1 を上部電極（カソード）から離隔（つまり、電氣的に絶縁）するための絶縁膜として形成されている。

20

【0035】

図 5 (a) は、下部電極層 2 3（ここでは、電流制御用薄膜トランジスタ 1 6 に接続されるビア・コンタクトである第 1 TFT コンタクト 2 3 a 及び第 2 TFT コンタクト 2 3 b を含む）のレイアウト図である。ここで、第 1 TFT コンタクト 2 3 a は、各発光画素 1 0 を構成する電流制御用薄膜トランジスタ 1 6 のソースと有機 EL 素子 1 7 の下部電極 1 7 c とを接続するビア・コンタクトである。一方、第 2 TFT コンタクト 2 3 b は、各発光画素 1 0 を構成する電流制御用薄膜トランジスタ 1 6 のドレインと電源線 1 1 (1 1 b) とを接続するビア・コンタクトである。

30

【0036】

なお、この図 5 (a) には、TFT 層 2 6 に配置される走査線 1 2 及びデータ線 1 3 も併せて図示されている。ここでは、1 組の発光画素（赤色、緑色及び青色の発光画素）に接続される走査線 1 2 及びデータ線 1 3 だけが図示されている。走査線 1 2 は、この有機 EL 表示装置の行方向に走る配線であり、1 行分の発光画素ごとに配置されている。また、データ線 1 3 は、この有機 EL 表示装置の列方向に走り、1 列分の発光画素ごとに配置されている。

【0037】

図 5 (b) ~ 図 5 (e) は、それぞれ、図 5 (a) における CC' 線、DD' 線、EE' 線及び FF' 線で切断したときの有機 EL 表示装置の断面図である。

40

【0038】

図 5 (b) は、有機 EL 表示装置を列方向 (CC' 線) に切断したときの有機 EL 表示装置の断面図である。ここには、下層から順に、TFT 層 2 6（ここでは、TFT 回路 2 6 a、配線 2 6 b）、層間絶縁膜 2 5、下部電極層 2 3（ここでは、有機 EL 素子 1 7 の下部電極 1 7 c）、発光層 2 2（ここでは、有機発光層 1 7 b）、上部電極層 2 1（ここでは、有機 EL 素子の上部電極 1 7 a）が示されている。なお、TFT 回路 2 6 a は、スイッチング用薄膜トランジスタ 1 5、電流制御用薄膜トランジスタ 1 6 及びコンデンサ 1 9 である。配線 2 6 b は、スイッチング用薄膜トランジスタ 1 5 及び電流制御用薄膜トランジスタ 1 6 のソース、ドレイン及びゲートと接続された配線である。

50

【0039】

図5(c)は、有機EL表示装置を第1TF Tコンタクト23aが並ぶ線(DD'線)で切断したときの有機EL表示装置の断面図である。ここには、下層から順に、TF T層26(ここでは、TF T回路26a、データ線13)、層間絶縁膜25、下部電極層23(ここでは、有機EL素子17の下部電極17c、電源線11a)、発光層22(ここでは、隔壁部24)、上部電極層21(ここでは、有機EL素子の上部電極17a)が示されている。なお、本図には示されていないが、上述したように、下部電極層23には、有機EL素子17の下部電極17c及び電源線11だけでなく、電源線11aと並行、かつ、交互に配置された補助配線14も形成されている。

【0040】

図5(d)は、有機EL表示装置を第2TF Tコンタクト23bが並ぶ線(EE'線)で切断したときの有機EL表示装置の断面図である。ここには、下層から順に、TF T層26(ここでは、TF T回路26a、データ線13)、層間絶縁膜25、下部電極層23(ここでは、電源線11b)、発光層22(ここでは、隔壁部24)、上部電極層21(ここでは、有機EL素子の上部電極17a)が示されている。

【0041】

図5(e)は、有機EL表示装置の発光画素10を行方向(FF'線)に切断したときの有機EL表示装置の断面図である。ここには、下層から順に、TF T層26(ここでは、TF T回路26a、データ線13)、層間絶縁膜25、下部電極層23(ここでは、有機EL素子17の下部電極17c、電源線11a)、発光層22(ここでは、有機発光層17b、隔壁部24)、上部電極層21(ここでは、有機EL素子の上部電極17a)が示されている。

【0042】

これらの図5(c)～(e)に示されるように、下部電極層23には、有機EL素子17の下部電極17cだけでなく、電源線11(11a及び11b)も配置されている。これにより、電源線11aと、TF T層26に配置される走査線12(図5(a))とは、直交する位置関係にあり、その交点では、1 μ m以上の厚みをもつ層間絶縁膜25を挟んで離間されている。よって、電源線11aと走査線12及びデータ線13を含む制御線とで形成される寄生容量は、電源線と制御線とが同一の層(例えば、TF T層)に形成される従来技術に比べ、より低減され、走査線12及びデータ線13に高い周波数の信号を伝送させることが可能となる。また、電源線11aと走査線12は、その交点において、層間絶縁膜25の厚みだけ離間されて製造されるので、電源線と走査線とが同一の層(例えば、TF T層)に形成される従来技術と比べ、短絡不良が低減され、有機EL表示装置の歩留まりが向上される。

【0043】

また、電源線11と走査線12及びデータ線13とで形成される寄生容量を低減するために、本実施の形態では、特別な離間層を設けるのではなく、TF T層26を平坦化するための平坦化層(層間絶縁膜25)を用いている。よって、本実施の形態における構造は、コスト的なメリットもある。

【0044】

さらに、本実施の形態における有機EL表示装置では、下部電極層23に、有機EL素子17の下部電極17cだけでなく、電源線11及び補助配線14も形成しているので、これらは、一つの配線プロセスで同時に形成することができ、複数の製造プロセスで形成する製法に比べ、製造コストが削減される。

【0045】

図6(a)は、本実施の形態における有機EL表示装置の下部電極層23に配置された電源線11a及び補助配線14と各発光画素10との接続関係を示す図である。図6(b)は、下部電極層23に電源線11を配置しない従来技術における補助配線14と各発光画素10との接続関係を示す図である。

【0046】

図6(a)から分かるように、本実施の形態における有機EL表示装置では、下部電極層23では、電源線11a及び補助配線14は、有機EL表示装置の列方向に、互いに並行に、かつ、交互に配置されるので、補助配線14の1列あたりに流れる平均電流は、画素2列分となる。一方、図6(b)から分かるように、従来の技術では、下部電極層23には補助配線14だけが配置されるので、補助配線14の1列あたりに流れる平均電流は、画素1列分となる。

【0047】

なお、各電源線11aと発光画素との接続関係についても、各補助配線14と発光画素との接続関係と同様である。つまり、本実施の形態における有機EL表示装置では、各電源線11aは、その両側に位置する発光画素（より厳密には、発光画素の電流制御用薄膜トランジスタ16）に接続される。

10

【0048】

以上、本発明に係る有機EL表示装置について、実施の形態を用いて説明したが、本発明は、本実施の形態に限定されるものではない。本発明の主旨を逸脱しない範囲で、本実施の形態に対して当業者が思いつく各種変形を施して得られる形態も、本発明に含まれる。

【0049】

たとえば、本実施の形態では、下部電極層23に、幹線として列方向に走る電源線11aと、枝線として行方向に走る電源線11bとが配置されたが、いずれかの電源線11a又は11bだけが配置されてもよい。電源線11の少なくとも一部が層間絶縁膜25上（下部電極層23）に形成されることで、TFT層26に配置された走査線12及びデータ線13と電源線11との間で形成される寄生容量が削減され得るからである。

20

【0050】

また、本実施の形態では、層間絶縁膜25は、1 μ m以上の膜厚に設定されていたが、より詳しい膜厚として、最も薄い箇所で1 μ m以上となるような膜圧に設定されていてもよいし、TFT層26に形成された走査線12の層から1 μ m以上となるような膜厚に設定されていてもよい。

【0051】

また、本実施の形態では、TFT層は2つのTFTと1つの容量から構成されているが、一般的に駆動トランジスタの特性変動やバラツキを補償するために3つ以上のTFTで構成される回路も提案されている。その場合においても、本発明は有効である。

30

【0052】

また、本実施の形態では、TFT層を構成するトランジスタはNMOSとしたが、PMOSとしても良いし、NMOSとPMOSが混在した形態であっても良い。

【0053】

また、本実施の形態では、上部電極をカソードとしたが、アノードとしても良い。

【0054】

また、本発明に係る有機EL表示装置は、2次元状に発光画素が形成された表示パネルとして実現できるだけでなく、図7に示される、薄型フラットパネルを有するTV30のように、表示パネルを備える各種電子機器として実現できるのは言うまでもない。

40

【産業上の利用可能性】

【0055】

本発明は、有機EL表示装置として、例えば、表示パネル、表示パネルを有するテレビ、携帯電話、コンピュータ用ディスプレイ、各種モニター等として、特に、大型の画面、あるいは、高精細な画面をもつTV、コンピュータ用ディスプレイ等として、利用できる。

【符号の説明】

【0056】

10 発光画素

11、11a、11b 電源線

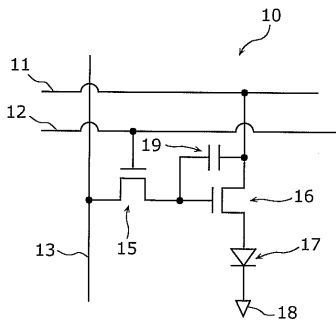
50

- 1 2 走査線
- 1 3 データ線
- 1 4 補助配線
- 1 5 スイッチング用薄膜トランジスタ
- 1 6 電流制御用薄膜トランジスタ
- 1 7 有機EL素子
- 1 7 a 上部電極
- 1 7 b 有機発光層
- 1 7 c 下部電極
- 1 8 基準電源
- 1 9 コンデンサ
- 2 1 上部電極層
- 2 2 発光層
- 2 3 下部電極層
- 2 3 a 第1 TFTコンタクト
- 2 3 b 第2 TFTコンタクト
- 2 4 隔壁部
- 2 5 層間絶縁膜
- 2 6 TFT層
- 2 6 a TFT回路
- 2 6 b 配線
- 3 0 TV

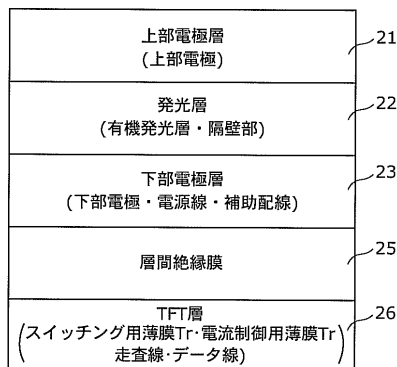
10

20

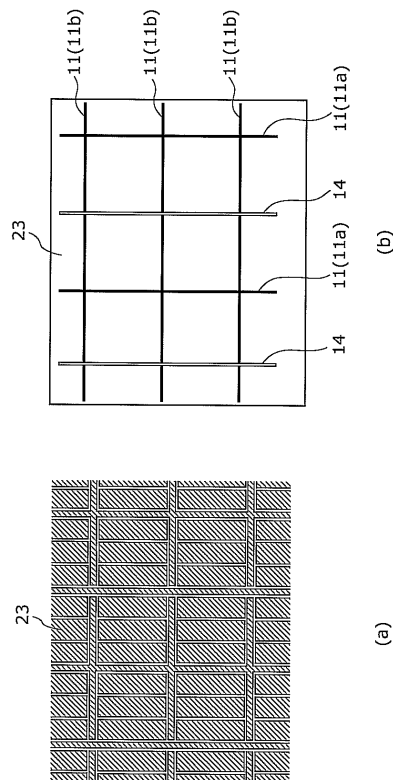
【図 1】



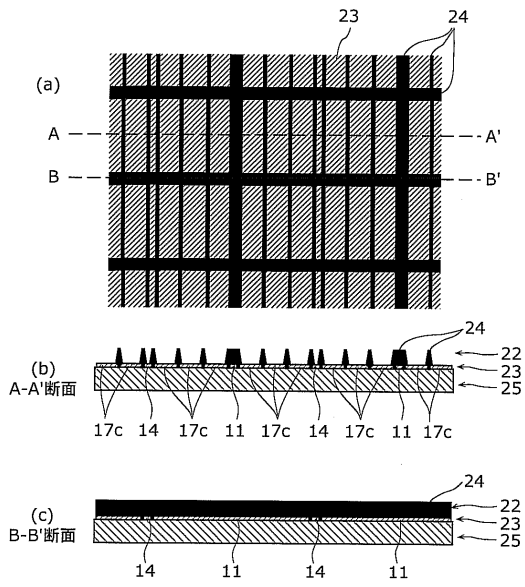
【図 2】



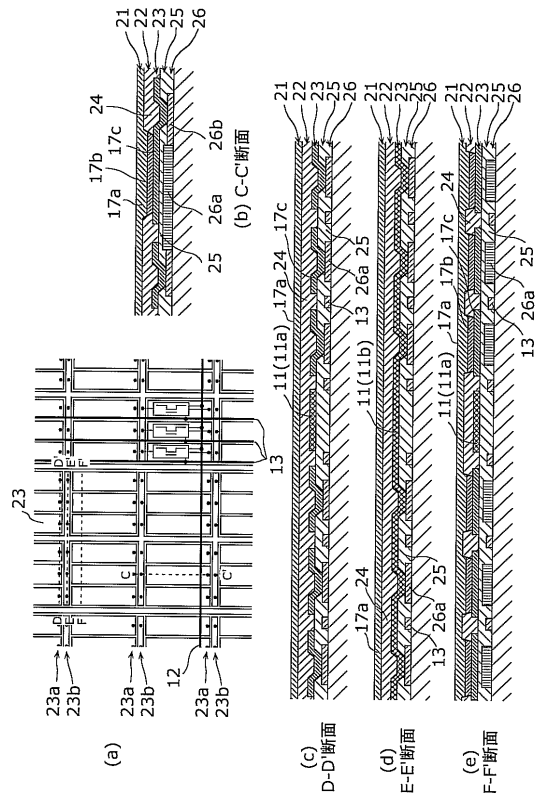
【図 3】



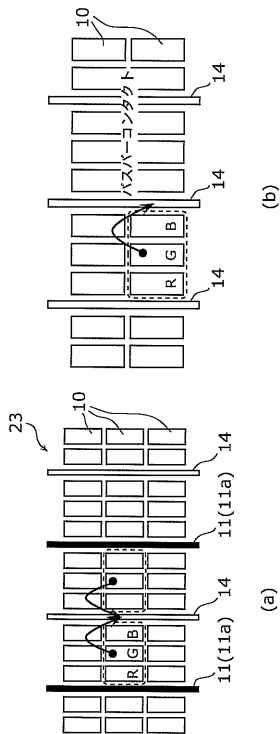
【図 4】



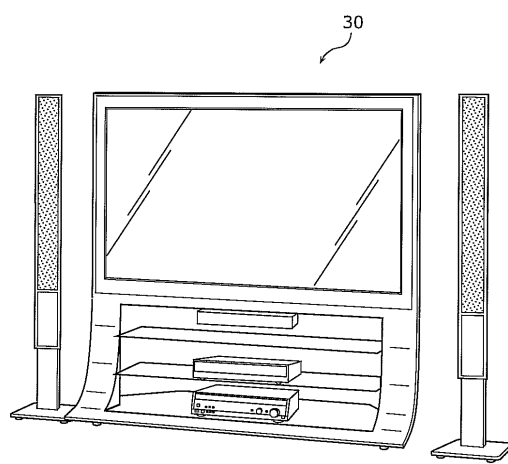
【図 5】



【図 6】



【図 7】



【手続補正書】

【提出日】平成24年8月23日(2012.8.23)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板上に、複数の走査線と、複数のデータ線と、該走査線と該データ線との交差点近傍に配置された発光画素と、該発光画素に電流を供給する電源線とを具備する有機エレクトロルミネッセンス（EL）表示装置であって、

前記発光画素の各々は、

前記走査線を介して走査信号がゲートに供給されるスイッチング用薄膜トランジスタと

、

前記データ線から前記スイッチング用薄膜トランジスタを介して供給されるデータ電圧に応じてゲートの電圧が決定され、ゲートに印加される電圧に応じて前記発光画素に流れる電流を制御する電流制御用薄膜トランジスタと、

下部電極、有機発光層及び上部電極を含み、前記電源線から前記電流制御用薄膜トランジスタを介して電流が供給される有機EL素子とを有し、

前記複数の走査線及び前記複数のデータ線が配置された層上に平坦化層が設けられ、

前記平坦化層上に、前記電源線、前記下部電極、及び前記上部電極と電氣的に接続された補助配線が配置され、

前記電源線は、前記発光画素が複数配置された領域内において、前記平坦化層を挟んで前記走査線と交わる点、及び前記平坦化層を挟んで前記データ線と交わる点を有する、

有機EL表示装置。

【請求項 2】

前記電源線は、前記下部電極と同一層に構成されている、

請求項 1 に記載の有機EL表示装置。

【請求項 3】

前記上部電極は、前記発光画素の各々に共通して接続されており、

前記電源線は、前記補助配線と同一層に構成されている、

請求項 1 または 2 に記載の有機EL表示装置。

【請求項 4】

前記電源線と、前記補助配線と、前記下部電極とは同一層に構成されている、

請求項 3 に記載の有機EL表示装置。

【請求項 5】

前記平坦化層が有機物で形成されている、

請求項 1 に記載の有機EL表示装置。

【請求項 6】

前記平坦化層の比誘電率を前記平坦化層の膜厚で除した値が、 $4 \times 10^{-6} \text{ m}^{-1}$ よりも小さい、

請求項 5 に記載の有機EL表示装置。

【請求項 7】

前記電源線は、前記複数の走査線と直交する方向に配置されている、

請求項 1 に記載の有機EL表示装置。

【請求項 8】

前記電源線上に、前記発光画素の各々の有機発光層を離隔する隔壁部が設けられている、

請求項 7 に記載の有機EL表示装置。

【請求項 9】

前記補助配線は、前記電源線と並行となるように配置されている、
請求項 3 に記載の有機 E L 表示装置。

【請求項 10】

前記電源線は、前記複数のデータ線と並行な方向に配置された幹線と、前記複数の走査線と並行な方向に配置された枝線とからなり、

前記補助配線は、前記電源線の前記幹線と並行となるように配置され、

前記電源線は、前記補助配線と同一層に構成されている、

請求項 1 に記載の有機 E L 表示装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0002

【補正方法】変更

【補正の内容】

【0002】

大型化及び高精細化を可能にするため、制御線の時定数の増大を抑制するように電源線の配置が工夫された有機 E L 表示装置を提供することを目的とする。

課題を解決するための手段

【0006】

上記目的を達成するために、本発明に係る有機 E L 表示装置の一形態は、基板上に、複数の走査線と、複数のデータ線と、該走査線と該データ線との交差点近傍に配置された発光画素と、該発光画素に電流を供給する電源線とを具備する有機 E L 表示装置であって、前記発光画素の各々は、前記走査線を介して走査信号がゲートに供給されるスイッチング用薄膜トランジスタと、前記データ線から前記スイッチング用薄膜トランジスタを介して供給されるデータ電圧に応じてゲートの電圧が決定され、ゲートに印加される電圧に応じて前記発光画素に流れる電流を制御する電流制御用薄膜トランジスタと、下部電極、有機発光層及び上部電極を含み、前記電源線から前記電流制御用薄膜トランジスタを介して電流が供給される有機 E L 素子とを有し、前記複数の走査線及び前記複数のデータ線が配置された層上に平坦化層が設けられ、前記平坦化層上に、前記電源線、前記下部電極、及び前記上部電極と電氣的に接続された補助配線が配置され、前記電源線は、前記発光画素が複数配置された領域内において、前記平坦化層を挟んで前記走査線と交わる点、及び前記平坦化層を挟んで前記データ線と交わる点を有する。

発明の効果

【0007】

本発明により、電源線と制御線とで形成される寄生容量が低減され、画面の大型化及び高精細化が可能な有機 E L 表示装置が実現される。

【0008】

よって、画面の大型化及び高精細化が望まれる T V やコンピュータ用ディスプレイ等への適用として、本発明の実用的価値は極めて高い。

図面の簡単な説明

【0009】

【図 1】図 1 は、本発明の実施の形態における有機 E L 表示装置が備える個々の発光画素の回路図である。

【図 2】図 2 は、同有機 E L 表示装置の断面を示す概略図である。

【図 3】図 3 (a) 及び (b) は、同有機 E L 表示装置の下部電極層のレイアウト図である。

【図 4】図 4 (a) は、同有機 E L 表示装置の下部電極層及び発光層（隔壁部）

【手続補正書】

【提出日】平成 24 年 12 月 11 日 (2012.12.11)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機EL表示装置に関する。

【背景技術】

【0002】

有機EL (Electro-Luminescence) 表示装置では、有機EL素子に流す電流を供給するための電源線、つまり、電流制御用薄膜トランジスタ（以下、単に「TFT」ともいう。）に接続される電源線は、TFTを構成するソース・ドレイン層及びゲート層の一方又は双方に配置されていたり（例えば、特許文献1参照）、TFTが形成されている層（以下、「TFT層」という。）の下に配置されていたりする（例えば、特許文献2参照）。あるいは、電源線の幅を太くしたりしている。これは、電源線の配線抵抗による電圧降下を原因とする輝度の不均一化などを防止しようというものである。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2005-031645号公報

【特許文献2】特開2005-215354号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、上記のような従来の電源線の配置や幅を太くする対策では、有機EL表示装置の画面を行方向に走る走査線や列方向に走るデータ線などの制御線と電源線との間の寄生容量により、制御線の配線時定数が増大し、高い周波数の信号を伝送させること、つまり、有機EL素子の高速駆動が困難になるという問題がある。そのために、有機EL表示装置の画面の大型化及び高精細化が困難になってしまう。

【0005】

そこで、本発明は、このような問題に鑑みてなされたものであり、画面の大型化及び高精細化を可能にするため、制御線の時定数の増大を抑制するように電源線の配置が工夫された有機EL表示装置を提供することを目的とする。

【課題を解決するための手段】

【0006】

上記目的を達成するために、本発明に係る有機EL表示装置の一形態は、基板上に、複数の走査線と、複数のデータ線と、該走査線と該データ線との交差部近傍に配置された発光画素と、該発光画素に電流を供給する電源線とを具備する有機EL表示装置であって、前記発光画素の各々は、前記走査線を介して走査信号がゲートに供給されるスイッチング用薄膜トランジスタと、前記データ線から前記スイッチング用薄膜トランジスタを介して供給されるデータ電圧に応じてゲートの電圧が決定され、ゲートに印加される電圧に応じて前記発光画素に流れる電流を制御する電流制御用薄膜トランジスタと、下部電極、有機発光層及び上部電極を含み、前記電源線から前記電流制御用薄膜トランジスタを介して電流が供給される有機EL素子とを有し、前記複数の走査線及び前記複数のデータ線が配置された層上に平坦化層が設けられ、前記平坦化層上に、前記電源線、前記下部電極、及び前記上部電極と電気的に接続された補助配線が配置され、前記電源線は、前記平坦化層を挟んで前記走査線と交わる点、及び前記平坦化層を挟んで前記データ線と交わる点を有する。

【発明の効果】

【０００７】

本発明により、電源線と制御線とで形成される寄生容量が低減され、画面の大型化及び高精細化が可能な有機ＥＬ表示装置が実現される。

【０００８】

よって、画面の大型化及び高精細化が望まれるＴＶやコンピュータ用ディスプレイ等への適用として、本発明の実用的価値は極めて高い。

【図面の簡単な説明】

【０００９】

【図１】図１は、本発明の実施の形態における有機ＥＬ表示装置が備える個々の発光画素の回路図である。

【図２】図２は、同有機ＥＬ表示装置の断面を示す概略図である。

【図３】図３（ａ）及び（ｂ）は、同有機ＥＬ表示装置の下部電極層のレイアウト図である。

【図４】図４（ａ）は、同有機ＥＬ表示装置の下部電極層及び発光層（隔壁部）のレイアウト図、図４（ｂ）及び（ｃ）は、図４（ａ）におけるＡＡ'線及びＢＢ'線で切断したときの下部電極層及び隔壁部の断面図である。

【図５】図５（ａ）は、同有機ＥＬ表示装置の下部電極層（第１ＴＦＴコンタクト及び第２ＴＦＴコンタクトを含む）のレイアウト図、図５（ｂ）～（ｅ）は、それぞれ、図５（ａ）におけるＣＣ'線、ＤＤ'線、ＥＥ'線及びＦＦ'線で切断したときの有機ＥＬ表示装置の断面図である。

【図６】図６（ａ）は、同有機ＥＬ表示装置の下部電極層に配置された電源線及び補助配線と各発光画素との接続関係を示す図、図６（ｂ）は、下部電極層に電源線を配置しない従来技術における補助配線と各発光画素との接続関係を示す図である。

【図７】図７は、本発明の実施の形態における有機ＥＬ表示装置の適用例を示す図である。

【発明を実施するための形態】

【００１０】

本発明に係る有機ＥＬ表示装置の一形態は、基板上に、複数の走査線と、複数のデータ線と、該走査線と該データ線との交差点近傍に配置された発光画素と、該発光画素に電流を供給する電源線とを具備する有機ＥＬ表示装置であって、前記発光画素の各々は、前記走査線を介して走査信号がゲートに供給されるスイッチング用薄膜トランジスタと、前記データ線から前記スイッチング用薄膜トランジスタを介して供給されるデータ電圧に応じてゲートの電圧が決定され、ゲートに印加される電圧に応じて前記発光画素に流れる電流を制御する電流制御用薄膜トランジスタと、下部電極、有機発光層及び上部電極を含み、前記電源線から前記電流制御用薄膜トランジスタを介して電流が供給される有機ＥＬ素子とを有し、前記複数の走査線が配置された層上に層間絶縁膜が設けられ、前記層間絶縁膜上に前記電源線が配置されている。

【００１１】

これにより、電源線と走査線とは、層間絶縁膜を挟んで離間されている。よって、電源線と走査線とで形成される寄生容量は、電源線と走査線とが同一の層（例えば、ＴＦＴが形成される層）に形成される従来技術に比べ、より低減され、走査線に高い周波数の信号を伝送させることが可能となる。

【００１２】

また、電源線と走査線とは、層間絶縁膜の厚みだけ離間されて製造されるので、電源線と走査線とが同一の層（例えば、ＴＦＴが形成される）に形成される従来技術と比べ、短絡不良が低減され、有機ＥＬ表示装置の歩留まりが向上される。

【００１３】

さらに、電源線と走査線とで形成される寄生容量を低減するために、特別な離間層を設けるのではなく、ＴＦＴが形成された層を平坦化するための層間絶縁膜が用いられるので、特別な離間層を設ける場合に比べ、製造コストが低減される。

【0014】

ここで、前記下部電極は、前記層間絶縁膜上に配置され、前記電源線は、前記下部電極と同一層に構成されていてもよい。あるいは、有機EL表示装置はさらに前記層間絶縁膜上に配置された補助配線を有し、前記上部電極は、前記発光画素の各々に共通して接続され、前記補助配線と電氣的に接続されており、前記電源線は、前記補助配線と同一層に構成されていてもよい。要するに、前記電源線と、前記補助配線と、前記下部電極とは同一層に構成されていてもよい。これにより、有機EL素子の下部電極だけでなく、電源線及び補助配線も同一の層に形成されるので、これらは、一つの配線プロセスで同時に形成することができ、複数の製造プロセスで形成する製法に比べ、製造コストが削減される。

【0015】

ここで、前記層間絶縁膜が有機物で形成されているのが好ましい。そして、前記層間絶縁膜の比誘電率を前記層間絶縁膜の膜厚で除した値が、 $4 \times 10^{-6} \text{ m}^{-1}$ よりも小さいのが、さらに、好ましい。これにより、例えば、層間絶縁膜の膜厚は $1 \mu\text{m}$ 以上の厚みが確保され、電源線と走査線とで形成される寄生容量の容量は極めて小さい値に抑制される。

【0016】

また、前記電源線上に、前記発光画素の各々の有機発光層を離隔する隔壁部が設けられている構成としてもよい。これにより、電源線が絶縁体である隔壁部で覆われる構造となるので、電源線が他の配線等と接触してしまうことによる短絡故障の発生が抑制される。

【0017】

また、前記補助配線は、前記電源線と並行となるように配置されるのが好ましい。これにより、電位の異なる電源線と補助配線とが交差する箇所が少なくなるので、それらが接触してしまうことによる短絡不良の発生頻度が抑制される。

【0018】

以下、本発明に係る有機EL表示装置の実施の形態について、図面を参照しながら詳細に説明する。

【0019】

図1は、本発明の有機EL表示装置が備える個々の発光画素10の回路図である。個々の発光画素10は、スイッチング用薄膜トランジスタ15、電流制御用薄膜トランジスタ16、有機EL素子17及びコンデンサ19を備える。ここには、有機EL素子17に流す電流を供給するための電源線11（つまり、電流制御用薄膜トランジスタ16に接続される電源線11）、この有機EL表示装置の画面の行方向に走り、同一行の発光画素10を選択する制御信号である走査信号を伝達するための走査線12、及び、この有機EL表示装置の画面の列方向に走り、走査線12で選択された発光画素10に書き込むデータ（データ電圧）を伝達するためのデータ線13、有機EL素子17のカソードに接続される基準電源18も併せて図示されている。

【0020】

スイッチング用薄膜トランジスタ15は、データ線13を介して送られてくるデータを当該発光画素10に書き込むか否かを制御する選択用トランジスタである。このスイッチング用薄膜トランジスタ15は、例えば、NMOSトランジスタであり、ゲートが走査線12に接続され、ドレインとソースの一方がデータ線13に接続され、ドレインとソースの他方が電流制御用薄膜トランジスタ16のゲート及びコンデンサ19の一端に接続されている。

【0021】

電流制御用薄膜トランジスタ16は、有機EL素子17に流す電流を制御するTFETである。この電流制御用薄膜トランジスタ16は、例えば、NMOSトランジスタであり、ゲートがスイッチング用薄膜トランジスタ15のドレインとソースの他方及びコンデンサ19の一端に接続され、ドレインが電源線11及びコンデンサ19の他端に接続され、ソースが有機EL素子17のアノードに接続されている。電流制御用薄膜トランジスタ16は、PMOSであっても良い。この場合、電流制御用薄膜トランジスタ16のソースが電

源線 11 に接続され、ドレインが有機 EL 素子 17 のアノードに接続される。

【0022】

コンデンサ 19 は、電流制御用薄膜トランジスタ 16 のゲートと電源線 11 との間に接続された容量であり、データ線 13 からスイッチング用薄膜トランジスタ 15 を介して送られてくるデータを保持する記憶素子として機能する。

【0023】

有機 EL 素子 17 は、積層方向における下方から順に、下部電極（アノード）、有機発光層、上部電極（カソード）から構成され、そのアノードが電流制御用薄膜トランジスタ 16 のソースに接続され、そのカソードが基準電源 18 に接続されている。

【0024】

図 2 は、本発明に係る有機 EL 表示装置の断面を示す概略図である。この有機 EL 表示装置は、図示されていない最下層の基板から上層に向けて、順に、少なくとも、TFT 層 26、層間絶縁膜 25、下部電極層 23、発光層 22 及び上部電極層 21 を備え、発光層 22 からの光が上部電極層 21 を通過して上方に出射するトップエミッション構造でも良いし、下方に出射するボトムエミッション構造としても良い。

【0025】

TFT 層 26 は、図示されていないシリコン基板等の基板上に形成された回路及び配線を含む層であり、具体的には、スイッチング用薄膜トランジスタ 15、電流制御用薄膜トランジスタ 16、コンデンサ 19、走査線 12 及びデータ線 13 が形成された層である。

【0026】

層間絶縁膜 25 は、TFT 層 26 の少なくとも走査線とデータ線上に形成された、ポリイミド、ポリアクリルなどの樹脂を含む有機物からなる絶縁層であり、トップエミッション構造では、例えば TFT 層 26 の上に下部電極層 23 を形成するために TFT 層 26 を平坦化するための平坦化層である。この層間絶縁膜 25 の膜厚は、この層間絶縁膜 25 の比誘電率（ ϵ_r ）をこの層間絶縁膜 25 の膜厚（ d ）で除した値（ ϵ_r / d ）が $4 \times 10^{-6} \text{ m}^{-1}$ よりも小さくなる値以上、例えば、 $1 \mu\text{m}$ 以上に設定されている。このような設定は、この層間絶縁膜 25 を挟む対向電極の面積を S 、真空の誘電率を ϵ_0 とすると、その対向電極によって形成される寄生容量 C が、 $C = \epsilon_r \cdot \epsilon_0 \cdot S / d$ となることから、その寄生容量 C を一定の容量値よりも小さくするためである。

【0027】

下部電極層 23 は、トップエミッション構造の場合には、アルミニウム（Al）、銀（Ag）、銅（Cu）、それらのうちの 2 以上の金属を含む合金からなる導電体を含む層であり、具体的には、有機 EL 素子 17 の下部電極（アノード）、電源線 11、及び、補助配線が形成された層である。ボトムエミッション構造の場合には、下部電極（アノード）はインジウム錫酸化物（ITO）、インジウム亜鉛酸化物（IZO）からなる導電体を含む層であり、電源線 11、及び、補助配線はアルミニウム（Al）、銀（Ag）、銅（Cu）、それらのうちの 2 以上の金属を含む合金からなる導電体を含む層である。ここで、補助配線は、有機 EL 素子 17 の上部電極と接続された配線である。

【0028】

発光層 22 は、有機 EL 素子 17 の有機発光層、及び、発光画素 10 ごとに有機発光層を隔離するためのバンクである隔壁部が形成された層である。有機発光層は、ポリフェニレンビニレン（PPV）、その誘導体（PPV 誘導体）、ポリフルオレン（PFO）、その誘導体（PFO 誘導体）、ポリスピロフルオレン誘導体、ポリチオフェン、その誘導体等の高分子発光材料を含む高分子有機材料からなっても良いし、オキシノイド化合物、ペリレン化合物、クマリン化合物、8-ヒドロキシキノリン化合物の金属錯体やその誘導体等の低分子発光材料を含む低分子有機材料からなっても良い。隔壁部は、無機物質および有機物質のいずれから構成されてもよいが、発光材料を含む有機材料の形成において、印刷工程を含む場合においては、撥水性が高いことを求められることから、ポリイミド、ポリアクリルなどの樹脂から構成されるのが好ましい。なお、この発光層 22 には、有機発光層に正孔を注入する正孔注入層、正孔注入層からの正孔を有機発光層に輸送する正孔輸

送層、有機発光層に電子を注入する電子注入層が含まれてもよい。

【0029】

上部電極層21は、有機EL素子17の上部電極（カソード）が形成された層である。この上部電極層21は、全ての発光画素10に含まれる有機EL素子17の上部電極を共通に接続しているインジウム錫酸化物（ITO）等からなる透明電極であり、補助配線と接続されている。なお、補助配線は、上部電極の配線抵抗、つまり、上部電極で生じる電圧降下を減少させるための補助的な配線であり、バスバーと称する。

【0030】

次に、以上のように構成された本発明に係る有機EL表示装置の各層について、詳細に説明する。

【0031】

図3（a）及び（b）は、下部電極層23のレイアウト図である。図3（a）は、赤色発光画素用の下部電極（R）、緑色発光画素用の下部電極（G）及び青色発光画素用の下部電極（B）を1組とする組が行列状に配置されている様子を示している。

【0032】

図3（b）は、この下部電極層23に形成されている、下部電極以外の構成要素、つまり、電源線11（11a及び11b）と補助配線14の位置を示す図である。なお、図3（b）は、図3（a）と平面上の位置が対応するように描かれている。図3（b）に示されるように、電源線11には、有機EL表示装置の列方向に走る幹線としての電源線11aと、その幹線としての電源線11aから行方向に延びて個々の発光画素との接続に用いられる枝線としての電源線11bとが含まれる。図3（b）から分かるように、幹線としての複数の電源線11a及び複数の補助配線14は、列方向に、互いに並行（あるいは、平行）に配置され、かつ、その電源線11aと補助配線14とが交互に配置されている。これにより、電位の異なる電源線11と補助配線14とが交差する箇所がなくなるので、それらが接触してしまうことによる短絡不良の発生頻度が抑制される。

【0033】

図4（a）は、下部電極層23及びその上に形成された発光層22中の隔壁部24のレイアウト図である。図4（b）および図4（c）は、それぞれ図4（a）におけるAA'線及びBB'線で切断したときの下部電極層23及び隔壁部24の断面図である。

【0034】

図4（a）において、黒色箇所が隔壁部24の位置を示す。図4（a）及び図4（b）から分かるように、隔壁部24は、発光画素ごとの有機発光層（より正確には、下部電極）、電源線11を上部電極（カソード）から離隔（つまり、電氣的に絶縁）するための絶縁膜として形成されている。

【0035】

図5（a）は、下部電極層23（ここでは、電流制御用薄膜トランジスタ16に接続されるビア・コンタクトである第1TFTコンタクト23a及び第2TFTコンタクト23bを含む）のレイアウト図である。ここで、第1TFTコンタクト23aは、各発光画素10を構成する電流制御用薄膜トランジスタ16のソースと有機EL素子17の下部電極17cとを接続するビア・コンタクトである。一方、第2TFTコンタクト23bは、各発光画素10を構成する電流制御用薄膜トランジスタ16のドレインと電源線11（11b）とを接続するビア・コンタクトである。

【0036】

なお、この図5（a）には、TFT層26に配置される走査線12及びデータ線13も併せて図示されている。ここでは、1組の発光画素（赤色、緑色及び青色の発光画素）に接続される走査線12及びデータ線13だけが図示されている。走査線12は、この有機EL表示装置の行方向に走る配線であり、1行分の発光画素ごとに配置されている。また、データ線13は、この有機EL表示装置の列方向に走り、1列分の発光画素ごとに配置されている。

【0037】

図 5 (b) ~ 図 5 (e) は、それぞれ、図 5 (a) における C C' 線、D D' 線、E E' 線及び F F' 線で切断したときの有機 E L 表示装置の断面図である。

【0038】

図 5 (b) は、有機 E L 表示装置を列方向 (C C' 線) に切断したときの有機 E L 表示装置の断面図である。ここには、下層から順に、T F T 層 2 6 (ここでは、T F T 回路 2 6 a、配線 2 6 b)、層間絶縁膜 2 5、下部電極層 2 3 (ここでは、有機 E L 素子 1 7 の下部電極 1 7 c)、発光層 2 2 (ここでは、有機発光層 1 7 b)、上部電極層 2 1 (ここでは、有機 E L 素子の上部電極 1 7 a) が示されている。なお、T F T 回路 2 6 a は、スイッチング用薄膜トランジスタ 1 5、電流制御用薄膜トランジスタ 1 6 及びコンデンサ 1 9 である。配線 2 6 b は、スイッチング用薄膜トランジスタ 1 5 及び電流制御用薄膜トランジスタ 1 6 のソース、ドレイン及びゲートと接続された配線である。

【0039】

図 5 (c) は、有機 E L 表示装置を第 1 T F T コンタクト 2 3 a が並ぶ線 (D D' 線) で切断したときの有機 E L 表示装置の断面図である。ここには、下層から順に、T F T 層 2 6 (ここでは、T F T 回路 2 6 a、データ線 1 3)、層間絶縁膜 2 5、下部電極層 2 3 (ここでは、有機 E L 素子 1 7 の下部電極 1 7 c、電源線 1 1 a)、発光層 2 2 (ここでは、隔壁部 2 4)、上部電極層 2 1 (ここでは、有機 E L 素子の上部電極 1 7 a) が示されている。なお、本図には示されていないが、上述したように、下部電極層 2 3 には、有機 E L 素子 1 7 の下部電極 1 7 c 及び電源線 1 1 だけでなく、電源線 1 1 a と並行、かつ、交互に配置された補助配線 1 4 も形成されている。

【0040】

図 5 (d) は、有機 E L 表示装置を第 2 T F T コンタクト 2 3 b が並ぶ線 (E E' 線) で切断したときの有機 E L 表示装置の断面図である。ここには、下層から順に、T F T 層 2 6 (ここでは、T F T 回路 2 6 a、データ線 1 3)、層間絶縁膜 2 5、下部電極層 2 3 (ここでは、電源線 1 1 b)、発光層 2 2 (ここでは、隔壁部 2 4)、上部電極層 2 1 (ここでは、有機 E L 素子の上部電極 1 7 a) が示されている。

【0041】

図 5 (e) は、有機 E L 表示装置の発光画素 1 0 を行方向 (F F' 線) に切断したときの有機 E L 表示装置の断面図である。ここには、下層から順に、T F T 層 2 6 (ここでは、T F T 回路 2 6 a、データ線 1 3)、層間絶縁膜 2 5、下部電極層 2 3 (ここでは、有機 E L 素子 1 7 の下部電極 1 7 c、電源線 1 1 a)、発光層 2 2 (ここでは、有機発光層 1 7 b、隔壁部 2 4)、上部電極層 2 1 (ここでは、有機 E L 素子の上部電極 1 7 a) が示されている。

【0042】

これらの図 5 (c) ~ (e) に示されるように、下部電極層 2 3 には、有機 E L 素子 1 7 の下部電極 1 7 c だけでなく、電源線 1 1 (1 1 a 及び 1 1 b) も配置されている。これにより、電源線 1 1 a と、T F T 層 2 6 に配置される走査線 1 2 (図 5 (a)) とは、直交する位置関係にあり、その交点では、1 μ m 以上の厚みをもつ層間絶縁膜 2 5 を挟んで離間されている。よって、電源線 1 1 a と走査線 1 2 及びデータ線 1 3 を含む制御線とで形成される寄生容量は、電源線と制御線とが同一の層 (例えば、T F T 層) に形成される従来技術に比べ、より低減され、走査線 1 2 及びデータ線 1 3 に高い周波数の信号を伝送させることが可能となる。また、電源線 1 1 a と走査線 1 2 は、その交点において、層間絶縁膜 2 5 の厚みだけ離間されて製造されるので、電源線と走査線とが同一の層 (例えば、T F T 層) に形成される従来技術と比べ、短絡不良が低減され、有機 E L 表示装置の歩留まりが向上される。

【0043】

また、電源線 1 1 と走査線 1 2 及びデータ線 1 3 とで形成される寄生容量を低減するために、本実施の形態では、特別な離間層を設けるのではなく、T F T 層 2 6 を平坦化するための平坦化層 (層間絶縁膜 2 5) を用いている。よって、本実施の形態における構造は、コスト的なメリットもある。

【0044】

さらに、本実施の形態における有機EL表示装置では、下部電極層23に、有機EL素子17の下部電極17cだけでなく、電源線11及び補助配線14も形成しているので、これらは、一つの配線プロセスで同時に形成することができ、複数の製造プロセスで形成する製法に比べ、製造コストが削減される。

【0045】

図6(a)は、本実施の形態における有機EL表示装置の下部電極層23に配置された電源線11a及び補助配線14と各発光画素10との接続関係を示す図である。図6(b)は、下部電極層23に電源線11を配置しない従来技術における補助配線14と各発光画素10との接続関係を示す図である。

【0046】

図6(a)から分かるように、本実施の形態における有機EL表示装置では、下部電極層23では、電源線11a及び補助配線14は、有機EL表示装置の列方向に、互いに並行に、かつ、交互に配置されるので、補助配線14の1列あたりに流れる平均電流は、画素2列分となる。一方、図6(b)から分かるように、従来の技術では、下部電極層23には補助配線14だけが配置されるので、補助配線14の1列あたりに流れる平均電流は、画素1列分となる。

【0047】

なお、各電源線11aと発光画素との接続関係についても、各補助配線14と発光画素との接続関係と同様である。つまり、本実施の形態における有機EL表示装置では、各電源線11aは、その両側に位置する発光画素（より厳密には、発光画素の電流制御用薄膜トランジスタ16）に接続される。

【0048】

以上、本発明に係る有機EL表示装置について、実施の形態を用いて説明したが、本発明は、本実施の形態に限定されるものではない。本発明の主旨を逸脱しない範囲で、本実施の形態に対して当業者が思いつく各種変形を施して得られる形態も、本発明に含まれる。

【0049】

たとえば、本実施の形態では、下部電極層23に、幹線として列方向に走る電源線11aと、枝線として行方向に走る電源線11bとが配置されたが、いずれかの電源線11a又は11bだけが配置されてもよい。電源線11の少なくとも一部が層間絶縁膜25上（下部電極層23）に形成されることで、TF T層26に配置された走査線12及びデータ線13と電源線11との間で形成される寄生容量が削減され得るからである。

【0050】

また、本実施の形態では、層間絶縁膜25は、1 μ m以上の膜厚に設定されていたが、より詳しい膜厚として、最も薄い箇所で1 μ m以上となるような膜圧に設定されていてもよいし、TF T層26に形成された走査線12の層から1 μ m以上となるような膜厚に設定されていてもよい。

【0051】

また、本実施の形態では、TF T層は2つのTF Tと1つの容量から構成されているが、一般的に駆動トランジスタの特性変動やバラツキを補償するために3つ以上のTF Tで構成される回路も提案されている。その場合においても、本発明は有効である。

【0052】

また、本実施の形態では、TF T層を構成するトランジスタはNMOSとしたが、PMOSとしても良いし、NMOSとPMOSが混在した形態であっても良い。

【0053】

また、本実施の形態では、上部電極をカソードとしたが、アノードとしても良い。

【0054】

また、本発明に係る有機EL表示装置は、2次元状に発光画素が形成された表示パネルとして実現できるだけでなく、図7に示される、薄型フラットパネルを有するTV30の

ように、表示パネルを備える各種電子機器として実現できるのは言うまでもない。

【産業上の利用可能性】

【0055】

本発明は、有機EL表示装置として、例えば、表示パネル、表示パネルを有するテレビ、携帯電話、コンピュータ用ディスプレイ、各種モニター等として、特に、大型の画面、あるいは、高精細な画面をもつTV、コンピュータ用ディスプレイ等として、利用できる。

【符号の説明】

【0056】

- 10 発光画素
- 11、11a、11b 電源線
- 12 走査線
- 13 データ線
- 14 補助配線
- 15 スイッチング用薄膜トランジスタ
- 16 電流制御用薄膜トランジスタ
- 17 有機EL素子
- 17a 上部電極
- 17b 有機発光層
- 17c 下部電極
- 18 基準電源
- 19 コンデンサ
- 21 上部電極層
- 22 発光層
- 23 下部電極層
- 23a 第1TF Tコンタクト
- 23b 第2TF Tコンタクト
- 24 隔壁部
- 25 層間絶縁膜
- 26 TF T層
- 26a TF T回路
- 26b 配線
- 30 TV

【手続補正2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板上に、複数の走査線と、複数のデータ線と、該走査線と該データ線との交差部近傍に配置された発光画素と、該発光画素に電流を供給する電源線とを具備する有機エレクトロルミネッセンス（EL）表示装置であって、

前記発光画素の各々は、

前記走査線を介して走査信号がゲートに供給されるスイッチング用薄膜トランジスタと

、

前記データ線から前記スイッチング用薄膜トランジスタを介して供給されるデータ電圧に応じてゲートの電圧が決定され、ゲートに印加される電圧に応じて前記発光画素に流れる電流を制御する電流制御用薄膜トランジスタと、

下部電極、有機発光層及び上部電極を含み、前記電源線から前記電流制御用薄膜トラン

ジスタを介して電流が供給される有機EL素子とを有し、

前記複数の走査線及び前記複数のデータ線が配置された層上に平坦化層が設けられ、

前記平坦化層上に、前記電源線、前記下部電極、及び前記上部電極と電氣的に接続された補助配線が配置され、

前記電源線は、前記平坦化層を挟んで前記走査線と交わる点、及び前記平坦化層を挟んで前記データ線と交わる点を有する、

有機EL表示装置。

【請求項2】

前記電源線は、前記下部電極と同一層に構成されている、

請求項1に記載の有機EL表示装置。

【請求項3】

前記上部電極は、前記発光画素の各々に共通して接続されており、

前記電源線は、前記補助配線と同一層に構成されている、

請求項1または2に記載の有機EL表示装置。

【請求項4】

前記電源線と、前記補助配線と、前記下部電極とは同一層に構成されている、

請求項3に記載の有機EL表示装置。

【請求項5】

前記平坦化層が有機物で形成されている、

請求項1に記載の有機EL表示装置。

【請求項6】

前記平坦化層の比誘電率を前記平坦化層の膜厚で除した値が、 $4 \times 10^{-6} \text{ m}^{-1}$ よりも小さい、

請求項5に記載の有機EL表示装置。

【請求項7】

前記電源線は、前記複数の走査線と直交する方向に配置されている、

請求項1に記載の有機EL表示装置。

【請求項8】

前記電源線上に、前記発光画素の各々の有機発光層を離隔する隔壁部が設けられている、

請求項7に記載の有機EL表示装置。

【請求項9】

前記補助配線は、前記電源線と並行となるように配置されている、

請求項3に記載の有機EL表示装置。

【請求項10】

前記電源線は、前記平坦化層を挟んで前記走査線と交わる点、及び前記平坦化層を挟んで前記データ線と交わる点を、前記発光画素が複数配置された領域内において有する、

請求項1に記載の有機EL表示装置。

【請求項11】

前記電源線は、前記複数のデータ線と並行な方向に配置された幹線と、前記複数の走査線と並行な方向に配置された枝線とからなり、

前記補助配線は、前記電源線の前記幹線と並行となるように配置され、

前記電源線は、前記補助配線と同一層に構成されている、

請求項1に記載の有機EL表示装置。

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/004083

A. CLASSIFICATION OF SUBJECT MATTER

H05B33/22(2006.01)i, H01L51/50(2006.01)i, H05B33/26(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05B33/22, H01L51/50, H05B33/26

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2005-189304 A (Seiko Epson Corp.), 14 July 2005 (14.07.2005), paragraphs [0037], [0039], [0062]; fig. 1, 5 (Family: none)	1, 7-9 2-6
X Y	JP 2007-156387 A (Seiko Epson Corp.), 21 June 2007 (21.06.2007), paragraphs [0021], [0030]; fig. 1, 8 & US 2007/0108440 A1 & EP 1786038 A2 & KR 10-2007-0051678 A & CN 1967863 A	1 2-9
Y	JP 2005-70741 A (Samsung SDI Co., Ltd.), 17 March 2005 (17.03.2005), paragraphs [0053], [0058]; fig. 4B & US 2005/0057460 A1 & KR 10-2005-0021718 A & CN 1592518 A	2-4

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
02 September, 2010 (02.09.10)Date of mailing of the international search report
21 September, 2010 (21.09.10)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/004083

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2004-127933 A (Semiconductor Energy Laboratory Co., Ltd.), 22 April 2004 (22.04.2004), paragraph [0078]; fig. 5 & JP 2007-5324 A & US 2005/0057151 A1 & WO 2004/026002 A1 & KR 10-2005-0053640 A & CN 1692679 A	2-6, 8
Y	JP 2005-31645 A (Semiconductor Energy Laboratory Co., Ltd.), 03 February 2005 (03.02.2005), paragraphs [0029], [0073], [0093]; fig. 1 & US 2005/0051776 A1 & US 2007/0257602 A1	3, 4
Y	JP 2006-58815 A (Sony Corp.), 02 March 2006 (02.03.2006), fig. 3 (Family: none)	3, 4
Y	JP 2009-259475 A (Sony Corp.), 05 November 2009 (05.11.2009), claims 6, 8; fig. 1, 4, 9 (Family: none)	3, 4
Y	JP 2009-116349 A (Seiko Epson Corp.), 28 May 2009 (28.05.2009), paragraphs [0048], [0052]; fig. 5, 7 & US 2004/0115989 A1 & US 2005/0186839 A1 & TW 591569 B & KR 10-2004-0027341 A & KR 10-2005-0119088 A & CN 1498041 A & CN 101355098 A	7-9
Y	JP 2006-11059 A (Seiko Epson Corp.), 12 January 2006 (12.01.2006), paragraph [0021]; fig. 3 (Family: none)	9

国際調査報告		国際出願番号 PCT/JP2010/004083	
A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. H05B33/22(2006.01)i, H01L51/50(2006.01)i, H05B33/26(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. H05B33/22, H01L51/50, H05B33/26			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2010年 日本国実用新案登録公報 1996-2010年 日本国登録実用新案公報 1994-2010年			
国際調査で使用了電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
X Y	JP 2005-189304 A（セイコーエプソン株式会社）2005.07.14, 段落【0037】、【0039】、【0062】、図1、図5（ファミリーなし）	1, 7-9 2-6	
X Y	JP 2007-156387 A（セイコーエプソン株式会社）2007.06.21, 段落【0021】、【0030】、図1、図8 & US 2007/0108440 A1 & EP 1786038 A2 & KR 10-2007-0051678 A & CN 1967863 A	1 2-9	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 02.09.2010		国際調査報告の発送日 21.09.2010	
国際調査機関の名称及びあて先 日本国特許庁（ISA/JP） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 池田 博一 電話番号 03-3581-1101 内線 3271	20 3491

国際調査報告		国際出願番号 PCT/J P 2 0 1 0 / 0 0 4 0 8 3
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2005-70741 A (三星エスディアイ株式会社) 2005.03.17, 段落【0053】, 【0058】, 図4B & US 2005/0057460 A1 & KR 10-2005-0021718 A & CN 1592518 A	2-4
Y	JP 2004-127933 A (株式会社半導体エネルギー研究所) 2004.04.22, 段落【0078】, 図5 & JP 2007-5324 A & US 2005/0057151 A1 & WO 2004/026002 A1 & KR 10-2005-0053640 A & CN 1692679 A	2-6, 8
Y	JP 2005-31645 A (株式会社半導体エネルギー研究所) 2005.02.03, 段落【0029】, 【0073】, 【0093】, 図1 & US 2005/0051776 A1 & US 2007/0257602 A1	3, 4
Y	JP 2006-58815 A (ソニー株式会社) 2006.03.02, 図3 (ファミリーなし)	3, 4
Y	JP 2009-259475 A (ソニー株式会社) 2009.11.05, 請求項6, 8, 図1, 図4, 図9 (ファミリーなし)	3, 4
Y	JP 2009-116349 A (セイコーエプソン株式会社) 2009.05.28, 段落【0048】, 【0052】, 図5, 図7 & US 2004/0115989 A1 & US 2005/0186839 A1 & TW 591569 B & KR 10-2004-0027341 A & KR 10-2005-0119088 A & CN 1498041 A & CN 101355098 A	7-9
Y	JP 2006-11059 A (セイコーエプソン株式会社) 2006.01.12, 段落【0021】, 図3 (ファミリーなし)	9

フロントページの続き

Fターム(参考) 3K107 AA01 BB01 CC31 CC35 CC43 DD37 DD39 DD89 DD90 EE03
5C094 AA05 AA14 BA03 BA27 DA13 DB01 HA08

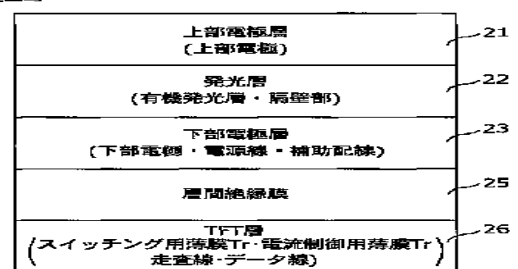
(注) この公表は、国際事務局(W I P O)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	有机EL表示装置		
公开(公告)号	JPWO2011158303A1	公开(公告)日	2013-08-15
申请号	JP2012520169	申请日	2010-06-18
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	小野晋也 松井雅史 戎野浩平		
发明人	小野 晋也 松井 雅史 戎野 浩平		
IPC分类号	H05B33/26 H01L51/50 H05B33/22 G09F9/30 H01L27/32		
CPC分类号	H01L27/3258 H01L27/3276 H01L51/5228 H05B45/60 G09G3/30 Y10S428/917		
FI分类号	H05B33/26.Z H05B33/14.A H05B33/22.Z G09F9/30.365.Z		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/CC35 3K107/CC43 3K107/DD37 3K107/DD39 3K107/DD89 3K107/DD90 3K107/EE03 5C094/AA05 5C094/AA14 5C094/BA03 5C094/BA27 5C094/DA13 5C094/DB01 5C094/HA08		
代理人(译)	新居 広守		
其他公开文献	JP5627682B2		
外部链接	Espacenet		

摘要(译)

在基板上，多条扫描线12，多条数据线13，布置在扫描线12和数据线13的交叉点附近的发光像素10，以及用于向发光像素10供应电流的电源。在包括线11的有机EL显示装置中，每个发光像素10包括开关薄膜晶体管15和开关薄膜晶体管15，开关薄膜晶体管15通过扫描线12将扫描信号提供给栅极，开关薄膜晶体管15从数据线13提供给栅极。根据通过栅极提供的数据电压来确定栅极电压，并且根据施加到栅极的电压来控制流过发光像素10的电流，电流控制薄膜晶体管16，下部电极17c和有机发光层。如图17b和17b所示，上部电极17a具有有机EL元件17，通过电流控制薄膜晶体管16从电源线11向其提供电流，该有机EL元件17在布置有多条扫描线12的TFT层26上具有层间绝缘。膜25设置在各层之间 在Enmaku 25电力线11被布置。

【図2】



21 Upper electrode layer (upper electrode)
22 Light-emitting layer (organic light-emitting layer, partition part)
23 Lower electrode layer (lower electrode, power source, auxiliary wiring)
25 Interlayer insulating film
26 TFT layer (thin-film transistor for switching, thin-film transistor for electrical current control, scanning lines, data lines)