

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5196812号  
(P5196812)

(45) 発行日 平成25年5月15日 (2013.5.15)

(24) 登録日 平成25年2月15日 (2013.2.15)

(51) Int.Cl.	F I	
<b>G09G 3/30 (2006.01)</b>	G09G 3/30	J
<b>G09F 9/30 (2006.01)</b>	G09F 9/30	338
<b>H01L 27/32 (2006.01)</b>	G09F 9/30	365Z
<b>G09G 3/20 (2006.01)</b>	G09G 3/20	611J
<b>H01L 51/50 (2006.01)</b>	G09G 3/20	621A
請求項の数 40 (全 36 頁) 最終頁に続く		

(21) 出願番号 特願2007-57203 (P2007-57203)  
 (22) 出願日 平成19年3月7日 (2007.3.7)  
 (65) 公開番号 特開2008-158477 (P2008-158477A)  
 (43) 公開日 平成20年7月10日 (2008.7.10)  
 審査請求日 平成19年3月7日 (2007.3.7)  
 審判番号 不服2011-20824 (P2011-20824/J1)  
 審判請求日 平成23年9月27日 (2011.9.27)  
 (31) 優先権主張番号 10-2006-0131962  
 (32) 優先日 平成18年12月21日 (2006.12.21)  
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 512187343  
 三星ディスプレイ株式会社  
 Samsung Display Co., Ltd.  
 大韓民国京畿道龍仁市器興区三星二路95  
 95, Samsung 2 Ro, Gih eung-Gu, Yongin-City  
 , Gyeonggi-Do, Korea  
 (74) 代理人 100146835  
 弁理士 佐伯 義文  
 (74) 代理人 100089037  
 弁理士 渡邊 隆  
 (72) 発明者 鄭 普容  
 大韓民国京畿道龍仁市器興邑公稅里428  
 -5

最終頁に続く

(54) 【発明の名称】 有機電界発光表示装置及びその駆動方法

(57) 【特許請求の範囲】

【請求項1】

走査信号を伝達する走査信号線、データ信号を伝達するデータ信号線及び前記走査信号線と前記データ線に電氣的に繋がれた画素を含む有機電界発光表示装置において、

前記画素は、

前記走査信号線の前記走査信号に応じて前記データ線からデータ信号を伝達する第1スイッチング素子と、

前記第1スイッチング素子に電氣的に繋がれて第1電源電圧線からの駆動電流を制御する駆動トランジスタと、

前記駆動トランジスタと前記第1電源電圧線間に電氣的に繋がれた容量性素子と、

前記駆動トランジスタと第2電源電圧線間に電氣的に繋がれ、前記駆動トランジスタによって制御される駆動電流で画像を表示する有機電界発光素子と、

前記容量性素子と初期化電源電圧線間に電氣的に繋がれ、前記容量性素子を初期化する初期化スイッチング素子と、

前記第2電源電圧線と前記初期化電源電圧線間に電氣的に繋がれ、前記有機電界発光素子に逆バイアス電圧を印加する逆バイアス印加用スイッチング素子と、を含み、

それぞれの画素は水平に奇数と偶数ラインとに分けられ、

奇数及び偶数ラインの画素はそれぞれ駆動期間がデータ電圧及び駆動トランジスタのしきい電圧保存期間と発光期間とに分離され、

前記第1電源電圧線と前記第1スイッチング素子間には第2スイッチング素子が電氣的

に繋がれ、前記駆動トランジスタと前記有機電界発光素子間には第3スイッチング素子が電氣的に繋がれ、前記駆動トランジスタの制御電極とドレーン間には第4スイッチング素子が電氣的に繋がれ、前記第4スイッチング素子の制御電極には前記走査信号線が電氣的に繋がれ、

前記奇数ラインの画素回路にある第2スイッチング素子は第1フレーム期間中ターンオフされ、第2フレーム期間中ターンオンされ、

前記走査信号線は奇数と偶数とに分けられ、前記奇数に対応する有機電界発光素子と偶数に対応する有機電界発光素子には相異なる第1電源電圧線による電流が供給される

ことを特徴とする有機電界発光表示装置。

【請求項2】

奇数ラインの画素の非発光期間(第1フレーム)には偶数ラインの画素が発光し、偶数ラインの画素の非発光期間(第2フレーム)には奇数ラインの画素が発光する

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項3】

前記奇数ラインの画素回路にある第1スイッチング素子は第1フレーム期間中ターンオンされ、第2フレーム期間中ターンオフされる

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項4】

前記偶数ラインの画素回路にある第1スイッチング素子は第1フレーム期間中ターンオフされ、第2フレーム期間中ターンオンされる

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項5】

前記奇数ラインの画素回路にある駆動トランジスタは第1フレーム期間中ターンオフされ、第2フレーム期間中ターンオンされる

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項6】

前記偶数ラインの画素回路にある駆動トランジスタは第1フレーム期間中ターンオンされ、第2フレーム期間中ターンオフされる

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項7】

前記奇数ラインの画素回路にある容量性素子は第1フレーム期間中データ電圧及び駆動トランジスタのしきい電圧が充電され、第2フレーム期間中放電して前記有機電界発光素子に電流を流す

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項8】

前記偶数ラインの画素回路にある容量性素子は第1フレーム期間中放電して前記有機電界発光素子に電流を流し、第2フレーム期間中データ電圧及び駆動トランジスタのしきい電圧が充電される

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項9】

前記奇数ラインの画素回路にある有機電界発光素子は第1フレーム期間中逆バイアス電圧が印加され、第2フレーム期間中順方向の電流が流れて発光する

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項10】

前記偶数ラインの画素回路にある有機電界発光素子は第1フレーム期間中順方向の電流が流れて発光し、第2フレーム期間中逆バイアス電圧が印加される

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項11】

前記奇数ラインの画素回路にある逆バイアス印加用スイッチング素子は第1フレーム期間中ターンオンされ、第2フレーム期間中ターンオフされる

10

20

30

40

50

ことを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 1 2】

前記偶数ラインの画素回路にある逆バイアス印加用スイッチング素子は第 1 フレーム期間中ターンオフされ、第 2 フレーム期間中ターンオンされる

ことを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 1 3】

前記第 1 電源電圧線と前記第 1 スwitchング素子間には、第 2 スwitchング素子が電氣的に繋がれた

ことを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 1 4】

前記駆動トランジスタと前記有機電界発光素子間には、第 3 スwitchング素子が電氣的に繋がれた

ことを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 1 5】

前記駆動トランジスタの制御電極とドレイン間には、第 4 スwitchング素子が電氣的に繋がれ、前記第 4 スwitchング素子の制御電極には前記走査信号線が電氣的に繋がれた

ことを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 1 6】

前記偶数ラインの画素回路にある第 2 スwitchング素子は第 1 フレーム期間中ターンオンされ、第 2 フレーム期間中ターンオフされる

ことを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 1 7】

前記奇数ラインの画素回路にある第 3 スwitchング素子は第 1 フレーム期間中ターンオフされ、第 2 フレーム期間中ターンオンされる

ことを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 1 8】

前記偶数ラインの画素回路にある第 3 スwitchング素子は第 1 フレーム期間中ターンオンされ、第 2 フレーム期間中ターンオフされる

ことを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 1 9】

前記奇数ラインの画素回路にある第 4 スwitchング素子は第 1 フレーム期間中ターンオンされ、第 2 フレーム期間中ターンオフされる

ことを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 2 0】

前記偶数ラインの画素回路にある第 4 スwitchング素子は第 1 フレーム期間中ターンオフされ、第 2 フレーム期間中ターンオンされる

ことを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 2 1】

前記第 1 スwitchング素子は制御電極が前記走査信号線に電氣的に繋がれ、前記データ線と前記第 1 電源電圧線間に電氣的に繋がれた

ことを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 2 2】

前記駆動トランジスタは、前記第 1 電源電圧線と前記第 2 電源電圧線間に電氣的に繋がれた

ことを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 2 3】

前記容量性素子は前記第 1 電源電圧線と前記初期化電源電圧線間に電氣的に繋がれた

ことを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 2 4】

前記初期化スswitchング素子は以前走査信号線に制御電極が電氣的に繋がれ、前記第 1

10

20

30

40

50

電源電圧線と前記初期化電源電圧線間に電氣的に繋がれた

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項 25】

前記逆バイアス印加用スイッチング素子は、制御電極が発光逆制御信号線に電氣的に繋がれ、前記有機電界発光素子のアノードと前記初期化電源電圧線間に電氣的に繋がれた

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項 26】

前記逆バイアス印加用スイッチング素子は、制御電極が発光逆制御信号線に電氣的に繋がれ、第1電極が前記初期化スイッチング素子の第1電極、前記有機電界発光素子のアノード、及び前記第3スイッチング素子の第2電極と電氣的に繋がれ、第2電極が前記初期化電源電圧線と電氣的に繋がれた

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項 27】

前記有機電界発光素子はアノードが第1電源電圧線に電氣的に繋がれ、カソードが第2電源電圧線に電氣的に繋がれた

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項 28】

前記第2スイッチング素子は制御電極が発光制御信号線に電氣的に繋がれ、前記第1電源電圧線と前記データ線間に電氣的に繋がれた

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項 29】

前記第3スイッチング素子は制御電極が第2スイッチング素子の制御電極に電氣的に繋がれ、第1電源電圧線と第2電源電圧線間に電氣的に繋がれた

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項 30】

前記有機電界発光素子のカソードに第2電源電圧線が電氣的に繋がれ、前記第2電源電圧線による第2電源電圧が前記初期化電源電圧線による初期化電源電圧より大きい

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項 31】

前記第1スイッチング素子、駆動トランジスタ、初期化スイッチング素子及び逆バイアス印加用スイッチング素子は、N型チャンネルトランジスタである

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項 32】

前記第1スイッチング素子、駆動トランジスタ、初期化スイッチング素子及び逆バイアス印加用スイッチング素子は、P型チャンネルトランジスタである

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項 33】

前記第2スイッチング素子、第3スイッチング素子、及び第4スイッチング素子は、N型チャンネルトランジスタである

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項 34】

前記第2スイッチング素子、第3スイッチング素子、及び第4スイッチング素子は、P型チャンネルトランジスタである

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項 35】

前記有機電界発光素子は発光層を備え、前記発光層は蛍光材料及び燐光材料のうち選択されたいずれか1つまたはその混合物である

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項 36】

前記発光層は赤色発光材料、緑色発光材料、青色発光材料のうち選択されたいずれか1

10

20

30

40

50

つまたはその混合物である

ことを特徴とする請求項3 5に記載の有機電界発光表示装置。

【請求項 3 7】

前記駆動トランジスタは非晶質シリコン薄膜トランジスタ、ポリシリコン薄膜トランジスタ、有機薄膜トランジスタ及びナノ薄膜半導体トランジスタのうち選択されたいずれか1つである

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項 3 8】

前記駆動トランジスタはニッケル(Ni)、カドミウム(Cd)、コバルト(Co)、チタン(Ti)、パラジウム(Pd)及びタングステン(W)のうち選択されたいずれか1つを有するポリシリコントランジスタである

ことを特徴とする請求項1に記載の有機電界発光表示装置。

【請求項 3 9】

請求項1乃至請求項3 8のいずれか一項に記載の有機電界発光表示装置の駆動方法において、

パネル(映像表示部)の各画素は水平に奇数及び偶数ラインの画素に分けられ、前記奇数ラインの画素には奇数ライン用第1電源電圧線が電氣的に繋がれ、前記偶数ラインの画素には偶数ライン用第1電源電圧線が電氣的に繋がれ、奇数(または偶数)ラインの画素が発光すれば、偶数(または奇数)ラインの画素はデータを書き込むと同時に有機電界発光素子に逆バイアス電圧を印加する第1フレーム期間

、奇数(または偶数)ラインの画素がデータを書き込むと同時に有機電界発光素子に逆バイアス電圧を印加すると、偶数(または奇数)ラインの画素は発光する第2フレーム期間を繰り返して行い、映像を表示する

ことを特徴とする有機電界発光表示装置の駆動方法。

【請求項 4 0】

前記第1フレーム及び第2フレームの期間は1:1である

ことを特徴とする請求項3 9に記載の有機電界発光表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機電界発光表示装置及びその駆動方法に関し、より詳しくは、インターレース方式を適用することによって、大型パネル駆動時、駆動回路の速度マージン確保し、データ書き込み時間と発光時間とを分離して駆動することで、第1電源電圧線(VDDライン)の電圧降下(IR-DROP)を防止すると同時に有機電界発光表示装置の画素回路内の有機電界発光素子OLED(Organic Light Emitting Diode)の劣化(Degradation)現象を最小化することができる有機電界発光表示装置及びその駆動方法に関する。

本願は、韓国で2006年12月21日出願された韓国特許出願No.特願10-2006-0131962号、及び2006年12月13日出願された韓国特許出願No.特願10-2006-0127291号に対し優先権を主張し、その内容をここに援用する。

【背景技術】

【0002】

近年、有機電界発光表示装置は薄さと広い視野角、そして速い反応速度などの長所から、次世代平板ディスプレイとして脚光を浴びている。このような、有機電界発光表示装置は各画素(Pixel)の有機電界発光素子OLEDに流れる電流の量を制御することで、各画素の明るさ(Brightness)を制御して映像を表示する。言い換えると、データ電圧に対応する電流が有機電界発光素子に供給され、供給された電流に対応して有機電界発光素子が発光するようになる。このとき、印加されるデータ電圧は階調を表現す

10

20

30

40

50

るために一定範囲において多段階の値を有する。

【0003】

駆動トランジスタとして非晶質シリコン(a-si)を使った薄膜トランジスタ(Thin Film Transistor; TFT)を用いる場合、電流駆動能力は相対的に低いものの表示装置の均一度に優れて大面積工程に有利な長所を有する。

【0004】

このような有機電界発光表示装置を駆動するための駆動方法として、プログレッシブ(Progressive)走査方法及びインターレース(Interlace)走査方法がある。プログレッシブ走査方法は画面の左上部から画面の右下部まで順次走査線を駆動する方式であって、この方式は映像を1つのフレームにおいて一度だけですべての水平ラインに表示する方式である。

10

【0005】

インターレース走査方法は1つの映像を表示するとき、1つのイメージフレームにおいて水平ラインの半分のみを表示する方式であって、この方式は1つのフレームを2つのフィールド(Odd/Even)に分けて走査したり、2回のフレームを第1フレーム(Odd)、第2フレーム(Even)に分けて走査したりすることもできる。

【0006】

前記プログレッシブ走査方法を用いる場合、静止画面において優れた画質を見せる長所があるが、インターレース方式の走査速度の半分に過ぎないため、大型パネル駆動の際に駆動回路の速度マージンを確保し難いという問題がある。また、プログレッシブ走査方法を用いる場合、第1電源電圧線VDDが各画素回路を通るにつれて電圧降下(IR-DROP)が生じ、ますます画素の輝度が低くなる問題がある。さらに、一般的な有機電界発光表示装置においては、有機電界発光素子OLEDのアノードからカソードへと一方向だけに電流が流れるようになり、有機薄膜の正孔輸送層HTLと発光層EML間、または電子輸送層ETLと発光層EML間に空間電荷が保存される。このような空間電荷の累積により、有機電界発光素子OLEDに流れる電流IOLEDが減少することがある。これにより、各画素の明るさが減少することで、前記画素回路を採択した有機電界発光表示装置の明るさが、時間が経つにつれて徐々に減少するという問題点がある。さらに、有機電界発光表示装置の寿命が短縮されることがある。そして、画素回路毎の有機電界発光素子の劣化程度の差により、結果的に有機電界発光表示装置全体の輝度がばらつく問題がある。

20

30

【発明の開示】

【発明が解決しようとする課題】

【0007】

本発明は、上述した従来の問題点を克服するためのものであって、

本発明の主な目的は、インターレース走査方式を適用して大型パネル駆動時の駆動回路速度のマージンを確保し、データ書き込み時間と発光時間とを分離して駆動することで、第1電源電圧線VDDの電圧降下(IR-DROP)を補償するところにある。

【0008】

本発明の他の目的は、有機電界発光素子に逆バイアス電圧を印加して前記有機電界発光素子の劣化(Degradation)現象を減少させ、このような劣化現象減少によって有機電界発光素子の寿命及び各画素間の輝度の均一性(Uniformity)を増大させることのできる有機電界発光表示装置及びその駆動方法を提供するところにある。

40

【0009】

本発明のさらに他の目的は、しきい電圧Vth補償回路を適用することで、しきい電圧を有する半導体素子のしきい電圧の不均一性及び変化を補償するところにある。

【0010】

本発明の目的を実現するためにプログレッシブ走査方式を適用する場合、1フレームの画像表示期間を第1期間T11、第2期間T12及び第3期間T13に分け、第1期間には容量性素子に初期化電源電圧線が電氣的に繋がれ、前記容量性素子と駆動トランジスタの制御電極を初期化させると同時に有機電界発光素子に逆バイアス電圧を印加する。第2

50

期間には、前記容量性素子に電圧が保存されると同時に有機電界発光素子に逆バイアス電圧が印加される。第3期間には、有機電界発光素子にデータ電圧に対応する電流が流れることで有機電界発光素子が発光するようになり、前記第1期間、第2期間、及び第3期間を順次行うことで有機電界発光素子の劣化現象を減少させることができる。この場合、第1期間、第2期間は非発光期間となり、第3期間が発光期間となる。非発光期間は発光期間に比べて相対的に短くすることができる。本発明の目的を実現するためにインターレース走査方式を適用する場合、画像表示期間を第1フレーム、第2フレームに分け、第1フレームの間には、奇数ラインの画素が順次前記容量性素子にデータ電圧及び駆動トランジスタのしきい電圧を保存すると同時に有機電界発光素子に逆バイアス電圧を印加し、偶数ラインの画素は発光するようになる。

10

**【0011】**

第2フレームの間には、奇数ラインの画素は発光するようになり、偶数ラインの画素は順次前記容量性素子にデータ電圧及び駆動トランジスタのしきい電圧を保存すると同時に有機電界発光素子に逆バイアス電圧を印加するようになる。前記フレームが順次進行しながら、有機電界発光表示装置の映像表示部（パネル）は飛び越し走査方式（インターレース方式）で駆動される。このような、インターレース方式の駆動方法によって大型パネル駆動時の駆動回路の速度マージンを確保できるようになり、各ラインの発光期間とデータ書き込み期間とが分離されることで、第1電源電圧線の電圧降下（IR-DROP）を補償することができる。さらに、非発光期間中には、前記有機電界発光素子に逆バイアス電圧を印加することで前記有機電界発光素子の劣化現象を防止することができる。

20

**【課題を解決するための手段】****【0012】**

一般に、有機電界発光表示装置は行列状に配列された $N \times M$ 個の有機発光セルを電圧駆動または電流駆動して映像を表現する。

**【0013】**

ダイオード特性を有する有機電界発光素子は（一般にOLEDと呼ばれる）、図1に示されたようにアノード（Anode; ITO）、有機薄膜（有機層）及びカソード（Cathode; Metal）でなっている。前記有機薄膜は、正孔の均衡を良くして発光効率を向上させるために発光層（Emitting Layer、EML）、電子を輸送する電子輸送層（Electron Transport Layer、ETL）及び正孔を輸送する正孔輸送層（Hole Transport Layer、HTL）を含む多層構造となり得る。また、これと別に、前記電子輸送層の一側面に電子を注入する電子注入層（Electron Injecting Layer、EIL）と前記正孔輸送層の一側面に正孔を注入する正孔注入層（Hole Injection Layer）がさらに形成され得る。さらに、燐光型有機電界発光素子の場合には、正孔抑制層（Hole Blocking Layer; HBL）が前記発光層EMLと前記電子輸送層ETL間に選択的に形成でき、電子抑制層（Electron Blocking Layer; EBL）が前記発光層EMLと正孔輸送層HTL間に選択的に形成され得る。また、前記有機薄膜（有機層）は2種の層を混合してその厚さを減少させるスリム型有機電界発光素子（Slim OLED）構造に形成することもできる。例えば、前記正孔注入層HILと前記正孔輸送層HTLを同時に形成する正孔注入輸送層（Hole Injection Transport Layer; HITL）構造、及び前記電子注入層EILと前記電子輸送層ETLを同時に形成する電子注入輸送層（Electron Injection Transport Layer; EITL）構造を選択的に形成することができる。前記のようなスリム型有機電界発光素子は、発光効率を増加させるところにその使用の目的がある。また、前記アノードと発光層EML間に選択的にバッファ層（Buffer Layer）を形成することができる。前記バッファ層は電子をバッファリングする電子バッファ層（Electron Buffer Layer）と正孔をバッファリングする正孔バッファ層（Hole Buffer Layer）とに区分できる。前記電子バッファ層は陰極と電子注入層EIL間に選択的に形成することができ、前記電子注入層EILの機

30

40

50

能に代わって形成することができる。このとき、前記有機薄膜の積層構造は発光層 E M L / 電子輸送層 E T L / 電子バッファ層 / カソードとなり得る。また、前記正孔バッファ層は前記アノードと前記正孔注入層 E I L 間に選択的に形成でき、前記正孔注入層 H I L の機能に代わって形成することができる。このとき、前記有機薄膜の積層構造は、アノード / 正孔バッファ層 / 正孔輸送層 H T L / 発光層 E M L となり得る。

【 0 0 1 4 】

前記構造について可能な積層構造を記載すると、次のようである。

【 0 0 1 5 】

a) 正常積層構造 ( Normal Stack Structure )

- 1) アノード / 正孔注入層 / 正孔輸送層 / 発光層 / 電子輸送層 / 電子注入層 / カソード 10
- 2) アノード / 正孔バッファ層 / 正孔注入層 / 正孔輸送層 / 発光層 / 電子輸送層 / 電子注入層 / カソード
- 3) アノード / 正孔注入層 / 正孔輸送層 / 発光層 / 電子輸送層 / 電子注入層 / 電子バッファ層 / カソード
- 4) アノード / 正孔バッファ層 / 正孔注入層 / 正孔輸送層 / 発光層 / 電子輸送層 / 電子注入層 / 電子バッファ層 / カソード
- 5) アノード / 正孔注入層 / 正孔バッファ層 / 正孔輸送層 / 発光層 / 電子輸送層 / 電子注入層 / カソード
- 6) アノード / 正孔注入層 / 正孔輸送層 / 発光層 / 電子輸送層 / 電子バッファ層 / 電子注入層 / カソード 20

【 0 0 1 6 】

b) 正常スリム構造 ( Normal Slim Structure )

- 1) アノード / 正孔注入輸送層 / 発光層 / 電子輸送層 / 電子注入層 / 陰極
- 2) アノード / 正孔バッファ層 / 正孔注入輸送層 / 発光層 / 電子輸送層 / 電子注入層 / カソード
- 3) アノード / 正孔注入層 / 正孔輸送層 / 発光層 / 電子注入輸送層 / 電子バッファ層 / カソード
- 4) アノード / 正孔バッファ層 / 正孔輸送層 / 発光層 / 電子注入輸送層 / 電子バッファ層 / カソード
- 5) アノード / 正孔注入輸送層 / 正孔バッファ層 / 発光層 / 電子輸送層 / 電子注入層 / カソード 30
- 6) アノード / 正孔注入層 / 正孔輸送層 / 発光層 / 電子バッファ層 / 電子注入輸送層 / カソード

【 0 0 1 7 】

c) 逆相積層構造 ( Inverted Stack Structure )

- 1) カソード / 電子注入層 / 電子輸送層 / 発光層 / 正孔輸送層 / 正孔注入層 / アノード
- 2) カソード / 電子注入層 / 電子輸送層 / 発光層 / 正孔輸送層 / 正孔注入層 / 正孔バッファ層 / アノード
- 3) カソード / 電子バッファ層 / 電子注入層 / 電子輸送層 / 発光層 / 正孔輸送層 / 正孔注入層 / アノード 40
- 4) カソード / 電子バッファ層 / 電子注入層 / 電子輸送層 / 発光層 / 正孔輸送層 / 正孔バッファ層 / アノード
- 5) カソード / 電子注入層 / 電子輸送層 / 発光層 / 正孔輸送層 / 正孔バッファ層 / 正孔注入層 / アノード
- 6) カソード / 電子注入層 / 電子バッファ層 / 電子輸送層 / 発光層 / 正孔輸送層 / 正孔注入層 / アノード

【 0 0 1 8 】

d) 逆相スリム構造 ( Inverted Slim Structure )

- 1) カソード / 電子注入層 / 電子輸送層 / 発光層 / 正孔注入層 / アノード
- 2) カソード / 電子注入層 / 電子輸送層 / 発光層 / 正孔注入輸送層 / 正孔バッファ層 / 50

アノード

3) カソード / 電子バッファ層 / 電子注入輸送層 / 発光層 / 正孔輸送層 / 正孔注入層 / アノード

4) カソード / 電子バッファ層 / 電子注入輸送層 / 発光層 / 正孔輸送層 / 正孔注入層 / アノード

5) カソード / 電子注入層 / 電子輸送層 / 発光層 / 正孔バッファ層 / 正孔注入輸送層 / アノード

6) カソード / 電子注入輸送層 / 電子バッファ層 / 発光層 / 正孔輸送層 / 正孔注入層 / アノード

ここで、カソード (Cathode) は陰極を、アノード (Anode) は陽極を意味する。

10

#### 【0019】

このような有機電界発光素子の駆動方式としては、受動マトリクス (Passive matrix) 方式と能動マトリクス (Active Matrix) 方式が知られている。前記受動マトリクス方式は、陽極と陰極とを直交させて形成し、ラインを選択して駆動することで、製造工程が簡単で投資費が少ないものの大画面具現の際に電流消費量が多いという短所がある。前記能動マトリクス方式は、薄膜トランジスタのような能動素子及び容量性素子を各画素に形成することで、電流消費量が少なく画質及び寿命に優れて中大型まで拡大可能であるという長所がある。上述したように能動マトリクス方式においては、有機電界発光素子と薄膜トランジスタを基盤とした画素回路構成が必須であるが、この際に前記薄膜トランジスタとしては非晶質シリコン薄膜トランジスタまたは多結晶シリコン薄膜トランジスタを用いることになる。図2を参照すれば、有機電界発光表示装置の画素回路が示され、図3を参照すれば、図2に示された画素回路の駆動タイミング図が示されている。このような画素回路はN×M個の画素のうち1つを代表的に示したものである。図2に示されたように、有機電界発光表示装置の画素回路は、走査信号を供給する走査信号線S[N]、データ信号を供給するデータ信号線D[M]、第1電源電圧を供給する第1電源電圧線VDD、第2電源電圧を供給する第2電源電圧線VSS、駆動トランジスタDR\_\_TR、スイッチング素子SW\_\_TR、容量性素子C及び有機電界発光素子OLEDを含む。ここで、前記第1電源電圧は前記第2電源電圧に比べて相対的に高いレベルの電圧であってもよい。

20

30

#### 【0020】

上述した画素回路の1フレームの間の動作を図3を参照して説明する。

#### 【0021】

図3に表示されたように走査信号が供給され、その後、少し時間をあけてデータ信号が供給される。少し時間をあける理由は、走査信号の供給によるスイッチング素子のターンオン時間からデータ信号の供給時間までのマージンを確保するためである。再び、図2の画素回路を図3のタイミング図にしたがって説明すれば、前記走査信号線S[N]から走査信号が供給されると、前記スイッチング素子SW\_\_TRがターンオンされる。したがって、前記データ線D[M]からのデータ信号(電圧)は、前記駆動トランジスタDR\_\_TRの制御電極及び前記容量性素子Cの第1電極Aに供給される。

40

#### 【0022】

したがって、前記第1電源電圧線VDDからの第1電源電圧が前記駆動トランジスタDR\_\_TRを介して前記有機電界発光素子OLEDに供給されることで、前記有機電界発光素子OLEDは1フレームの間、一定輝度で発光するようになる。勿論、前記容量性素子Cには前記データ線D[M]から供給されるデータ電圧が保存されるため、前記走査信号線S[N]からの走査信号供給が遮断されると言っても、1フレームの間、前記駆動トランジスタDR\_\_TRはターンオン状態を維持し続ける。

#### 【0023】

さらに、フレームが進行すると、有機電界発光素子にはアノードからカソード方向に順方向の電流が印加され続ける。継続的に有機電界発光素子OLEDのアノードからカソー

50

ドへと一方向だけに電流が流れると、有機薄膜の正孔輸送層HTLと発光層EML間、または、電子輸送層ETLと発光層EML間に空間電荷が保存される。このような空間電荷の累積により、有機電界発光素子OLEDに流れる電流IOLEDが減少することがある。これにより、各画素の明るさが減少するようになり、前記画素回路を採択した有機電界発光表示装置の明るさが時間が経つにつれ徐々に減少する問題点がある。さらに、有機電界発光表示装置の寿命が短縮する恐れがある。さらに、画素回路毎の有機電界発光素子の劣化程度の差により、結果的に有機電界発光表示装置全体の輝度がばらつく問題がある。

【0024】

また、有機電界発光表示装置をプログレッシブ(Progressive)方式で駆動させる場合、大型パネル駆動時、駆動回路の速度マージン確保に問題が起こり得る。さらに、プログレッシブ方式で第1電源電圧線VDDを1つだけ使って駆動する場合、前記第1電源電圧線が各画素回路を介して電氣的に繋がれることにより、電圧降下(IR-DROP)現象によって前記第1電源電圧線VDDから遠くなるほど輝度が減少する問題がある。

10

【0025】

前記問題を解決するために本発明による有機電界発光表示装置は、走査信号を伝達する走査信号線、画像信号に対応するデータ信号を伝達するデータ線と、前記走査信号線の前記走査信号に応じて前記データ線からデータ信号を伝達する第1スイッチング素子と、前記第1スイッチング素子に電氣的に繋がれて第1電源電圧線からの駆動電流を制御する駆動トランジスタと、前記第1電源電圧線の間電氣的に繋がれた容量性素子と、前記駆動トランジスタと第2電源電圧線間に電氣的に繋がれて前記駆動トランジスタによって制御される駆動電流で画像を表示する有機電界発光素子と、前記容量性素子と初期化電源電圧線間に電氣的に繋がれて前記容量性素子を初期化する初期化スイッチング素子と、前記第2電源電圧線と前記初期化電源電圧線間に電氣的に繋がれて前記有機電界発光素子に逆バイアス電圧を印加する逆バイアス印加用スイッチング素子と、を含む。

20

【0026】

前記有機電界発光表示装置は、前記第1電源電圧線と前記第1スイッチング素子間に電氣的に繋がれた第2スイッチング素子を含み得る。

【0027】

前記有機電界発光表示装置は、前記駆動トランジスタと前記有機電界発光素子間に電氣的に繋がれた第3スイッチング素子を含み得る。

30

【0028】

前記有機電界発光表示装置は、前記走査信号線に制御電極が繋がれ、前記駆動トランジスタの制御電極とドレーン間に電氣的に繋がれた第4スイッチング素子を含み得る。

【0029】

前記第1スイッチング素子は、制御電極が前記走査信号線に電氣的に繋がれ、前記データ線と前記第1電源電圧線間に電氣的に繋がれてもよい。

【0030】

前記駆動トランジスタは、前記第1電源電圧線と前記第2電源電圧線間に電氣的に繋がれることができる。

40

【0031】

前記容量性素子は、前記第1電源電圧線と前記初期化電源電圧線間に電氣的に繋がれてもよい。

【0032】

前記初期化スイッチング素子は、以前走査信号線に制御電極が電氣的に繋がれ、前記第1電源電圧線と前記初期化電源電圧線間に電氣的に繋がれてもよい。

【0033】

前記逆バイアス印加用スイッチング素子は、制御電極が発光逆制御信号線に電氣的に繋がれ、前記有機電界発光素子のアノードと前記初期化電源電圧線間に電氣的に繋がれても

50

よい。

【 0 0 3 4 】

また、前記逆バイアス印加用スイッチング素子は、制御電極が発光逆制御信号線に電氣的に繋がれ、前記初期化スイッチング素子と前記初期化電源電圧線間に電氣的に繋がれてもよい。

【 0 0 3 5 】

前記有機電界発光素子は、アノードが第 1 電源電圧線に電氣的に繋がれ、カソードが第 2 電源電圧線に電氣的に繋がれてもよい。

【 0 0 3 6 】

前記第 2 スwitching 素子は、制御電極が発光制御信号線に電氣的に繋がれ、前記第 1 電源電圧線と前記データ線間に電氣的に繋がれてもよい。

10

【 0 0 3 7 】

前記第 3 スwitching 素子は、制御電極が第 2 スwitching 素子の制御電極に電氣的に繋がれ、第 1 電源電圧線と第 2 電源電圧線間に電氣的に繋がれてもよい。

【 0 0 3 8 】

前記有機電界発光表示装置は、前記有機電界発光素子のカソードに第 2 電源電圧線が電氣的に繋がれ、前記第 2 電源電圧線による第 2 電源電圧が前記初期化電源電圧線による初期化電源電圧より大きくなり得る。

【 0 0 3 9 】

前記有機電界発光表示装置は、1 フレームの画像表示期間中に前記初期化スイッチング素子、逆バイアス印加用スイッチング素子がターンオンされ、前記第 1 スwitching 素子、第 4 スwitching 素子、第 2 スwitching 素子、及び第 3 スwitching 素子がターンオフされると、前記初期化電源電圧線から初期化電源が容量性素子の第 1 電極に印加され、前記第 2 電源電圧線から第 2 電源電圧が有機電界発光素子のカソードからアノード方向に印加されて前記初期化電源電圧線に伝達されてもよい。

20

【 0 0 4 0 】

前記有機電界発光表示装置は、1 フレームの画像表示期間中に前記第 1 スwitching 素子、第 4 スwitching 素子及び逆バイアス印加用スイッチング素子がターンオンされ、前記第 2 スwitching 素子、第 3 スwitching 素子及び初期化スイッチング素子がターンオフされると、前記データ線からのデータ信号が前記容量性素子の第 1 電極に印加され、前記第 1 電源電圧線からの第 1 電源電圧は前記容量性素子の第 2 電極に印加されてもよい。

30

【 0 0 4 1 】

前記有機電界発光表示装置は、1 フレームの画像表示期間中に前記第 2 スwitching 素子及び第 3 スwitching 素子がターンオンされ、前記第 1 スwitching 素子、第 4 スwitching 素子、初期化スイッチング素子及び逆バイアス印加用スイッチング素子がターンオフされると、前記第 1 電源電圧線、前記駆動トランジスタ及び前記有機電界発光素子が電氣的に繋がれて前記有機電界発光素子のアノードからカソード方向に電流が印加されてもよい。

【 0 0 4 2 】

前記第 1 スwitching 素子、駆動トランジスタ、初期化スイッチング素子及び逆バイアス印加用スイッチング素子は、N 型チャネルトランジスタであってもよい。

40

【 0 0 4 3 】

前記第 1 スwitching 素子、駆動トランジスタ、初期化スイッチング素子及び逆バイアス印加用スイッチング素子は、P 型チャネルトランジスタであってもよい。

【 0 0 4 4 】

前記第 2 スwitching 素子、第 3 スwitching 素子及び第 4 スwitching 素子は、N 型チャネルトランジスタであってもよい。

【 0 0 4 5 】

前記第 2 スwitching 素子、第 3 スwitching 素子及び第 4 スwitching 素子は、P 型チャネルトランジスタであってもよい。

50

## 【0046】

前記有機電界発光素子は、発光層を備え、前記発光層は蛍光材料及び燐光材料のうち選択されたいずれか1つまたはその混合物であってもよい。

## 【0047】

前記発光層は赤色発光材料、緑色発光材料、青色発光材料のうち選択されたいずれか1つまたはその混合物であってもよい。

## 【0048】

前記駆動トランジスタは、非晶質シリコン薄膜トランジスタ、ポリシリコン薄膜トランジスタ、有機薄膜トランジスタ及びナノ薄膜半導体トランジスタのうち選択されたいずれか1つであってもよい。

## 【0049】

前記駆動トランジスタはニッケル(Ni)、カドミウム(Cd)、コバルト(Co)、チタン(Ti)、パラジウム(Pd)及びタングステン(W)のうち選択されたいずれか1つを有するポリシリコントランジスタであってもよい。

## 【0050】

また、前記有機電界発光表示装置は、走査信号を伝達する走査信号線、データ信号を伝達するデータ信号線と前記走査信号線の前記走査信号に応じて前記データ線からデータ信号を伝達する第1スイッチング素子、前記第1スイッチング素子に電氣的に繋がれて第1電源電圧線からの駆動電流を制御する駆動トランジスタ、前記駆動トランジスタと前記第1電源電圧線間に電氣的に繋がれた容量性素子、前記駆動トランジスタと第2電源電圧線間に電氣的に繋がれ、前記駆動トランジスタによって制御される駆動電流で画像を表示する有機電界発光素子、前記容量性素子と初期化電源電圧線間に電氣的に繋がれ、前記容量性素子を初期化する初期化スイッチング素子、前記第2電源電圧線と前記初期化電源電圧線間に電氣的に繋がれ、前記有機電界発光素子に逆バイアス電圧を印加する逆バイアス印加用スイッチング素子を含むことができ、それぞれの画素は水平に奇数と偶数ラインとに分けられ、奇数及び偶数ラインの画素はそれぞれ駆動期間がデータ電圧及び駆動トランジスタのしきい電圧保存期間と発光期間とに分離できる。

## 【0051】

奇数ラインの画素の非発光期間(第1フレーム)には偶数ラインの画素が発光し、偶数ラインの画素の非発光期間(第2フレーム)には奇数ラインの画素が発光できる。

## 【0052】

前記走査信号線は奇数と偶数とに分けられ、前記奇数に対応する有機電界発光素子と偶数に対応する有機電界発光素子には相異なる第1電源電圧線による電流が供給されることができ。

## 【0053】

前記奇数ラインの画素回路にある第1スイッチング素子は、第1フレーム期間中ターンオンされ、第2フレーム期間中ターンオフされることができ。

## 【0054】

前記偶数ラインの画素回路にある第1スイッチング素子は、第1フレーム期間中ターンオフされ、第2フレーム期間中ターンオンされることができ。

## 【0055】

前記奇数ラインの画素回路にある駆動トランジスタは、第1フレーム期間中ターンオフされ、第2フレーム期間中ターンオンされることができ。

## 【0056】

前記偶数ラインの画素回路にある駆動トランジスタは、第1フレーム期間中ターンオンされ、第2フレーム期間中ターンオフされることができ。

## 【0057】

前記奇数ラインの画素回路にある容量性素子は、第1フレーム期間中にデータ電圧及び駆動トランジスタのしきい電圧が充電され、第2フレーム期間中に放電して前記有機電界発光素子に電流を流すことができる。

10

20

30

40

50

## 【 0 0 5 8 】

前記偶数ラインの画素回路にある容量性素子は、第1フレーム期間中に放電して前記有機電界発光素子に電流を流し、第2フレーム期間中にデータ電圧及び駆動トランジスタのしきい電圧が充電されることができる。

## 【 0 0 5 9 】

前記奇数ラインの画素回路にある有機電界発光素子は、第1フレーム期間中に逆バイアス電圧が印加され、第2フレーム期間中に順方向の電流が流れて発光できる。

## 【 0 0 6 0 】

前記偶数ラインの画素回路にある有機電界発光素子は、第1フレーム期間中に順方向の電流が流れて発光し、第2フレーム期間中に逆バイアス電圧が印加されることができる。

10

## 【 0 0 6 1 】

前記奇数ラインの画素回路にある逆バイアス印加用スイッチング素子は、第1フレーム期間中ターンオンされ、第2フレーム期間中ターンオフされることができる。

## 【 0 0 6 2 】

前記偶数ラインの画素回路にある逆バイアス印加用スイッチング素子は、第1フレーム期間中ターンオフされ、第2フレーム期間中ターンオンされることができる。

## 【 0 0 6 3 】

前記第1電源電圧線と前記第1スイッチング素子間には、第2スイッチング素子が電氣的に繋がれたことを特徴とする。

## 【 0 0 6 4 】

前記駆動トランジスタと前記有機電界発光素子間には、第3スイッチング素子が電氣的に繋がれることができる。

20

## 【 0 0 6 5 】

前記駆動トランジスタの制御電極とドレーン間には、第4スイッチング素子が電氣的に繋がれ、前記第4スイッチング素子の制御電極には前記走査信号線が電氣的に繋がれることができる。

## 【 0 0 6 6 】

前記第1電源電圧線と前記第1スイッチング素子間には第2スイッチング素子が電氣的に繋がれ、前記駆動トランジスタと前記有機電界発光素子間には第3スイッチング素子が電氣的に繋がれ、前記駆動トランジスタの制御電極とドレーン間には第4スイッチング素子が電氣的に繋がれ、前記第4スイッチング素子の制御電極には前記走査信号線が電氣的に繋がれることができる。

30

## 【 0 0 6 7 】

前記奇数ラインの画素回路にある第2スイッチング素子は第1フレーム期間中ターンオフされ、第2フレーム期間中ターンオンされることができる。

## 【 0 0 6 8 】

前記偶数ラインの画素回路にある第2スイッチング素子は第1フレーム期間中ターンオンされ、第2フレーム期間中ターンオフされることができる。

## 【 0 0 6 9 】

前記奇数ラインの画素回路にある第3スイッチング素子は第1フレーム期間中ターンオフされ、第2フレーム期間中ターンオンされることができる。

40

## 【 0 0 7 0 】

前記偶数ラインの画素回路にある第3スイッチング素子は第1フレーム期間中ターンオンされ、第2フレーム期間中ターンオフされることができる。

## 【 0 0 7 1 】

前記奇数ラインの画素回路にある第4スイッチング素子は第1フレーム期間中ターンオンされ、第2フレーム期間中ターンオフされることができる。

## 【 0 0 7 2 】

前記偶数ラインの画素回路にある第4スイッチング素子は第1フレーム期間中ターンオフされ、第2フレーム期間中ターンオンされることができる。

50

## 【 0 0 7 3 】

前記第 1 スイッチング素子は、制御電極が前記走査信号線に電氣的に繋がれ、前記データ線と前記第 1 電源電圧線間に電氣的に繋がれることができる。

## 【 0 0 7 4 】

前記駆動トランジスタは、前記第 1 電源電圧線と前記第 2 電源電圧線間に電氣的に繋がれることができる。

## 【 0 0 7 5 】

前記容量性素子は前記第 1 電源電圧線と前記初期化電源電圧線間に電氣的に繋がれることができる。

## 【 0 0 7 6 】

前記初期化スイッチング素子は、以前走査信号線に制御電極が電氣的に繋がれ、前記第 1 電源電圧線と前記初期化電源電圧線間に電氣的に繋がれることができる。

## 【 0 0 7 7 】

前記逆バイアス印加用スイッチング素子は、制御電極が発光逆制御信号線に電氣的に繋がれ、前記有機電界発光素子のアノードと前記初期化電源電圧線間に電氣的に繋がれることができる。

## 【 0 0 7 8 】

前記逆バイアス印加用スイッチング素子は、制御電極が発光逆制御信号線に電氣的に繋がれ、第 1 電極が前記初期化スイッチング素子の第 1 電極と前記有機電界発光素子のアノードと前記第 3 スイッチング素子の第 2 電極の共通ノードと電氣的に繋がれ、第 2 電極が前記初期化電源電圧線と電氣的に繋がれることができる。

## 【 0 0 7 9 】

前記有機電界発光素子は、アノードが第 1 電源電圧線に電氣的に繋がれ、カソードが第 2 電源電圧線に電氣的に繋がれることができる。

## 【 0 0 8 0 】

前記第 2 スイッチング素子は、制御電極が発光制御信号線に電氣的に繋がれ、前記第 1 電源電圧線と前記データ線間に電氣的に繋がれることができる。

## 【 0 0 8 1 】

前記第 3 スイッチング素子は、制御電極が第 2 スイッチング素子の制御電極に電氣的に繋がれ、第 1 電源電圧線と第 2 電源電圧線間に電氣的に繋がれることができる。

## 【 0 0 8 2 】

前記有機電界発光素子のカソードに第 2 電源電圧線が電氣的に繋がれ、前記第 2 電源電圧線による第 2 電源電圧が前記初期化電源電圧線による初期化電源電圧より大きくなり得る。

## 【 0 0 8 3 】

前記第 1 スイッチング素子、駆動トランジスタ、初期化スイッチング素子及び逆バイアス印加用スイッチング素子は、N型チャネルトランジスタであってもよい。

## 【 0 0 8 4 】

前記第 1 スイッチング素子、駆動トランジスタ、初期化スイッチング素子及び逆バイアス印加用スイッチング素子は、P型チャネルトランジスタであってもよい。

## 【 0 0 8 5 】

前記第 2 スイッチング素子、第 3 スイッチング素子及び第 4 スイッチング素子は、N型チャネルトランジスタであってもよい。

## 【 0 0 8 6 】

前記第 2 スイッチング素子、第 3 スイッチング素子及び第 4 スイッチング素子は、P型チャネルトランジスタであってもよい。

## 【 0 0 8 7 】

前記有機電界発光素子は、発光層を備え、前記発光層は蛍光材料及び燐光材料のうち選択されたいずれか 1 つまたはその混合物であってもよい。

## 【 0 0 8 8 】

10

20

30

40

50

前記発光層は赤色発光材料、緑色発光材料、青色発光材料のうち選択されたいずれか1つまたはその混合物であってもよい。

【0089】

前記駆動トランジスタは非晶質シリコン薄膜トランジスタ、ポリシリコン薄膜トランジスタ、有機薄膜トランジスタ及びナノ薄膜半導体トランジスタのうち選択されたいずれか1つであってもよい。

【0090】

前記駆動トランジスタはニッケル(Ni)、カドミウム(Cd)、コバルト(Co)、チタン(Ti)、パラジウム(Pd)及びタングステン(W)のうち選択されたいずれか1つを有するポリシリコントランジスタであってもよい。

10

【0091】

有機電界発光表示装置の映像表示部(パネル)において、

前記パネルの各画素は水平に奇数及び偶数ラインの画素に分けられ、前記奇数ラインの画素には奇数ラインに対応する第1電源電圧線が電氣的に繋がれ、前記偶数ラインの画素には偶数ラインに対応する第1電源電圧線が電氣的に繋がれ、奇数(または偶数)ラインの画素が発光すると、偶数(または奇数)ラインの画素はデータを書き込むと同時に有機電界発光素子に逆バイアス電圧を印加する第1フレーム期間、奇数(または偶数)ラインの画素がデータを書き込むと同時に有機電界発光素子に逆バイアス電圧を印加すると、偶数(または奇数)ラインの画素は発光する第2フレーム期間を繰り返して行うことができる。

20

【0092】

前記第1フレーム及び第2フレームの期間は1:1であることを特徴とする。

【0093】

上述したように、本発明による有機電界発光表示装置及びその画素回路をプログレッシブ方式で駆動する場合、1フレームの画像表示期間を第1期間、第2期間、及び第3期間に分け、第1期間には初期化電源電圧線が容量性素子と駆動トランジスタの制御電極に電氣的に繋がれ、前記容量性素子に保存された電圧と前記駆動トランジスタの制御電極を初期化させると同時に第2電源電圧線から初期化電源電圧線方向に有機電界発光素子に逆バイアス電圧が印加される。

【0094】

第2期間には、前記容量性素子に電圧が保存されると同時に前記第1期間と同様に有機電界発光素子に逆バイアス電圧が印加される。

30

【0095】

第3期間には、前記有機電界発光素子にデータ電圧に対応する電流が流れることで、有機電界発光素子が発光する。このように、前記有機電界発光素子の非発光期間、すなわち、第1期間と第2期間には有機電界発光素子に逆バイアス電圧を印加することで、前記有機電界発光素子の劣化現象を防止し、より窮極的には有機電界発光表示装置の寿命を延ばし、ひいては各画素の均一度向上に役立つ。

【0096】

また、前記のようにして本発明による有機電界発光表示装置及びその画素回路は、1フレームの画像表示期間中、発光期間と非発光期間との割合を1:1またはその他の割合に多様に調節することができる。

40

【0097】

本発明による有機電界発光表示装置及びその画素回路をインターレース方式で駆動する場合、画像表示期間を第1フレーム、第2フレームに分け、第1フレームの間には奇数ラインの画素が順次前記容量性素子にデータ電圧及び駆動トランジスタのしきい電圧を保存すると同時に有機電界発光素子に逆バイアス電圧を印加し、偶数ラインの画素は発光する。第2フレームの間には、奇数ラインの画素は発光し、偶数ラインの画素は順次前記容量性素子にデータ電圧及び駆動トランジスタのしきい電圧を保存すると同時に有機電界発光素子に逆バイアス電圧を印加する。前記フレームが順次進行しながら、有機電界発光表示

50

装置の映像表示部（パネル）は飛び越し走査方式（インターレース方式）で駆動される。このようなインターレース走査方式により、1フレームの間に全画素を順次すべて発光させるプログレッシブ方式に比べ、大型パネル駆動時の駆動回路の速度マージンを確保することができる。

【0098】

また、第1電源電圧線を奇数ラインVDD(odd)、偶数ラインVDD(even)それぞれに別に適用し、奇数ラインの画素にデータを書き込み中に偶数ラインの画素が発光して偶数ラインの画素にデータを書き込み中に奇数ラインの画素が発光するようにデータ書き込み時間と発光時間とを分離して駆動することで、前記第1電源電圧線VDDの電圧降下(IR-DROP)を補償できる。さらに、非発光時間を用いて有機電界発光素子に逆バイアス電圧を十分に印加できるようになり、前記有機電界発光素子の劣化現象を防止し、窮極的には前記有機電界発光素子の寿命向上及び劣化程度の差に因る各画素の輝度不均一性を防止することができる。

【発明の効果】

【0099】

本発明による有機電界発光表示装置及びその画素回路をプログレッシブ方式で駆動する場合には、1フレームの画像表示期間を第1期間、第2期間及び第3期間に分け、第1期間には容量性素子と駆動トランジスタの制御電極を初期化すると同時に有機電界発光素子に逆バイアス電圧を印加し、前記有機電界発光素子の劣化現象を防止する効果がある。また、第2期間には、前記容量性素子にデータ電圧及び駆動トランジスタのしきい電圧を保存すると同時に前記有機電界発光素子に逆バイアス電圧を印加し、前記有機電界発光素子の劣化現象を防止する効果がある。さらに、第3期間には前記有機電界発光素子に逆バイアス電圧を印加する動作を中止すると同時に前記容量性素子に保存されたデータ電圧及び駆動トランジスタのしきい電圧に対応する電流を前記駆動トランジスタを介して前記有機電界発光素子に流すことで、前記有機電界発光素子が発光させる効果がある。

【0100】

前記プログレッシブ方式で駆動する場合の著しい効果としては、前記有機電界発光素子の非発光期間を用いて前記有機電界発光素子に逆バイアス電圧を印加することで、前記有機電界発光素子の劣化現象を防止し、窮極的には前記有機電界発光素子の寿命を延ばし、各画素回路の劣化現象の差による前記各画素の輝度の不均一性を改善する効果がある。

【0101】

また、本発明による有機電界発光表示装置及びその画素回路をインターレース方式で駆動する場合には、画像表示期間を第1フレーム（奇数フレーム）、第2フレーム（偶数フレーム）に分け、第1フレームの間には奇数ラインの画素が順次前記容量性素子にデータ電圧及び駆動トランジスタのしきい電圧を保存すると同時に有機電界発光素子に逆バイアス電圧を印加し、偶数ラインの画素は発光する。

【0102】

第2フレームの間には、奇数ラインの画素は発光し、偶数ラインの画素は順次前記容量性素子にデータ電圧及び駆動トランジスタのしきい電圧を保存すると同時に有機電界発光素子に逆バイアス電圧を印加する。前記フレームが順次進行しながら、有機電界発光表示装置の映像表示部（パネル）は飛び越し走査方式（インターレース方式）で駆動される。

【0103】

このような、インターレース方式の駆動方法によって、大型パネルの駆動時、駆動回路の速度マージンを確保でき、各ラインの発光期間とデータ書き込み期間とが分離されることで、第1電源電圧線の電圧降下(IR-DROP)を補償することができる。さらに、非発光期間中には前記有機電界発光素子に逆バイアス電圧を印加することで、前記有機電界発光素子の劣化現象を防止することができる。

【発明を実施するための最良の形態】

【0104】

以下、本発明の属する技術分野で通常の知識を有する者が本発明を容易に実施できる程

10

20

30

40

50

度に本発明の望ましい実施例を添付された図面を参照して詳しく説明すると、次のようになる。

【 0 1 0 5 】

本発明を明確に説明するため、添付された図面において発明と関係ない部分は省略した。明細書の全体に亘って類似する構成及び動作を有する部分に対しては同じ図面符号を付けた。ある部分が他の部分と電氣的に繋がれているとすると、これは電氣的に繋がれている場合だけでなく、その間に他の素子を介在して繋がれている場合も含む。

【 0 1 0 6 】

図 4 を参照すれば、本発明による有機電界発光表示装置をプログレッシブ方式で駆動する場合の基本構造ブロック図が示されている。

10

【 0 1 0 7 】

図 4 に示されたように、有機電界発光表示装置 1 0 0 は走査信号駆動部 1 1 0、データ信号駆動部 1 2 0、発光制御信号駆動部 1 3 0、有機電界発光表示パネル 1 4 0 (以下、パネル 1 4 0 という)、第 1 電源電圧供給部 1 5 0 及び第 2 電源電圧供給部 1 6 0、初期化電源電圧供給部 1 7 0 を含み得る。

【 0 1 0 8 】

前記走査信号駆動部 1 1 0 は、多数の走査信号線 S [ 1 ] ... S [ N ] を介して前記パネル 1 4 0 に走査信号を順次供給することができる。

【 0 1 0 9 】

前記データ信号駆動部 1 2 0 は、多数のデータ信号線 D [ 1 ] ... D [ M ] を介して前記

20

【 0 1 1 0 】

前記制御信号駆動部 1 3 0 は、多数の発光制御信号線 E M [ 1 ] ... E M [ N ] 及び多数の発光逆制御信号線 E M B [ 1 ] ... E M B [ N ] を介して前記パネル 1 4 0 に発光制御信号及び発光逆制御信号を順次供給することができる。また、前記パネル 1 4 0 は列方向に配列されている多数の走査信号線 S [ 1 ] ... S [ N ]、発光制御信号線 E M [ 1 ] ... E M [ N ] 及び発光逆制御信号線 E M B [ 1 ] ... E M B [ N ]、行方向に配列される多数のデータ信号線 D [ 1 ] ... D [ M ]、前記走査信号線 S [ 1 ] ... S [ N ]、発光制御信号線 E M [ 1 ] ... E M [ N ]、発光逆制御信号線 E M B [ 1 ] ... E M B [ N ]、データ信号線 D [ 1 ] ... D [ M ] によって制御される画素回路 1 4 2 ( P i x e l ) を含み得る。

30

【 0 1 1 1 】

ここで、前記画素回路 1 4 2 ( P i x e l ) は、走査信号線とデータ信号線によって正義される画素領域に形成されることができる。勿論、上述したように、前記走査信号線 S [ 1 ] ... S [ N ] には前記走査信号駆動部 1 1 0 から走査信号が供給でき、前記データ信号線 D [ 1 ] ... D [ M ] には前記データ駆動部 1 2 0 からデータ信号が供給でき、前記発光制御信号線 E M [ 1 ] ... E M [ N ]、発光制御逆信号線 E M B [ 1 ] ... E M B [ N ] には前記発光制御信号駆動部 1 3 0 から発光制御信号、発光逆制御信号が供給できる。

【 0 1 1 2 】

また、前記第 1 電源電圧供給部 1 5 0、第 2 電源電圧供給部 1 6 0、及び初期化電源電圧供給部 1 7 0 は、パネル 1 4 0 に備えられた各画素回路 1 4 2 に第 1 電源電圧、第 2 電源電圧、及び初期化電源電圧を供給する役割をする。

40

【 0 1 1 3 】

一方、図 4 に示されたように、このような走査信号駆動部 1 1 0、データ信号駆動部 1 2 0、発光制御信号駆動部 1 3 0、パネル 1 4 0、第 1 電源電圧供給部 1 5 0 及び第 2 電源電圧供給部 1 6 0、初期化電源電圧供給部 1 7 0 は、1 つの基板 1 0 2 にすべて形成できる。

【 0 1 1 4 】

特に、前記駆動部及び電源供給部 1 1 0、1 2 0、1 3 0、1 5 0、1 6 0、1 7 0 は、走査信号線 S [ 1 ] ... S [ N ]、データ信号線 D [ 1 ] ... D [ M ]、発光制御信号線 E M [ 1 ] ... E M [ N ]、発光逆制御信号線 E M B [ 1 ] ... E M B [ N ]、及び画素回路 1

50

42のトランジスタ(図示せず)を形成する層と同じ層に形成されることもできる。

【0115】

勿論、前記駆動部及び電源供給部110、120、130、150、160、170は前記基板102と別に他の基板(図示せず)に形成し、これを前記基板102に電氣的に連結することもできる。さらに、前記駆動部及び電源供給部110、120、130、150、160、170は前記基板102に電氣的に連結するTCP(Tape Carrier Package)、FPC(Flexible Printed Circuit)、TAB(Tape Automatic Bonding)、COG(Chip On Glass)、及びその等価物のうち選択されたいずれか1つの形態で形成でき、本発明において前記駆動部及び電源供給部110、120、130、150、160、170の形態及び形成位置は限られない。

10

【0116】

図5を参照すれば、本発明の一実施例による有機電界発光表示装置の画素回路が示されている。以下において説明する画素回路はすべて図4に示された有機電界発光表示装置100のうち1つの画素回路(Pixel)を意味する。図5に示されたように、本発明による有機電界発光表示装置の画素回路は、走査信号線S[N]、以前走査信号線S[N-1]、データ信号線D[M]、発光制御信号線EM[N]、発光逆制御信号線EMB[N]、第1電源電圧線VDD、第2電源電圧線VSS、初期化電源電圧線Vinit、第1スイッチング素子SW\_TR1、第2スイッチング素子SW\_TR2、第3スイッチング素子SW\_TR3、第4スイッチング素子SW\_TR4、駆動トランジスタDR\_TR、初期化スイッチング素子SW\_TR5、逆バイアス印加用スイッチング素子SW\_TR6、容量性素子Cを含み得る。

20

【0117】

前記走査信号線S[N]は、オンしようとする有機電界発光素子OLEDを選択する走査信号を前記第1スイッチング素子SW\_TR1の制御電極に供給する役割をする。

【0118】

また、走査信号線S[N]は、走査信号を前記第4スイッチング素子SW\_TR4の制御電極に供給し、前記第4スイッチング素子SW\_TR4が前記駆動トランジスタDR\_TRのゲートとドレーンに電氣的に繋がれてダイオード連結されるようにする役割をする。勿論、このような走査信号線S[N]は、走査信号を生成する走査信号駆動部110(図4参照)に電氣的に繋がれることができる。

30

【0119】

前記以前走査信号線S[N-1]は、以前走査信号を初期化スイッチング素子SW\_TR5の制御電極に供給する役割をする。前記初期化スイッチング素子SW\_TR5は、前記初期化電源電圧線Vinitと前記容量性素子C及び前記駆動トランジスタDR\_TRの制御電極とを電氣的に繋げることで、前記容量性素子C及び駆動トランジスタDR\_TRの制御電極を初期化(Initialization)する。勿論、このような以前走査信号線S[N-1]は、走査信号を生成する走査信号駆動部110(図4参照)に電氣的に繋がれることができる。

【0120】

前記データ信号線D[M]は、発光輝度に比例するデータ信号(電圧)を前記容量性素子Cの第1電極及び駆動トランジスタDR\_TRに供給する役割をする。もちろんこのようなデータ信号線D[M]は、データ信号を生成するデータ信号駆動部120(図4参照)に電氣的に繋がれることができる。

40

【0121】

前記発光制御信号線EM[N]は、第2スイッチング素子SW\_TR2及び第3スイッチング素子SW\_TR3の制御電極に電氣的に繋がれ、発光制御信号を供給する役割をする。前記発光制御信号によって前記第2スイッチング素子SW\_TR2及び前記第3スイッチング素子SW\_TR3がターンオンされると、前記容量性素子Cに保存された前記データ信号に対応する前記第1電源電圧線VDDからの電流が前記駆動トランジスタDR\_

50

TRを介して前記有機電界発光素子OLEDに印加できる。これにより、前記有機電界発光素子は発光することができる。勿論、このような発光制御信号線EM[N]は、発光制御信号を生成する発光制御信号駆動部130(図4参照)に電氣的に繋がれることができる。

【0122】

前記発光逆制御信号線EMB[N]は、前記発光制御信号がハイレベルの信号であるとき、ローレベルの信号を前記逆バイアス印加用スイッチング素子SW\_TR6の制御電極に供給する役割をする。このような発光逆制御信号によって前記逆バイアス印加用スイッチング素子SW\_TR6がターンオンされると、前記有機電界発光素子OLEDに逆バイアス電圧が印加できる。勿論、このような発光逆制御信号線EMB[N]は、発光制御信号を生成する発光制御信号駆動部130(図4参照)に電氣的に繋がれることができる(実質的にこのような発光逆制御信号は、発光制御信号を出力する発光制御信号駆動部の出力端の以前端にインバータを電氣的に連結して容易に得られる)。

10

【0123】

前記第1電源電圧線VDDは、第1電源電圧を有機電界発光素子OLEDに供給する。勿論、このような第1電源電圧線VDDは、第1電源電圧を供給する第1電源電圧供給部150(図4参照)に電氣的に繋がれることができる。

【0124】

前記第2電源電圧線VSSは、第2電源電圧を有機電界発光素子OLEDに供給する。勿論、このような第2電源電圧線VSSは、第2電源電圧を供給する第2電源電圧供給部160(図4参照)に電氣的に繋がれることができる。ここで、前記第1電源電圧は通常前記第2電源電圧に比べてハイレベルである。

20

【0125】

また、第2電源電圧は接地(Ground)電圧を用いることができる。

前記初期化電源電圧線Vinitは、前記容量性素子C及び前記駆動トランジスタDR\_TRの制御電極を初期化させる役割をする。もちろん初期化電源電圧線Vinitは、初期化電源電圧を供給する初期化電源電圧供給部170(図4参照)に電氣的に繋がれることができる。

【0126】

前記第1スイッチング素子SW\_TR1は、第1電極(ソース電極またはドレイン電極)が前記データ信号線D[M]に電氣的に繋がれ、第2電極(ドレイン電極またはソース電極)が前記駆動トランジスタDR\_TRの第1電極(ソース電極またはドレイン電極)に電氣的に繋がれ、制御電極(ゲート電極)が前記走査信号線S[N]に電氣的に繋がれることができる。このような第1スイッチング素子SW\_TR1は、P型チャネルトランジスタであり、前記走査信号線S[N]を介して制御電極にローレベルの走査信号が印加されるとターンオンされ、前記データ電圧から前記駆動トランジスタのしきい電圧Vthを引いた値を前記容量性素子Cの第1電極に供給する。

30

【0127】

前記駆動トランジスタDR\_TRは、第1電極が前記第1スイッチング素子SW\_TR1の第2電極と電氣的に繋がれ、第2電極が第3スイッチング素子SW\_TR3の第1電極と電氣的に繋がれ、制御電極が第4スイッチング素子SW\_TR4の第2電極及び前記容量性素子Cの第1電極と電氣的に繋がれることができる。このような駆動トランジスタDR\_TRは、P型チャネルトランジスタであってもよい。動作としては、制御電極を介してローレベルの信号が印加されるとターンオンされ、前記第1電源電圧線VDDから一定量の電流を有機電界発光素子OLEDの方へ供給する役割をする。勿論、データ信号は前記容量性素子Cの第1電極に供給されてそれを充電させるため、前記第1スイッチング素子SW\_TR1がターンオフされると言っても一定期間前記容量性素子Cの充電電圧によって前記駆動トランジスタDR\_TRの制御電極にローレベルの信号が印加され続ける。

40

【0128】

50

ここで前記駆動トランジスタDR\_\_TRは、非晶質シリコン薄膜トランジスタ、ポリシリコン薄膜トランジスタ、有機薄膜トランジスタ、ナノ薄膜トランジスタ及びその等価物のうち選択されたいずれか1つであるが、ここでその材質または種類は限定されない。

【0129】

また、前記駆動トランジスタDR\_\_TRがポリシリコン薄膜トランジスタである場合、これはレーザー結晶化方法、金属誘導結晶化方法、高圧結晶化方法及びその等価方法のうち選択されたいずれか1つの方法で形成できるが、本発明において前記ポリシリコン薄膜トランジスタの製造方法は限定されない。

【0130】

参照として、前記レーザー結晶化方法は非晶質シリコンに、例えばエキシマレーザーを照射して結晶化する方法であり、前記金属誘導結晶化方法は非晶質シリコン上に、例えば金属を位置させたまま所定の温度を加えて前記金属から結晶化が始まるようにする方法であり、前記高圧結晶化方法は非晶質シリコンに、例えば所定圧力を加えて結晶化する方法である。さらに、前記金属誘導結晶化方法によって駆動トランジスタDR\_\_TRが製造された場合、前記駆動トランジスタDR\_\_TRにはニッケル(Ni)、カドミウム(Cd)、コバルト(Co)、チタン(Ti)、パラジウム(Pd)、タンゲステン(W)、アルミニウム(Al)及びその等価物のうち選択されたいずれか1つがさらに含まれることができる。

【0131】

前記有機電界発光素子OLEDは、アノードが逆バイアス印加用スイッチング素子SW\_\_TR6の第1電極及び第3スイッチング素子SW\_\_TR3の第2電極に電氣的に繋がれ、カソードが第2電源電圧線VSSに電氣的に繋がれる。このような有機電界発光素子OLEDは前記第3スイッチング素子SW\_\_TR3がターンオンされている間に、前記駆動トランジスタDR\_\_TRを介して制御される電流によって所定の明るさで発光する役割をする、

【0132】

ここで、前記有機電界発光素子OLEDは発光層(図示せず)を備え、前記発光層は蛍光材料、燐光材料、その混合物及びその等価物から選択されたいずれか1つであってもよい。しかし、ここで前記発光層の材質または種類は限定されない。また、前記発光層は赤色発光材料、緑色発光材料、青色発光材料、その混合物質及びその等価物から選択されたいずれか1つであるが、ここでその材質または種類は限定されない。

【0133】

前記第2スイッチング素子SW\_\_TR2は、第1電極が前記第1電源電圧線VDD及び前記容量性素子Cの第2電極と電氣的に繋がれ、第2電極が前記第1スイッチング素子SW\_\_TR1の第2電極及び前記駆動トランジスタDR\_\_TRの第1電極に電氣的に繋がれ、制御電極が前記発光制御信号線EM[N]に電氣的に繋がれることができる。

【0134】

このような第2スイッチング素子SW\_\_TR2は、P型チャネルトランジスタであり、前記発光制御信号線EM[N]を介して制御電極にローレベルの信号が印加されるとターンオンされて前記第1電源電圧線VDDからの電流を前記有機電界発光素子OLEDへ流す。

【0135】

前記容量性素子Cは、第1電極が前記駆動トランジスタDR\_\_TRの制御電極、第4スイッチング素子SW\_\_TR4の第2電極及び初期化スイッチング素子SW\_\_TR5の第1電極と電氣的に繋がれ、第2電極が前記第2スイッチング素子SW\_\_TR2の第1電極及び前記第1電源電圧線VDDと電氣的に繋がれることができる。

【0136】

このような容量性素子Cは、第1電極にデータ信号電圧及び駆動トランジスタのしきい電圧Vthを一定期間維持し、前記発光制御信号線EM[N]によって第2スイッチング素子SW\_\_TR2及び第3スイッチング素子SW\_\_TR3の制御電極にローレベルの信号

10

20

30

40

50

が印加されてターンオンされると、データ信号の大きさに比例する電流を前記第1電源電圧線VDDから前記有機電界発光素子OLEDへ流して前記有機電界発光素子OLEDを発光させる。

【0137】

前記第4スイッチング素子SW<sub>TR4</sub>は、第1電極が前記駆動トランジスタDR<sub>TR</sub>の第2電極に電氣的に繋がれ、第2電極が前記駆動トランジスタDR<sub>TR</sub>の制御電極及び前記容量性素子Cの第1電極に電氣的に繋がれ、制御電極が前記走査信号線S[N]に電氣的に繋がれることができる。このような第4スイッチング素子SW<sub>TR4</sub>は、P型チャンネルトランジスタであり、前記走査信号線S[N]からローレベルの走査信号が印加されるとターンオンされ、前記駆動トランジスタDR<sub>TR</sub>の制御電極(ゲート電極)と第2電極(ドレーン電極)を電氣的に繋げ、結果的にダイオード連結が可能にする役割をする。

10

【0138】

前記初期化スイッチング素子SW<sub>TR5</sub>は、第1電極が前記初期化電源電圧線Vinit及び逆バイアス印加用スイッチング素子SW<sub>TR6</sub>の第2電極に電氣的に繋がれ、第2電極が前記容量性素子Cの第1電極に電氣的に繋がれ、制御電極が前記以前走査信号線S[N-1]に電氣的に繋がれることができる。このような初期化スイッチング素子SW<sub>TR5</sub>はP型チャンネルトランジスタであり、前記以前走査信号線S[N-1]からローレベルの信号が印加されるとターンオンされ、前記初期化電源電圧線Vinitと前記容量性素子Cの第1電極及び前記駆動トランジスタDR<sub>TR</sub>の制御電極とを電氣的に連結する。これにより、前記容量性素子Cと前記駆動トランジスタDR<sub>TR</sub>の制御電極は初期化される。

20

【0139】

前記第3スイッチング素子SW<sub>TR3</sub>は、第1電極が前記駆動トランジスタDR<sub>TR</sub>の第2電極と電氣的に繋がれ、第2電極が前記有機電界発光素子OLEDのアノードと電氣的に繋がれ、制御電極が前記発光制御信号線EM[N]と電氣的に繋がれることができる。このような第3スイッチング素子SW<sub>TR3</sub>は、P型チャンネルトランジスタであり、前記発光制御信号線EM[N]からローレベルの信号が印加されるとターンオンされて前記駆動トランジスタDR<sub>TR</sub>から前記有機電界発光素子OLEDに電流が流れるように電氣的に連結する役割をする。

30

【0140】

前記逆バイアス印加用スイッチング素子SW<sub>TR6</sub>は、第1電極が前記有機電界発光素子OLEDのアノードに電氣的に繋がれ、第2電極が前記初期化電源電圧線Vinitに電氣的に繋がれ、制御電極が前記発光逆制御信号線EMB[N]に電氣的に繋がれることができる。このような逆バイアス印加用スイッチング素子SW<sub>TR6</sub>は、P型チャンネルトランジスタであり、前記発光逆制御信号線EMB[N]からローレベルの信号が印加されるとターンオンされて前記第2電源電圧線VSSから前記初期化電源電圧線Vinit方向に前記有機電界発光素子OLEDに逆バイアス電圧を印加する。このような逆バイアス電圧の印加のためには、前記第2電源電圧線VSSの電圧が前記初期化電源電圧線Vinitの電圧より高いことが望ましい。前記第2電源電圧線VSSの電圧、すなわち有機電界発光素子OLEDのカソード電圧として接地電圧を用いる場合、前記初期化電源電圧線Vinitの電圧は望ましくは負の値を有し得る。

40

【0141】

ここで、前記第1スイッチング素子SW<sub>TR1</sub>、駆動トランジスタDR<sub>TR</sub>、第2スイッチング素子SW<sub>TR2</sub>、第3スイッチング素子SW<sub>TR3</sub>、第4スイッチング素子SW<sub>TR4</sub>、初期化スイッチング素子SW<sub>TR5</sub>、逆バイアス印加用スイッチング素子SW<sub>TR6</sub>はすべてP型チャンネルトランジスタ及びその等価物のうち選択されたいずれか1つであってもよいが、ここでそのトランジスタの種類は限定されない。

【0142】

図6を参照すれば、図5に示された画素回路をプログレッシブ方式で駆動する場合の駆

50

動タイミング図が示されている。図6に示されたように、本発明による有機電界発光表示装置の画素回路をプログレッシブ方式で駆動する場合、1フレームが第1期間、第2期間及び第3期間に分けられる。より具体的に、1フレームは初期化期間T11、データ電圧及び駆動トランジスタのしきい電圧保存期間T12、発光期間T13となる。初期化期間T11及びデータ電圧及び駆動トランジスタのしきい電圧保存期間T12中には、有機電界発光素子OLEDに逆バイアス電圧が印加される。前記初期化期間T11、データ電圧及び駆動トランジスタのしきい電圧保存期間T12、発光期間T13の割合は、多様にすることができ、望ましくは、発光期間T13に比べて前記初期化期間T11、データ電圧及び駆動トランジスタのしきい電圧保存期間T12の期間が短いことが良い。

【0143】

図7を参照すれば、図5に示された画素回路をプログレッシブ方式で駆動する場合の初期化期間T11中の電流の流れが示されている。ここで、前記画素回路の動作は、図6のタイミング図を参照して説明する。

【0144】

まず、初期化スイッチング素子SW\_\_TR5の制御電極に以前走査信号線S[N-1]からローレベルの走査信号が印加されることで前記初期化スイッチング素子SW\_\_TR5がターンオンされ、逆バイアス印加用スイッチング素子SW\_\_TR6の制御電極に発光制御信号線EMB[N]のローレベルの信号が印加されることで前記逆バイアス印加用スイッチング素子SW\_\_TR6がターンオンされる。前記初期化スイッチング素子SW\_\_TR5がターンオンされることにより、初期化電源電圧線Vinitの初期化電源電圧が容量性素子Cの第1電極と駆動トランジスタDR\_\_TRの制御電極とが電氣的に繋がれたノードに印加されることで、前記容量性素子Cの保存電圧及び前記駆動トランジスタDR\_\_TRの制御電極を初期化させる。このとき、第3スイッチング素子SW\_\_TR3の制御電極に発光制御信号線EM[N]のハイレベルの信号が印加されるにより、前記第3スイッチング素子SW\_\_TR3はターンオフされるため、前記有機電界発光素子OLEDは発光しなくなる。このような非発光期間を用いて第2電源電圧線VSSの電圧を前記初期化電源電圧線Vinitの電圧より高くすると、前記有機電界発光素子OLEDに逆バイアス電圧が印加されて前記有機電界発光素子OLEDの劣化現象を防止することができる。さらに、第2電源電圧線VSSの電圧は接地電圧を用いることができ、この場合、初期化電源電圧線Vinitの電圧は負の電圧が印加されなければ前記有機電界発光素子OLEDに逆バイアス電圧を印加することができない。この期間に第1スイッチング素子SW\_\_TR1、第4スイッチング素子SW\_\_TR4、第2スイッチング素子SW\_\_TR2、第3スイッチング素子SW\_\_TR3は、それぞれの制御電極にハイレベルの信号が印加されることによってターンオフされる。言い換えると、初期化期間T11は前記容量性素子C及び前記駆動トランジスタDR\_\_TRの制御電極を初期化させると同時に前記有機電界発光素子OLEDの非発光期間を用いて逆バイアス電圧を印加する。

【0145】

図8を参照すれば、図5に示された画素回路をプログレッシブ方式で駆動する場合のデータ電圧及び駆動トランジスタのしきい電圧保存期間T12中の電流の流れが示されている。ここで、前記画素回路の動作は図6のタイミング図を参照して説明する。

【0146】

まず、第1スイッチング素子SW\_\_TR1の制御電極に走査信号線S[N]が電氣的に繋がれ、前記走査信号線S[N]からローレベルの走査信号が印加されると前記第1スイッチング素子SW\_\_TR1はターンオンされてデータ信号線D[M]からデータ信号が印加される。また、第4スイッチング素子SW\_\_TR4の制御電極にも前記走査信号線S[N]のローレベルの走査信号が印加され、前記第4スイッチング素子SW\_\_TR4はターンオンされる。前記第4スイッチング素子SW\_\_TR4は前記駆動トランジスタDR\_\_TRの制御電極(ゲート電極)と第2電極(ドレーン電極)間に電氣的に繋がれてダイオード連結を構成する。

【0147】

10

20

30

40

50

ダイオード連結を含む本発明は、駆動トランジスタのしきい電圧が補償機能も有するため、以下においてはこのような駆動トランジスタのしきい電圧が補償される原理について下記の数式 1 を参照して説明する。

【 0 1 4 8 】

前記ダイオード連結下で、前記容量性素子の第 2 電極には第 1 電源電圧  $V_{DD}$  が印加され、第 1 電極にはデータ電圧  $V_{DATA}$  と前記駆動トランジスタのしきい電圧  $V_{th}$  の差の電圧 ( $V_{DATA} - |V_{th}|$ ) が印加される。

【 0 1 4 9 】

図 9 を参照すれば、図 5 に示された画素回路をプログレッシブ方式で駆動する場合の発光期間  $T_{13}$  の電流の流れが示され、図 6 の駆動タイミング図を参照して説明する。

10

【 0 1 5 0 】

このとき、有機電界発光素子  $OLED$  に流れる電流  $I_{OLED}$  は以下の数式 1 のようである。

【 0 1 5 1 】

【 数 1 】

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - V_{th})^2 = \frac{\beta}{2} (V_{SG} - |V_{th}|)^2 = \frac{\beta}{2} (V_{DD} - (V_{DATA} - |V_{th}|) - |V_{th}|)^2$$

20

$$I_{OLED} = \frac{\beta}{2} (V_{DD} - V_{DATA})^2$$

< 数式 1 >

【 0 1 5 2 】

ここで  $V_{DD}$  は、第 1 電源電圧線の第 1 電源電圧であり、 $V_{DATA}$  はデータ信号線を介して印加されるデータ電圧であり、 $V_{th}$  は駆動トランジスタ  $DR\_TR$  のしきい電圧であり、 $\beta$  は定数である。上の数式 1 から分かるように、前記発光期間  $T_{13}$  中に有機電界発光素子  $OLED$  に流れる電流  $I_{OLED}$  は、前記駆動トランジスタ  $DR\_TR$  のしきい電圧に関係なくデータ電圧  $V_{DATA}$  に対応して流れる。すなわち前記駆動トランジスタ  $DR\_TR$  のしきい電圧  $V_{th}$  が補償される。

30

【 0 1 5 3 】

さらに、前記逆バイアス印加用スイッチング素子  $SW\_TR6$  の制御電極に前記発光逆制御信号線  $EMB[N]$  が電氣的に繋がれ、前記発光逆制御信号線  $EMB[N]$  のローレベルの信号によって前記逆バイアス印加用スイッチング素子  $SW\_TR6$  はターンオン状態を維持し続ける。この期間  $T_{12}$  中には、前記初期化期間  $T_{11}$  と同様に、第 3 スwitchング素子  $SW\_TR3$  の制御電極に発光制御信号線  $EM[N]$  のハイレベルの信号が印加されることによって、前記第 3 スwitchング素子  $SW\_TR3$  は相変わらずターンオフされた状態であるため、前記有機電界発光素子  $OLED$  は発光しなくなる。このような非発光期間を用いて第 2 電源電圧線  $VSS$  の電圧を前記初期化電源電圧線  $Vinit$  の電圧より高くすると、前記有機電界発光素子  $OLED$  に逆バイアス電圧が印加されるようになって前記有機電界発光素子  $OLED$  の劣化現象を防止することができる。さらに、第 2 電源電圧線  $VSS$  の電圧は接地電圧を用いることができ、この場合初期化電源電圧線  $Vinit$  の電圧は負の電圧が印加されなければ前記有機電界発光素子  $OLED$  に逆バイアス電圧を印加することができない。この期間に初期化スイッチング素子  $SW\_TR5$ 、第 2 スwitchング素子  $SW\_TR2$ 、第 3 スwitchング素子  $SW\_TR3$  は、それぞれの制御電極にハイレベルの信号が印加されることによってターンオフされる。言い換えると、データ電圧及び駆動トランジスタのしきい電圧保存期間  $T_{12}$  には、前記容量性素子  $C$  に前記データ電圧を保存すると同時に前記有機電界発光素子  $OLED$  の非発光期間を用いて逆バイアス電圧を印加させる。

40

50

## 【 0 1 5 4 】

図 9 を参照すれば、図 5 に示された画素回路をプログレッシブ方式で駆動する場合の発光期間 T 1 3 中の電流の流れが示されている。ここで、前記画素回路の動作は図 6 のタイミング図を参照して説明する。まず、第 2 スwitching 素子 S W \_ T R 2 の制御電極に前記発光制御信号線 E M [ N ] が電氣的に繋がれてローレベルの発光制御信号が印加されると前記第 2 スwitching 素子 S W \_ T R 2 がターンオンされ、第 1 電源電圧線 V D D から前記駆動トランジスタ D R \_ T R に第 1 電源電圧が供給できるようになる。また、第 3 スwitching 素子 S W \_ T R 3 の制御電極に前記発光制御信号線 E M [ N ] が電氣的に繋がれてローレベルの発光制御信号が印加されると、前記第 3 スwitching 素子 S W \_ T R 3 はターンオンされ、前記駆動トランジスタ D R \_ T R を介して駆動電流を前記有機電界発光素子 O L E D に流すことができ、これによって前記有機電界発光素子はそれぞれのデータ信号に対応して発光する。

10

## 【 0 1 5 5 】

この期間に第 1 スwitching 素子 S W \_ T R 1、第 4 スwitching 素子 S W \_ T R 4、初期化スwitching 素子 S W \_ T R 5、逆バイアス印加用スwitching 素子 S W \_ T R 6 は、それぞれの制御電極にハイレベルの信号が印加されることによってターンオフされる。

## 【 0 1 5 6 】

言い換えると、発光期間 T 1 3 には前記容量性素子 C に保存されたデータ電圧及び駆動トランジスタのしきい電圧が、前記駆動トランジスタ D R \_ T R を介して印加されて前記有機電界発光素子 O L E D を発光させる。この際には、前記逆バイアス印加用スswitching 素子 S W \_ T R 6 はターンオフされ、前記有機電界発光素子 O L E D に逆バイアス電圧を印加する動作は行わない。

20

## 【 0 1 5 7 】

前記初期化期間 T 1 1、データ電圧及び駆動トランジスタのしきい電圧保存期間 T 1 2 は、前記発光期間 T 1 3 より短くして前記有機電界発光素子 O L E D が発光する時間を長くすることが望ましい。

## 【 0 1 5 8 】

図 1 0 を参照すれば、本発明の他の実施例による平板表示装置の画素回路が示されている。図 1 0 に示された画素回路は、図 5 に示された画素回路と類似している。但し、図 1 0 に示された画素回路においては、逆バイアス印加用スswitching 素子 S W \_ T R 6 の第 1 電極が初期化スswitching 素子 S W \_ T R 5 の第 1 電極と電氣的に繋がれる。すなわち、前記逆バイアス印加用スswitching 素子 S W \_ T R 6 が第 2 電源電圧線 V S S と初期化電源電圧線 V i n i t 間に位置することは前記図 5 に示された本発明と同じであるが、図 5 で前記逆バイアス印加用スswitching 素子 S W \_ T R 6 の第 1 電極が前記有機電界発光素子 O L E D のアノードと第 3 スwitching 素子 S W \_ T R 3 の共通ノードに電氣的に繋がれたこととは異なって、図 1 0 の他の実施例においては逆バイアス印加用スswitching 素子 S W \_ T R 6 の第 1 電極が前記初期化スswitching 素子 S W \_ T R 5 の第 1 電極と電氣的に繋がれることができるという点で相異なる。

30

## 【 0 1 5 9 】

図 1 1 を参照すれば、本発明のさらに他の実施例による有機電界発光表示装置の画素回路が示されている。図 1 1 に示された画素回路も図 5 に示された画素回路とほとんど同じである。但し、図 5 に示された画素回路ではすべてのトランジスタが P 型チャネルトランジスタであったが、図 1 1 に示されたすべてのトランジスタは N 型チャネルトランジスタである。これにより、各素子間の電氣的連結関係が前記図 5 に示されたものとは少し異なる。

40

## 【 0 1 6 0 】

例えば、図 5 に示された P 型チャネルトランジスタを用いた画素回路の上端と下端を逆様に示し、前記有機電界発光素子 O L E D の方向は前記図 5 に示された方向と同様にし、前記 P 型チャネルトランジスタを N 型チャネルトランジスタに置き換えると、図 1 1 の N 型チャネルトランジスタを用いた画素回路を具現することができる。このとき、P 型チャ

50

ネルトランジスタとN型チャンネルトランジスタは、第1電極（ソース電極またはドレーン電極）と第2電極（ドレーン電極またはソース電極）の位置が逆に変わることになる。

【0161】

図12は、前記図11に示されたN型チャンネルトランジスタを用いた前記画素回路をプログレッシブ方式で駆動する場合の駆動タイミング図である。N型チャンネルトランジスタの場合、ハイレベルの信号が制御電極に印加されるときにターンオンされるため、前記図12に示した駆動タイミング図は前記図6の駆動タイミング図と比べると、ハイレベルの信号はローレベルの信号に、ローレベルの信号はハイレベルの信号に変わる。

【0162】

図13を参照すれば、本発明による有機電界発光表示装置をインターレース方式で駆動する場合の構成がブロック図として示されている。

10

【0163】

図13に示されたように、有機電界発光表示装置100は走査信号駆動部110、データ信号駆動部120、発光制御信号駆動部130、有機電界発光表示パネル140（以下、パネル140という）、第1電源電圧供給部150、及び第2電源電圧供給部160、初期化電源電圧供給部170を含み得る。

【0164】

前記走査信号駆動部110は、多数の走査信号線 $S[1] \dots S[N]$ を介して前記パネル140に走査信号を供給することができる。前記走査信号線は図13に示されたように水平に、第1ラインの画素に第1走査信号線、第3走査信号線が電氣的に繋がれ、第2ラインの画素に第2走査信号線、第4走査信号線が電氣的に繋がれ、順次奇数及び偶数ラインに対応する走査信号線が電氣的に繋がれることができる。

20

【0165】

前記データ信号駆動部120は、多数のデータ信号線 $D[1] \dots D[M]$ を介して前記パネルにデータ信号を供給することができる。

【0166】

前記発光制御信号駆動部130は、多数の発光制御信号 $EM[1] \dots EM[N]$ 及び多数の発光逆制御信号線 $EMB[1] \dots EMB[N]$ を介して前記パネル140に発光制御信号及び発光逆制御信号を順次供給することができる。

【0167】

30

また、前記パネル140は列方向に配列されている多数の走査信号線 $S[1] \dots S[N]$ 、発光制御信号線 $EM[1] \dots EM[N]$ 、発光逆制御信号線 $EMB[1] \dots EMB[N]$ と、行方向に配列される多数のデータ信号線 $D[1] \dots D[M]$ 、前記走査信号線 $S[1] \dots S[N]$ 、発光制御信号線 $EM[1] \dots EM[N]$ 、発光逆制御信号線 $EMB[1] \dots EMB[N]$ 、データ信号線 $D[1] \dots D[M]$ によって正義される画素回路142(Pixel)を含み得る。

【0168】

ここで、前記画素回路142(Pixel)は走査信号線とデータ信号線によって正義される画素領域に形成できる。勿論、上述したように前記走査信号線 $S[1] \dots S[N]$ には前記走査信号駆動部110から走査信号が供給でき、前記データ信号線 $D[1] \dots D[M]$ には前記データ駆動部120からデータ信号が供給でき、前記発光制御信号線 $EM[1] \dots EM[N]$ 、発光制御逆信号線 $EMB[1] \dots EMB[N]$ には前記発光制御信号駆動部130から発光制御信号、発光逆制御信号が供給されることができる。また、前記第1電源電圧供給部150、第2電源電圧供給部160、及び初期化電源電圧供給部170は、パネル140に備えられた各画素回路142に第1電源電圧、第2電源電圧、及び初期化電源電圧を供給する役割をする。

40

【0169】

一方、図13に示されたようにこのような走査信号駆動部110、データ信号駆動部120、発光制御信号駆動部130、パネル140、第1電源電圧供給部150及び第2電源電圧供給部160、初期化電源電圧供給部170は、1つの基板102にすべて形成さ

50

れてもよい。

【0170】

特に、前記駆動部及び電源供給部110、120、130、150、160、170は、走査信号線S[1]...S[N]、データ信号線D[1]...D[M]、発光制御信号線EM[1]...EM[N]、発光逆制御信号線EMB[1]...EMB[N]、及び画素回路142のトランジスタ(図示せず)を形成する層と同じ層に形成されることもできる。

【0171】

勿論、前記駆動部及び電源供給部110、120、130、150、160、170は、前記基板102と別に他の基板(図示せず)に形成し、これを前記基板102に電氣的に連結することもできる。さらに、前記駆動部及び電源供給部110、120、130、150、160、170は、前記基板102に電氣的に連結するTCP、FPC、TAB、COG、及びその等価物のうち選択されたいずれか1つの形態で形成することができ、本発明で前記駆動部及び電源供給部110、120、130、150、160、170の形態及び形成位置は限定されない。

【0172】

図14を参照すれば、図5に示された画素回路をインターレース方式で駆動する場合の駆動タイミング図が示されている。図14に示されたように本発明による有機電界発光表示装置の画素回路は第1フレーム、第2フレーム、第3フレーム、第4フレームが順次進行し、第1フレーム、第3フレーム、第5フレーム等の奇数フレームの駆動タイミング図は同じであり、第2フレーム、第4フレーム、第6フレーム等の偶数フレームの駆動タイミングも同じである。

【0173】

より具体的に、奇数フレーム期間中に奇数ラインの画素は、画素回路内の容量性素子Cにデータ電圧及び駆動トランジスタのしきい電圧を書き込むと同時に有機電界発光素子OLEDに逆バイアス電圧を印加する。このような奇数フレームの間に偶数ラインの画素は発光する。

【0174】

一方、偶数フレーム期間中に奇数ラインの画素は発光し、このような偶数フレーム期間中に偶数ラインの画素は画素回路内の容量性素子Cにデータ電圧及び駆動トランジスタのしきい電圧を書き込むと同時に有機電界発光素子OLEDに逆バイアス電圧を印加する。

【0175】

このように奇数フレーム、偶数フレームが順次進行しながら、パネル内に奇数ラインの画素が発光する間に偶数ラインの画素はデータを書き込み、かつ、前記有機電界発光素子に逆バイアス電圧を印加し、偶数ラインの画素が発光する間に奇数ラインの画素はデータ書き込み、かつ、前記有機電界発光素子OLEDに逆バイアス電圧を印加する。このような飛び越し走査方式(インターレース方式、Interlace)で画素回路を駆動することで、大型パネルの駆動時、駆動回路速度のマージンを確保することができる。

【0176】

図15を参照すれば、図5に示された画素回路をインターレース方式で駆動する場合、奇数ライン画素回路の初期化期間T21中の電流の流れが示されている。ここで前記画素回路の動作は図14の駆動タイミング図を参照して説明する。

【0177】

まず、初期化スイッチング素子SW<sub>TR5</sub>の制御電極に、以前走査信号線S[N-1]からローレベルの走査信号が印加されることで前記初期化スイッチング素子SW<sub>TR5</sub>がターンオンされ、逆バイアス印加用スイッチング素子SW<sub>TR6</sub>の制御電極に発光逆制御信号線EMB[N]のローレベルの信号が印加されることで前記逆バイアス印加用スイッチング素子SW<sub>TR6</sub>がターンオンされる。

【0178】

前記初期化スイッチング素子SW<sub>TR5</sub>がターンオンされることにより、初期化電源電圧線Vinitの初期化電源電圧が容量性素子Cの第1電極と駆動トランジスタDR

10

20

30

40

50

— T R の制御電極とが電氣的に繋がれたノードに印加されることで、前記容量性素子 C の保存電圧及び前記駆動トランジスタ D R \_ T R の制御電極を初期化させる。このとき、第 3 スイッチング素子 S W \_ T R 3 の制御電極に発光制御信号線 E M [ N ] のハイレベルの信号が印加されることによって前記第 3 スイッチング素子 S W \_ T R 3 はターンオフされるため、前記有機電界発光素子 O L E D は発光しなくなる。このような非発光期間を用いて第 2 電源電圧線 V S S の電圧を前記初期化電源電圧線 V i n i t の電圧より高くすると、前記有機電界発光素子 O L E D に逆バイアス電圧が印加されて前記有機電界発光素子 O L E D の劣化現象を防止することができる。さらに、第 2 電源電圧線 V S S の電圧は接地電圧を用いることができ、この場合、初期化電源電圧線 V i n i t の電圧は負の電圧が印加されなければ前記有機電界発光素子 O L E D に逆バイアス電圧を印加することができない。

10

## 【 0 1 7 9 】

この期間中に第 1 スイッチング素子 S W \_ T R 1、第 4 スイッチング素子 S W \_ T R 4、第 2 スイッチング素子 S W \_ T R 2、第 3 スイッチング素子 S W \_ T R 3 は、それぞれの制御電極にハイレベルの信号が印加されることによってターンオフされる。

## 【 0 1 8 0 】

言い換えると、前記奇数ラインの画素回路の初期化期間 T 1 1 中には、前記容量性素子 C 及び前記駆動トランジスタ D R \_ T R の制御電極を初期化させると同時に前記有機電界発光素子 O L E D の非発光期間を用いて逆バイアス電圧を印加させる。

## 【 0 1 8 1 】

図 1 6 を参照すれば、図 5 に示された画素回路をインターレース方式で駆動する場合、奇数ライン画素回路のデータ電圧及び駆動トランジスタのしきい電圧保存期間 T 2 2 中の電流の流れが示されている。ここで前記画素回路の動作は図 1 4 の駆動タイミング図を参照して説明する。

20

## 【 0 1 8 2 】

まず、第 1 スイッチング素子 S W \_ T R 1 の制御電極に走査信号線 S [ N ] が電氣的に繋がれ、前記走査信号線 S [ N ] からローレベルの走査信号が印加されると、前記第 1 スイッチング素子 S W \_ T R 1 はターンオンされてデータ信号線 D [ M ] からデータ信号が印加される。また、第 4 スイッチング素子 S W \_ T R 4 の制御電極にも、前記走査信号線 S [ N ] のローレベルの走査信号が印加され、前記第 4 スイッチング素子 S W \_ T R 4 は

前記第 4 スイッチング素子 S W \_ T R 4 は、前記駆動トランジスタ D R \_ T R の制御電極（ゲート電極）と第 2 電極（ドレーン電極）間に電氣的に繋がれてダイオード連結を構成する。ダイオード連結を含む本発明は駆動トランジスタのしきい電圧が補償機能も有するため、以下においてはこのような駆動トランジスタのしきい電圧が補償される原理について下記の数式 1 を参照して説明する。

30

## 【 0 1 8 3 】

前記ダイオード連結下で、前記容量性素子の第 2 電極には第 1 電源電圧 V D D が印加され、第 1 電極にはデータ電圧 V D A T A と前記駆動トランジスタのしきい電圧 V t h の差の電圧 ( V D A T A - | V t h | ) が印加される。

## 【 0 1 8 4 】

図 1 7 を参照すれば、図 5 に示された画素回路をインターレース方式で駆動する場合、奇数ライン画素回路の発光期間 T 2 3 中の電流の流れが示され、図 1 4 の駆動タイミング図を参照して説明する。

40

## 【 0 1 8 5 】

このとき、有機電界発光素子 O L E D に流れる電流 I O L E D は既述の数式 1 のようである。上述した数式を記載すると、

## 【 0 1 8 6 】

【数 2】

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - V_{th})^2 = \frac{\beta}{2} (V_{SG} - |V_{th}|)^2 = \frac{\beta}{2} (V_{DD} - (V_{DATA} - |V_{th}|) - |V_{th}|)^2$$

$$I_{OLED} = \frac{\beta}{2} (V_{DD} - V_{DATA})^2$$

＜数式 1＞

10

【0187】

ここでVDDは、第1電源電圧線の第1電源電圧であり、VDATAはデータ信号線を介して印加されるデータ電圧であり、Vthは駆動トランジスタDR\_TRのしきい電圧であり、βは定数である。上の数式1から分かるように、前記発光期間T23中に有機電界発光素子OLEDに流れる電流IOLEDは、前記駆動トランジスタDR\_TRのしきい電圧に関係なくデータ電圧VDATAに対応して流れる。すなわち前記駆動トランジスタDR\_TRのしきい電圧Vthが補償される。

【0188】

さらに、前記逆バイアス印加用スイッチング素子SW\_TR6の制御電極に前記発光逆制御信号線EMB[N]が電氣的に繋がれ、前記発光逆制御信号線EMB[N]のローレベルの信号によって前記逆バイアス印加用スイッチング素子SW\_TR6はターンオン状態を維持し続ける。この期間T22中には、前記初期化期間T21と同様に、第3スイッチング素子SW\_TR3の制御電極に発光制御信号線EM[N]のハイレベルの信号が印加されることによって、前記第3スイッチング素子SW\_TR3は相変わらずターンオフされた状態であるため、前記有機電界発光素子OLEDは発光しなくなる。このような非発光期間を用いて第2電源電圧線VSSの電圧を前記初期化電源電圧線Vinitの電圧より高くすると、前記有機電界発光素子OLEDに逆バイアス電圧が印加されるようになって前記有機電界発光素子OLEDの劣化現象を防止することができる。さらに、第2電源電圧線VSSの電圧は接地電圧を用いることができ、この場合初期化電源電圧線Vinitの電圧は負の電圧が印加されなければ前記有機電界発光素子OLEDに逆バイアス電圧を印加することができない。この期間に初期化スイッチング素子SW\_TR5、第2スイッチング素子SW\_TR2、第3スイッチング素子SW\_TR3は、それぞれの制御電極にハイレベルの信号が印加されることによってターンオフされる。言い換えると、奇数ラインの画素回路のデータ電圧及び駆動トランジスタのしきい電圧保存期間T22には、前記容量性素子Cに前記データ電圧を保存すると同時に前記有機電界発光素子OLEDの非発光期間を用いて逆バイアス電圧を印加させる。

20

30

【0189】

図17を参照すれば、図5に示された画素回路をインターレース方式で駆動する場合の奇数ラインの画素回路の発光期間T23中の電流の流れが示されている。ここで、前記画素回路の動作は図14のタイミング図を参照して説明する。まず、第2スイッチング素子SW\_TR2の制御電極に前記発光制御信号線EM[N]が電氣的に繋がれてローレベルの発光制御信号が印加されると前記第2スイッチング素子SW\_TR2がターンオンされ、第1電源電圧線VDDから前記駆動トランジスタDR\_TRに第1電源電圧が供給できるようになる。また、第3スイッチング素子SW\_TR3の制御電極に前記発光制御信号線EM[N]が電氣的に繋がれてローレベルの発光制御信号が印加されると、前記第3スイッチング素子SW\_TR3はターンオンされ、前記駆動トランジスタDR\_TRを介して駆動電流を前記有機電界発光素子OLEDに流すことができ、これによって前記有機電界発光素子はそれぞれのデータ信号に対応して発光する。

40

【0190】

この期間に第1スイッチング素子SW\_TR1、第4スイッチング素子SW\_TR4、

50

初期化スイッチング素子  $SW\_TR5$ 、逆バイアス印加用スイッチング素子  $SW\_TR6$  は、それぞれの制御電極にハイレベルの信号が印加されることによってターンオフされる。

【0191】

言い換えると、発光期間  $T23$  には前記容量性素子  $C$  に保存されたデータ電圧及び駆動トランジスタのしきい電圧が前記駆動トランジスタ  $DR\_TR$  を介して印加され、前記有機電界発光素子  $OLED$  を発光させる。このとき、前記逆バイアス印加用スイッチング素子  $SW\_TR6$  はターンオフされ、前記有機電界発光素子  $OLED$  に逆バイアス電圧を印加する動作は行わない。

【0192】

図18を参照すれば、図5に示された画素回路をインターレース方式で駆動する場合、偶数ライン画素回路の初期化期間中の電流の流れが示され、図19を参照すれば、図5に示された画素回路をインターレース方式で駆動する場合、偶数ライン画素回路のデータ電圧及び駆動トランジスタのしきい電圧保存期間中の電流の流れが示され、図20を参照すれば、図5に示された画素回路をインターレース方式で駆動する場合、偶数ライン画素回路の発光期間中の電流の流れが示されている。ここで前記画素回路の動作は図14の駆動タイミング図を参照して説明する。

【0193】

第1フレーム期間中、奇数ラインの画素回路は初期化期間  $T21$  及びデータ電圧及び駆動トランジスタのしきい電圧保存期間  $T22$  を順次進行し、このような第1フレーム期間中には、偶数ラインの画素回路は図20に示された電流の流れ図から分かるように有機電界発光素子  $OLED$  の発光動作を行う。第2フレーム期間中、偶数ラインの画素回路は初期化期間、データ電圧及び駆動トランジスタのしきい電圧保存期間を順次進行し、このような第2フレーム期間中に奇数ラインの画素回路は発光する。

【0194】

図18、図19及び図20に示された偶数ラインの画素回路の電流の流れ図は上述した図15、図16及び図17に示された奇数ラインの画素回路の電流の流れ図と同じであり、ただ奇数フレーム中には奇数ラインの画素回路は初期化及びデータ書き込み動作を行い、偶数ラインの画素回路は発光動作を行い、偶数フレーム中には奇数ラインの画素回路が発光動作を行い、偶数ラインの画素回路が初期化及びデータ書き込み動作を行うという点で異なる。

【0195】

図21を参照すれば、図13に示された有機電界発光表示装置の各画素と第1電源電圧線（奇数ライン及び偶数ライン）の電氣的連結関係が示されている。図21に示されたように、前記第1電源電圧線は奇数ライン第1電源電圧線  $VDD/Odd$  と、偶数ライン第1電源電圧線  $VDD/Even$  の2つのラインでなる。但し、第2電源電圧線  $VSS$  は1ラインでなり得る。

【0196】

このように第1電源電圧線  $VDD$  を2つのラインに駆動し、インターレース方式を適用してデータ書き込み時間と発光時間とを分離すると、第1電源電圧線  $VDD$  の電圧降下（ $IR-DROP$ ）を補償できるため、以下において図14に示された駆動タイミング図を参照して詳しく説明する。

【0197】

第1フレーム期間中、奇数ラインの画素回路は容量性素子及び駆動トランジスタの制御電極を初期化させ、前記容量性素子にデータを書き込み、有機電界発光素子  $OLED$  に逆バイアス電圧を印加する。このような第1フレーム期間中に画素回路内の第3スイッチング素子  $SW\_TR3$  はターンオフされ、したがって奇数ラインの画素回路は奇数ライン第1電源電圧線  $VDD/Odd$  から第2電源電圧線  $VSS$  への電氣的連結が切断される。したがって、第1フレーム期間中、奇数ラインの画素回路は電圧降下（ $IR-DROP$ ）のない状態のデータ書き込みが行われる。

10

20

30

40

50

【0198】

このような奇数ラインの画素回路は第2フレーム期間中に発光するが、発光期間中奇数ラインの画素回路の電流の流れは図17に示されたようである。

【0199】

このとき、前記有機電界発光素子に流れる電流は前記数式1のようである。

【0200】

【数3】

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - V_{th})^2 = \frac{\beta}{2} (V_{SG} - |V_{th}|)^2 = \frac{\beta}{2} (V_{DD} - (V_{DATA} - |V_{th}|) - |V_{th}|)^2 \quad 10$$

$$I_{OLED} = \frac{\beta}{2} (V_{DD} - V_{DATA})^2$$

<数式1>

【0201】

すなわち、電圧降下（IR-DROP）のない状態で前記容量性素子Cにデータが書き込まれ、その後発光期間となったとき、奇数ラインの各画素回路に流れるI<sub>OLED</sub>は前記数式1から分かるように電圧降下（IR-DROP）のない状態のV<sub>DD</sub>のため、全体として奇数ラインの画素は発光期間中電圧降下（IR-DROP）がなくなり、したがってパネルの下にいくほど画素の輝度が低くなる現象が避けられる。

20

【0202】

同様に偶数ラインの画素も第2フレーム中の電圧降下（IR-DROP）のない状態でデータが書き込まれるため、発光期間中に電圧降下（IR-DROP）なくパネルを駆動することができる。

【0203】

以上説明したことは本発明による有機電界発光表示装置及びその駆動方法を実施するための1つの実施例に過ぎず、本発明は前記実施例に限定されることなく、特許請求の範囲に請求するように本発明の要旨を脱することなく発明の属する分野で通常の知識を有した者であれば誰でも多様な変更実施が可能な範囲まで本発明の技術的精神があると言えるであろう。

30

【図面の簡単な説明】

【0204】

【図1】通常の有機電界発光素子の基本構造を示した説明図である。

【図2】電圧駆動方式の基本画素回路を示した回路図である。

【図3】図2に示された画素回路の駆動タイミング図である。

【図4】本発明による有機電界発光表示装置をプログレッシブ方式で駆動する場合の基本構造ブロック図である。

【図5】本発明の一実施例による有機電界発光表示装置の画素回路を示した回路図である

40

。【図6】図5に示された画素回路をプログレッシブ方式で駆動する場合の駆動タイミング図である。

【図7】図5に示された画素回路をプログレッシブ方式で駆動する場合、初期化期間T<sub>11</sub>中の電流の流れを示した図である。

【図8】図5に示された画素回路をプログレッシブ方式で駆動する場合、データ電圧及び駆動トランジスタのしきい電圧保存期間T<sub>12</sub>中の電流の流れを示した図である。

【図9】図5に示された画素回路をプログレッシブ方式で駆動する場合、発光期間T<sub>13</sub>中の電流の流れを示した図である。

【図10】本発明の他の実施例による有機電界発光表示装置の画素回路を示した回路図で

50

ある。

【図 1 1】本発明のさらに他の実施例による有機電界発光表示装置の画素回路を示した回路図である。

【図 1 2】図 1 1 に示された画素回路をプログレッシブ方式で駆動する場合の駆動タイミング図である。

【図 1 3】本発明による有機電界発光表示装置をインターレース方式で駆動する場合の基本構造ブロック図である。

【図 1 4】図 5 に示された画素回路をインターレース方式で駆動する場合の駆動タイミング図である。

【図 1 5】図 5 に示された画素回路をインターレース方式で駆動する場合、奇数ラインの画素回路の初期化期間 T 2 1 中の電流の流れを示した図である。

10

【図 1 6】図 5 に示された画素回路をインターレース方式で駆動する場合、奇数ラインの画素回路のデータ電圧及び駆動トランジスタのしきい電圧保存期間 T 2 2 中の電流の流れを示した図である。

【図 1 7】図 5 に示された画素回路をインターレース方式で駆動する場合、奇数ラインの画素回路の発光期間 T 2 3 中の電流の流れを示した図である。

【図 1 8】図 5 に示された画素回路をインターレース方式で駆動する場合、偶数ラインの画素回路の初期化期間中の電流の流れを示した図である。

【図 1 9】図 5 に示された画素回路をインターレース方式で駆動する場合、偶数ラインの画素回路のデータ電圧及び駆動トランジスタのしきい電圧保存期間中の電流の流れを示した図である。

20

【図 2 0】図 5 に示された画素回路をインターレース方式で駆動する場合、偶数ラインの画素回路の発光期間中の電流の流れを示した図である。

【図 2 1】図 1 3 に示された有機電界発光表示装置の各画素と第 1 電源電圧線（奇数ライン及び偶数ライン）との電氣的連結関係を示した図である。

【符号の説明】

【 0 2 0 5 】

1 0 0 本発明による平板表示装置

1 1 0 走査信号駆動部

1 2 0 データ信号駆動部

30

1 3 0 発光制御信号駆動部

1 4 0 有機電界発光表示パネル

1 4 2 画素 ( P i x e l )

P 画素回路

1 5 0 第 1 電源電圧供給部

D [ M ] データ信号線

1 6 0 第 2 電源電圧供給部

S [ N ] 走査信号線

1 7 0 初期化電源電圧供給部

S [ N - 1 ] 以前走査信号線

40

C 容量性素子

E M [ N ] 発光制御信号線

E M B [ N ] 発光逆制御信号線

V D D 第 1 電源電圧線

V S S 第 2 電源電圧線

S W \_ T R 1 第 1 スイッチング素子

S W \_ T R 2 第 2 スイッチング素子

S W \_ T R 3 第 3 スイッチング素子

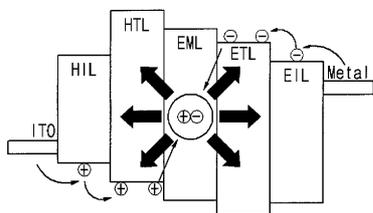
S W \_ T R 4 第 4 スイッチング素子

S W \_ T R 5 初期化スイッチング素子

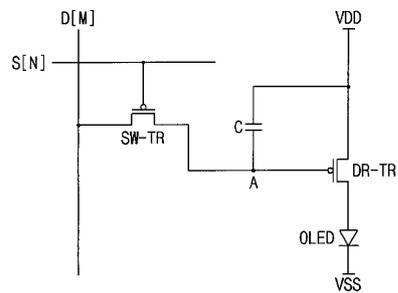
50

SW\_TR 6 逆バイアス印加用スイッチング素子  
 DR\_TR 駆動トランジスタ  
 Vinit 初期化電源電圧線  
 OLED 有機電界発光素子

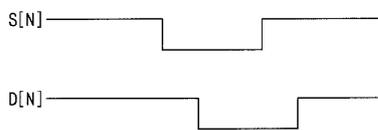
【図1】



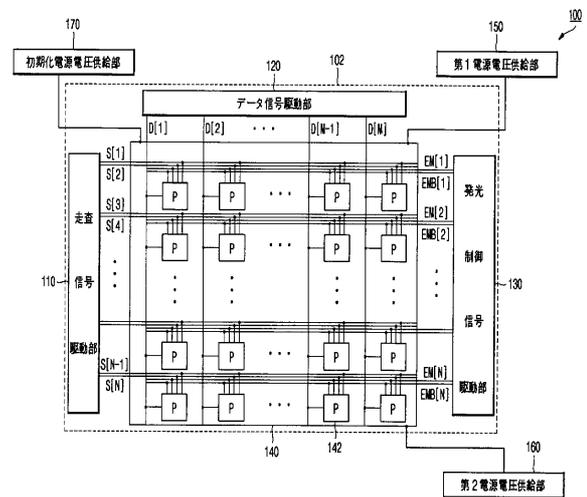
【図2】



【図3】

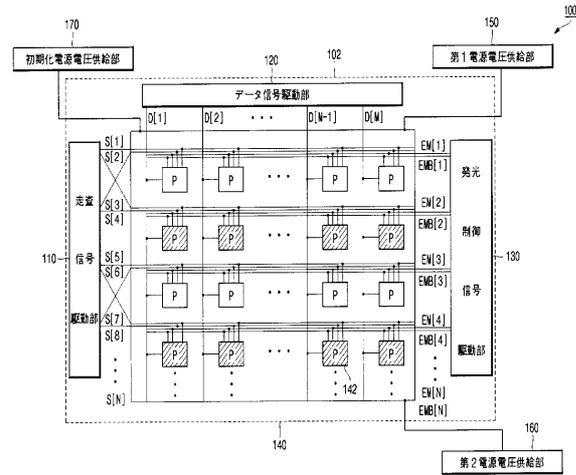


【図4】

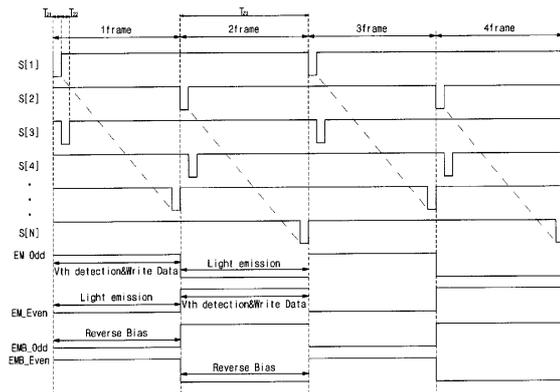




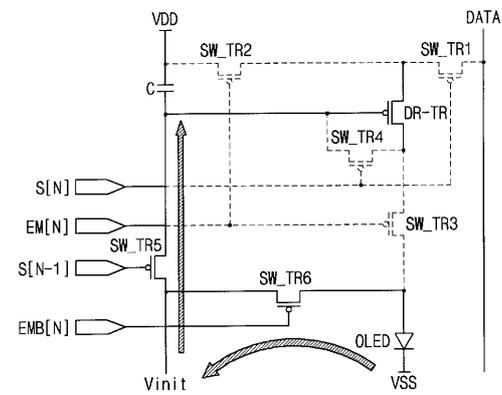
【図13】



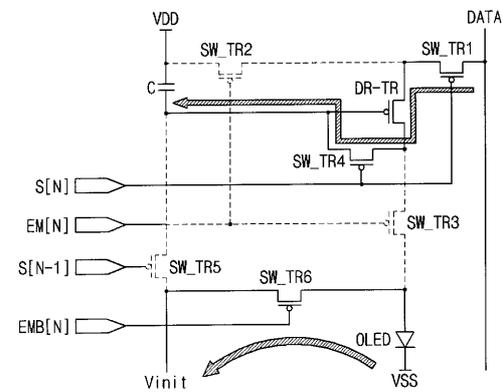
【図14】



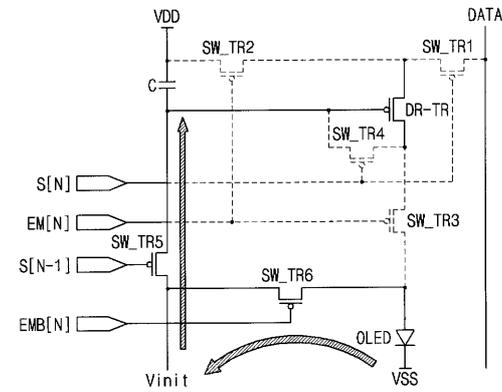
【図15】



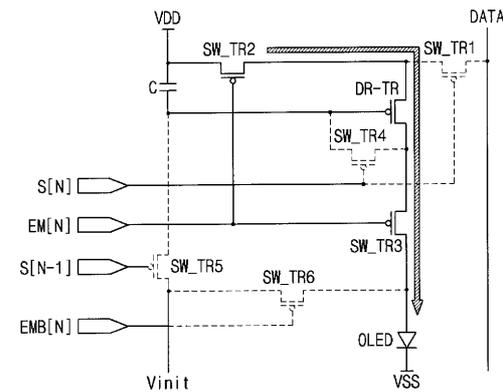
【図16】



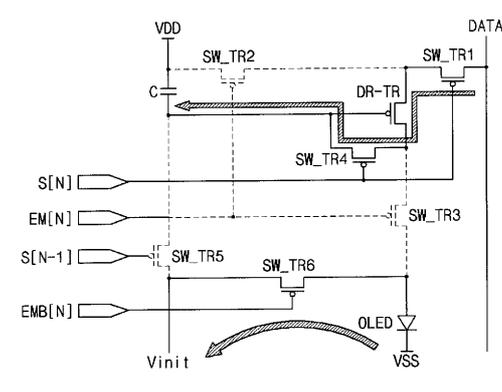
【図18】



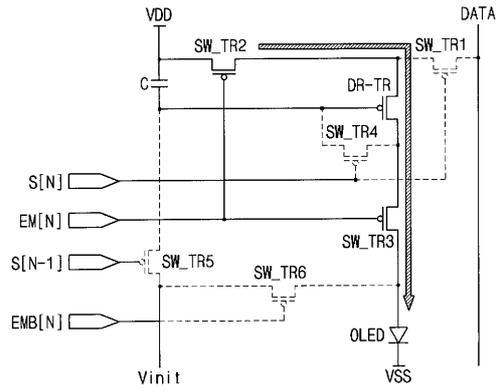
【図17】



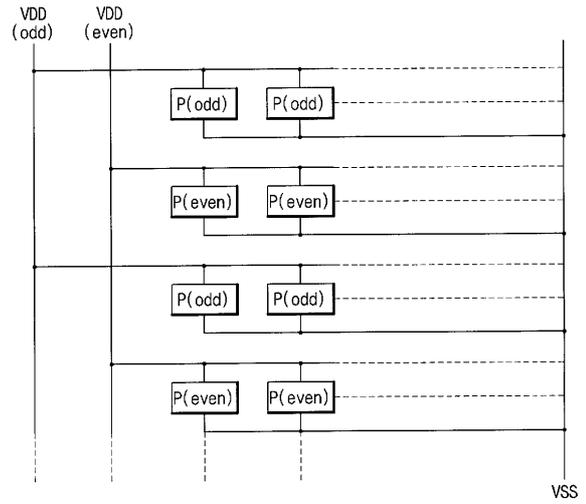
【図19】



【 20 】



【 21 】



---

フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 2 1 F
G 0 9 G	3/20	6 2 2 M
G 0 9 G	3/20	6 2 2 N
G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 4 1 D
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 4 2 D
G 0 9 G	3/20	6 7 0 K
H 0 5 B	33/14	A

合議体

審判長 飯野 茂

審判官 中塚 直樹

審判官 小林 紀史

(56)参考文献 特開2006-309119(JP,A)  
特開2004-325885(JP,A)  
特開2005-17485(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/00-3/38

专利名称(译)	有机电致发光显示装置及其驱动方法		
公开(公告)号	<a href="#">JP5196812B2</a>	公开(公告)日	2013-05-15
申请号	JP2007057203	申请日	2007-03-07
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星エスディアイ株式会社		
当前申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	鄭普容		
发明人	鄭 普容		
IPC分类号	G09G3/30 G09F9/30 H01L27/32 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0224 G09G2310/0256 G09G2320/043		
FI分类号	G09G3/30.J G09F9/30.338 G09F9/30.365.Z G09G3/20.611.J G09G3/20.621.A G09G3/20.621.F G09G3/20.622.M G09G3/20.622.N G09G3/20.624.B G09G3/20.641.D G09G3/20.642.A G09G3/20.642.D G09G3/20.670.K H05B33/14.A G09F9/30.365 G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC21 3K107/DD53 3K107/DD66 3K107/DD67 3K107/EE03 3K107/HH00 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB06 5C080/CC03 5C080/DD03 5C080/DD05 5C080/DD08 5C080/DD29 5C080/EE28 5C080/EE29 5C080/FF11 5C080/GG08 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C094/AA53 5C094/BA03 5C094/BA27 5C094/DB01 5C094/FB19 5C380/AA01 5C380/AB06 5C380/AB21 5C380/AB22 5C380/AB23 5C380/AB25 5C380/AB34 5C380/AB46 5C380/BA20 5C380/BA34 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BD08 5C380/BD09 5C380/CA08 5C380/CA12 5C380/CB01 5C380/CB05 5C380/CB16 5C380/CB17 5C380/CB26 5C380/CB33 5C380/CC06 5C380/CC07 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC62 5C380/CC65 5C380/CD012 5C380/CD017 5C380/CE04 5C380/DA02 5C380/DA06 5C380/DA47		
代理人(译)	佐伯喜文 渡边 隆		
优先权	1020060131962 2006-12-21 KR		
其他公开文献	JP2008158477A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：提供能够防止第一电源电压线中的电压降的有机发光显示器，并且同时最小化有机发光显示器的像素电路中的有机发光元件的劣化，并提供显示器的驱动方法。解决方案：有机发光显示器的像素电路改善了寿命和亮度均匀性，其特征在于具有第一开关元件，驱动晶体管，存储电容器，有机发光元件，初始化开关元件和用于施加反向偏压的开关晶体管，其中各个像素在水平方向上被分类为奇数行和偶数行，并且驱动时段被分类为用于存储数据电压的存储时段和驱动晶体管的阈值电压以及光排放期；以及有机发光显示器的驱动方法。之

