

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4684988号
(P4684988)

(45) 発行日 平成23年5月18日 (2011.5.18)

(24) 登録日 平成23年2月18日 (2011.2.18)

(51) Int.Cl.		F I	
H05B 33/06	(2006.01)	H05B 33/06	
H01L 51/50	(2006.01)	H05B 33/14	A
H05B 33/10	(2006.01)	H05B 33/10	
G09F 9/30	(2006.01)	G09F 9/30	365

請求項の数 11 (全 13 頁)

(21) 出願番号	特願2006-327183 (P2006-327183)	(73) 特許権者	501426046
(22) 出願日	平成18年12月4日 (2006.12.4)		エルジー ディスプレイ カンパニー リ
(65) 公開番号	特開2007-184256 (P2007-184256A)		ミテッド
(43) 公開日	平成19年7月19日 (2007.7.19)		大韓民国 ソウル, ヨンドゥンポーク, ヨ
審査請求日	平成18年12月4日 (2006.12.4)		イドードン 20
(31) 優先権主張番号	10-2005-0135919	(74) 代理人	100110423
(32) 優先日	平成17年12月30日 (2005.12.30)		弁理士 曾我 道治
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100084010
			弁理士 古川 秀利
		(74) 代理人	100094695
			弁理士 鈴木 憲七
		(74) 代理人	100111648
			弁理士 梶並 順

最終頁に続く

(54) 【発明の名称】 デュアルパネルタイプ有機電界発光表示装置及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

互いに対向する第1及び第2基板と、

複数の画素領域が定義されている表示領域と前記表示領域を囲むダミー画素領域が定義されている非表示領域を含む前記第1基板上に位置し、互いに交差して前記複数の画素領域を定義する複数のゲート配線及び複数のデータ配線と、

前記画素領域に位置し各ゲート配線及びデータ配線に連結される複数の第1薄膜トランジスタと、

前記第1薄膜トランジスタ上に位置し前記第1基板から第1高さを有する第1接続電極と、

前記ダミー画素領域に位置し前記第1薄膜トランジスタと実質的に同一な構造を有する複数の第2薄膜トランジスタと、

前記非表示領域に位置する電源パッドと、

前記第2薄膜トランジスタ上に位置し前記第1基板から第1高さを有する第2接続電極と、

前記第2基板の全面に位置する第1電極と、

前記第1電極上に位置する複数のスペーサーと、

前記第1電極上に位置する有機発光層と、

前記有機発光層上に位置する第2電極と、

前記第2電極から延長され、前記スペーサーを覆い、前記画素領域それぞれに位置し、

10

20

前記第 1 接続電極と接触する第 3 接続電極と、

前記スペーサーを覆い、前記ダミー画素領域に位置し、前記第 2 接続電極と接触する第 4 接続電極と

を含み、

前記複数のゲート配線中 2 つの最外郭ゲート配線と前記複数のデータ配線中 2 つの最外郭データ配線により前記表示領域が囲まれ、

前記第 1 薄膜トランジスタ中 1 つに対応する前記第 3 接続電極は、前記第 1 薄膜トランジスタ中他の 1 つに対応する前記第 3 接続電極と電氣的に絶縁されており、

前記第 4 接続電極は、前記複数の第 2 薄膜トランジスタのすべてを電氣的に連結し、

前記第 2 接続電極は、電源端子の役割をし、前記電源パッドに連結され、

前記第 4 接続電極は、前記第 1 電極に連結される

ことを特徴とするデュアルパネルタイプ有機電界発光表示装置。

【請求項 2】

前記複数の第 1 薄膜トランジスタのうち少なくとも一つは、

前記第 1 基板上にパターンニングされた形状のゲート電極と、前記ゲート電極を覆うゲート絶縁膜と、前記ゲート電極より大きい幅を有し前記ゲート絶縁膜上部に形成された半導体層と、前記半導体層上部に相互に離されて形成されたソース電極及びドレイン電極と、前記ソース電極及びドレイン電極のうちのいずれか一つを露出させるコンタクトホールが形成され前記ソース電極及びドレイン電極上部に形成された保護層とを有し、前記第 1 接続電極は、前記コンタクトホールを介して前記ソース電極または前記ドレイン電極に接続され、

前記複数の第 2 薄膜トランジスタは、それぞれ、

前記第 1 基板上に形成され前記ゲート電極と実質的に同じ形状のダミーゲート電極と、前記ダミーゲート電極を覆うダミーゲート絶縁膜と、前記ダミーゲート電極より大きい幅を有し前記ダミーゲート絶縁膜上部に形成されたダミー半導体層と、前記ダミー半導体層上部に形成されたダミーソース電極及びダミードレイン電極と、前記ダミーソース電極及びダミードレイン電極上部に形成されたダミー保護層とを有する

ことを特徴とする請求項 1 記載のデュアルパネルタイプ有機電界発光表示装置。

【請求項 3】

前記ダミーソース電極及びダミードレイン電極は相互に離されて形成され、前記ダミー保護層は前記ダミーソース電極または前記ダミードレイン電極を露出させるダミーコンタクトホールがあり、前記第 2 接続電極は前記ダミーコンタクトホールを介して前記ダミーソース電極または前記ダミードレイン電極に接続された

ことを特徴とする請求項 2 記載のデュアルパネルタイプ有機電界発光表示装置。

【請求項 4】

前記第 1 及び第 2 接続電極は、透明導電性物質からなる

ことを特徴とする請求項 1 記載のデュアルパネルタイプ有機電界発光表示装置。

【請求項 5】

前記透明導電性物質は、ITO、IZO、ITZOのいずれかである

ことを特徴とする請求項 4 記載のデュアルパネルタイプ有機電界発光表示装置。

【請求項 6】

前記第 1 基板は、前記画素領域の外側に、

前記ゲート配線に接続するゲートパッドが形成されたゲートパッド部と、

前記データ配線に接続するデータパッドが形成されたデータパッド部とをさらに有することを特徴とする請求項 1 記載のデュアルパネルタイプ有機電界発光表示装置。

【請求項 7】

前記ゲートパッド部及びデータパッド部は、それぞれ前記第 2 薄膜トランジスタに接続する電源パッドが形成された

ことを特徴とする請求項 6 記載のデュアルパネルタイプ有機電界発光表示装置。

【請求項 8】

10

20

30

40

50

前記画素領域の外側で前記第 1 及び第 2 基板間の縁に配置されて合着された状態を維持させるシールパターンがさらに形成された

ことを特徴とする請求項 1 記載のデュアルパネルタイプ有機電界発光表示装置。

【請求項 9】

複数の画素領域が定義されている表示領域と前記表示領域を囲むダミー画素領域が定義されている非表示領域を含む前記第 1 基板上の前記画素領域に複数の第 1 薄膜トランジスタを形成し、ダミー画素領域に複数の第 2 薄膜トランジスタを形成する段階と、

前記非表示領域に電源端子を形成する段階と、

前記第 1 薄膜トランジスタ上に位置し前記第 1 基板から第 1 高さを有する第 1 接続電極を形成する段階と、

前記第 2 薄膜トランジスタ上に位置し前記第 1 基板から第 1 高さを有する第 2 接続電極を形成する段階と、

前記第 2 基板の全面に位置する第 1 電極を形成する段階と、

前記第 1 電極上に位置する複数のスペーサーを形成する段階と、

前記第 1 電極上に位置する有機発光層を形成する段階と、

前記有機発光層上に位置する第 2 電極を形成する段階と、

前記第 2 電極から延長され、前記スペーサーを覆い、前記画素領域それぞれに位置し、前記第 1 接続電極と接触する第 3 接続電極と、前記スペーサーを覆い、前記ダミー画素領域に位置し、前記第 2 接続電極と接触する第 4 接続電極とを形成する段階と、

前記第 3 及び第 4 接続電極が前記第 1 及び第 2 接続電極とそれぞれ接触するように前記第 1 及び第 2 基板を合着する段階と

を含み、

前記第 1 及び第 2 接続電極は、透明導電性物質からなり、

前記第 1 薄膜トランジスタ中 1 つに対応する前記第 3 接続電極は、前記第 1 薄膜トランジスタ中他の 1 つに対応する前記第 3 接続電極と電氣的に絶縁されており、

前記第 4 接続電極は、前記複数の第 2 薄膜トランジスタのすべてを電氣的に連結し、

前記第 2 接続電極は、前記電源端子に連結され、

前記第 4 接続電極は、前記第 1 電極に連結される

ことを特徴とするデュアルパネルタイプ有機電界発光表示装置の製造方法。

【請求項 10】

前記透明導電性物質は、ITO、IZO、ITZOのいずれかである

ことを特徴とする請求項 9 記載のデュアルパネルタイプ有機電界発光表示装置の製造方法。

【請求項 11】

前記第 1 薄膜トランジスタ及び前記第 2 薄膜トランジスタを形成する工程は、

前記第 1 基板の複数の画素領域及び複数のダミー画素領域にパターニングされたゲート電極をそれぞれ形成する工程と、

前記ゲート電極が形成された第 1 基板の全面にゲート絶縁膜を形成する工程と、

前記ゲート電極に対応して、前記ゲート絶縁膜上部に半導体層を形成する工程と、

前記半導体層上部に、相互に離れるソース電極及びドレイン電極を形成する工程と、

前記ソース電極及びドレイン電極を覆い、前記第 1 及び第 2 薄膜トランジスタそれぞれのドレイン電極を露出させるコンタクトホールを含む保護層を形成する工程とを含み、

前記第 1 接続電極は、前記コンタクトホールを介して前記第 1 薄膜トランジスタのドレイン電極に接触し、

前記第 2 接続電極は、前記コンタクトホールを介して前記第 2 薄膜トランジスタのドレイン電極に接触する

ことを特徴とする請求項 9 記載のデュアルパネルタイプ有機電界発光表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

10

20

30

40

50

【0001】

本発明は、有機電界発光表示装置(OELD: Organic Electroluminescent Display Device)に係り、特にデュアルパネルタイプ有機電界発光表示装置に関する。

【背景技術】

【0002】

新しいフラットパネルディスプレイ(FPD: Flat Panel Display Device)の一つである有機電界発光表示装置は、自発光型であるため、液晶表示装置に比べて、視野角、コントラストなどが優れている。また、バックライトが必要でないため、軽量薄形化が可能であり、消費電力でも有利である。さらに、直流低電圧駆動が可能で、応答速度が速く、全部固体であるため外部衝撃に強く使用温度範囲も広く、特に製造費用が安価であるという長所を有している。

10

【0003】

アクティブマトリックス型有機電界発光表示装置の基本的な構造及び動作特性について図面を参照しながら詳細に説明する。

【0004】

図1は、一般的なアクティブマトリックス型有機電界発光表示装置の基本的な画素領域の構造を示す図である。

【0005】

図1に示すように、横方向にゲート配線GLが形成され、この横方向と直交する縦方向に、相互に一定間隔離れたデータ配線DLと電源配線PSL(Power Supply Line)が形成されており、このとき、相互に直交するゲート配線GLとデータ配線DLにより画素領域Pが定義されている。

20

【0006】

また、ゲート配線GLとデータ配線DLの交差点にはスイッチング素子であるスイッチング薄膜トランジスタSTrが形成され、このスイッチング薄膜トランジスタSTrと電源配線PSLに接続されたストレージキャパシタC_{ST}が形成され、このストレージキャパシタC_{ST}と電源配線PSLに接続された駆動薄膜トランジスタDTrが形成され、この駆動薄膜トランジスタDTrに接続された有機電界発光ダイオードELD(Electro-Luminescent Diode)が形成されている。

30

【0007】

この有機電界発光ダイオードELDは、有機発光物質に順方向に電流を供給すると、正孔提供層である陽極(anode electrode)と電子提供層である陰極(cathode electrode)間のP(positive)—N(negative)接合(Junction)部分を介して電子と正孔が移動しながら相互に再結合して、電子と正孔が離れている時より小さいエネルギーを有するようになるので、この時発生するエネルギー差によって光を放出する原理を利用するものである。

【0008】

前述したような有機電界発光表示装置は、通常、スイッチング薄膜トランジスタ及び駆動薄膜トランジスタを含むアレイ素子と、有機電界発光ダイオードが同一基板上に積層された構造で形成されている。

40

【0009】

しかし、前述したアレイ素子と有機電界発光ダイオードが同一基板上に積層された構造の有機電界発光表示装置は、その製造において、アレイ素子及び有機電界発光ダイオードが形成された基板とカプセル封じ用基板を取り付けることにより装置を製作するが、この場合、アレイ素子の製造歩留まりと有機電界発光ダイオードの製造歩留まりの積が有機電界発光表示装置の製造歩留まりを決定するため、後半の製造工程に該当する有機電界発光ダイオード形成工程により全体工程の製造歩留まりが大きく制限されるという問題点があった。

【0010】

50

そこで、このような問題点を解決するために、最近、アレイ素子と有機電界発光ダイオードを異なる基板にそれぞれ形成し、２つの基板を電氣的に導通するように取り付けて構成したデュアルパネルタイプ有機電界発光表示装置が提案された。

【００１１】

図２は、従来のデュアルパネルタイプ有機電界発光表示装置を示す平面図であり、図３は、従来のデュアルパネルタイプ有機電界発光表示装置の一つの画素領域の断面を示す図であり、図４は、図２の電源端子においてＩＶ－ＩＶ線に沿って切断した断面を示す図である。

【００１２】

まず、平面図である図２に示すように、従来のデュアルパネルタイプ有機電界発光表示装置１はその中央部に複数の画素領域Ｐで構成され画像を表示する表示領域ＤＡが形成され、表示領域ＤＡの周辺の非表示領域に外部回路と接続するためのゲートパッド部ＧＰＡとデータパッド部ＤＰＡが形成されている。

10

【００１３】

このとき、表示領域ＤＡには複数のゲート配線１３とデータ配線３０が交差して形成され、これらゲート配線１３とデータ配線３０はその終端がそれぞれゲートパッド部ＧＰＡ及びデータパッド部ＤＰＡまで延長してゲートパッド１４とデータパッド３１に接続されている。

【００１４】

また、図２に示していないが、第１基板１０は、スイッチング薄膜トランジスタＳＴｒ、駆動薄膜トランジスタＤＴｒなどを含み、第２基板６０は、有機電界発光ダイオードＥＬＤを含む。さらに、表示領域ＤＡ内に形成された有機電界発光ダイオード（図示せず）の水分浸透を防止するための手段であるシールパターン９０が形成されている。表示領域ＤＡの上側及び下側に電源端子ＰＳＴがそれぞれ形成され、この電源端子ＰＳＴから延長してゲートパッド部ＧＰＡ及びデータパッド部ＤＰＡに電源パッド５１が形成されている。

20

【００１５】

次に、従来の有機電界発光表示装置の断面構造について説明する。

【００１６】

図３に示すように、第１基板１０と第２基板６０が相互に一定間隔離隔されるように配置され、第１基板１０の内部面には画素領域Ｐ毎に駆動薄膜トランジスタＤＴｒとスイッチング薄膜トランジスタ（図示せず）を含むアレイ素子がアレイ素子部ＡＤＡに形成され、アレイ素子部ＡＤＡ内の駆動薄膜トランジスタＤＴｒのソース電極３３に接触して第１接続電極４５が形成されている。このとき、アレイ素子部ＡＤＡの駆動薄膜トランジスタＤＴｒは、第１基板１０の上部に、順次積層された、ゲート電極１５、ゲート絶縁膜２０、半導体層２３、相互に離れたソース電極３３及びドレイン電極３６、並びにソース電極３３及びドレイン電極３６を覆う保護層４０で構成されている。

30

【００１７】

次に、第１基板１０と向き合う第２基板６０の内部面には、全面に第１電極６３が形成され、第１電極６３の下部面には画素領域Ｐの境界（図示せず）にバッファパターン６６及び隔壁（図示せず）が、そして画素領域Ｐ内には下部の第１接続電極４５に対応して第１電極６３の下部にバッファパターン６６と第１スペーサー７０が順次形成され、各画素領域Ｐ毎に独立した形態で有機発光層７６及び第２電極８０が第１電極６３の下部に順次形成され、このとき、第１電極６３、第２電極８０及び有機発光層７６は有機電界発光ダイオードＥＬＤを形成している。

40

【００１８】

また、各画素領域Ｐ毎に第２電極８０から延長され第１スペーサー７０を覆う第２接続電極８３が形成されており、この第２接続電極８３は、第２基板６０の第２電極８０と、第１基板１０の駆動薄膜トランジスタＤＴｒのソース電極３３に接続された第１接続電極４５と接触してこれら両方を電氣的に接続させている。

50

【 0 0 1 9 】

一方、電源端子 P S T が形成された部分の断面を示した図 4 に示すように、第 1 基板 1 0 上には、表示領域 D A の画素領域 P 内に形成された駆動薄膜トランジスタ D T r、またはスイッチング薄膜トランジスタ（図示せず）と同じ積層構造が形成されている。すなわち、第 1 基板 1 0 の最下部から第 1 金属パターン 1 6、ゲート絶縁膜 2 0、半導体パターン 2 4、第 2 金属パターン 3 8、保護層 4 0 及び第 3 金属パターン 4 6 で積層された構造が形成されている。第 3 金属パターン 4 6 は、データパッド部 D P A に形成された電源パッド（図 2 の 5 1）に接続されている。

【 0 0 2 0 】

また、第 2 基板 6 0 においても、画素領域 P 内の第 2 接続電極 8 3 が形成された部分と同一積層構造が形成される。第 2 基板 6 0 の内側面に接触する第 1 電極 6 3 と、この第 1 電極 6 3 の下部にバッファパターン 6 6 と、第 2 スペース 7 3 と、有機発光層パターン 7 7 と、第 1 電極 6 3 に接続された第 3 接続電極 8 6 が順次形成され、第 2 スペース 7 3 を覆うように形成された第 3 接続電極 8 6 が、第 1 基板 1 0 上の電源パッド（図 2 の 5 1）に接続された第 3 金属パターン 4 6 と接触する構造になっている。

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 2 1 】

しかし、前述したような構造を有するデュアルパネルタイプ有機電界発光表示装置において、電源端子 P S T 内に形成された第 2 基板 6 0 の下部の第 3 接続電極 8 6 と、各画素領域 P 内に形成された第 2 基板 6 0 の下部の第 2 接続電極 8 3 が形成された部分が同じ積層構造を有して形成されているにもかかわらず、第 1 基板 1 0 面から最上部に形成された構成要素、すなわち画素領域 P においては第 1 接続電極 4 5、そして電源端子 P S T においては第 3 金属パターン 4 6 のそれぞれの高さ h_1 、 h_2 に差が発生し、さらに、正確には電源端子 P S T に形成された第 3 金属パターン 4 6 の第 1 基板 1 0 面からの高さ h_2 が、画素領域 P 内の第 1 接続電極 4 5 の第 1 基板 1 0 面からの高さ h_1 より高く形成されることによって有機電界発光表示装置 1 の両側面終端部にギャップ性不良が現われるという問題点があった。

【 0 0 2 2 】

これは、第 1 基板 1 0 において電源端子 P S T が画素領域 P よりも数十ないし数百倍大きく形成され、第 1 基板 1 0 上に積層されたパターン 5 5 が同一形態で段差なしに一つの柱状構造で形成されることに反し、各画素領域 P 内には画素領域 P 毎に配線及び電極等の異なる幅と大きさを有するパターン形態を有する複数の構成要素が積層されるので、これにより各画素領域 P 内で各積層された構成要素間に段差が発生する。従って、最上部に形成された第 1 接続電極 4 5 の第 1 基板 1 0 面から高さ h_1 が、電源端子 P S T の第 3 金属パターン 4 6 の第 1 基板 1 0 面からの高さ h_2 より低く形成されることによってギャップ性不良が発生するようになる。

【 0 0 2 3 】

さらに、このような現象により各画素領域の有機電界発光ダイオードが駆動薄膜トランジスタに接続されなくなり、有機電界発光表示装置の駆動不良が発生させるという問題点があった。

【 0 0 2 4 】

本発明は、上述のような課題を解決するためになされたもので、その目的は、電源端子の構造に起因したギャップ性不良の発生を防止することができるデュアルパネルタイプ有機電界発光表示装置及びその製造方法を得るものである。

【 課題を解決するための手段 】

【 0 0 2 5 】

本発明に係るデュアルパネルタイプ有機電界発光表示装置は、互いに対向する第 1 及び第 2 基板と、複数の画素領域が定義されている表示領域と前記表示領域を囲むダミー画素領域が定義されている非表示領域を含む前記第 1 基板上に位置し、互いに交差して前記複

10

20

30

40

50

数の画素領域を定義する複数のゲート配線及び複数のデータ配線と、前記画素領域に位置し各ゲート配線及びデータ配線に連結される複数の第1薄膜トランジスタと、前記第1薄膜トランジスタ上に位置し前記第1基板から第1高さを有する第1接続電極と、前記ダミー画素領域に位置し前記第1薄膜トランジスタと実質的に同一な構造を有する複数の第2薄膜トランジスタと、前記非表示領域に位置する電源パッドと、前記第2薄膜トランジスタ上に位置し前記第1基板から第1高さを有する第2接続電極と、前記第2基板の全面に位置する第1電極と、前記第1電極上に位置する複数のスペーサーと、前記第1電極上に位置する有機発光層と、前記有機発光層上に位置する第2電極と、前記第2電極から延長され、前記スペーサーを覆い、前記画素領域それぞれに位置し、前記第1接続電極と接触する第3接続電極と、前記スペーサーを覆い、前記ダミー画素領域に位置し、前記第2接続電極と接触する第4接続電極とを含み、前記複数のゲート配線中2つの最外郭ゲート配線と前記複数のデータ配線中2つの最外郭データ配線により前記表示領域が囲まれ、前記第1薄膜トランジスタ中1つに対応する前記第3接続電極は、前記第1薄膜トランジスタ中他の1つに対応する前記第3接続電極と電氣的に絶縁されており、前記第4接続電極は、前記複数の第2薄膜トランジスタのすべてを電氣的に連結し、前記第2接続電極は、電源端子の役割をし、前記電源パッドに連結され、前記第4接続電極は、前記第1電極に連結されることを特徴とする。

10

また、本発明に係るデュアルパネルタイプ有機電界発光表示装置の製造方法は、複数の画素領域が定義されている表示領域と前記表示領域を囲むダミー画素領域が定義されている非表示領域を含む前記第1基板上の前記画素領域に複数の第1薄膜トランジスタを形成し、ダミー画素領域に複数の第2薄膜トランジスタを形成する段階と、前記非表示領域に電源端子を形成する段階と、前記第1薄膜トランジスタ上に位置し前記第1基板から第1高さを有する第1接続電極を形成する段階と、前記第2薄膜トランジスタ上に位置し前記第1基板から第1高さを有する第2接続電極を形成する段階と、前記第2基板の全面に位置する第1電極を形成する段階と、前記第1電極上に位置する複数のスペーサーを形成する段階と、前記第1電極上に位置する有機発光層を形成する段階と、前記有機発光層上に位置する第2電極を形成する段階と、前記第2電極から延長され、前記スペーサーを覆い、前記画素領域それぞれに位置し、前記第1接続電極と接触する第3接続電極と、前記スペーサーを覆い、前記ダミー画素領域に位置し、前記第2接続電極と接触する第4接続電極とを形成する段階と、前記第3及び第4接続電極が前記第1及び第2接続電極とそれぞれ接触するように前記第1及び第2基板を合着する段階とを含み、前記第1及び第2接続電極は、透明導電性物質からなり、前記第1薄膜トランジスタ中1つに対応する前記第3接続電極は、前記第1薄膜トランジスタ中他の1つに対応する前記第3接続電極と電氣的に絶縁されており、前記第4接続電極は、前記複数の第2薄膜トランジスタのすべてを電氣的に連結し、前記第2接続電極は、前記電源端子に連結され、前記第4接続電極は、前記第1電極に連結されることを特徴とする。

20

30

【発明の効果】

【0026】

本発明に係るデュアルパネルタイプ有機電界発光表示装置は、画素領域と電源端子の積層構造を実質的に同一にすることによって、ギャップ性不良の発生を防止することができるという効果を奏する。

40

【発明を実施するための最良の形態】

【0027】

以下、本発明の最良の実施の形態について図面を参照しながら詳細に説明する。

【0028】

本発明の実施の形態に係るデュアルパネルタイプ有機電界発光表示装置において、最も特徴的なことは、第1基板に電源端子を形成する場合に、その下部に画素領域内の駆動及びスイッチング薄膜トランジスタと同じ大きさ及び構造を有し、ゲート配線及びデータ配線に接続されない複数のダミー薄膜トランジスタを形成し、その最上部に接続電極を形成することによって、画素領域の接続電極の高さと同じくするように構成したものである。

50

【 0 0 2 9 】

図 5 は、本発明の実施の形態に係るデュアルパネルタイプ有機電界発光表示装置の平面を示す図である。また、図 6 は、本発明の実施の形態に係るデュアルパネルタイプ有機電界発光表示装置の一つの画素領域の断面を示す図である。さらに、図 7 は、本発明の実施の形態に係るデュアルパネルタイプ有機電界発光表示装置の電源端子の断面を示す図である。

【 0 0 3 0 】

まず、図 5 を参照して本発明の実施の形態に係るデュアルパネルタイプ有機電界発光表示装置の平面構造について説明する。

【 0 0 3 1 】

本発明の実施の形態に係るデュアルパネルタイプ有機電界発光表示装置 1 0 1 は、その中央部にゲート配線 1 1 3 とデータ配線 1 3 0 が交差して定義される複数の画素領域 P で構成される、画像を表示する表示領域 D A が形成され、表示領域 D A の周辺の非表示領域にはゲート配線 1 1 3 とデータ配線 1 3 0 にそれぞれ接続され、外部回路と接続するためのゲートパッド部 G P A とデータパッド部 D P A が形成されている。

【 0 0 3 2 】

なお、図面には示さなかったが、表示領域 D A 内の各画素領域 P の第 1 基板 1 1 0 上には、ゲート配線 1 1 3 及びデータ配線 1 3 0 に接続された複数のスイッチング薄膜トランジスタ及びこれに接続された駆動薄膜トランジスタが複数形成され、第 1 基板 1 1 0 に対応する第 2 基板 1 6 0 には、各画素領域 P に対応して第 1 電極、有機発光層及び第 2 電極の積層構造を有する有機電界発光ダイオードが形成され、これら有機電界発光ダイオードの第 2 電極と、第 1 基板上の駆動薄膜トランジスタに接続された接続電極が接続されて電氣的に導通する構成となっている。このような構成については以降断面図を参照しながら詳細に説明する。

【 0 0 3 3 】

一方、表示領域 D A の周辺の非表示領域には表示領域 D A を囲むようにシールパターン 1 9 0 が形成され、このシールパターン 1 9 0 の外側の表示領域 D A の上側と下側に電源端子 P S T が形成されている。また、ゲートパッド部 G P A 及びデータパッド部 D P A には、電源端子 P S T に接続された電源パッド 1 5 1 がそれぞれ形成されている。

【 0 0 3 4 】

このとき、電源端子 P S T には、表示領域 D A 内の画素領域 P 内に形成された駆動薄膜トランジスタ及びスイッチング薄膜トランジスタと同一形態を有する複数のダミー薄膜トランジスタ（図示せず）が形成され、このような複数のダミー薄膜トランジスタの上部に接続電極（図示せず）が形成されていることが特徴である。

【 0 0 3 5 】

すなわち、あたかも複数の画素領域 P を電源端子 P S T に具現した形態を有するよう形成されていることによって、第 1 基板 1 1 0 の最上部にそれぞれ形成される第 1 接続電極 1 4 5（図示せず）及び第 2 接続電極 1 5 0（図示せず）の下部の構成要素が相互に等しくなっており、第 1 基板 1 1 0 からの高さが等しくなる。

【 0 0 3 6 】

以降、図 6 と図 7 を参照して本発明の実施の形態に係るデュアルパネルタイプ有機電界発光表示装置の断面構造についてさらに詳細に説明する。

【 0 0 3 7 】

まず、スイッチング薄膜トランジスタ（図示せず）、駆動薄膜トランジスタ D T r 等のアレイ素子及び電源端子 P S T が形成された第 1 基板 1 1 0 の構造について説明する。

【 0 0 3 8 】

まず、表示領域（図 5 の D A）内の各画素領域 P においては、第 1 基板 1 1 0 上にゲート電極 1 1 5 が形成され、このゲート電極 1 1 5 上の全面にゲート絶縁膜 1 2 0 が形成されている。

【 0 0 3 9 】

また、ゲート絶縁膜 120 上にアクティブ層 123 a とオーミックコンタクト層 123 b で構成された半導体層 123 が形成され、この半導体層 123 上の相互に離れた箇所にソース電極 133 とドレイン電極 136 が形成されている。

【0040】

また、ソース及びドレイン電極 133、136 上に、ソース電極 133 の一部を露出させる第 1 コンタクトホール 143 を有する保護層 140 が形成され、この保護層 140 上に第 1 コンタクトホール 143 を介してソース電極 133 に接続された第 1 接続電極 145 が形成されている。この第 1 接続電極 145 と第 1 基板 110 間には、ゲート絶縁膜 120、半導体層 123、ソース電極 133 及び保護層 140 が形成されており、第 1 接続電極 145 は第 1 基板 110 から第 3 高さ h_3 を有する。

10

【0041】

一方、第 1 基板 110 上の電源端子 P S T の断面構造をよく見ると、この電源端子 P S T も表示領域 D A と同様に複数のダミー画素領域 D P が設けられている。このような複数のダミー画素領域 D P のうち、隣接した 3 個のダミー画素領域 D P を図示したものが図 7 である。図 7 に示すように、第 1 基板 110 上にダミーゲート電極 116 が形成され、このダミーゲート電極 116 上にダミーゲート絶縁膜 121 が形成され、このダミーゲート絶縁膜 121 上に順次、ダミーアクティブ層 124 a とダミーオーミックコンタクト層 124 b を含むダミー半導体層 124、ダミーソース電極 134 及びダミードレイン電極 137 が形成され、その上にダミー保護層 141 が形成されている。このとき、ダミー保護層 141 にはダミーソース電極 134 及びダミードレイン 137 電極のうちいずれかの一部を露出させる第 2 コンタクトホール 144 が形成されている。

20

【0042】

また、ダミー保護層 141 上に、第 2 コンタクトホール 144 を介してダミーソース電極 134 またはダミードレイン電極 137 と接触し、第 1 接続電極 145 を形成した同じ金属物質で、電源パッド 151 (図 5) に接続された第 2 接続電極 150 が形成されている。ここで、第 1 接続電極 145 と第 2 接続電極 150 は、インジウム - スズ - オキサイド (ITO: Indium - Tin - Oxide)、インジウム - 亜鉛 - オキサイド (IZO: Indium - Zinc - Oxide)、インジウム - スズ - 亜鉛 - オキサイド (ITZO: Indium - Tin - Zinc - Oxide) などの透明導電性物質である。

30

【0043】

このとき、電源端子 P S T において、アレイ素子部 A D A の構造と異なる部分は、第 2 接続電極 150 の構造である。アレイ素子部 A D A の最上層には、ソース電極 133 に接続され、各画素領域 P 毎に独立した構造の第 1 接続電極 145 が形成されているが、電源端子 P S T においては、第 2 接続電極 150 が各ダミー画素領域 D P 毎に独立しないで電源端子 P S T の全領域に形成される。そして、第 2 接続電極 150 は、ゲートパッド部 G P A とデータパッド部 D P A に形成された電源パッド 151 (図 5) に接続されるように形成されるので、表示領域 D A 内の各画素領域毎に独立したパターン形態に形成された第 1 接続電極 145 とは異なる構造になる。

【0044】

40

しかし、電源端子 P S T において、第 2 接続電極 150 以外のその下部の構造は、表示領域 D A 内の各画素領域 P と同じ積層構造なので、最上層の第 2 接続電極 150 は、表示領域 D A 内に形成された第 1 接続電極 145 と同じ高さ $h_4 (= h_3)$ を有している。

【0045】

次に、有機電界発光ダイオード E L D と第 1 基板 110 及び第 2 基板 160 間を導通させる第 3 接続電極 183 及び第 4 接続電極 186 が形成された第 2 基板 160 の構造について説明する。

【0046】

有機電界発光ダイオード E L D が形成された第 2 基板 160 の第 1 基板 110 と向い合う面、すなわち内側面には、例えば仕事関数が比較的高い透明導電性物質であるインジウ

50

ム - スズ - オキサイド (ITO) からなる第 1 電極 163 が、表示領域 DA 及び非表示領域の全面に形成され、この第 1 電極 163 の下部のアレイ素子部 ADA の境界とダミー画素領域 DP の境界にバッファパターン 166 が形成されている。

【0047】

バッファパターン 166 のうち、各画素領域 P の境界に形成されたバッファパターン 166 の下部には隔壁 (図示せず) が形成されている。また、アレイ素子部 ADA に形成されたバッファパターン 166 の下部には所定高さを有する第 1 スペース 170 が形成され、ダミー画素領域 DP に形成されたバッファパターン 166 の下部には第 1 スペース 170 と同じ高さと同幅を有する複数の第 2 スペース 173 が形成されている。

【0048】

このとき、複数の第 2 スペース 173 は、従来の電源端子 PST に対応して一つの厚い柱状で形成されたスペースと異なり、電源端子 PST 上で相互に所定間隔離れて各ダミー画素領域 DP 毎にあたかも表示領域 DA 内の各画素領域 P に形成された第 1 スペース 170 が配列された構造のように形成されており、これが特徴である。

【0049】

次に、第 1 電極 163 の下部の表示領域 DA 内の各画素領域 P 及びダミー画素領域 DP には有機発光層 176 が形成されている。この有機発光層 176 は、表示領域 DA 内で隔壁 (図示せず) により各画素領域 P 毎に独立して形成され、さらに、有機発光層 176 は、第 1 スペース 170 と第 2 スペース 173 の底面及び隔壁 (図示せず) の底面にも形成されている。

【0050】

なお、図示していないが、有機発光層 176 の上部及び下部にそれぞれ第 1 有機物質層及び第 2 有機物質層が形成されている。これら第 1 有機物質層及び第 2 有機物質層の機能は、第 1 電極 163 及び第 2 電極 180 の配置によって決まり、第 1 電極 163 が陰極 (cathode)、第 2 電極 180 が陽極 (anode) の場合には、第 1 有機物質層は電子注入層、電子輸送層として働き、第 2 有機物質層は正孔注入層、正孔輸送層として働く。反対に、第 1 電極 163 が陽極 (anode)、第 2 電極 180 が陰極 (cathode) の場合には、第 1 有機物質層は正孔注入層、正孔輸送層として働き、第 2 有機物質層は電子注入層、電子輸送層として働く。これら第 1 及び第 2 有機物質層は、発光効率を高めるために形成するものであって、省略することができる。

【0051】

次に、有機発光層 176 の下部に、第 2 電極 180 が形成されており、この第 2 電極 180 が、各画素領域 P 内に形成された第 1 スペース 170、有機発光層 176 の側面及び有機発光層 176 の底面まで覆う形態に延長されることによってこの覆う部分が第 3 接続電極 183 を形成している。

【0052】

また、電源端子 PST においても、第 2 電極 180 を形成した同じ金属物質で第 2 スペース 173、有機発光層 176 の側面及び有機発光層 176 の底面を覆っており、この覆う部分が第 4 接続電極 186 を形成している。

【0053】

第 3 接続電極 183 及び第 4 接続電極 186 の第 2 基板 160 下面からの高さは、その下部環境 (積層構造) が表示領域と電源端子 PST で同じなので、同じであることが分かる。

【0054】

第 1 基板 110 と第 2 基板 160 を相互に向かい合わせて、第 1 基板 110 及び第 2 基板 160 間の縁に沿ってシールパターン 190 を形成した後、取り付け (合着す) れば、表示領域 DA と電源端子 PST の構成要素が同じなので、第 1 接続電極 145 と第 2 接続電極 150 の高さの差によるギャップ性不良が発生しなくなる。

【図面の簡単な説明】

【0055】

10

20

30

40

50

【図１】一般的なアクティブマトリックス型有機電界発光表示装置の基本的な画素領域の構造を示す図である。

【図２】従来のデュアルパネルタイプ有機電界発光表示装置を示す平面図である。

【図３】従来のデュアルパネルタイプ有機電界発光表示装置の一つの画素領域の断面を示す図である。

【図４】図２の電源端子においてⅠⅤ - ⅠⅤ線に沿って切断した断面を示す図である。

【図５】本発明の実施の形態に係るデュアルパネルタイプ有機電界発光表示装置の平面を示す図である。

【図６】本発明の実施の形態に係るデュアルパネルタイプ有機電界発光表示装置の一つの画素領域の断面を示す図である。

【図７】本発明の実施の形態に係るデュアルパネルタイプ有機電界発光表示装置の電源端子の断面を示す図である。

【符号の説明】

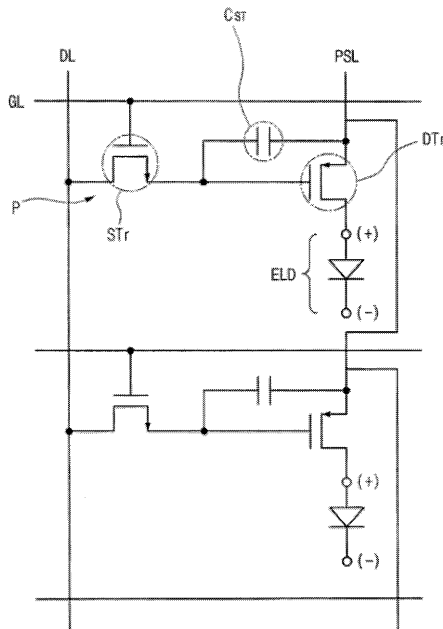
【 0 0 5 6 】

110 第1基板、116 ダミーゲート電極、120 ゲート絶縁膜、124 ダミー半導体層、134 ダミーソース電極、137 ダミードレイン電極、140 保護層、144 第2コンタクトホール、145 第1接続電極、150 第2接続電極、160 第2基板、163 第1電極、166 バッファパターン、176 有機発光層、180 第2電極、183 第3接続電極、186 第4接続電極、DP ダミー画素領域、PST 電源端子。

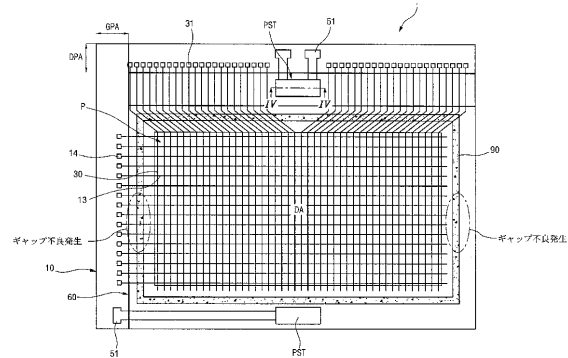
10

20

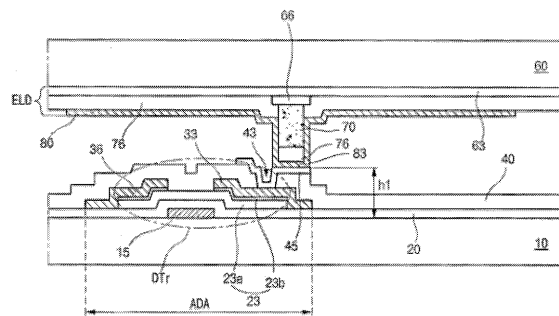
【図１】



【図２】



【図３】



This cross-sectional view shows the internal layers of the device. From top to bottom, it includes a top layer (60), a thin layer (66), a thick insulating layer (86) containing particles (77), a conductive layer (73), another thin layer (46), a core layer (40), and a bottom conductive layer (55). The entire assembly sits on a substrate (10) which has a base layer (16) and a patterned layer (20) with openings (24a, 24b). A dimension h₂ indicates the height of the central stack.

FIG. 1 is a schematic cross-sectional view of a display device 101. The device includes a top substrate 131 and a bottom substrate 151. A display area DA is defined between them, containing a grid of pixels. A gate driver 110 is located on the left side, and a data driver 160 is on the bottom. Various layers and connections are labeled, including 114, 130, 113, 190, and 151.

フロントページの続き

(72)発明者 ジョン - ホワ・リ

大韓民国、440-301 キョンギ - ド、スウォン - シ、チャンアン - グ、ジョンチャル - ドン
、ボソンハイチュ・ピラ、ガ - ドン 401ホ

審査官 野田 洋平

(56)参考文献 特開2004 - 213004 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H05B 33/00 - 33/28

H01L 51/50

专利名称(译)	双面板型有机发光显示器及其制造方法		
公开(公告)号	JP4684988B2	公开(公告)日	2011-05-18
申请号	JP2006327183	申请日	2006-12-04
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	ジョンホワリ		
发明人	ジョン・ホワリ		
IPC分类号	H05B33/06 H01L51/50 H05B33/10 G09F9/30		
CPC分类号	H01L27/3276 H01L27/3223 H01L27/3253		
FI分类号	H05B33/06 H05B33/14.A H05B33/10 G09F9/30.365 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/DD38 3K107/DD46Z 3K107/DD90 3K107/EE05 3K107/EE54 3K107/EE55 3K107/GG28 5C094/AA48 5C094/BA03 5C094/BA27 5C094/DA13 5C094/DB02 5C094/EA01 5C094/EC01 5C094/GB10		
代理人(译)	英年古河 Kajinami秩序		
审查员(译)	野田洋平		
优先权	1020050135919 2005-12-30 KR		
其他公开文献	JP2007184256A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种双面板型有机电致发光显示装置，其能够防止由于电源端子的结构而出现间隙缺陷。ŽSOLUTION：这种双面板型有机电致发光显示装置包括：多个像素区域；第一基板，在像素区域外形成有多个电源端子；和形成有机电致发光二极管的第二基板。其中，电源端子具有多个虚设像素区域，每个虚设像素区域具有与像素区域基本相同的结构。因此，与传统的不同，可以防止当电源端子形成得比其他区域厚时引起的间隙缺陷。Ž

【 図 1 】

