

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4549594号  
(P4549594)

(45) 発行日 平成22年9月22日 (2010.9.22)

(24) 登録日 平成22年7月16日 (2010.7.16)

(51) Int.Cl.	F I	
<b>G09G 3/30 (2006.01)</b>	G09G 3/30	J
<b>G09F 9/30 (2006.01)</b>	G09F 9/30	338
<b>H01L 27/32 (2006.01)</b>	G09F 9/30	365Z
<b>G09G 3/20 (2006.01)</b>	G09G 3/20	611H
<b>H01L 51/50 (2006.01)</b>	G09G 3/20	624B
請求項の数 8 (全 18 頁) 最終頁に続く		

(21) 出願番号	特願2001-365551 (P2001-365551)	(73) 特許権者	308040351
(22) 出願日	平成13年11月30日 (2001.11.30)		三星モバイルディスプレイ株式会社
(65) 公開番号	特開2002-215096 (P2002-215096A)		大韓民国京畿道龍仁市器興区農書洞山24
(43) 公開日	平成14年7月31日 (2002.7.31)	(74) 代理人	100146835
審査請求日	平成16年4月14日 (2004.4.14)		弁理士 佐伯 義文
(31) 優先権主張番号	2000-085683	(74) 代理人	100089037
(32) 優先日	平成12年12月29日 (2000.12.29)		弁理士 渡邊 隆
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100108453
前置審査			弁理士 村山 靖彦
		(72) 発明者	權 五 敬
			大韓民国ソウル市松坡区新川洞 (無番地)
			ジャンミ・アパートメント14棟1102号
		審査官	奈良田 新一
			最終頁に続く

(54) 【発明の名称】 有機電界発光表示装置、有機電界発光表示装置の駆動方法及び有機電界発光表示装置のピクセル回路

(57) 【特許請求の範囲】

【請求項1】

画像信号を示すデータ電圧を伝達する複数のデータ線、選択信号を伝達するための複数の走査線によって規定される複数のピクセル回路において、

前記ピクセル回路が、

印加される電流の量に対応して発光する有機電界発光素子、

ソースに前記データ線が連結され、ゲートに前記走査線が連結されて、前記走査線に印加される選択信号に応答して前記データ線に印加されるデータ電圧をスイッチングするための第1スイッチ、

ソースに前記第1スイッチのドレインが連結されている第2薄膜トランジスタ、

ソースに電源電圧が連結され、ゲートに前記第2薄膜トランジスタのゲート及びドレインが共に連結され、かつ、ドレインに前記有機電界発光素子が連結されて、前記第1スイッチと前記第2薄膜トランジスタを通してゲートに入力される前記データ電圧に対応して前記有機電界発光素子に電流を供給する第1薄膜トランジスタ、

前記第1薄膜トランジスタのゲートに印加されるデータ電圧を所定時間維持するためのコンデンサー、

ゲートに制御信号が印加され、ソースに前記第1薄膜トランジスタのゲートと前記第2薄膜トランジスタのゲート及びドレインが共に連結されて、前記制御信号に応答して前記第1薄膜トランジスタのゲートに印加されたデータ電圧を初期化する第2スイッチを備え、

前記第2スイッチは、ドレーンにリセットのための所定電圧が印加される第4薄膜トランジスタであり、

前記制御信号は、直前の走査線の選択信号であり、

前記第4薄膜トランジスタは、ゲートとドレーンが互いに連結されることを特徴とするピクセル回路。

【請求項2】

画像信号を示すデータ電圧を伝達する複数のデータ線、選択信号を伝達するための複数の走査線によって規定される複数のピクセル回路において、

前記ピクセル回路が、

印加される電流の量に対応して発光する有機電界発光素子、

ドレーンに前記データ線が連結され、ゲートに前記走査線が連結されて、前記走査線に印加される選択信号にตอบสนองして前記データ線に印加されるデータ電圧をスイッチングするための第1スイッチ、

ドレーンに前記第1スイッチのソースが連結されている第2薄膜トランジスタ、

ソースに接地電圧が連結され、ゲートに前記第2薄膜トランジスタのゲート及びソースが共に連結され、かつ、ドレーンに前記有機電界発光素子が連結されて、前記第1スイッチと前記第2薄膜トランジスタを通過してゲートに入力される前記データ電圧に対応して前記有機電界発光素子に電流を供給する第1薄膜トランジスタ、

前記第1薄膜トランジスタのゲートに印加されるデータ電圧を所定時間維持するためのコンデンサー、

ゲートに制御信号が印加され、ドレーンに前記第1薄膜トランジスタのゲートと前記第2薄膜トランジスタのゲート及びソースが共に連結されて、前記制御信号にตอบสนองして前記第1薄膜トランジスタのゲートに印加されたデータ電圧を初期化する第2スイッチを備え、

前記第2スイッチは、ソースにリセットのための所定電圧が印加される第4薄膜トランジスタであり、

前記制御信号は、直前の走査線の選択信号であり、

前記第4薄膜トランジスタは、ゲートとソースが互いに連結されることを特徴とするピクセル回路。

【請求項3】

画像信号を示すデータ電圧を伝達する複数のデータ線、選択信号を伝達するための複数の走査線によって規定される複数のピクセル回路において、

前記ピクセル回路が、

印加される電流の量に対応して発光する有機電界発光素子、

ドレーンに前記データ線が連結され、ゲートに前記走査線が連結されて、前記走査線に印加される選択信号にตอบสนองして前記データ線に印加されるデータ電圧をスイッチングするための第1スイッチ、

ソースに前記第1スイッチのソースが連結されている第2薄膜トランジスタ、

ソースに電源電圧が連結され、ゲートに前記第2薄膜トランジスタのゲート及びドレーンが共に連結され、かつ、ドレーンに前記有機電界発光素子が連結されて、前記第1スイッチと前記第2薄膜トランジスタを通過してゲートに入力される前記データ電圧に対応して前記有機電界発光素子に電流を供給する第1薄膜トランジスタ、

前記第1薄膜トランジスタのゲートに印加されるデータ電圧を所定時間維持するためのコンデンサー、

ゲートに制御信号が印加され、ドレーンに前記第1薄膜トランジスタのゲートと前記第2薄膜トランジスタのゲート及びドレーンが共に連結されて、前記制御信号にตอบสนองして前記第1薄膜トランジスタのゲートに印加されたデータ電圧を初期化する第2スイッチを備え、

前記第2スイッチは、ソースにリセットのための所定電圧が印加される第4薄膜トランジスタであり、

10

20

30

40

50

前記制御信号は、直前の走査線の選択信号であり、

前記第4薄膜トランジスタは、ゲートとソースが互いに連結されることを特徴とするピクセル回路。

【請求項4】

画像信号を示すデータ電圧を伝達する複数のデータ線、選択信号を伝達するための複数の走査線によって規定される複数のピクセル回路において、

前記ピクセル回路が、

印加される電流の量に対応して発光する有機電界発光素子、

ソースに前記データ線が連結され、ゲートに前記走査線が連結されて、前記走査線に印加される選択信号にตอบสนองして前記データ線に印加されるデータ電圧をスイッチングするための第1スイッチ、

ドレーンに前記第1スイッチのドレーンが連結されている第2薄膜トランジスタ、

ソースに接地電圧が連結され、ゲートに前記第2薄膜トランジスタのゲート及びソースが共に連結され、かつ、ドレーンに前記有機電界発光素子が連結されて、前記第1スイッチと前記第2薄膜トランジスタを通してゲートに入力される前記データ電圧に対応して前記有機電界発光素子に電流を供給する第1薄膜トランジスタ、

前記第1薄膜トランジスタのゲートに印加されるデータ電圧を所定時間維持するためのコンデンサー、

ゲートに制御信号が印加され、ソースに前記第1薄膜トランジスタのゲートと前記第2薄膜トランジスタのゲート及びソースが共に連結されて、前記制御信号にตอบสนองして前記第1薄膜トランジスタのゲートに印加されたデータ電圧を初期化する第2スイッチを備え、

前記第2スイッチは、ドレーンにリセットのための所定電圧が印加される第4薄膜トランジスタであり、

前記制御信号は、直前の走査線の選択信号であり、

前記第4薄膜トランジスタは、ゲートとドレーンが互いに連結されることを特徴とするピクセル回路。

【請求項5】

前記第1薄膜トランジスタと前記第2薄膜トランジスタは同一のしきい電圧値を有する請求項1乃至4のいずれか1項に記載のピクセル回路。

【請求項6】

前記第1薄膜トランジスタと前記第2薄膜トランジスタは前記データ線と平行しており、同一線上に形成される請求項5に記載のピクセル回路。

【請求項7】

請求項1乃至6のいずれか1項に記載のピクセル回路を備えた有機電界発光表示装置。

【請求項8】

画像信号を示すデータ電圧を前記複数のデータ線に印加する第1段階、

前記ピクセルの行を選択するための選択信号を前記複数の走査線に順次に印加する第2段階、

前記選択信号にตอบสนองして前記データ線に印加されたデータ電圧をスイッチングした後、印加されたデータ電圧を前記薄膜トランジスタのしきい電圧偏差を減らすために補償する第3段階、及び

前記補償されたデータ電圧を前記薄膜トランジスタのゲートに伝達して前記有機電界発光表示素子に電流を供給する第4段階を、含み、

請求項1乃至6のいずれか1項に記載のピクセル回路を備えた有機電界発光表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は有機電界発光(electroluminescent; 以下、'EL'とする)表示装置、有機EL

10

20

30

40

50

表示装置の駆動方法及び有機 E L 表示装置のピクセル回路に関し、さらに詳しくは有機 E L 表示装置のピクセルを薄膜トランジスタ (thin film transistor ; 以下、'TFT' とする) を利用して駆動する場合に TFT のしきい電圧 (threshold voltage) 誤差を補償して高輝度階調再現を可能にする有機 E L 表示装置、有機 E L 表示装置の駆動方法及びピクセル回路に関する。

【 0 0 0 2 】

【従来の技術】

一般に有機 E L 表示装置は蛍光性有機化合物を電氣的に励起して発光させる表示装置であって、 $N \times M$  個に行列配置された有機発光セルを電圧駆動あるいは電流駆動して映像を表現できるようになっている。

10

このような有機発光セルは図 1 に示すように、アノード (ITO)、有機薄膜、カソードレイヤ (Metal) の積層構造を有している。有機薄膜は電子と正孔の均衡を良くして発光効率を向上させるために発光層 (EML: emitting layer)、電子輸送層 (ETL: Electron Transport Layer) 及び、正孔輸送層 (HTL: Hole Transport Layer) を含む多層構造からなり、また独立の電子注入層 (EIL: Electron Injecting Layer) と正孔注入層 (HIL: Hole Injecting Layer) を含んでいる。

【 0 0 0 3 】

このような有機発光セルを駆動する方式には、単純マトリックスである受動駆動 (passive matrix) 方式と、TFT を利用した能動駆動 (active matrix) 方式がある。

単純マトリックス方式は正極線と負極線を直交させて形成し、ラインを選択して各ピクセルを瞬間的に駆動するが、能動駆動方式は TFT とコンデンサーを各 ITO 画素電極に接続してコンデンサー容量によって電圧を維持し、比較的長時間駆動するようにする駆動方式である。

20

【 0 0 0 4 】

図 2 は有機 E L 素子を、TFT を利用して駆動するためのピクセル回路であって、 $N \times M$  個のピクセル群のうちの一つ  $n$  行  $m$  列交点を代表的に示したものである。

図 2 に示す構造では、有機 E L 素子 (OELD) に電流を制御する電流駆動形トランジスタ (Mb) が連結されて発光のための電流を供給する。電流駆動形トランジスタ (Mb) の電流量はスイッチングトランジスタ (Ma) を通って印加されるデータ電圧によって制御される。

30

この時、印加された電圧を一定期間維持するためのコンデンサー (C) がトランジスタ (Mb) のソースとゲート間に連結される。トランジスタ (Ma) のゲートには  $n$  番目の選択信号線 (Select[n]) が連結されており、ソース側には  $m$  番目のデータ線 (Data[m]) が連結されている。

【 0 0 0 5 】

この構造のピクセルの動作を説明すると、図 3 に示すようにスイッチングトランジスタ (Ma) のゲートに印加される  $n$  番目の選択信号 (Select[n]) によってトランジスタ (Ma) がオンになると、データ線を通してデータ電圧 ( $V_{DATA}$ ) が駆動用トランジスタ (Mb) のゲート (ノード A) に印加される。そして、ゲートに印加されるデータ電圧 ( $V_{DATA}$ ) に対応してトランジスタ (Mb) を通じて有機 E L 素子 (OELD) に電流が

40

【 0 0 0 6 】

この時、有機 E L 素子に流れる電流は数 1 に示す式 1 の通りである。

【数 1】

$$I_{OELD} = \frac{\beta}{2} \cdot (V_{GS} - V_{TH})^2 = \frac{\beta}{2} \cdot (V_{DD} - V_{DATA} - V_{TH})^2$$

ここで、 $I_{OELD}$  は有機 E L 素子に流れる電流、 $V_{GS}$  はトランジスタ (Mb) のソースとゲ

50

ートの間の電圧、 $V_{TH}$ はトランジスタ(Mb)のしきい電圧、 $V_{DATA}$ はデータ電圧、 $V_{DD}$ は電源電圧である。

【0007】

前記式1に示したように、図2に示したピクセル回路によると印加されるデータ電圧( $V_{DATA}$ )に対応する電流が有機EL素子(OELD)に供給され、供給された電流に対応して有機EL素子が発光する。この時、印加されるデータ電圧( $V_{DATA}$ )は階調を表現するために一定の範囲で多段階の値を取る。

【0008】

【発明が解決しようとする課題】

ところが、前記のような従来のピクセル回路では、製造工程の不均一性によって生じるTFTのしきい電圧( $V_{TH}$ )の偏差で高輝度の階調再現を得にくい場合がある。

例えば、3VでピクセルのTFTを駆動する場合、8ビット(256)階調を表現するためには12mV(=3V/256)間隔でTFTのゲート電圧に電圧を印加しなければならないが、製造工程のばらつきによるTFTのしきい電圧の偏差が100mVである場合には高輝度の階調を良好に表現するのに問題が残る。

【0009】

本発明は前記のような問題点を解決するために薄膜トランジスタ(TFT)のしきい電圧の偏差を補償して高輝度の階調を表現することができる有機EL表示装置を提供することにその目的がある。

【0010】

【課題を解決するための手段】

上記目的を達成するための本発明の一つの特徴による有機電界発光表示装置は、請求項1に記載されているように、

画像信号を示すデータ電圧を伝達する複数のデータ線、選択信号を伝達するための複数の走査線、及び前記複数のデータ線と前記複数の走査線によって規定される複数のピクセルに各々形成される複数のピクセル回路を備え、

前記ピクセル回路が、

印加される電流の量に対応する光を発光する有機電界発光素子、

前記走査線に印加される選択信号に応答して前記データ線に印加されるデータ電圧をスイッチングするための第1スイッチ、

前記第1スイッチを通過してゲートに入力される前記データ電圧に対応して前記有機電界発光素子に電流を供給する第1薄膜トランジスタ、

前記第1薄膜トランジスタのしきい電圧偏差を補償するため、前記第1薄膜トランジスタのゲートにゲートが連結されている第2薄膜トランジスタ、及び

前記第1薄膜トランジスタのゲートに印加されるデータ電圧を所定時間維持するためのコンデンサーを備えたことにある。

ここで、請求項2に記載されているように、制御信号に応答して前記第1薄膜トランジスタのゲートに印加されたデータ電圧を初期化する第2スイッチを有することが好ましい。

【0011】

さらに、請求項7又は12に記載されているように、前記第1スイッチは、ゲートに前記走査線が連結され、ソース(またはドレイン)に前記データ線が連結されて、ドレイン(またはソース)に前記第2薄膜トランジスタのドレイン(またはソース)が連結される第3薄膜トランジスタであり、

前記第2スイッチは、ゲートに前記制御信号が印加され、ソース(またはドレイン)に前記第1薄膜トランジスタのゲートが連結されて、ドレイン(またはソース)にリセットのための所定電圧が印加される第4薄膜トランジスタであることが好ましい。

【0012】

一方、複数のデータ線、前記複数のデータ線に交差する複数の走査線、前記複数のデータ線と複数の走査線によって規定される領域に形成されて各々有機電界発光素子に電流を供給する薄膜トランジスタを有する行列形態の複数のピクセルを含む有機電界発光表示装置

10

20

30

40

50

の駆動方法において、請求項 18 に記載されているように、画像信号を示すデータ電圧を前記複数のデータ線に印加する第 1 段階、

前記ピクセルの行を選択するための選択信号を前記複数の走査線に順次に印加する第 2 段階、

前記選択信号にตอบสนองして前記データ線に印加されたデータ電圧をスイッチングした後、印加されたデータ電圧を前記薄膜トランジスタのしきい電圧偏差を減らすために補償する第 3 段階、及び

前記補償されたデータ電圧を前記薄膜トランジスタのゲートに伝達して前記有機電界発光表示素子に電流を供給する第 4 段階を、

含むことが好ましい。

10

この場合、請求項 19 に記載されているように、制御信号にตอบสนองして前記薄膜トランジスタのゲートに印加されたデータ電圧を初期化する第 5 段階を含むことが好ましい。

#### 【0013】

さらに、複数のデータ線と複数の走査線によって規定される複数のピクセルに各々形成される複数のピクセル回路において、請求項 23 に記載されているように、

前記ピクセル回路は、

有機電界発光素子、

前記電界発光素子にドレーンが電氣的に連結される第 1 薄膜トランジスタ、

前記第 1 薄膜トランジスタのゲートにゲートとソースが共に連結される第 2 薄膜トランジスタ、

20

前記走査線に制御端子が連結され、前記データ線と前記第 2 薄膜トランジスタのソースに各々第 1 端子及び第 2 端子が電氣的に連結される第 1 スイッチ、

及び、前記第 1 薄膜トランジスタのゲートとソースの間に連結されるコンデンサーを含むことが好ましい。

さらに、この構成において、請求項 27、29 に記載されているように、

前記第 1 スイッチは、ゲートに前記走査線が連結され、ソース（またはドレーン）に前記データ線が連結されて、ドレーン（またはソース）に前記第 2 薄膜トランジスタのドレーン（またはソース）が連結される第 3 薄膜トランジスタであり、

前記第 2 スイッチは、ゲートに前記制御信号が印加され、ソース（またはドレーン）に前記第 1 薄膜トランジスタのゲートが連結されて、ドレーン（またはソース）にリセットのための所定電圧が印加される第 4 薄膜トランジスタであることが好ましい。

30

#### 【0014】

##### 【発明の実施の形態】

以下、添付した図面を参照して本発明の実施の形態を詳細に説明する。

#### 【0015】

図 4 は本発明の実施の形態による有機 EL 表示装置を示す図面である。

#### 【0016】

図 4 に示したように、本発明の実施の形態による有機 EL 表示装置は有機 EL 表示装置パネル 10、データドライバー（Data Driver）30、走査ドライバー（SCAN Driver）20 を有して構成される。

40

#### 【0017】

有機 EL 表示装置パネル 10 は画像信号を示すデータ電圧を伝達する複数のデータ線（D1、D2、D3、...、Dy）、選択信号を伝達するための走査線（S1、S2、S3、...、Sz）、前記複数のデータ線と複数の走査線の交点毎に規定されるピクセルに各々形成されるピクセル回路 11 を有する。

#### 【0018】

データドライバー 30 は複数のデータ線に画像信号を示すデータ電圧を印加し、走査ドライバー 20 は複数の走査線に選択信号を順次に印加する。

#### 【0019】

図 5 は、各々本発明の実施の形態によるピクセル回路 11 を示す図面である。

50

## 【0020】

図5に示したように、本発明の実施の形態によるピクセル回路11は有機EL素子(OELD)、薄膜トランジスタ(M1、M2)、スイッチ(S1、S2)、コンデンサー(C1)を備えている。

## 【0021】

有機EL素子(OELD)は印加される電流の量に対応する光を発光し、電流駆動用トランジスタ(M1)は、電源電圧(VDD)にソースが連結されて、有機EL素子(OELD)にドレーンが連結され、ゲートに印加されるデータ線から供給されるデータ電圧に対応する電流を有機EL素子に供給する。

## 【0022】

トランジスタ(M2)は、前記トランジスタ(M1)のゲートにゲートとドレーンが各々連結されてダイオード機能を果たし、前記電流駆動用トランジスタ(M1)のしきい電圧偏差を補償する役割を果たす。図5に示したピクセル回路によると、電流駆動用トランジスタ(M1)としきい電圧補償用トランジスタ(M2)をPMOS形薄膜トランジスタで構成したが、後述するようにNMOS形薄膜トランジスタで構成することも可能である。

## 【0023】

コンデンサー(C1)は電源電圧(VDD)とトランジスタ(M1)のゲートの間に連結されてトランジスタ(M1)のゲートに印加されるデータ電圧を一定期間維持する。

## 【0024】

スイッチ(S1)は走査線から印加される選択信号(Select[n])にตอบสนองしてスイッチングして、データ線に印加されるデータ電圧を電圧補償用トランジスタ(M2)を通じて電流駆動用トランジスタ(M1)に伝達する。スイッチ(S2)はリセット信号(Reset)にตอบสนองして電流駆動用トランジスタ(M1)のゲート電圧を初期化する。

## 【0025】

次には図5に示した本発明の実施の形態によるピクセル回路の動作を説明する。

## 【0026】

スイッチ(S1)に印加される選択信号(Select[n])によってスイッチ(S1)がオンになると、データ線に印加されたデータ電圧(V<sub>DATA</sub>)が電圧補償用トランジスタ(M2)を通じて電流駆動用トランジスタ(M1)のゲート(ノードA)に伝達される。そして、ゲートに印加されるデータ電圧(V<sub>DATA</sub>)に対応してトランジスタ(M1)を通じて有機EL素子(OELD)に電流が流れて発光が行われる。

## 【0027】

この時、本発明の実施の形態によって有機EL素子に流れる電流は次の数2に示す式2の通りである。

## 【数2】

$$I_{OELD} = \frac{\beta}{2} \cdot (V_{GS} - V_{TH1})^2 = \frac{\beta}{2} \cdot (V_{DD} - (V_{DATA} - V_{TH2}) - V_{TH1})^2$$

ここで、I<sub>OELD</sub>は有機EL素子に流れる電流、V<sub>GS</sub>は電流駆動用トランジスタ(M1)のソースとゲートの間の電圧、V<sub>TH1</sub>は電流駆動用トランジスタ(M1)のしきい電圧、V<sub>TH2</sub>は電圧補償用トランジスタ(M2)のしきい電圧、βは定数値を示す。V<sub>DD</sub>は電源電圧である。

## 【0028】

この時、電流駆動用トランジスタ(M1)と電圧補償用トランジスタ(M2)のしきい電圧が殆ど同一であれば、つまり、V<sub>TH1</sub>=V<sub>TH2</sub>であれば、式2は次の数3に示す式3で表現できる。実際に本発明の実施の形態によれば、トランジスタ(M1)とトランジスタ(M2)が殆ど同一な工程条件で製造されるために二つのトランジスタのしきい電圧の間には偏差が殆どなく、しきい電圧が同一になる。

【0029】

【数3】

$$I_{OELD} = \frac{\beta}{2} \cdot (V_{DD} - V_{DATA})^2$$

【0030】

従って、本発明の実施の形態によれば有機EL素子(OELD)が数3に示す式3から分かるように、電流駆動用トランジスタ(M1)のしきい電圧に関係なくデータ線に印加されるデータ電圧に対応する電流が流れる。つまり、本発明の実施の形態によればトランジスタ(M2)が電流駆動用トランジスタ(M1)のしきい電圧の偏差を補償するために有機EL素子に流れる電流を微細に制御することができて高精度の階調を表現できる有機EL表示装置を提供することができる。

10

【0031】

一方、本発明の実施の形態によれば直前のフレーム期間のデータが高いレベルの電圧であり、その次のフレーム期間のデータが低いレベルの電圧であればトランジスタ(M2)のダイオード連結特性によってノードAにはそれ以上データ信号が印加できなくなるのでスイッチ(S2)をおいてノードAをフレームごとに所定レベル(例えば、接地レベル)に初期化する。この時スイッチ(S2)は後述するように別途のリセット信号を利用して駆動することができ、OELDピクセルの開口率を高めるために直前の選択信号(Select[n-1])で駆動することもできる。

20

【0032】

図6は本発明の第1実施の形態による有機EL表示装置のピクセル回路を示す図面である。図6に示したように、本発明の第1実施の形態によるピクセル回路は図5に示したピクセル回路と同様に電流駆動用トランジスタ(M1)としきい電圧補償用トランジスタ(M2)をPMOSトランジスタで構成し、スイッチ(S1、S2)も各々PMOS形トランジスタ(M3、M4)で構成した。

【0033】

また、トランジスタ(M1)のゲート電圧をリセットさせるためのトランジスタ(M4)のゲートには別途のリセット信号(Reset)が印加される。

30

【0034】

図8(イ)及び図8(ロ)は図6に示したピクセル回路を駆動するためのタイミング図である。

【0035】

まず、図8(イ)を参照すると、最初のリセット信号(Reset)によってノードAを初期化させた後、選択信号(Select[n])により該当ピクセル行を選択し、その後データ信号(Data[m])を印加してm列の該当ピクセルを発光させる。つまり、図8(イ)に示した駆動方法によればリセット信号、選択信号、データ信号の順序で各トランジスタに信号が印加される。

【0036】

具体的には、トランジスタ(M4)のゲートに外部リセット(Reset)信号を印加して、まずノードAを接地レベルに初期化した後、選択信号(Select[n])をトランジスタ(M4)のゲートに印加して該当ピクセル行を活性化する。その後、活性化したトランジスタ(M4)のソースにデータ信号(Data[m])を印加してm列の電流駆動用トランジスタ(M1)を駆動させる。この時、電流駆動用トランジスタ(M1)を通じて有機EL素子に流れる電流は前述した式3の通りである。

40

【0037】

一方、外部リセット信号を使用する本発明の第1実施の形態によるピクセル回路は図8(イ)に示したタイミング図以外に図8(ロ)に示したタイミング図を利用して駆動することができる。

50

## 【 0 0 3 8 】

図 8 (口) の例にあっては、最初リセット信号 (Reset) によってノード A を初期化させた後、m 列のデータ線にデータ信号 (Data[m]) を印加し、その後選択信号 (Select[n]) により n 行の該当ピクセルを選択する。つまり、図 8 (口) に示した駆動方法によるとリセット信号、データ信号、選択信号の順序に各トランジスタに信号が印加される。

## 【 0 0 3 9 】

図 7 は本発明の第 2 実施の形態による有機 EL 表示装置のピクセル回路を示す図面である。本発明の第 2 実施の形態によるピクセル回路は図 6 に示したピクセル回路と殆ど同一な構成を有するが、トランジスタ (M4) のゲートが直前の走査線に連結されるという点が異なる。つまり、本発明の第 2 実施の形態によるピクセル回路はトランジスタ (M4) のゲートに印加する信号を、独立の外部リセット信号を使用する代わりに直前の走査線を選択信号 (Select[n-1]) を利用する。

10

## 【 0 0 4 0 】

このように、外部の別の外部リセット信号を利用しない場合にはリセット信号を伝達するための別途の配線が必要でないためにピクセルの開口率を高めることができるという長所がある。

## 【 0 0 4 1 】

図 9 は本発明の第 2 実施の形態による有機 EL 表示装置を駆動するためのタイミング図である。

20

## 【 0 0 4 2 】

図 9 に示したように、直前の走査信号を利用してノード A をリセットさせる本発明の第 2 実施の形態によると必ず直前の選択信号 (リセット信号)、データ信号、現在の選択信号の順序に各トランジスタに信号を印加しなければならない。

つまり、現在の選択信号 (Select[n]) が走査線に印加される前にデータ線にデータ電圧が印加されなければならない。

## 【 0 0 4 3 】

万一、図 8 (イ) に示したように現在のデータ電圧が印加される前に選択信号 (Select[n]) が印加される場合にはデータ線に印加されていた直前のデータ電圧がトランジスタ (M4) を通じて電流駆動用トランジスタ (M1) に印加される。従って、必ずデータ線に現在のデータ電圧が印加された後、選択信号が印加されなければならない。

30

## 【 0 0 4 4 】

図 10 は本発明の第 3 実施の形態による有機 EL 表示装置のピクセル回路を示し、図 11 (イ) 及び図 11 (ロ) は図 10 に示したピクセル回路を駆動するためのタイミング図である。図 10 に示したように、本発明の第 3 実施の形態によるピクセル回路は図 6 または図 7 に示したピクセル回路の全てのトランジスタが前例の PMOS 形から NMOS 形トランジスタ (M5、M6、M7、M8) に変化しており、図 6 または図 7 に示した回路に対して完全に対称構造をしている。

これによって、ピクセル面積に占めるトランジスタ面積が減少する効果がある (NMOS は易動度が大きいので、チャンネル幅を小さくできる)。

40

## 【 0 0 4 5 】

図 10 に示したピクセル回路の動作説明及び図 11 (イ) 及び図 11 (ロ) に示したタイミング図の説明は、図 6 及び図 7 について、既に説明した内容をもとにして、本発明の属する技術分野における通常の知識を有する者であれば容易に分かる内容であるので、重複する説明を省略する。

## 【 0 0 4 6 】

図 12 は本発明の第 4 実施の形態による有機 EL 表示装置を示す図面である。

## 【 0 0 4 7 】

図 12 に示したように、本発明の第 4 実施の形態によるピクセル回路は図 6 または図 7 に示したピクセル回路と殆ど同じ構成を有するが、スイッチングトランジスタ (M4) のド

50

レーンを接地する代わりにプリチャージ電圧 ( $V_{pre}$ ) を印加するという点が異なる。このように、トランジスタ ( $M4$ ) のドレーンに接地電圧の代わりにプリチャージ電圧を印加すればノード A の初期化電圧を接地レベルの代わりにプリチャージ ( $V_{pre}$ ) 電圧レベルまで高めることができるのでトランジスタのスイッチング (switching) 時間だけでなく消費電力までも減らすことができるという長所がある。この時、プリチャージ電圧は最大グレーレベルに到達するためにノード A に印加される電圧 (つまり、データ線に印加される最低電圧) より多少低い値に設定するのが好ましい。

【0048】

図13は本発明の第5実施の形態による有機EL表示装置を示す図面である。

【0049】

図13に示したように、本発明の第5実施の形態によるピクセル回路は図6または図7に示したピクセル回路と殆ど同一な構成を有するが、スイッチングトランジスタ ( $M4$ ) のドレーンとゲートが連結されてダイオード機能を行い、トランジスタ ( $M4$ ) のゲート (つまり、ダイオードの入力端子) に外部リセット信号端子または直前の走査線が連結されるという点が異なる。

【0050】

図13に示したように、本発明の実施の形態によるとダイオード連結されたトランジスタ ( $M4$ ) によってもノード A を初期化させることができるが、このように接地電圧やプリチャージ電圧を利用する代わりに、リセット信号や直前の選択信号を利用する場合には、別途の接地配線やプリチャージ配線を形成する必要がないために全体的に配線の数を減らすことができ開口率を高めることができるという長所がある。

【0051】

図14は本発明の第6実施の形態による有機EL表示装置を示す図面である。

【0052】

図14に示したように、本発明の第6実施の形態によるピクセル回路は図6に示したピクセル回路と殆ど同じ構成を有するが、PMOS形トランジスタ ( $M4$ ) を使用する代わりにNMOS形トランジスタ ( $M9$ ) を使用する点が異なる。

図14でトランジスタ ( $M9$ ) のゲートには外部の別途リセット信号が印加される。

【0053】

図6に示したようにリセット信号が印加されるスイッチングトランジスタ ( $M4$ ) がPMOSトランジスタである場合には、リセット動作時にトランジスタ ( $M4$ ) のゲートには一定の電圧 (例えば、接地レベル) が印加される反面、トランジスタ ( $M4$ ) のソース (ノード A) の電圧はリセット動作の影響で継続して低くなる。従って、トランジスタ ( $M4$ ) のゲートとソースの間の電圧 ( $V_{GS}$ ) が続けて低くなってノード A からトランジスタ ( $M4$ ) を通じて接地点またはプリチャージ電圧点に流れる電流が引続き減少しリセットに相当な時間がかかる。

また、トランジスタ ( $M4$ ) がオンになるためにはトランジスタ ( $M4$ ) のゲートとソース間の電圧差がしきい電圧 ( $V_{TH}$ ) の絶対値より大きくなければならないために、リセット動作時に印加されるリセット信号が接地電圧であると仮定すればノード A の実際最低電圧は  $|V_{TH}|$  となる。

【0054】

これに比べて、本発明の第6実施の形態によるピクセル回路によればスイッチングトランジスタ ( $M9$ ) としてNMOSトランジスタを用いるために、ノード A の接地最低電圧を殆ど接地レベルまで低くすることができるので階調を表現するためのデータ電圧幅をさらに広めることができる長所がある。

また、トランジスタ ( $M9$ ) のゲートとソースの間の電圧 ( $V_{GS}$ ) が図6とは異なって一定であるため、ノード A からトランジスタ ( $M4$ ) を通じて接地点またはプリチャージ電圧点に流れる電流が一定で迅速にリセットを行うことができるという長所がある。

【0055】

図16は本発明の第6実施の形態によるピクセル回路を駆動するためのタイミング図であ

10

20

30

40

50

る。図 16 に示したように、第 6 実施の形態によるピクセル回路はリセット信号がゲートに印加されるトランジスタ (M9) が NMOS 形トランジスタであるために、リセット信号が図 8 (イ) に示したリセット信号と反対の波形を有する。

【0056】

一方、図 14 に示したピクセル回路に対する動作と図 16 に示したタイミング図に対する説明は以前の説明から本発明の属する技術分野における通常の知識を有する者が容易に理解できるので重複する説明は省略する。

【0057】

図 15 は発明の第 7 実施の形態による有機 EL 表示装置のピクセル回路を示し、図 17 は図 15 に用いられる駆動波形のタイミング図である。

10

【0058】

図 15 に示したように、本発明の第 7 実施の形態によるピクセル回路は図 14 に示したピクセル回路と殆ど同一な構成を有するが、NMOS トランジスタ (M9) のゲートに直前の走査線が連結されて直前の選択信号 (Select[n-1]) がリセット信号として用いられるという点と走査線にゲートが連結されるトランジスタ (M10) が NMOS トランジスタという点が異なる。

【0059】

図 15 に示したように、NMOS トランジスタ (M9) のゲートに連結されるリセット信号を直前の選択信号を使用する場合には、データ電圧をスイッチングするためのトランジスタも同様に NMOS トランジスタを利用しなければならない。

20

【0060】

図 17 に示したように、本発明の第 7 実施の形態によるピクセル回路は直前の選択信号を利用してノード A をリセットさせるために、図 9 と同様に直前の選択信号 (リセット信号)、データ信号、現在の選択信号の順序に各トランジスタに信号を印加しなければならない。

【0061】

図 18 及び図 19 は各々本発明の第 8 及び第 9 実施の形態による有機 EL 表示装置のピクセル回路を示す図面である。

【0062】

図 18 及び図 19 に示したピクセル回路は各々図 14 及び図 15 に示したピクセル回路と各々 PMOS トランジスタと NMOS トランジスタが対称的に変わったものである。

30

【0063】

図 18 及び図 19 に示したピクセル回路の動作及び動作タイミング図は以前に説明した内容から当業者が容易に理解できるので、以下重複する説明を省略する。

【0064】

次に、本発明の実施の形態による有機電界発光表示装置の配置構造及び断面構造を説明する。

【0065】

図 20 は本発明の実施の形態による有機 EL 表示装置の配置構造を示した図面であり、具体的に図 13 に示したピクセル回路の配置構造を示す図面である。

40

【0066】

図 21 は図 20 の A - B 線に対する断面図である。

【0067】

図 20 及び図 21 で、I、II、III、V 領域は各々薄膜トランジスタ (M4)、薄膜トランジスタ (M2)、薄膜トランジスタ (M1)、隣接ピクセルの薄膜トランジスタ (M4) が形成される領域であり、IV 領域は有機 EL 素子 (OLED) が形成される領域である。

【0068】

図 20 及び図 21 に示したように、透明な絶縁基板 100 上に多結晶シリコン層 200 が形成されており、多結晶シリコン層 200 が形成されている基板 100 上にはシリコンダ

50

イオキサイド ( $\text{SiO}_2$ ) やシリコンナイトライド ( $\text{SiN}_x$ ) などからなるゲート絶縁膜 300 が形成されている。

【0069】

ゲート絶縁膜 300 上にはシリコン層 200 と交差するようにアルミニウム (Al)、クロム (Cr) 等で作られたゲート線 400 が横方向に形成されている。ゲート線 400 が I 領域及び V 領域のシリコン層 200 と重なる部分に各々ゲート電極 410 が形成される。また、キャパシタンスを形成するための第 1 維持電極線 450 がゲート線 400 と同一層に同一物質で形成されている。この第 1 維持電極線 450 が II 領域及び III 領域のシリコン層 200 と重なる部分に各々ゲート電極 410 が形成される。

【0070】

この時、シリコン層 200 の中で、ゲート電極 410 下部に置かれた部分はドーピングされておらず、その両側は各々 n 形不純物でドーピングされているが、n 形不純物でドーピングされている領域が各々ソース領域 230 及びドレーン領域 210 を形成しドーピングされていない領域がチャンネル領域 220 を形成する。

【0071】

ゲート線 400 及び第 1 維持電極線 450 などのゲート配線層上部にはシリコンダイオキサイド、シリコンナイトライドなどの物質からなる層間絶縁膜 500 が形成されており、ゲート絶縁膜 300 と層間絶縁膜 500 はドレーン及びソース領域 210、230 を露出する接触孔 (C1、C2) を有している。

【0072】

層間絶縁膜 500 上にはクロム (Cr) またはモリブデン (Mo) のような物質でデータ線 600 が縦方向に形成されている。データ線 600 から延びて I 領域のシリコン層 200 の一部、つまり、ソース領域 210 と重なる部分がソース電極 610 になる。この時、ドレーン電極 610 は層間絶縁膜 500 に形成されている接触孔 (C1) を通ってドレーン領域 210 と連結されている。

【0073】

また、第 1 維持電極線 410 上に重なってキャパシタンスを形成するための第 2 維持電極線 650 がデータ線 600 と同一層に同一物質で形成されている。この第 2 維持電極線 650 が III 領域のシリコン層 200 の一部、つまり、ソース領域 210 と重なる部分がソース電極 610 になる。この時、ソース電極 610 は接触孔 (C1) を通ってソース領域 210 に連結されている。

【0074】

また、第 1 信号線 640、第 2 信号線 660、第 3 信号線 670 及び第 4 信号線 680 がデータ線 600 と同一層に同一物質で形成されている。第 1 信号線 640 が II 領域のシリコン層 200 の一部、つまり、ドレーン領域 230 と重なる部分がソース電極 620 になり、第 2 信号線 660 が V 領域のソース領域 210 と重なる部分がソース電極 610 になる。第 3 信号線 670 が V 領域のソース領域 230 と重なる部分がソース電極 610 になり、第 4 信号線 680 が III 領域のドレーン領域と重なる部分がドレーン電極 620 になる。この時、ソース電極 610 及びドレーン電極 620 は各々接触孔 (C1、C2) を通じてソース領域 210 とドレーン領域 230 に連結されている。

【0075】

第 1 信号線 640 と第 2 信号線 660 は各々第 1 維持電極線 450 と接触孔 (C3) を通じて接触され、これにより図 13 に示した等価回路のようにトランジスタ (M2) のドレーン電極がトランジスタ (M2) のゲート電極、トランジスタ (M1) のゲート電極、トランジスタ (M4) のドレーン電極に電氣的に連結される。第 3 信号線 670 は接触孔 (C3) を通じて選択ゲート線 (Select[n-1]) に接触され、これにより図 3 に示した等価回路のように、トランジスタ (M4) のソース電極が選択ゲート線に電氣的に連結される。

【0076】

データ線 600 とソース及びドレーン電極 610、620 などのデータ配線上にはシリコ

10

20

30

40

50

ンオキサイド、シリコンナイトライドからなる保護絶縁膜 700 が覆っている。領域 I V に形成される保護絶縁膜 700 上には I T O ( indium-tin-oxide ) からなる透明画素電極 800 が形成されている。この画素電極 800 は保護絶縁膜 700 に形成されている接触孔 ( C 4 ) を通じて薄膜トランジスタ ( M 1 ) のドレーン電極 620 と連結されている。

【 0077 】

保護絶縁膜 700 及び画素電極 800 上には平坦化膜 900 が形成され、平坦化膜 900 と画素電極 800 上に有機 E L 素子層 900 及びカソード金属層 1000 が順次に形成される。

【 0078 】

図 20 に示した本発明の実施の形態による有機 E L 表示装置によると、薄膜トランジスタ ( M 2 ) 及び薄膜トランジスタ ( M 1 ) がデータ線 500 と平行に同一線上に位置する。有機 E L 表示装置を製造する場合、一般にデータ線と平行にレーザービームをスキャンするが、本発明の実施の形態によれば薄膜トランジスタ ( M 2、M 1 ) がデータ線 500 と平行に同一線上に位置するために同一なレーザービームに照射される。従って、薄膜トランジスタ ( M 1 ) 及び薄膜トランジスタ ( M 2 ) が殆ど同一工程条件で製造されるために、しきい電圧が殆ど同一になる。

【 0079 】

結局、本発明の実施の形態によると  $V_{TH1}=V_{TH2}$  であるので、前述した式 3 の条件を殆ど満足させることができ、前述したような高階調の有機 E L 表示装置を実現することができる。

【 0080 】

図 20 及び図 21 に示した本発明の実施の形態による有機 E L 表示装置の配置図及び断面図は一つの例示に過ぎず、その外に多様に変形して用いることができる。

【 0081 】

以上では本発明の実施の形態について説明したが、本発明は前記実施の形態にだけ限定されるわけではなく、その他の様々な変更や変形が可能である。

【 0082 】

【発明の効果】

以上で説明したように、本発明によれば有機 E L 素子を駆動するための薄膜トランジスタ ( T F T ) のしきい電圧の偏差を効果的に補償してより高階調の有機 E L 表示装置を実現することができる長所がある。

【図面の簡単な説明】

【図 1】一般的な有機電界発光素子を説明するために示した図面

【図 2】有機電界発光素子を駆動するためのピクセル回路の原理図

【図 3】図 2 に示すピクセル回路に対する駆動タイミング図

【図 4】本発明の実施の形態による有機電界発光表示装置を示す図面

【図 5】本発明のピクセル回路を示す図面

【図 6】本発明の第 1 実施の形態によるピクセル回路を示す図面

【図 7】本発明の第 2 実施の形態によるピクセル回路を示す図面

【図 8】図 6 に示したピクセル回路に対する駆動タイミング図

【図 9】図 7 に示したピクセル回路に対する駆動タイミング図

【図 10】本発明の第 3 実施の形態によるピクセル回路を示す図

【図 11】図 10 に示したピクセル回路に対する駆動タイミング図

【図 12】本発明の第 4 実施の形態によるピクセル回路を示す図面

【図 13】本発明の第 5 実施の形態によるピクセル回路を示す図面

【図 14】本発明の第 6 実施の形態によるピクセル回路を示す図面

【図 15】本発明の第 7 実施の形態によるピクセル回路を示す図面

【図 16】図 14 に示したピクセル回路に対する駆動タイミング図

【図 17】図 15 に示したピクセル回路に対する駆動タイミング図

【図 18】本発明の第 8 実施の形態によるピクセル回路を示す図

10

20

30

40

50

【図19】本発明の第9実施の形態によるピクセル回路を示す図面

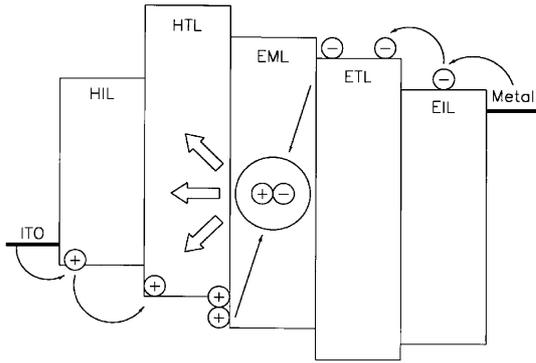
【図20】本発明の実施の形態による有機電界発光素子の配置構造を示した平面図

【図21】図20のA - B線に対する断面図

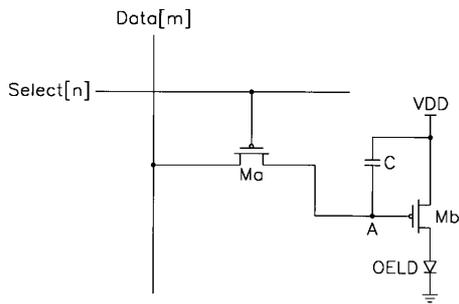
【符号の説明】

10	有機EL表示装置パネル	
11	ピクセル回路	
20	走査ドライバー	
30	データドライバー	
100	絶縁基板	
200	シリコン層	10
210	ソース領域	
220	チャンネル領域	
230	ドレイン領域	
300	ゲート絶縁膜	
400	ゲート線	
410	ゲート電極	
450	第1維持電極線	
500	絶縁膜	
600	データ線	
610	ソース電極	20
620	ドレイン電極	
640	第1信号線	
650	第2維持電極線	
660	第2信号線	
670	第3信号線	
680	第4信号線	
700	保護絶縁膜	
800	透明画素電極	
900	平坦化膜	
1000	有機EL素子層	30

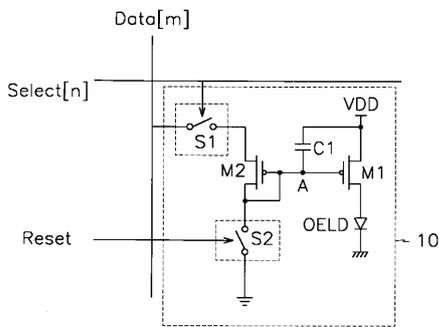
【図1】



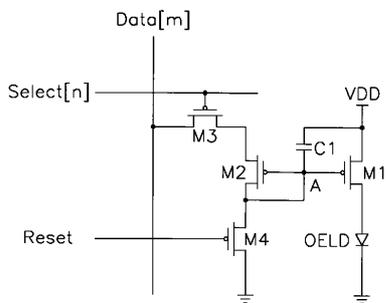
【図2】



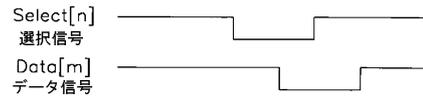
【図5】



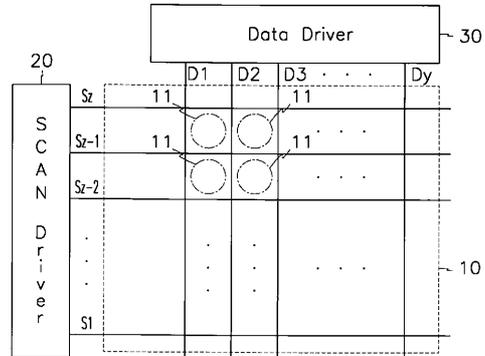
【図6】



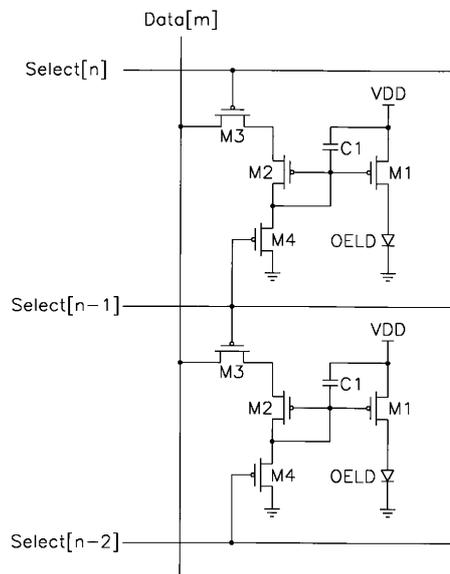
【図3】



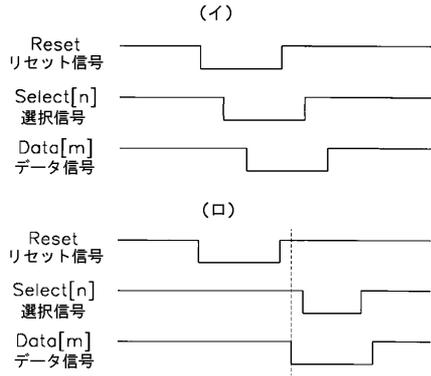
【図4】



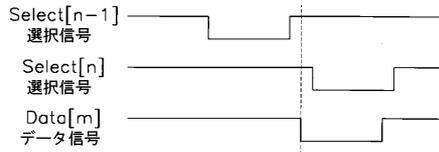
【図7】



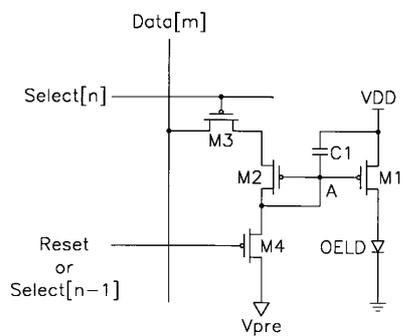
【図8】



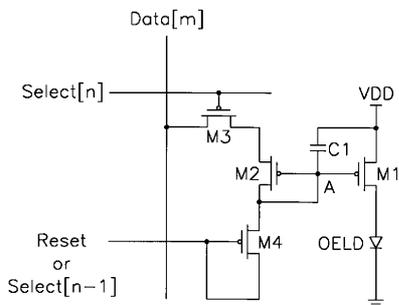
【図9】



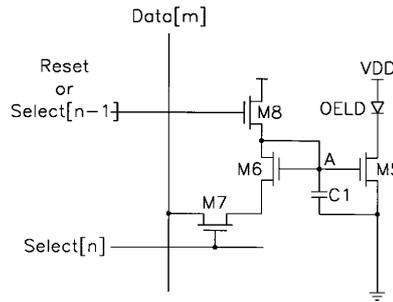
【図12】



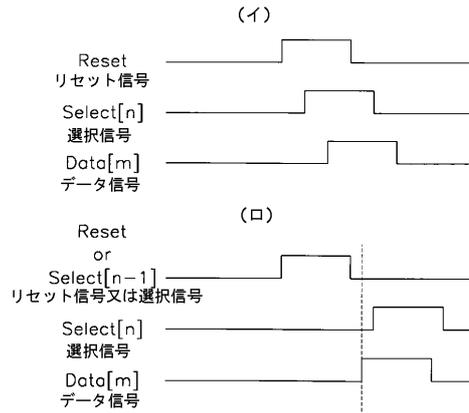
【図13】



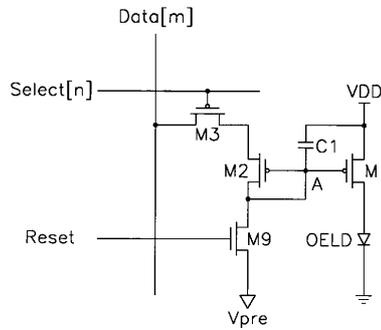
【図10】



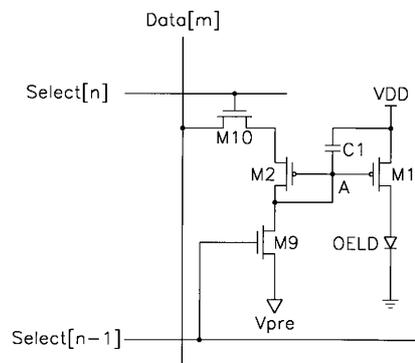
【図11】



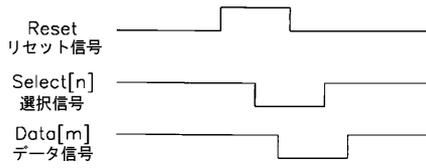
【図14】



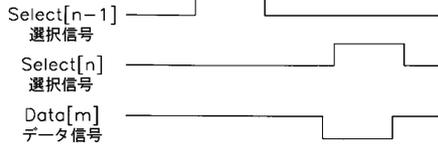
【図15】



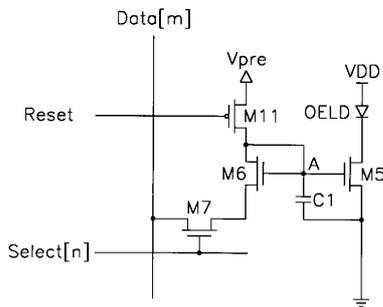
【図16】



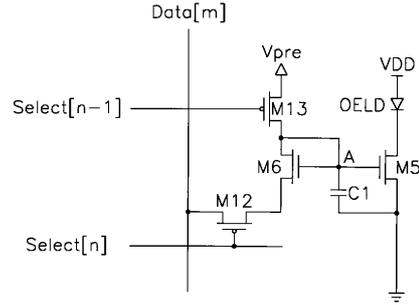
【図17】



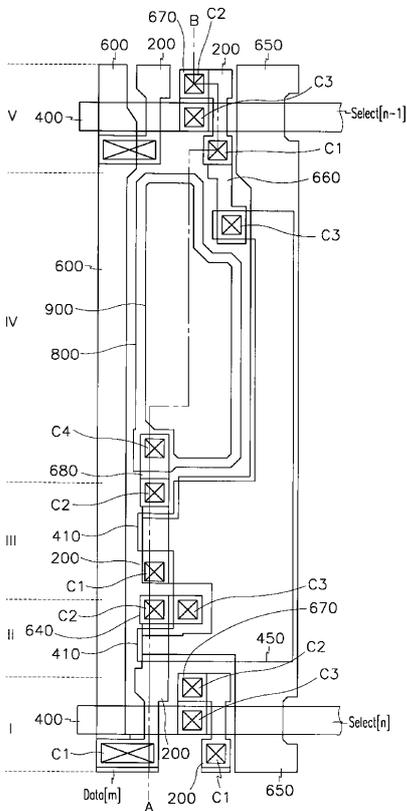
【図18】



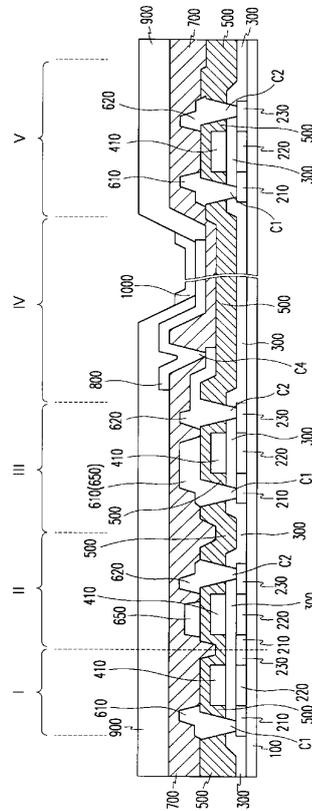
【図19】



【図20】



【図21】



---

フロントページの続き

(51)Int.Cl. F I  
G 0 9 G 3/20 6 4 1 D  
H 0 5 B 33/14 A

(56)参考文献 特開平 1 1 - 2 7 2 2 3 3 ( J P , A )  
特開 2 0 0 0 - 3 4 7 6 2 1 ( J P , A )  
特開平 1 1 - 2 1 9 1 4 6 ( J P , A )  
特開 2 0 0 0 - 0 2 2 4 6 2 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)  
G09G3/20,3/30-3/32

专利名称(译)	有机电致发光显示装置，有机电致发光显示装置的驱动方法，以及有机电致发光显示装置的像素电路		
公开(公告)号	<a href="#">JP4549594B2</a>	公开(公告)日	2010-09-22
申请号	JP2001365551	申请日	2001-11-30
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星エスディアイ株式会社		
当前申请(专利权)人(译)	三星移动显示的股票会社		
[标]发明人	權五敬		
发明人	權五敬		
IPC分类号	G09G3/30 G09F9/30 H01L27/32 G09G3/20 H01L51/50 G09G3/32 H01L27/12		
CPC分类号	G09G3/3233 G09G2300/0417 G09G2300/0819 G09G2300/0842 G09G2310/0251 G09G2310/0262 G09G2320/043 H01L27/12 H01L27/3262		
FI分类号	G09G3/30.J G09F9/30.338 G09F9/30.365.Z G09G3/20.611.H G09G3/20.624.B G09G3/20.641.D H05B33/14.A G09F9/30.365 G09G3/3225 G09G3/3275 G09G3/3291 H01L27/32		
F-TERM分类号	3K007/AB02 3K007/AB17 3K007/BA06 3K007/DA01 3K007/DB03 3K007/EB00 3K007/GA02 3K007/GA04 3K107/AA01 3K107/BB01 3K107/CC31 3K107/EE03 3K107/HH02 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD03 5C080/DD28 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C094/AA07 5C094/AA53 5C094/AA55 5C094/AA56 5C094/BA03 5C094/BA27 5C094/CA19 5C094/CA25 5C094/DA09 5C094/DB01 5C094/DB04 5C094/EA04 5C094/EA05 5C094/EA10 5C094/EB02 5C094/FA01 5C094/FB01 5C094/FB12 5C094/FB14 5C094/FB15 5C094/FB20 5C094/GA10 5C380/AA01 5C380/AB06 5C380/AB23 5C380/BA01 5C380/BA11 5C380/BA12 5C380/BA38 5C380/BA39 5C380/BB05 5C380/BC03 5C380/BC13 5C380/CA12 5C380/CA53 5C380/CC02 5C380/CC06 5C380/CC07 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC55 5C380/CC62 5C380/CC63 5C380/CD012 5C380/CD014 5C380/DA06 5C380/DA47		
代理人(译)	佐伯喜文 渡边 隆 村山彦		
优先权	1020000085683 2000-12-29 KR		
其他公开文献	JP2002215096A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

通过使用薄膜晶体管来驱动有机电致发光器件，以补偿薄膜晶体管的阈值电压的偏差，从而实现高灰度。发射对应于施加电流量的光的有机电致发光元件OELD，发射对应于施加电流量的光的有机电致发光元件OELD，发射对应于施加电流量的光的有机电致发光元件OELD，1个开关S1，第一晶体管M1，用于向有机电致发光元件提供电流，对应于通过第一开关S1输入到栅极的数据电压，第一晶体管M1，用于补偿晶体管M1的阈值电压偏差第二晶体管M2，其栅极连接到一个晶体管M1的栅极，以及电容器C1，用于将施加到第一晶体管M1的栅极的数据电压保持预定时间。

$$L_{OELD} = \frac{R}{2} (V_{GS} - V_{TH})^2 = \frac{R}{2} (V_{DD} - V_{DATA} - V_{TH})^2$$