

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-226491

(P2008-226491A)

(43) 公開日 平成20年9月25日(2008.9.25)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/12 (2006.01)	H05B 33/12 B	3K107
G09F 9/30 (2006.01)	G09F 9/30 338	5C080
H01L 51/50 (2006.01)	H05B 33/14 A	5C094
G09G 3/30 (2006.01)	G09G 3/30 H	
G09G 3/20 (2006.01)	G09G 3/30 J	
審査請求 未請求 請求項の数 5 O L (全 40 頁) 最終頁に続く		

(21) 出願番号 特願2007-58885 (P2007-58885)
 (22) 出願日 平成19年3月8日(2007.3.8)

(71) 出願人 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100094363
 弁理士 山本 孝久
 (72) 発明者 山本 哲郎
 東京都港区港南1丁目7番1号 ソニー株式会社社内
 (72) 発明者 内野 勝秀
 東京都港区港南1丁目7番1号 ソニー株式会社社内
 Fターム(参考) 3K107 AA01 BB01 CC33 EE03 EE04
 HH05

最終頁に続く

(54) 【発明の名称】 有機エレクトロルミネッセンス表示装置

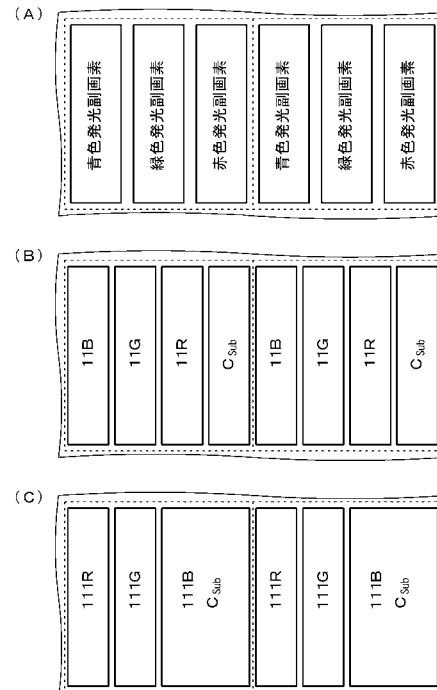
(57) 【要約】

【課題】移動度補正処理を実行する時間の制御を容易とし得る構造を有する有機エレクトロルミネッセンス表示装置を提供する。

【解決手段】有機エレクトロルミネッセンス表示装置は、複数の画素を備えており、1つの画素は複数の副画素から構成されており、各副画素は、駆動回路11R、11G、11Bと、この駆動回路に接続された有機エレクトロルミネッセンス発光部とが積層された構造を有する有機エレクトロルミネッセンス素子から構成されており、1つの画素を構成する複数の副画素の内、1つの副画素を構成する駆動回路11Bには、この駆動回路11Bを構成する有機エレクトロルミネッセンス発光部と並列に接続された補助容量部C_{Sub}が接続されており、この補助容量部C_{Sub}は、駆動回路11Bと同一面内に設けられている。

【選択図】 図1

【図1】



【特許請求の範囲】

【請求項 1】

複数の画素を備えた有機エレクトロルミネッセンス表示装置であって、

1つの画素は複数の副画素から構成されており、

各副画素は、駆動回路と、該駆動回路に接続された有機エレクトロルミネッセンス発光部とが積層された構造を有する有機エレクトロルミネッセンス素子から構成されており、

1つの画素を構成する複数の副画素の内、1つの副画素を構成する駆動回路には、該駆動回路を構成する有機エレクトロルミネッセンス発光部と並列に接続された補助容量部が接続されており、

該補助容量部は、駆動回路と同一面内に設けられていることを特徴とする有機エレクトロルミネッセンス表示装置。

10

【請求項 2】

1つの画素を構成する複数の副画素において、該複数の副画素を構成する駆動回路の大きさは同じであることを特徴とする請求項 1 に記載の有機エレクトロルミネッセンス表示装置。

【請求項 3】

駆動回路は、更に、

(A) ソース/ドレイン領域、チャンネル形成領域、及び、ゲート電極を備えた駆動トランジスタ、

(B) ソース/ドレイン領域、チャンネル形成領域、及び、ゲート電極を備えた映像信号書込みトランジスタ、並びに、

(C) 一对の電極を備えたコンデンサ部、
から構成されており、

20

駆動トランジスタにおいては、

(A-1) 一方のソース/ドレイン領域は、電流供給部に接続されており、

(A-2) 他方のソース/ドレイン領域は、有機エレクトロルミネッセンス発光部に備えられたアノード電極に接続され、且つ、コンデンサ部の一方の電極に接続されており、第2ノードを構成し、

(A-3) ゲート電極は、映像信号書込みトランジスタの他方のソース/ドレイン領域に接続され、且つ、コンデンサ部の他方の電極に接続されており、第1ノードを構成し、

30

映像信号書込みトランジスタにおいては、

(B-1) 一方のソース/ドレイン領域は、データ線に接続されており、

(B-2) ゲート電極は、走査線に接続されている、

ことを特徴とする請求項 1 に記載の有機エレクトロルミネッセンス表示装置。

【請求項 4】

複数の画素を備えた有機エレクトロルミネッセンス表示装置であって、

1つの画素は複数の副画素から構成されており、

各副画素は、駆動回路と、該駆動回路に接続された有機エレクトロルミネッセンス発光部とが積層された構造を有する有機エレクトロルミネッセンス素子から構成されており、

1つの画素を構成する複数の副画素において、該複数の副画素を構成する駆動回路の内、1つの駆動回路は他の駆動回路よりも大きく、

40

該1つの駆動回路には、該駆動回路を構成する有機エレクトロルミネッセンス発光部と並列に接続された補助容量部が設けられていることを特徴とする有機エレクトロルミネッセンス表示装置。

【請求項 5】

駆動回路は、更に、

(A) ソース/ドレイン領域、チャンネル形成領域、及び、ゲート電極を備えた駆動トランジスタ、

(B) ソース/ドレイン領域、チャンネル形成領域、及び、ゲート電極を備えた映像信号書込みトランジスタ、並びに、

50

(C) 一対の電極を備えたコンデンサ部、
から構成されており、

駆動トランジスタにおいては、

(A-1) 一方のソース/ドレイン領域は、電流供給部に接続されており、

(A-2) 他方のソース/ドレイン領域は、有機エレクトロルミネッセンス発光部に備えられたアノード電極に接続され、且つ、コンデンサ部の一方の電極に接続されており、第2ノードを構成し、

(A-3) ゲート電極は、映像信号書込みトランジスタの他方のソース/ドレイン領域に接続され、且つ、コンデンサ部の他方の電極に接続されており、第1ノードを構成し、映像信号書込みトランジスタにおいては、

(B-1) 一方のソース/ドレイン領域は、データ線に接続されており、

(B-2) ゲート電極は、走査線に接続されている、

ことを特徴とする請求項4に記載の有機エレクトロルミネッセンス表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機エレクトロルミネッセンス表示装置に関する。

【背景技術】

【0002】

有機エレクトロルミネッセンス素子（以下、単に、有機EL素子と略称する）を発光素子として用いた有機エレクトロルミネッセンス表示装置（以下、単に、有機EL表示装置と略称する）において、有機EL素子の輝度は、有機EL素子を流れる電流値によって制御される。そして、液晶表示装置と同様に、有機EL表示装置においても、駆動方式として、単純マトリクス方式、及び、アクティブマトリクス方式が周知である。アクティブマトリクス方式は、単純マトリクス方式に比べて構造が複雑となるといった欠点はあるが、画像の輝度を高いものとすることができる等、種々の利点を有する。

【0003】

有機EL素子を構成する有機エレクトロルミネッセンス発光部（以下、単に、発光部と略称する）を駆動するための回路として、5つのトランジスタと1つのコンデンサ部から構成された駆動回路（5Tr/1C駆動回路と呼ぶ）が、例えば、特開2006-215213から周知である。この従来の5Tr/1C駆動回路は、図3に示すように、映像信号書込みトランジスタ T_{Sig} 、駆動トランジスタ T_{Drv} 、発光制御トランジスタ T_{EL_C} 、第1ノード初期化トランジスタ T_{ND1} 、第2ノード初期化トランジスタ T_{ND2} の5つのトランジスタから構成され、更には、1つのコンデンサ部 C_1 から構成されている。ここで、駆動トランジスタ T_{Drv} の他方のソース/ドレイン領域は第2ノード ND_2 を構成し、駆動トランジスタ T_{Drv} のゲート電極は第1ノード ND_1 を構成する。

【0004】

尚、これらのトランジスタ及びコンデンサ部については、後に詳しく説明する。

【0005】

そして、図5にタイミングチャートを示すように、[期間-TP(5)₁]において、閾値電圧キャンセル処理を行うための前処理が実行される。即ち、第1ノード初期化トランジスタ T_{ND1} 及び第2ノード初期化トランジスタ T_{ND2} をオン状態とすることで、第1ノード ND_1 の電位は、 V_{ofs} （例えば、0ボルト）となる。一方、第2ノード ND_2 の電位は、 V_{ss} （例えば、-10ボルト）となる。そして、これによって、駆動トランジスタ T_{Drv} のゲート電極と他方のソース/ドレイン領域（以下、便宜上、ソース領域と呼ぶ）との間の電位差が V_{th} 以上となり、駆動トランジスタ T_{Drv} はオン状態となる。

【0006】

次いで、[期間-TP(5)₂]において、閾値電圧キャンセル処理が行われる。即ち、第1ノード初期化トランジスタ T_{ND1} のオン状態を維持したまま、発光制御トランジスタ T_{EL_C} をオン状態とする。その結果、浮遊状態の第2ノード ND_2 の電位が上昇し、第

10

20

30

40

50

1 ノードと第 2 ノードとの間の電位差が駆動トランジスタの閾値電圧に近づく。そして、駆動トランジスタ $T_{D_{rv}}$ のゲート電極とソース領域との間の電位差が V_{th} に達すると、駆動トランジスタ $T_{D_{rv}}$ がオフ状態となる。この状態にあつては、第 2 ノードの電位は、概ね $(V_{ofs} - V_{th})$ である。その後、[期間 - $TP(5)_3$] において、第 1 ノード初期化トランジスタ T_{ND1} のオン状態を維持したまま、発光制御トランジスタ T_{EL_C} をオフ状態とする。次に、[期間 - $TP(5)_4$] において、第 1 ノード初期化トランジスタ T_{ND1} をオフ状態とする。

【 0 0 0 7 】

次いで、[期間 - $TP(5)_5$] において、駆動トランジスタ $T_{D_{rv}}$ に対する一種の書込み動作を実行する。具体的には、第 1 ノード初期化トランジスタ T_{ND1} 、第 2 ノード初期化トランジスタ T_{ND2} 、及び、発光制御トランジスタ T_{EL_C} のオフ状態を維持したまま、データ線 D_{TL} の電位を映像信号に相当する電圧 [発光部 E_{LP} における輝度を制御するための駆動信号 (輝度信号) V_{sig}] とし、次いで、走査線 S_{CL} をハイレベルとすることによって映像信号書込みトランジスタ T_{sig} をオン状態とする。その結果、第 1 ノード ND_1 の電位は、 V_{sig} へと上昇する。一方、第 2 ノードの電位が殆ど変化しなければ、駆動トランジスタ $T_{D_{rv}}$ のゲート電極とソース領域との間の電位差 V_{gs} は、以下の式 (A) のとおりとなる。

【 0 0 0 8 】

$$V_{gs} = V_{sig} - (V_{ofs} - V_{th}) \quad (A)$$

【 0 0 0 9 】

その後、[期間 - $TP(5)_6$] において駆動トランジスタ $T_{D_{rv}}$ の移動度 μ の大小に基づく駆動トランジスタ $T_{D_{rv}}$ のソース領域 (第 2 ノード ND_2) の電位の補正 (移動度補正処理) を行う。具体的には、駆動トランジスタ $T_{D_{rv}}$ のオン状態を維持したまま、発光制御トランジスタ T_{EL_C} をオン状態とし、次いで、所定の時間 (t_0) が経過した後、映像信号書込みトランジスタ T_{sig} をオフ状態とし、第 1 ノード ND_1 (駆動トランジスタ $T_{D_{rv}}$ のゲート電極) を浮遊状態とする。その結果、駆動トランジスタ $T_{D_{rv}}$ の移動度 μ の値が大きい場合、駆動トランジスタ $T_{D_{rv}}$ のソース領域における電位の上昇量 ΔV (電位補正值) は大きくなり、駆動トランジスタ $T_{D_{rv}}$ の移動度 μ の値が小さい場合、駆動トランジスタ $T_{D_{rv}}$ のソース領域における電位の上昇量 ΔV (電位補正值) は小さくなる。ここで、駆動トランジスタ $T_{D_{rv}}$ のゲート電極とソース領域との間の電位差 V_{gs} は、式 (A) から以下の式 (B) のように変形される。尚、移動度補正処理を実行するための所定の時間 ([期間 - $TP(5)_6$] の全時間 t_0) は、有機 EL 表示装置の設計の際、設計値として予め決定しておけばよい。

【 0 0 1 0 】

$$V_{gs} = V_{sig} - (V_{ofs} - V_{th}) - \Delta V \quad (B)$$

【 0 0 1 1 】

以上の操作によって、閾値電圧キャンセル処理、書込み処理、移動度補正処理が完了する。そして、その後の [期間 - $TP(5)_7$] においては、映像信号書込みトランジスタ T_{sig} がオフ状態となり、第 1 ノード ND_1 、即ち、駆動トランジスタ $T_{D_{rv}}$ のゲート電極は浮遊状態となる一方、発光制御トランジスタ T_{EL_C} はオン状態を維持しており、発光制御トランジスタ T_{EL_C} の一方のソース / ドレイン領域 (以下、便宜上、ドレイン領域と呼ぶ) は、発光部 E_{LP} の発光を制御するための電流供給部 (電圧 V_{CC} 、例えば 20 ボルト) に接続された状態にある。従って、以上の結果として、第 2 ノード ND_2 の電位が上昇し、所謂ブートストラップ回路におけると同様の現象が駆動トランジスタ $T_{D_{rv}}$ のゲート電極に生じ、第 1 ノード ND_1 の電位も上昇する。その結果、駆動トランジスタ $T_{D_{rv}}$ のゲート電極とソース領域との間の電位差 V_{gs} は、式 (B) の値を保持する。また、発光部 E_{LP} を流れる電流は、駆動トランジスタ $T_{D_{rv}}$ の一方のソース / ドレイン領域 (以下、便宜上、ドレイン領域と呼ぶ) からソース領域へと流れるドレイン電流 I_{ds} であるので、式 (C) で表すことができる。

【 0 0 1 2 】

10

20

30

40

50

$$I_{ds} = k \cdot \mu \cdot (V_{gs} - V_{th})^2$$

$$= k \cdot \mu \cdot (V_{sig} - V_{ofs} - \Delta V)^2 \quad (C)$$

【0013】

以上に概要を説明した5Tr/1C駆動回路の駆動等についても、後に詳しく説明する。

【0014】

【特許文献1】特開2006-215213

【発明の開示】

【発明が解決しようとする課題】

【0015】

10

ところで、各補正動作について考えると、閾値電圧キャンセル処理の前において、駆動トランジスタ T_{DrV} のゲート電圧に印加される電圧は V_{SS} は一定である。一方、移動度補正処理においては、駆動トランジスタ T_{DrV} のソース領域の電圧は、式(B)からも明らかのように、駆動信号(輝度信号) V_{sig} に依存しており、一定ではない。移動度補正処理にあっては、移動度補正処理中の発光部ELPのアノード電極の電位(駆動トランジスタ T_{DrV} のソース領域の電位)は、発光部ELPの発光に必要なとされる閾値電圧 V_{th-EL} 未満とする必要がある。ここで、有機EL素子の輝度を高くする場合には大きな電流が駆動トランジスタ T_{DrV} を流れるので、発光部ELPの有する寄生容量 C_{EL} の容量値 c_{EL} が小さいほど、駆動トランジスタ T_{DrV} のソース領域における電位の上昇量 ΔV (電位補正值)の上昇速度が早くなる。従って、発光部ELPの有する寄生容量 C_{EL} の容量値 c_{EL} が小さいほど、移動度補正処理を実行する時間をより短くする必要があり、移動度補正処理の時間の制御が非常に難しくなる。また、発光部ELPの有する寄生容量 C_{EL} の容量値 c_{EL} に相対的に大きなばらつきが存在する場合、駆動トランジスタ T_{DrV} のソース領域における電位の上昇量 ΔV (電位補正值)に大きなばらつきが発生する虞がある。

20

【0016】

また、有機エレクトロルミネッセンス表示装置の大型化に伴い、発光部ELPに流すべき電流も大きくなり、1つの画素を構成する3つの副画素(例えば、赤色発光副画素、緑色発光副画素、青色発光副画素)における寄生容量の容量値の差が大きく顕在化するという問題もある。尚、発光部ELPの面積を調整することで発光部ELPの寄生容量の容量値の差を小さくする方法も考えられるが、面積の小さい副画素にあっては発光部ELPに流れる電流の電流密度が大きくなるため、発光部ELPの寿命が短くなってしまいう問題がある。

30

【0017】

従って、本発明の目的は、移動度補正処理を実行する時間の制御を容易とし得る構造を有し、有機エレクトロルミネッセンス発光部における寄生容量の容量値に相対的に大きなばらつきが存在しても問題が生じ難く、また、1つの画素を構成する複数の副画素における寄生容量の差を小さくし得る構造を有する有機エレクトロルミネッセンス表示装置を提供することにある。

【課題を解決するための手段】

【0018】

40

上記の目的を達成するための本発明の第1の態様に係る有機エレクトロルミネッセンス表示装置は、複数の画素を備えており、

1つの画素は複数の副画素から構成されており、

各副画素は、駆動回路と、この駆動回路に接続された有機エレクトロルミネッセンス発光部とが積層された構造を有する有機エレクトロルミネッセンス素子から構成されており、

1つの画素を構成する複数の副画素の内、1つの副画素を構成する駆動回路には、この駆動回路を構成する有機エレクトロルミネッセンス発光部と並列に接続された補助容量部が接続されており、

この補助容量部は、駆動回路と同一面内に設けられていることを特徴とする。

50

【 0 0 1 9 】

本発明の第 1 の態様に係る有機エレクトロルミネッセンス表示装置にあっては、1つの画素を構成する複数の副画素において、これらの複数の副画素を構成する駆動回路の大きさは同じである構成とすることができる。但し、このような構成に限定するものではなく、1つの画素を構成する複数の副画素を構成する駆動回路の少なくとも2つのそれぞれには、これらの駆動回路のそれぞれを構成する有機エレクトロルミネッセンス発光部と並列に接続された補助容量部が接続されており、これらの補助容量部は駆動回路と同一面内に設けられており、これらの補助容量部の容量の値は同じあるいは異なっている構成とすることもできる。

【 0 0 2 0 】

上記の目的を達成するための本発明の第 2 の態様に係る有機エレクトロルミネッセンス表示装置は、複数の画素を備えており、

1つの画素は複数の副画素から構成されており、

各副画素は、駆動回路と、この駆動回路に接続された有機エレクトロルミネッセンス発光部とが積層された構造を有する有機エレクトロルミネッセンス素子から構成されており、

1つの画素を構成する複数の副画素において、これらの複数の副画素を構成する駆動回路の内、1つの駆動回路は他の駆動回路よりも大きく、

この1つの駆動回路には、この駆動回路を構成する有機エレクトロルミネッセンス発光部と並列に接続された補助容量部が設けられていることを特徴とする。

【 0 0 2 1 】

尚、本発明の第 2 の態様に係る有機エレクトロルミネッセンス表示装置において、1つの画素を構成する複数の副画素を構成する駆動回路の少なくとも2つのそれぞれには、これらの駆動回路のそれぞれを構成する有機エレクトロルミネッセンス発光部と並列に接続された補助容量部が設けられており、これらの補助容量部の容量の値は同じあるいは異なっている構成とすることもできる。

【 0 0 2 2 】

以上に説明した好ましい構成を含む本発明の第 1 の態様あるいは第 2 の態様に係る有機エレクトロルミネッセンス表示装置（以下、これらを総称して、単に、本発明の有機 EL 表示装置、あるいは本発明と呼ぶ）において、どの副画素を構成する駆動回路に補助容量部を接続するか、あるいは又、どの副画素を構成する駆動回路に補助容量部を設けるかは、主に、有機エレクトロルミネッセンス発光部の有する寄生容量の容量値に依存する。また、有機エレクトロルミネッセンス発光部の有する寄生容量の容量値は、有機エレクトロルミネッセンス発光部の発光層を構成する材料に大きく依存する。本発明の第 1 の態様に係る有機エレクトロルミネッセンス表示装置において、1つの副画素を構成する駆動回路における有機エレクトロルミネッセンス発光部の有する寄生容量の容量値を c_{EL} 、この駆動回路に接続された補助容量部の容量値を c_{Sub} としたとき、例えば、 $c_{Sub} = 0.2 c_{EL}$ 、好ましくは $c_{Sub} = 0.4 c_{EL}$ を満足することが望ましい。また、本発明の第 2 の態様に係る有機エレクトロルミネッセンス表示装置において、1つの駆動回路の大きさを S_1 、他の駆動回路の大きさを S_2 としたとき、例えば、 $S_1 = 1.2 S_2$ 、好ましくは $S_1 = 1.3 S_2$ を満足することが望ましい。更には、本発明の第 2 の態様に係る有機エレクトロルミネッセンス表示装置における1つの駆動回路において、有機エレクトロルミネッセンス発光部の有する寄生容量の容量値を c_{EL} 、補助容量部の容量値を c_{Sub} としたとき、例えば、 $c_{Sub} = 0.2 c_{EL}$ 、好ましくは $c_{Sub} = 0.4 c_{EL}$ を満足することが望ましい。

【 0 0 2 3 】

以上に説明した好ましい構成を含む本発明の有機 EL 表示装置において、駆動回路は、更に、

(A) ソース/ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた駆動トランジスタ、

(B) ソース/ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた映像信号

書込みトランジスタ、並びに、

(C) 一对の電極を備えたコンデンサ部、
から構成されており、

駆動トランジスタにおいては、

(A-1) 一方のソース/ドレイン領域は、電流供給部に接続されており、

(A-2) 他方のソース/ドレイン領域は、有機エレクトロルミネッセンス発光部に備えられたアノード電極に接続され、且つ、コンデンサ部の一方の電極に接続されており、第2ノードを構成し、

(A-3) ゲート電極は、映像信号書込みトランジスタの他方のソース/ドレイン領域に接続され、且つ、コンデンサ部の他方の電極に接続されており、第1ノードを構成し、

映像信号書込みトランジスタにおいては、

(B-1) 一方のソース/ドレイン領域は、データ線に接続されており、

(B-2) ゲート電極は、走査線に接続されている、
構成とすることができる。

【0024】

ここで、本発明の有機EL表示装置は、

(a) 走査回路、

(b) 映像信号出力回路、

(c) 第1の方向にN個、第1の方向とは異なる第2の方向にM個、合計 $N \times M$ 個の、
2次元マトリクス状に配列された有機エレクトロルミネッセンス素子、

(d) 走査回路に接続され、第1の方向に延びるM本の走査線、

(e) 映像信号出力回路に接続され、第2の方向に延びるN本のデータ線、並びに、

(f) 電流供給部、

を備えている構成とすることができる。

【0025】

本発明にあつては、1つの画素は複数の副画素から構成されているが、具体的には、1つの画素は、赤色発光副画素、緑色発光副画素、青色発光副画素の3つの副画素から構成されている形態とすることができる。あるいは又、これらの3種の副画素に更に1種類あるいは複数種類の副画素を加えた1組（例えば、輝度向上のために白色光を発光する副画素を加えた1組、色再現範囲を拡大するために補色を発光する副画素を加えた1組、色再現範囲を拡大するためにイエローを発光する副画素を加えた1組、色再現範囲を拡大するためにイエロー及びシアンを発光する副画素を加えた1組）から構成することもできる。

【0026】

本発明の有機EL表示装置において、走査回路、映像信号出力回路、走査線、データ線、電流供給部、有機エレクトロルミネッセンス発光部（以下、単に、発光部と呼ぶ場合がある）の構成、構造は、周知の構成、構造とすることができる。具体的には、発光部は、例えば、アノード電極、正孔輸送層、発光層、電子輸送層、カソード電極等から構成することができる。

【0027】

駆動回路の詳細は後述するが、5つのトランジスタと1つのコンデンサ部から構成された駆動回路（5Tr/1C駆動回路）、4つのトランジスタと1つのコンデンサ部から構成された駆動回路（4Tr/1C駆動回路と呼ぶ）、3つのトランジスタと1つのコンデンサ部から構成された駆動回路（3Tr/1C駆動回路と呼ぶ）、2つのトランジスタと1つのコンデンサ部から構成された駆動回路（2Tr/1C駆動回路と呼ぶ）から構成することができる。

【0028】

駆動回路を構成するトランジスタとして、nチャネル型の薄膜トランジスタ（TFET）を挙げることができるが、場合によっては、例えば、発光制御トランジスタにpチャネル型の薄膜トランジスタを用いることもできる。更には、シリコン半導体基板に形成された電界効果トランジスタ（例えば、MOSトランジスタ）から構成することもできる。補助

10

20

30

40

50

容量部（コンデンサ）は、一方の電極、他方の電極、及び、これらの電極に挟まれた誘電体層（絶縁層）から構成することができる。コンデンサ部も、一方の電極、他方の電極、及び、これらの電極に挟まれた誘電体層（絶縁層）から構成することができる。駆動回路を構成するトランジスタ及びコンデンサ部、並びに、補助容量部は、或る平面内に形成され（例えば、支持体上に形成され）、発光部は、例えば、層間絶縁層を介して、駆動回路を構成するトランジスタ及びコンデンサ部、並びに、補助容量部の上方に形成されている。また、駆動トランジスタの他方のソース／ドレイン領域は、発光部に備えられたアノード電極に、例えば、コンタクトホールを介して接続されている。更には、補助容量部の一方の電極も、駆動トランジスタの他方のソース／ドレイン領域に接続されている。

【発明の効果】

【0029】

本発明にあつては、駆動トランジスタのソース領域（第2ノード）に補助容量部を接続することで、移動度補正処理において、駆動トランジスタのソース領域（第2ノード）の電位の上昇速度を遅くすることが可能となり、移動度補正処理を実行する時間を長くすることができる結果、移動度補正処理の時間の制御が容易となる。また、発光部の有する寄生容量の容量値のばらつきを相対的に小さくすることができるので、駆動トランジスタのソース領域における電位の上昇量 ΔV （電位補正值）に大きなばらつきが発生することを防止することができる。更には、本発明により、駆動トランジスタのソース領域（第2ノード）の電位の上昇速度を遅くすることができるため、有機エレクトロルミネッセンス発光部に大きな逆バイアス電圧を印加する必要がなく、点欠陥数を少なく抑えることが可能となる。また、本発明によれば、有機エレクトロルミネッセンス発光部の大きさを変える必要がないため、有機エレクトロルミネッセンス発光部を流れる電流の電流密度を低くすることが可能となり、有機エレクトロルミネッセンス素子の長寿命化が実現可能となる。

【発明を実施するための最良の形態】

【0030】

以下、図面を参照して、実施例に基づき本発明を説明する。

【実施例1】

【0031】

実施例1は、本発明の第1の態様に係る有機EL表示装置に関する。1つの画素が占める平面における概念図（平面図）を図1の（A）に示し、3つの駆動回路及び1つの補助容量部 C_{sub} が占める平面における概念図（平面図）を図1の（B）に示す。尚、1画素を点線で囲み、副画素、駆動回路、補助容量部を実線で囲んだ。図1の（A）、（B）、（C）においては2組の画素を表示した。

【0032】

実施例1あるいは後述する実施例2の有機EL表示装置は、複数の画素を備えた有機EL表示装置である。そして1つの画素は複数の副画素（実施例1あるいは後述する実施例2にあつては、3つの副画素である赤色発光副画素、緑色発光副画素、青色発光副画素）から構成されており、各副画素は、駆動回路11と、この駆動回路11に接続された有機エレクトロルミネッセンス発光部（発光部ELP）とが積層された構造を有する有機エレクトロルミネッセンス素子（有機EL素子10）から構成されている。尚、赤色発光副画素を構成する駆動回路を参照番号11Rで示し、緑色発光副画素を構成する駆動回路を参照番号11Gで示し、青色発光副画素を構成する駆動回路を参照番号11Bで示す。

【0033】

そして、実施例1の有機EL表示装置にあつては、図20に等価回路図を示すように、1つの画素を構成する複数の副画素の内、1つの副画素（例えば、青色発光副画素）を構成する駆動回路11Bには、この駆動回路11Bを構成する発光部ELPと並列に接続された補助容量部 C_{sub} が接続されており、この補助容量部 C_{sub} は駆動回路と同一面内に設けられている。図21に等価回路図を示すように、他の副画素（例えば、赤色発光副画素及び緑色発光副画素）を構成する駆動回路11R、11Gには補助容量部 C_{sub} は接続されていない。尚、何色を発光する副画素を構成する駆動回路に補助容量部 C_{sub} を接続す

るかは、主に、発光部 E L P の有する寄生容量 C_{EL} の容量値 c_{EL} に依存する。また、発光部 E L P の有する寄生容量 C_{EL} の容量値 c_{EL} は、発光部 E L P の発光層を構成する材料に大きく依存する。

【0034】

実施例 1 にあつては、1つの画素を構成する複数の副画素において、これらの複数の副画素を構成する駆動回路 11R, 11G, 11B の大きさを同じとした。より具体的には、1つの画素 (3つの副画素) を構成する発光部 E L P が占める総面積と、3つの駆動回路 11R, 11G, 11B 及び 1つの補助容量部 C_{Sub} が占める総面積とは、概ね等しい。また、例えば、1つの駆動回路 11R, 11G, 11B が占める面積と 1つの補助容量部 C_{Sub} が占める面積とは、概ね等しい。更には、3つの副画素のそれぞれを構成する発光部 E L P が占める面積は、概ね等しい。また、1つの副画素を構成する駆動回路 11B における発光部 E L P の有する寄生容量の容量値を c_{EL} 、この駆動回路 11B に接続された補助容量部の容量値を c_{Sub} としたとき、 $c_{Sub} = 0.4 c_{EL}$ である。

10

【0035】

ここで、実施例 1 の有機 E L 表示装置、あるいは、後述する実施例 2 の有機 E L 表示装置は、図 22 に回路の概念図を示すように、

(a) 走査回路 101、

(b) 映像信号出力回路 102、

(c) 第 1 の方向に N 個、第 1 の方向とは異なる第 2 の方向 (具体的には、第 1 の方向に直交する方向) に M 個、合計 $N \times M$ 個の、2次元マトリクス状に配列された有機 E L 素子 10、

20

(d) 走査回路 101 に接続され、第 1 の方向に延びる M 本の走査線 S C L、

(e) 映像信号出力回路 102 に接続され、第 2 の方向に延びる N 本のデータ線 D T L、並びに、

(f) 電流供給部 100、

を備えている。尚、図 22 あるいは、後述する図 4、図 10、図 16 においては、 3×3 個の有機 E L 素子 10 を図示しているが、これは、あくまでも例示に過ぎない。

【0036】

尚、実施例 1 あるいは後述する実施例 2 の特徴である補助容量部 C_{Sub} は、2トランジスタ / 1コンデンサ部から基本的に構成された駆動回路だけでなく、5トランジスタ / 1コンデンサ部から基本的に構成された駆動回路、4トランジスタ / 1コンデンサ部から基本的に構成された駆動回路、3トランジスタ / 1コンデンサ部から基本的に構成された駆動回路にも適用することができる。ここで、実施例 1 あるいは後述する実施例 2 における、5トランジスタ / 1コンデンサ部から基本的に構成された駆動回路の等価回路図を図 2 (駆動回路 11B, 111B に関する) 及び図 3 (駆動回路 11R, 11G, 111R, 111G に関する) に示し、4トランジスタ / 1コンデンサ部から基本的に構成された駆動回路の等価回路図を図 8 (駆動回路 11B, 111B に関する) 及び図 9 (駆動回路 11R, 11G, 111R, 111G に関する) に示し、3トランジスタ / 1コンデンサ部から基本的に構成された駆動回路の等価回路図を図 14 (駆動回路 11B, 111B に関する) 及び図 15 (駆動回路 11R, 11G, 111R, 111G に関する) に示す。尚、2トランジスタ / 1コンデンサ部から基本的に構成された駆動回路の等価回路図は、図 20 (駆動回路 11B, 111B に関する) 及び図 21 (駆動回路 11R, 11G, 111R, 111G に関する) に示したとおりである。

30

40

【0037】

発光部 E L P は、例えば、アノード電極、正孔輸送層、発光層、電子輸送層、カソード電極等の周知の構成、構造を有する。また、走査線 S C L の一端に走査回路 101 が設けられている。更には、走査回路 101、映像信号出力回路 102、走査線 S C L、データ線 D T L、電流供給部 100 の構成、構造は、周知の構成、構造とすることができる。後述する実施例 2 の有機 E L 表示装置も同様とすることができる。

【0038】

50

駆動回路は、実施例 1 あるいは後述する実施例 2 にあっては、2 つのトランジスタと 1 つのコンデンサ部 C_1 から構成された駆動回路 (2 Tr / 1 C 駆動回路) から構成されている。即ち、実施例 1 の駆動回路は、図 20 あるいは図 21 に示すように、駆動トランジスタ T_{Drv} 、映像信号書込みトランジスタ T_{Sig} 、及び、一对の電極を備えたコンデンサ部 C_1 から構成されている。駆動トランジスタ T_{Drv} は、ソース/ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた、 n チャネル型の TFT から成る。また、映像信号書込みトランジスタ T_{Sig} も、ソース/ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた、 n チャネル型の TFT から成る。更には、図 20 に示すように、駆動回路 11B に接続された補助容量部 C_{Sub} が設けられ、しかも、この補助容量部 C_{Sub} は、駆動回路 11B を構成する発光部 ELP と並列に接続されている。

10

【0039】

ここで、駆動トランジスタ T_{Drv} においては、

(A - 1) 一方のソース/ドレイン領域 (以下、ドレイン領域と呼ぶ) は、電流供給部 100 に接続されており、

(A - 2) 他方のソース/ドレイン領域 (以下、ソース領域と呼ぶ) は、発光部 ELP に備えられたアノード電極に接続され、且つ、コンデンサ部 C_1 の一方の電極に接続されており、第 2 ノード ND_2 を構成し、

(A - 3) ゲート電極は、映像信号書込みトランジスタ T_{Sig} の他方のソース/ドレイン領域に接続され、且つ、コンデンサ部 C_1 の他方の電極に接続されており、第 1 ノード ND_1 を構成する。

20

【0040】

また、映像信号書込みトランジスタ T_{Sig} においては、

(B - 1) 一方のソース/ドレイン領域は、データ線 DTL に接続されており、

(B - 2) ゲート電極は、走査線 SCL に接続されている。

【0041】

より具体的には、図 26 に一部分の模式的な一部断面図を示すように、駆動回路を構成するトランジスタ T_{Sig} 、 T_{Drv} 及びコンデンサ部 C_1 は支持体上に形成され、発光部 ELP は、例えば、層間絶縁層 40 を介して、駆動回路を構成するトランジスタ T_{Sig} 、 T_{Drv} 及びコンデンサ部 C_1 の上方に形成されている。また、駆動トランジスタ T_{Drv} の他方のソース/ドレイン領域は、発光部 ELP に備えられたアノード電極に、コンタクトホールを介して接続されている。尚、図 26 においては、駆動トランジスタ T_{Drv} のみを図示する。映像信号書込みトランジスタ T_{Sig} 、補助容量部 C_{Sub} 、あるいは、後述するその他の駆動回路における種々のトランジスタは隠れて見えない。

30

【0042】

より具体的には、駆動トランジスタ T_{Drv} は、ゲート電極 31、ゲート絶縁層 32、半導体層 33 に設けられたソース/ドレイン領域 35、及び、ソース/ドレイン領域 35 の間の半導体層 33 の部分が該当するチャネル形成領域 34 から構成されている。一方、コンデンサ部 C_1 は、他方の電極 36、ゲート絶縁層 32 の延在部から構成された誘電体層、及び、一方の電極 37 (第 2 ノード ND_2 に相当する) から成る。ゲート電極 31、ゲート絶縁層 32 の一部、及びコンデンサ部 C_1 を構成する他方の電極 36 は、支持体 20 上に形成されている。駆動トランジスタ T_{Drv} の一方のソース/ドレイン領域 35 は配線 38 に接続され、他方のソース/ドレイン領域 35 は一方の電極 37 (第 2 ノード ND_2 に相当する) に接続されている。駆動トランジスタ T_{Drv} 及びコンデンサ部 C_1 等は、層間絶縁層 40 で覆われており、層間絶縁層 40 上に、アノード電極 51、正孔輸送層、発光層、電子輸送層、及び、カソード電極 53 から成る発光部 ELP が設けられている。尚、図面においては、正孔輸送層、発光層、及び、電子輸送層を 1 層 52 で表した。発光部 ELP が設けられていない層間絶縁層 40 の部分の上には、第 2 層間絶縁層 54 が設けられ、第 2 層間絶縁層 54 及びカソード電極 53 上には透明な基板 21 が配置されており、発光層にて発光した光は、基板 21 を通過して、外部に出射される。尚、一方の電極 37 (第 2 ノード ND_2) とアノード電極 51 とは、層間絶縁層 40 に設けられたコンタクトホ

40

50

ールによって接続されている。また、カソード電極 53 は、第 2 層間絶縁層 54、層間絶縁層 40 に設けられたコンタクトホール 56、55 を介して、ゲート絶縁層 32 の延在部上に設けられた配線 39 に接続されている。

【0043】

実施例 1 の有機 EL 表示装置にあっては、駆動トランジスタ T_{DrV} のソース領域（第 2 ノード ND_2 ）に補助容量部 C_{Sub} が接続されているので、後述する移動度補正処理において、駆動トランジスタ T_{DrV} のソース領域（第 2 ノード ND_2 ）の電位の上昇速度を遅くすることが可能となり、移動度補正処理を実行する時間を長くすることができる結果、移動度補正処理の時間の制御が容易となる。また、発光部 ELP の有する寄生容量 C_{EL} の容量値 c_{EL} のばらつきを相対的に小さくすることができるので、駆動トランジスタ T_{DrV} のソ

10

【実施例 2】

【0044】

実施例 2 は、本発明の第 2 の態様に係る有機 EL 表示装置に関する。1 つの画素が占める平面における概念図（平面図）を図 1 の（C）に示す。

【0045】

実施例 2 の有機 EL 表示装置は、複数の画素を備えた有機 EL 表示装置である。そして 1 つの画素は複数の副画素（実施例 2 にあっても 3 つの副画素である赤色発光副画素、緑色発光副画素、青色発光副画素）から構成されており、各副画素は、駆動回路 111 と、この駆動回路 111 に接続された有機エレクトロルミネッセンス発光部（発光部 ELP）とが積層された構造を有する有機エレクトロルミネッセンス素子（有機 EL 素子 10）から構成されている。

20

【0046】

そして、1 つの画素を構成する複数の副画素において、図 20 に等価回路図を示すように、これらの複数の副画素を構成する駆動回路の内、1 つの駆動回路（例えば、青色発光副画素を構成する駆動回路 111B）は他の駆動回路（例えば、赤色発光副画素を構成する駆動回路 111R 及び緑色発光副画素を構成する駆動回路 111G）よりも大きく、この 1 つの駆動回路 111B には、この駆動回路 111B を構成する発光部 ELP と並列に接続された補助容量部 C_{Sub} が設けられている。図 21 に等価回路図を示すように、他の副画素（例えば、赤色発光副画素及び緑色発光副画素）を構成する駆動回路 111R、111G には補助容量部 C_{Sub} は接続されていない。尚、何色を発光する副画素を構成する駆動回路に補助容量部 C_{Sub} を設けるかは、主に、発光部 ELP の有する寄生容量 C_{EL} の容量値 c_{EL} に依存する。また、発光部 ELP の有する寄生容量 C_{EL} の容量値 c_{EL} は、発光部 ELP の発光層を構成する材料に大きく依存する。実施例 2 にあっては、青色発光副画素を構成する駆動回路 111B の大きさを S_B 、赤色発光副画素を構成する駆動回路 111R の大きさを S_R 、緑色発光副画素を構成する駆動回路 111G の大きさを S_G としたとき、 $S_B = 1.2 S_R = 1.2 S_G$ を満足している。また、1 つの駆動回路 111B において、発光部 ELP の有する寄生容量の容量値を c_{EL} 、補助容量部 C_{Sub} の容量値を c_{Sub} としたとき、 $c_{Sub} = 0.2 c_{EL}$ を満足している。

30

40

【0047】

実施例 2 における有機 EL 表示装置及び駆動回路 111R、111G、111B の基本的な構成、構造は、実施例 1 において説明した有機 EL 表示装置及び駆動回路 11R、11G、11B と同様とすることができるので、詳細な説明は省略する。

【0048】

尚、実施例 1 において説明した駆動回路の構成と、実施例 2 において説明した駆動回路の構成を組み合わせてもよい。

【0049】

50

実施例 2 の有機 EL 表示装置にあっては、1 つの画素を構成する複数の副画素において、これらの複数の副画素を構成する駆動回路の内、1 つの駆動回路（例えば、駆動回路 1 1 1 B）は他の駆動回路（例えば、駆動回路 1 1 1 R, 1 1 1 G）よりも大きいので、この 1 つの駆動回路 1 1 1 B に、発光部 E L P と並列に接続された補助容量部 C_{Sub} を、容易に、設けることができる。そして、駆動トランジスタ T_{Drv} のソース領域（第 2 ノード ND_2 ）に補助容量部 C_{Sub} が接続されているので、後述する移動度補正処理において、駆動トランジスタ T_{Drv} のソース領域（第 2 ノード ND_2 ）の電位の上昇速度を遅くすることが可能となり、移動度補正処理を実行する時間を長くすることができる結果、移動度補正処理の時間の制御が容易となる。また、発光部 E L P の有する寄生容量 C_{EL} の容量値 c_{EL} のばらつきを相対的に小さくすることができるので、駆動トランジスタ T_{Drv} のソース領域（第 2 ノード ND_2 ）における電位の上昇量 ΔV （電位補正值）に大きなばらつきが発生することを防止することができる。また、発光部 E L P の大きさを副画素の種類毎に変える必要がないため、発光部 E L P を流れる電流の電流密度を低くすることが可能となり、有機 EL 素子の長寿命化が実現可能となる。

10

【0050】

以下、5 Tr / 1 C 駆動回路、4 Tr / 1 C 駆動回路、3 Tr / 1 C 駆動回路、2 Tr / 1 C 駆動回路、及び、これらの駆動回路を用いた発光部 E L P の駆動方法を説明する。尚、以下の説明においては、補助容量部 C_{Sub} に関する記述、即ち、これらの駆動回路には補助容量部 C_{Sub} が備えられ、あるいは又、設けられているが、その旨の記載は省略した。

20

【0051】

有機 EL 表示装置は、 $(N/3) \times M$ 個の 2 次元マトリクス状に配列された画素から構成されているが、以下の説明において、1 つの画素は、3 つの副画素（赤色を発光する赤色発光副画素、緑色を発光する緑色発光副画素、青色を発光する青色発光副画素）から構成されているとする。また、各画素を構成する有機 EL 素子 10 は、線順次駆動されるとし、表示フレームレートを FR （回/秒）とする。即ち、第 m 行目（但し、 $m = 1, 2, 3 \dots M$ ）に配列された $(N/3)$ 個の画素（ N 個の副画素）のそれぞれを構成する有機 EL 素子 10 が同時に駆動される。換言すれば、1 つの行を構成する各有機 EL 素子 10 にあっては、その発光 / 非発光のタイミングは、それらが属する行単位で制御される。尚、1 つの行を構成する各画素について映像信号を書込む処理は、全ての画素について同時に映像信号を書込む処理（以下、単に、同時書込み処理と呼ぶ場合がある）であってもよいし、各画素毎に順次映像信号を書込む処理（以下、単に、順次書込み処理と呼ぶ場合がある）であってもよい。いずれの書込み処理とするかは、駆動回路の構成に応じて適宜選択すればよい。

30

【0052】

ここで、原則として、第 m 行目、第 n 列（但し、 $n = 1, 2, 3 \dots N$ ）に位置する画素における 1 つの副画素を構成する有機 EL 素子 10 に関する駆動、動作を説明するが、係る副画素あるいは有機 EL 素子 10 を、以下、第 (n, m) 番目の副画素あるいは第 (n, m) 番目の有機 EL 素子 10 と呼ぶ。そして、第 m 行目に配列された各有機 EL 素子 10 の水平走査期間（第 m 番目の水平走査期間）が終了するまでに、各種の処理（後述する閾値電圧キャンセル処理、書込み処理、移動度補正処理）が行われる。尚、書込み処理や移動度補正処理は、第 m 番目の水平走査期間内に行われる必要がある。一方、駆動回路の種類によっては、閾値電圧キャンセル処理やこれに伴う前処理を第 m 番目の水平走査期間より先行して行うことができる。

40

【0053】

そして、上述した各種の処理が全て終了した後、第 m 行目に配列された各有機 EL 素子 10 を構成する発光部を発光させる。尚、上述した各種の処理が全て終了した後、直ちに発光部を発光させてもよいし、所定の期間（例えば、所定の行数分の水平走査期間）が経過した後に発光部を発光させてもよい。この所定の期間は、有機 EL 表示装置の仕様や駆動回路の構成等に応じて、適宜設定することができる。尚、以下の説明においては、説明

50

の便宜のため、各種の処理終了後、直ちに発光部を発光させるものとする。そして、第 m 行目に配列された各有機 EL 素子 10 を構成する発光部の発光は、第 $(m + m')$ 行目に配列された各有機 EL 素子 10 の水平走査期間の開始直前まで継続される。ここで、「 m' 」は、有機 EL 表示装置の設計仕様によって決定される。即ち、或る表示フレームの第 m 行目に配列された各有機 EL 素子 10 を構成する発光部の発光は、第 $(m + m' - 1)$ 番目の水平走査期間まで継続される。一方、第 $(m + m')$ 番目の水平走査期間の始期から、次の表示フレームにおける第 m 番目の水平走査期間内において書込み処理や移動度補正処理が完了するまで、第 m 行目に配列された各有機 EL 素子 10 を構成する発光部は、非発光状態を維持する。上述した非発光状態の期間（以下、単に、非発光期間と呼ぶ場合がある）を設けることにより、アクティブマトリクス駆動に伴う残像ボケが低減され、動画品位をより優れたものとすることができる。但し、各副画素（有機 EL 素子 10）の発光状態 / 非発光状態は、以上に説明した状態に限定するものではない。また、水平走査期間の時間長は、 $(1 / FR) \times (1 / M)$ 秒未満の時間長である。 $(m + m')$ の値が M を越える場合、越えた分の水平走査期間は、次の表示フレームにおいて処理される。

【0054】

1つのトランジスタの有する2つのソース/ドレイン領域において、「一方のソース/ドレイン領域」という用語を、電源部に接続された側のソース/ドレイン領域といった意味において使用する場合がある。また、トランジスタがオン状態にあるとは、ソース/ドレイン領域間にチャンネルが形成されている状態を意味する。係るトランジスタの一方のソース/ドレイン領域から他方のソース/ドレイン領域に電流が流れているか否かは問わない。一方、トランジスタがオフ状態にあるとは、ソース/ドレイン領域間にチャンネルが形成されていない状態を意味する。また、或るトランジスタのソース/ドレイン領域が他のトランジスタのソース/ドレイン領域に接続されているとは、或るトランジスタのソース/ドレイン領域と他のトランジスタのソース/ドレイン領域とが同じ領域を占めている形態を包含する。更には、ソース/ドレイン領域は、不純物を含有したポリシリコンやアモルファスシリコン等の導電性物質から構成することができるだけでなく、金属、合金、導電性粒子、これらの積層構造、有機材料（導電性高分子）から成る層から構成することができる。また、以下の説明で用いるタイミングチャートにおいて、各期間を示す横軸の長さ（時間長）は模式的なものであり、各期間の時間長の割合を示すものではない。

【0055】

[5Tr / 1C 駆動回路]

5Tr / 1C 駆動回路の等価回路図を図2及び図3に示し、概念図を図4を示し、駆動のタイミングチャートを模式的に図5に示し、各トランジスタのオン/オフ状態等を模式的に図6の(A)~(D)及び図7の(A)~(E)に示す。尚、駆動の状態を模式的に示す図6、図7、図12、図13、図18、図19、図24において、補助容量部 C_{sub} の図示を省略した。

【0056】

この5Tr / 1C 駆動回路は、映像信号書込みトランジスタ T_{sig} 、駆動トランジスタ T_{drv} 、発光制御トランジスタ T_{EL_C} 、第1ノード初期化トランジスタ T_{ND1} 、第2ノード初期化トランジスタ T_{ND2} の5つのトランジスタから構成され、更には、1つのコンデンサ部 C_1 から構成されている。

【0057】

[発光制御トランジスタ T_{EL_C}]

発光制御トランジスタ T_{EL_C} の一方のソース/ドレイン領域は、電流供給部 100（電圧 V_{CC} ）に接続され、発光制御トランジスタ T_{EL_C} の他方のソース/ドレイン領域は、駆動トランジスタ T_{drv} の一方のソース/ドレイン領域に接続されている。また、発光制御トランジスタ T_{EL_C} のオン/オフ動作は、発光制御トランジスタ T_{EL_C} のゲート電極に接続された発光制御トランジスタ制御線 CL_{EL_C} によって制御される。尚、電流供給部 100 は、有機 EL 素子 10 の発光部 ELP に電流を供給し、発光部 ELP の発光を制御するために設けられている。また、発光制御トランジスタ制御線 CL_{EL_C} は、発光制御トラン

10

20

30

40

50

ジスタ制御回路 103 に接続されている。

【0058】

[駆動トランジスタ T_{Drv}]

駆動トランジスタ T_{Drv} の一方のソース/ドレイン領域は、上述のとおり、発光制御トランジスタ T_{EL_C} の他方のソース/ドレイン領域に接続されている。即ち、駆動トランジスタ T_{Drv} の一方のソース/ドレイン領域は、発光制御トランジスタ T_{EL_C} を介して、電流供給部 100 に接続されている。一方、駆動トランジスタ T_{Drv} の他方のソース/ドレイン領域は、

(1) 発光部 ELP のアノード電極、

(2) 第2ノード初期化トランジスタ T_{ND2} の他方のソース/ドレイン領域、及び、

(3) コンデンサ部 C_1 の一方の電極、

に接続されており、第2ノード ND_2 を構成する。また、駆動トランジスタ T_{Drv} のゲート電極は、

(1) 映像信号書込みトランジスタ T_{Sig} の他方のソース/ドレイン領域、

(2) 第1ノード初期化トランジスタ T_{ND1} の他方のソース/ドレイン領域、及び、

(3) コンデンサ部 C_1 の他方の電極、

に接続されており、第1ノード ND_1 を構成する。

【0059】

ここで、駆動トランジスタ T_{Drv} は、有機 EL 素子 10 の発光状態においては、以下の式 (1) に従ってドレイン電流 I_{ds} を流すように駆動される。有機 EL 素子 10 の発光状態においては、駆動トランジスタ T_{Drv} の一方のソース/ドレイン領域はドレイン領域として働き、他方のソース/ドレイン領域はソース領域として働く。説明の便宜のため、以下の説明において、駆動トランジスタ T_{Drv} の一方のソース/ドレイン領域を単にドレイン領域と呼び、他方のソース/ドレイン領域を単にソース領域と呼ぶ場合がある。尚、

μ : 実効的な移動度

L : チャネル長

W : チャネル幅

V_{gs} : ゲート電極とソース領域との間の電位差

V_{th} : 閾値電圧

C_{ox} : (ゲート絶縁層の比誘電率) $\times$ (真空の誘電率) / (ゲート絶縁層の厚さ)

$k \equiv (1/2) \cdot (W/L) \cdot C_{ox}$

とする。

【0060】

$$I_{ds} = k \cdot \mu \cdot (V_{gs} - V_{th})^2 \quad (1)$$

【0061】

このドレイン電流 I_{ds} が有機 EL 素子 10 の発光部 ELP を流れることで、有機 EL 素子 10 の発光部 ELP が発光する。更には、このドレイン電流 I_{ds} の値の大小によって、有機 EL 素子 10 の発光部 ELP における発光状態 (輝度) が制御される。

【0062】

[映像信号書込みトランジスタ T_{Sig}]

映像信号書込みトランジスタ T_{Sig} の他方のソース/ドレイン領域は、上述のとおり、駆動トランジスタ T_{Drv} のゲート電極に接続されている。一方、映像信号書込みトランジスタ T_{Sig} の一方のソース/ドレイン領域は、データ線 DTL に接続されている。そして、映像信号出力回路 102 からデータ線 DTL を介して、発光部 ELP における輝度を制御するための駆動信号 (輝度信号) V_{Sig} が、一方のソース/ドレイン領域に供給される。尚、データ線 DTL を介して、 V_{Sig} 以外の種々の信号・電圧 (プリチャージ駆動のための信号や各種の基準電圧等) が、一方のソース/ドレイン領域に供給されてもよい。また、映像信号書込みトランジスタ T_{Sig} のオン/オフ動作は、映像信号書込みトランジスタ T_{Sig} のゲート電極に接続された走査線 SCL によって制御される。

【0063】

10

20

30

40

50

[第 1 ノード初期化トランジスタ T_{ND1}]

第 1 ノード初期化トランジスタ T_{ND1} の他方のソース/ドレイン領域は、上述のとおり、駆動トランジスタ T_{Drv} のゲート電極に接続されている。一方、第 1 ノード初期化トランジスタ T_{ND1} の一方のソース/ドレイン領域には、第 1 ノード ND_1 の電位（即ち、駆動トランジスタ T_{Drv} のゲート電極の電位）を初期化するための電圧 V_{ofs} が供給される。また、第 1 ノード初期化トランジスタ T_{ND1} のオン/オフ動作は、第 1 ノード初期化トランジスタ T_{ND1} のゲート電極に接続された第 1 ノード初期化トランジスタ制御線 AZ_{ND1} によって制御される。第 1 ノード初期化トランジスタ制御線 AZ_{ND1} は、第 1 ノード初期化トランジスタ制御回路 104 に接続されている。

【 0064 】

10

[第 2 ノード初期化トランジスタ T_{ND2}]

第 2 ノード初期化トランジスタ T_{ND2} の他方のソース/ドレイン領域は、上述のとおり、駆動トランジスタ T_{Drv} のソース領域に接続されている。一方、第 2 ノード初期化トランジスタ T_{ND2} の一方のソース/ドレイン領域には、第 2 ノード ND_2 の電位（即ち、駆動トランジスタ T_{Drv} のソース領域の電位）を初期化するための電圧 V_{ss} が供給される。また、第 2 ノード初期化トランジスタ T_{ND2} のオン/オフ動作は、第 2 ノード初期化トランジスタ T_{ND2} のゲート電極に接続された第 2 ノード初期化トランジスタ制御線 AZ_{ND2} によって制御される。第 2 ノード初期化トランジスタ制御線 AZ_{ND2} は、第 2 ノード初期化トランジスタ制御回路 105 に接続されている。

【 0065 】

20

[発光部 ELP]

発光部 ELP のアノード電極は、上述のとおり、駆動トランジスタ T_{Drv} のソース領域に接続されている。一方、発光部 ELP のカソード電極には、電圧 V_{cat} が印加される。発光部 ELP の寄生容量を符号 C_{EL} で表す。また、発光部 ELP の発光に必要とされる閾値電圧を V_{th-EL} とする。即ち、発光部 ELP のアノード電極とカソード電極との間に V_{th-EL} 以上の電圧が印加されると、発光部 ELP は発光する。

【 0066 】

以下の説明において、電圧あるいは電位の値を以下のとおりとするが、これは、あくまでも説明のための値であり、これらの値に限定されるものではない。

【 0067 】

30

V_{sig} : 発光部 ELP における輝度を制御するための駆動信号（輝度信号）

・・・ 0 ボルト ~ 10 ボルト

V_{CC} : 発光部 ELP の発光を制御するための電流供給部の電圧

・・・ 20 ボルト

V_{ofs} : 駆動トランジスタ T_{Drv} のゲート電極の電位（第 1 ノード ND_1 の電位）を初期化するための電圧

・・・ 0 ボルト

V_{ss} : 駆動トランジスタ T_{Drv} のソース領域の電位（第 2 ノード ND_2 の電位）を初期化するための電圧

・・・ - 10 ボルト

40

V_{th} : 駆動トランジスタ T_{Drv} の閾値電圧

・・・ 3 ボルト

V_{cat} : 発光部 ELP のカソード電極に印加される電圧

・・・ 0 ボルト

V_{th-EL} : 発光部 ELP の閾値電圧

・・・ 3 ボルト

【 0068 】

以下、5 Tr / 1 C 駆動回路の動作説明を行う。尚、上述したように、各種の処理（閾値電圧キャンセル処理、書込み処理、移動度補正処理）が全て完了した後、直ちに発光状態が始まるものとして説明するが、これに限るものではない。後述する 4 Tr / 1 C 駆動

50

回路、 $3T_r / 1C$ 駆動回路、 $2T_r / 1C$ 駆動回路の説明においても同様である。

【0069】

[期間 - $TP(5)_{-1}$] (図6の(A)参照)

この[期間 - $TP(5)_{-1}$]は、例えば、前の表示フレームにおける動作であり、前回の各種の処理完了後に第(n, m)番目の有機EL素子10が発光状態にある期間である。即ち、第(n, m)番目の副画素を構成する有機EL素子10における発光部ELPには、後述する式(5)に基づくドレイン電流 I'_{ds} が流れており、第(n, m)番目の副画素を構成する有機EL素子10の輝度は、係るドレイン電流 I'_{ds} に対応した値である。ここで、映像信号書込みトランジスタ T_{Sig} 、第1ノード初期化トランジスタ T_{ND1} 及び第2ノード初期化トランジスタ T_{ND2} はオフ状態であり、発光制御トランジスタ T_{EL_C} 及び駆動トランジスタ T_{Drv} はオン状態である。第(n, m)番目の有機EL素子10の発光状態は、第(m + m')行目に配列された有機EL素子10の水平走査期間の開始直前まで継続される。

10

【0070】

図5に示す[期間 - $TP(5)_0$] ~ [期間 - $TP(5)_4$]は、前回の各種の処理完了後の発光状態が終了した後から、次の書込み処理が行われる直前までの動作期間である。即ち、この[期間 - $TP(5)_0$] ~ [期間 - $TP(5)_4$]は、例えば、前の表示フレームにおける第(m + m')番目の水平走査期間の始期から、現表示フレームにおける第(m - 1)番目の水平走査期間の終期までの或る時間長さの期間である。尚、[期間 - $TP(5)_1$] ~ [期間 - $TP(5)_4$]を、現表示フレームにおける第m番目の水平走査期間内に含む構成とすることもできる。

20

【0071】

そして、この[期間 - $TP(5)_0$] ~ [期間 - $TP(5)_4$]において、第(n, m)番目の有機EL素子10は非発光状態にある。即ち、[期間 - $TP(5)_0$] ~ [期間 - $TP(5)_1$]、[期間 - $TP(5)_3$] ~ [期間 - $TP(5)_4$]においては、発光制御トランジスタ T_{EL_C} はオフ状態であるので、有機EL素子10は発光しない。尚、[期間 - $TP(5)_2$]においては、発光制御トランジスタ T_{EL_C} はオン状態となる。しかし、この期間においては後述する閾値電圧キャンセル処理が行われている。閾値電圧キャンセル処理の説明において詳しく述べるが、後述する式(2)を満たすことを前提とすれば、有機EL素子10が発光することはない。

30

【0072】

以下、[期間 - $TP(5)_0$] ~ [期間 - $TP(5)_4$]の各期間について、先ず、説明する。尚、[期間 - $TP(5)_1$]の始期や、[期間 - $TP(5)_1$] ~ [期間 - $TP(5)_4$]の各期間の長さは、有機EL表示装置の設計に応じて適宜設定すればよい。

【0073】

[期間 - $TP(5)_0$]

上述したように、この[期間 - $TP(5)_0$]において、第(n, m)番目の有機EL素子10は、非発光状態にある。映像信号書込みトランジスタ T_{Sig} 、第1ノード初期化トランジスタ T_{ND1} 、第2ノード初期化トランジスタ T_{ND2} はオフ状態である。また、[期間 - $TP(5)_{-1}$]から[期間 - $TP(5)_0$]に移る時点で、発光制御トランジスタ T_{EL_C} がオフ状態となるが故に、第2ノード ND_2 (駆動トランジスタ T_{Drv} のソース領域あるいは発光部ELPのアノード電極)の電位は、($V_{th-EL} + V_{cat}$)まで低下し、発光部ELPは非発光状態となる。また、第2ノード ND_2 の電位低下に倣うように、浮遊状態の第1ノード ND_1 (駆動トランジスタ T_{Drv} のゲート電極)の電位も低下する。

40

【0074】

[期間 - $TP(5)_1$] (図6の(B)及び(C)参照)

この[期間 - $TP(5)_1$]において、後述する閾値電圧キャンセル処理を行うための前処理が行われる。即ち、[期間 - $TP(5)_1$]の開始時、第1ノード初期化トランジスタ制御回路104及び第2ノード初期化トランジスタ制御回路105の動作に基づき第1ノード初期化トランジスタ制御線 AZ_{ND1} 及び第2ノード初期化トランジスタ制御線A

50

Z_{ND2} をハイレベルとすることによって、第1ノード初期化トランジスタ T_{ND1} 及び第2ノード初期化トランジスタ T_{ND2} をオン状態とする。その結果、第1ノード ND_1 の電位は、 V_{ofs} （例えば、0ボルト）となる。一方、第2ノード ND_2 の電位は、 V_{ss} （例えば、-10ボルト）となる。そして、この[期間-TP(5)₁]の完了以前において、第2ノード初期化トランジスタ制御回路105の動作に基づき第2ノード初期化トランジスタ制御線 AZ_{ND2} をローレベルとすることによって、第2ノード初期化トランジスタ T_{ND2} をオフ状態とする。尚、第1ノード初期化トランジスタ T_{ND1} のオン状態及び第2ノード初期化トランジスタ T_{ND2} を同時にオン状態としてもよいし、第1ノード初期化トランジスタ T_{ND1} を先にオン状態としてもよいし、第2ノード初期化トランジスタ T_{ND2} を先にオン状態としてもよい。

10

【0075】

以上の処理により、駆動トランジスタ T_{Drv} のゲート電極とソース領域との間の電位差が V_{th} 以上となり、駆動トランジスタ T_{Drv} はオン状態となる。

【0076】

[期間-TP(5)₂]（図6の(D)参照）

次に、閾値電圧キャンセル処理が行われる。即ち、第1ノード初期化トランジスタ T_{ND1} のオン状態を維持したまま、発光制御トランジスタ制御回路103の動作に基づき発光制御トランジスタ制御線 CL_{ELC} をハイレベルとすることによって、発光制御トランジスタ T_{ELC} をオン状態とする。その結果、第1ノード ND_1 の電位は変化しないが（ $V_{ofs} = 0$ ボルトを維持）、浮遊状態の第2ノード ND_2 の電位は上昇し、第1ノード ND_1 と第2ノード ND_2 との間の電位差が駆動トランジスタ T_{Drv} の閾値電圧 V_{th} に近づく。そして、駆動トランジスタ T_{Drv} のゲート電極とソース領域との間の電位差が V_{th} に達すると、駆動トランジスタ T_{Drv} がオフ状態となる。具体的には、浮遊状態の第2ノード ND_2 の電位が（ $V_{ofs} - V_{th} = -3$ ボルト $> V_{ss}$ ）に近づき、最終的に（ $V_{ofs} - V_{th}$ ）となる。ここで、以下の式（2）が保証されていれば、言い換えれば、式（2）を満足するように電位を選択、決定しておけば、発光部ELPが発光することはない。尚、定性的には、閾値電圧キャンセル処理において、第1ノード ND_1 と第2ノード ND_2 との間の電位差（換言すれば、駆動トランジスタ T_{Drv} のゲート電極とソース領域との間の電位差）が駆動トランジスタ T_{Drv} の閾値電圧 V_{th} に近づく程度は、閾値電圧キャンセル処理の時間により左右される。従って、例えば閾値電圧キャンセル処理の時間を充分長く確保した場合には、第1ノード ND_1 と第2ノード ND_2 との間の電位差は駆動トランジスタ T_{Drv} の閾値電圧 V_{th} に達し、駆動トランジスタ T_{Drv} はオフ状態となる。一方、例えば閾値電圧キャンセル処理の時間を短く設定した場合には、第1ノード ND_1 と第2ノード ND_2 との間の電位差が駆動トランジスタ T_{Drv} の閾値電圧 V_{th} より大きく、駆動トランジスタ T_{Drv} はオフ状態とはならない場合がある。即ち、閾値電圧キャンセル処理の結果として、必ずしも駆動トランジスタ T_{Drv} がオフ状態となることを要しない。

20

30

【0077】

$$(V_{ofs} - V_{th}) < (V_{th-EL} + V_{Cat}) \quad (2)$$

【0078】

この[期間-TP(5)₂]にあつては、第2ノード ND_2 の電位は、例えば、最終的に、（ $V_{ofs} - V_{th}$ ）となる。即ち、駆動トランジスタ T_{Drv} の閾値電圧 V_{th} 、及び、駆動トランジスタ T_{Drv} のゲート電極を初期化するための電圧 V_{ofs} のみに依存して、第2ノード ND_2 の電位は決定される。言い換えれば、発光部ELPの閾値電圧 V_{th-EL} には依存しない。

40

【0079】

[期間-TP(5)₃]（図7の(A)参照）

その後、第1ノード初期化トランジスタ T_{ND1} のオン状態を維持したまま、発光制御トランジスタ制御回路103の動作に基づき発光制御トランジスタ制御線 CL_{ELC} をローレベルとすることによって、発光制御トランジスタ T_{ELC} をオフ状態とする。その結果、第1ノード ND_1 の電位は変化せず（ $V_{ofs} = 0$ ボルトを維持）、浮遊状態の第2ノード ND

50

$_2$ の電位も変化せず、($V_{ofs} - V_{th} = -3$ ボルト)を保持する。

【0080】

[期間 - TP(5)₄] (図7の(B)参照)

次いで、第1ノード初期化トランジスタ制御回路104の動作に基づき第1ノード初期化トランジスタ制御線AZ_{ND1}をローレベルとすることによって、第1ノード初期化トランジスタT_{ND1}をオフ状態とする。第1ノードND₁及び第2ノードND₂の電位は、実質上、変化しない(実際には、寄生容量等の静電結合により電位変化が生じ得るが、通常、これらは無視することができる)。

【0081】

次いで、[期間 - TP(5)₅] ~ [期間 - TP(5)₇]の各期間について説明する。尚、後述するように、[期間 - TP(5)₅]において書込み処理が行われ、[期間 - TP(5)₆]において移動度補正処理が行われる。上述したように、これらの処理は、第m番目の水平走査期間内に行われる必要がある。説明の便宜のため、[期間 - TP(5)₅]の始期と[期間 - TP(5)₆]の終期とは、それぞれ、第m番目の水平走査期間の始期と終期とに一致するものとして説明する。

10

【0082】

[期間 - TP(5)₅] (図7の(C)参照)

その後、駆動トランジスタT_{Drv}に対する書込み処理を実行する。具体的には、第1ノード初期化トランジスタT_{ND1}、第2ノード初期化トランジスタT_{ND2}、及び、発光制御トランジスタT_{ELC}のオフ状態を維持したまま、映像信号出力回路102の動作に基づき、データ線DTLの電位を、発光部ELPにおける輝度を制御するための駆動信号(輝度信号)V_{sig}とし、次いで、走査回路101の動作に基づき走査線SCLをハイレベルとすることによって、映像信号書込みトランジスタT_{sig}をオン状態とする。その結果、第1ノードND₁の電位は、V_{sig}へと上昇する。

20

【0083】

ここで、コンデンサ部C₁の容量は値c₁であり、発光部ELPの寄生容量C_{EL}の容量は値c_{EL}である。そして、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の寄生容量の値をc_{gs}とする。駆動トランジスタT_{Drv}のゲート電極の電位がV_{ofs}からV_{sig}($> V_{ofs}$)に変化したとき、コンデンサ部C₁の両端の電位(第1ノードND₁及び第2ノードND₂の電位)は、原則として変化する。即ち、駆動トランジスタT_{Drv}のゲート電極の電位(=第1ノードND₁の電位)の変化分(V_{sig} - V_{ofs})に基づく電荷が、コンデンサ部C₁、発光部ELPの寄生容量C_{EL}、補助容量部C_{sub}が接続されている駆動回路にあっては補助容量部C_{sub}、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の寄生容量に振り分けられる。然るに、値c_{EL}や値c_{sub}が、値c₁及び値c_{gs}と比較して十分に大きな値であれば、駆動トランジスタT_{Drv}のゲート電極の電位の変化分(V_{sig} - V_{ofs})に基づく駆動トランジスタT_{Drv}のソース領域(第2ノードND₂)の電位の変化は小さい。そして、一般に、発光部ELPの寄生容量C_{EL}の容量値c_{EL}は、コンデンサ部C₁の容量値c₁及び駆動トランジスタT_{Drv}の寄生容量の値c_{gs}よりも大きい。そこで、説明の便宜のため、特段の必要がある場合を除き、第1ノードND₁の電位変化により生ずる第2ノードND₂の電位変化は考慮せずに説明を行う。他の駆動回路においても同様である。図示した駆動のタイミングチャートも、第1ノードND₁の電位変化により生ずる第2ノードND₂の電位変化を考慮せずに示した。駆動トランジスタT_{Drv}のゲート電極(第1ノードND₁)の電位をV_g、駆動トランジスタT_{Drv}のソース領域(第2ノードND₂)の電位をV_sとしたとき、V_gの値、V_sの値は以下のとおりとなる。それ故、第1ノードND₁と第2ノードND₂の電位差、即ち、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の電位差V_{gs}は、以下の式(3)で表すことができる。

30

40

【0084】

$$V_g = V_{sig}$$

$$V_s = V_{ofs} - V_{th}$$

$$V_{gs} = V_{sig} - (V_{ofs} - V_{th}) \quad (3)$$

50

【 0 0 8 5 】

即ち、駆動トランジスタ $T_{D_{rv}}$ に対する書込み処理において得られた V_{gs} は、発光部 ELPにおける輝度を制御するための駆動信号（輝度信号） V_{sig} 、駆動トランジスタ $T_{D_{rv}}$ の閾値電圧 V_{th} 、及び、駆動トランジスタ $T_{D_{rv}}$ のゲート電極を初期化するための電圧 V_{ofs} のみに依存している。そして、発光部 ELPの閾値電圧 V_{th-EL} とは無関係である。

【 0 0 8 6 】

[期間 - TP (5)₆] (図 7 の (D) 参照)

その後、駆動トランジスタ $T_{D_{rv}}$ の移動度 μ の大小に基づく駆動トランジスタ $T_{D_{rv}}$ のソース領域（第 2 ノード ND_2 ）の電位の補正（移動度補正処理）を行う。

【 0 0 8 7 】

一般に、駆動トランジスタ $T_{D_{rv}}$ をポリシリコン薄膜トランジスタ等から作製した場合、トランジスタ間で移動度 μ にばらつきが生じることは避け難い。従って、移動度 μ に差異がある複数の駆動トランジスタ $T_{D_{rv}}$ のゲート電極に同じ値の駆動信号 V_{sig} を印加したとしても、移動度 μ の大きい駆動トランジスタ $T_{D_{rv}}$ を流れるドレイン電流 I_{ds} と、移動度 μ の小さい駆動トランジスタ $T_{D_{rv}}$ を流れるドレイン電流 I_{ds} との間に、差異が生じてしまう。そして、このような差異が生じると、有機 EL 表示装置の画面の均一的（ユニフォーミティ）が損なわれてしまう。

【 0 0 8 8 】

従って、具体的には、駆動トランジスタ $T_{D_{rv}}$ のオン状態を維持したまま、発光制御トランジスタ制御回路 103 の動作に基づき発光制御トランジスタ制御線 CL_{EL_C} をハイレベルとすることによって、発光制御トランジスタ T_{EL_C} をオン状態とし、次いで、所定の時間（ t_0 ）が経過した後、走査回路 101 の動作に基づき走査線 SC_L をローレベルとすることによって、映像信号書込みトランジスタ T_{sig} をオフ状態とし、第 1 ノード ND_1 （駆動トランジスタ $T_{D_{rv}}$ のゲート電極）を浮遊状態とする。そして、以上の結果、駆動トランジスタ $T_{D_{rv}}$ の移動度 μ の値が大きい場合、駆動トランジスタ $T_{D_{rv}}$ のソース領域における電位の上昇量 ΔV （電位補正值）は大きくなり、駆動トランジスタ $T_{D_{rv}}$ の移動度 μ の値が小さい場合、駆動トランジスタ $T_{D_{rv}}$ のソース領域における電位の上昇量 ΔV （電位補正值）は小さくなる。ここで、駆動トランジスタ $T_{D_{rv}}$ のゲート電極とソース領域との間の電位差 V_{gs} は、式（3）から以下の式（4）のように変形される。

【 0 0 8 9 】

$$V_{gs} = V_{sig} - (V_{ofs} - V_{th}) - \Delta V \quad (4)$$

【 0 0 9 0 】

尚、移動度補正処理を実行するための所定の時間（[期間 - TP (5)₆] の全時間 t_0 ）は、有機 EL 表示装置の設計の際、設計値として予め決定しておけばよい。また、このときの駆動トランジスタ $T_{D_{rv}}$ のソース領域における電位（ $V_{ofs} - V_{th} + \Delta V$ ）が以下の式（2'）を満足するように、[期間 - TP (5)₆] の全時間 t_0 は決定されている。そして、これによって、[期間 - TP (5)₆] において、発光部 ELPが発光することはない。更には、この移動度補正処理によって、係数 k （ $\equiv (1/2) \cdot (W/L) \cdot C_{ox}$ ）のばらつきの補正も同時に行われる。

【 0 0 9 1 】

$$(V_{ofs} - V_{th} + \Delta V) < (V_{th-EL} + V_{Cat}) \quad (2')$$

【 0 0 9 2 】

[期間 - TP (5)₇] (図 7 の (E) 参照)

以上の操作によって、閾値電圧キャンセル処理、書込み処理、移動度補正処理が完了する。ところで、走査回路 101 の動作に基づき走査線 SC_L がローレベルとなる結果、映像信号書込みトランジスタ T_{sig} がオフ状態となり、第 1 ノード ND_1 、即ち、駆動トランジスタ $T_{D_{rv}}$ のゲート電極は浮遊状態となる。一方、発光制御トランジスタ T_{EL_C} はオン状態を維持しており、発光制御トランジスタ T_{EL_C} のドレイン領域は、発光部 ELPの発光を制御するための電流供給部 100（電圧 V_{CC} 、例えば 20 ボルト）に接続された状態にある。従って、以上の結果として、第 2 ノード ND_2 の電位は上昇する。

10

20

30

40

50

【 0 0 9 3 】

ここで、上述したとおり、駆動トランジスタ $T_{D_{rv}}$ のゲート電極は浮遊状態にあり、しかも、コンデンサ部 C_1 が存在するが故に、所謂ブートストラップ回路におけると同様の現象が駆動トランジスタ $T_{D_{rv}}$ のゲート電極に生じ、第 1 ノード N_{D_1} の電位も上昇する。その結果、駆動トランジスタ $T_{D_{rv}}$ のゲート電極とソース領域との間の電位差 V_{gs} は、式 (4) の値を保持する。

【 0 0 9 4 】

また、第 2 ノード N_{D_2} の電位が上昇し、 $(V_{th-EL} + V_{Cat})$ を越えるので、発光部 E_{LP} は発光を開始する。このとき、発光部 E_{LP} を流れる電流は、駆動トランジスタ $T_{D_{rv}}$ のドレイン領域からソース領域へと流れるドレイン電流 I_{ds} であるので、式 (1) で表すことができる。ここで、式 (1) と式 (4) から、式 (1) は、以下の式 (5) のように変形することができる。

【 0 0 9 5 】

$$I_{ds} = k \cdot \mu \cdot (V_{Sig} - V_{ofs} - \Delta V)^2 \quad (5)$$

【 0 0 9 6 】

従って、発光部 E_{LP} を流れる電流 I_{ds} は、例えば、 V_{ofs} を 0 ボルトに設定したとした場合、発光部 E_{LP} における輝度を制御するための駆動信号 (輝度信号) V_{Sig} の値から、駆動トランジスタ $T_{D_{rv}}$ の移動度 μ に起因した第 2 ノード N_{D_2} (駆動トランジスタ $T_{D_{rv}}$ のソース領域) における電位補正值 ΔV の値を減じた値の 2 乗に比例する。言い換えれば、発光部 E_{LP} を流れる電流 I_{ds} は、発光部 E_{LP} の閾値電圧 V_{th-EL} 、及び、駆動トランジスタ $T_{D_{rv}}$ の閾値電圧 V_{th} には依存しない。即ち、発光部 E_{LP} の発光量 (輝度) は、発光部 E_{LP} の閾値電圧 V_{th-EL} の影響、及び、駆動トランジスタ $T_{D_{rv}}$ の閾値電圧 V_{th} の影響を受けない。そして、第 (n, m) 番目の有機 E_{L} 素子 10 の輝度は、係る電流 I_{ds} に対応した値である。

【 0 0 9 7 】

しかも、移動度 μ の大きな駆動トランジスタ $T_{D_{rv}}$ ほど、電位補正值 ΔV が大きくなるので、式 (4) の左辺の V_{gs} の値が小さくなる。従って、式 (5) において、移動度 μ の値が大きくとも、 $(V_{Sig} - V_{ofs} - \Delta V)^2$ の値が小さくなる結果、ドレイン電流 I_{ds} を補正することができる。即ち、移動度 μ の異なる駆動トランジスタ $T_{D_{rv}}$ においても、駆動信号 (輝度信号) V_{Sig} の値が同じであれば、ドレイン電流 I_{ds} が略同じとなる結果、発光部 E_{LP} を流れ、発光部 E_{LP} の輝度を制御する電流 I_{ds} が均一化される。即ち、移動度 μ のばらつき (更には、 k のばらつき) に起因する発光部の輝度のばらつきを補正することができる。

【 0 0 9 8 】

発光部 E_{LP} の発光状態を第 ($m + m' - 1$) 番目の水平走査期間まで継続する。この時点は、[期間 - $TP(5)_1$] の終わりに相当する。

【 0 0 9 9 】

以上によって、有機 E_{L} 素子 10 [第 (n, m) 番目の副画素 (有機 E_{L} 素子 10)] の発光の動作が完了する。

【 0 1 0 0 】

上述したように、移動度補正処理を実行するための所定の時間 ([期間 - $TP(5)_6$]) の全時間 t_0 は、有機 E_{L} 表示装置の設計の際、設計値として予め決定しておけばよい。しかしながら、発光部 E_{LP} の寄生容量 C_{EL} の容量値 c_{EL} が小さいほど、駆動トランジスタ $T_{D_{rv}}$ のソース領域における電位の上昇量 ΔV (電位補正值) の上昇速度が早くなる結果、実施例にて説明したとおり、実際の [期間 - $TP(5)_6$] の時間 t は、短くする必要が生じる。従って、移動度補正処理を実行する時間の制御が非常に難しくなる。また、発光部 E_{LP} の有する寄生容量 C_{EL} の容量値 c_{EL} に相対的に大きなばらつきが存在する場合、駆動トランジスタ $T_{D_{rv}}$ のソース領域における電位の上昇量 ΔV (電位補正值) に大きなばらつきが発生する。しかしながら、実施例の有機 E_{L} 表示装置にあっては、駆動トランジスタ $T_{D_{rv}}$ のソース領域 (第 2 ノード N_{D_2}) に補助容量部 C_{Sub} が接続されてい

10

20

30

40

50

るので、移動度補正処理において、駆動トランジスタ T_{Drv} のソース領域（第2ノード N_{D2} ）の電位の上昇速度を遅くすることが可能となり、移動度補正処理を実行する時間を長くすることができる結果、移動度補正処理の時間の制御が容易となる。また、発光部 ELP の有する寄生容量 C_{EL} の容量値 c_{EL} のばらつきを相対的に小さくすることができるので、駆動トランジスタ T_{Drv} のソース領域（第2ノード N_{D2} ）における電位の上昇量 ΔV （電位補正值）に大きなばらつきが発生することを防止することができる。また、発光部 ELP の大きさを副画素の種類毎に変える必要がないため、発光部 ELP を流れる電流の電流密度を低くすることが可能となり、有機 EL 素子の長寿命化が実現可能となる。以下に説明する $4Tr/1C$ 駆動回路、 $3Tr/1C$ 駆動回路、及び、 $2Tr/1C$ 駆動回路においても、同様である。

10

【0101】

次に、 $4Tr/1C$ 駆動回路に関する説明を行う。

【0102】

[$4Tr/1C$ 駆動回路]

$4Tr/1C$ 駆動回路の等価回路図を図8及び図9に示し、概念図を図10を示し、駆動のタイミングチャートを模式的に図11に示し、各トランジスタのオン/オフ状態等を模式的に図12の(A)~(D)及び図13の(A)~(D)に示す。

【0103】

この $4Tr/1C$ 駆動回路においては、前述した $5Tr/1C$ 駆動回路から、第1ノード初期化トランジスタ T_{ND1} が省略されている。即ち、この $4Tr/1C$ 駆動回路は、映像信号書込みトランジスタ T_{Sig} 、駆動トランジスタ T_{Drv} 、発光制御トランジスタ T_{ELC} 、第2ノード初期化トランジスタ T_{ND2} の4つのトランジスタから構成され、更には、1つのコンデンサ部 C_1 から構成されている。

20

【0104】

[発光制御トランジスタ T_{ELC}]

発光制御トランジスタ T_{ELC} の構成は、 $5Tr/1C$ 駆動回路において説明した発光制御トランジスタ T_{ELC} の構成と同じであるので、詳細な説明は省略する。

【0105】

[駆動トランジスタ T_{Drv}]

駆動トランジスタ T_{Drv} の構成は、 $5Tr/1C$ 駆動回路において説明した駆動トランジスタ T_{Drv} の構成と同じであるので、詳細な説明は省略する。

30

【0106】

[第2ノード初期化トランジスタ T_{ND2}]

第2ノード初期化トランジスタ T_{ND2} の構成は、 $5Tr/1C$ 駆動回路において説明した第2ノード初期化トランジスタ T_{ND2} の構成と同じであるので、詳細な説明は省略する。

【0107】

[映像信号書込みトランジスタ T_{Sig}]

映像信号書込みトランジスタ T_{Sig} の構成は、 $5Tr/1C$ 駆動回路において説明した映像信号書込みトランジスタ T_{Sig} の構成と同じであるので、詳細な説明は省略する。但し、映像信号書込みトランジスタ T_{Sig} の一方のソース/ドレイン領域は、データ線 DTL に接続されているが、映像信号出力回路102から、発光部 ELP における輝度を制御するための駆動信号（輝度信号） V_{Sig} だけでなく、駆動トランジスタ T_{Drv} のゲート電極を初期化するための電圧 V_{ofs} も供給される。この点が、 $5Tr/1C$ 駆動回路において説明した映像信号書込みトランジスタ T_{Sig} の動作と相違している。尚、映像信号出力回路102から、データ線 DTL を介して、 V_{Sig} や V_{ofs} 以外の信号・電圧（例えば、プリチャージ駆動のための信号）が、一方のソース/ドレイン領域に供給されてもよい。

40

【0108】

[発光部 ELP]

発光部 ELP の構成は、 $5Tr/1C$ 駆動回路において説明した発光部 ELP の構成と

50

同じであるので、詳細な説明は省略する。

【0109】

以下、4Tr / 1C 駆動回路の動作説明を行う。

【0110】

[期間 - TP(4)₋₁] (図12の(A)参照)

この[期間 - TP(4)₋₁]は、例えば、前の表示フレームにおける動作であり、5Tr / 1C 駆動回路において説明した[期間 - TP(5)₋₁]と同じ動作である。

【0111】

図11に示す[期間 - TP(4)₀] ~ [期間 - TP(4)₄]は、図5に示す[期間 - TP(5)₀] ~ [期間 - TP(5)₄]に対応する期間であり、次の書込み処理が行われる直前までの動作期間である。そして、5Tr / 1C 駆動回路と同様に、[期間 - TP(4)₀] ~ [期間 - TP(4)₄]において、第(n, m)番目の有機EL素子10は非発光状態にある。但し、4Tr / 1C 駆動回路の動作においては、図11に示す[期間 - TP(4)₅] ~ [期間 - TP(4)₆]の他、[期間 - TP(4)₂] ~ [期間 - TP(4)₄]も第m番目の水平走査期間に包含される点が、5Tr / 1C 駆動回路の動作とは異なる。尚、説明の便宜のため、[期間 - TP(4)₂]の始期、及び、[期間 - TP(4)₆]の終期は、それぞれ、第m番目の水平走査期間の始期、及び、終期に一致するものとして説明する。

【0112】

以下、[期間 - TP(4)₀] ~ [期間 - TP(4)₄]の各期間について、説明する。尚、5Tr / 1C 駆動回路において説明したと同様に、[期間 - TP(4)₁]の始期や、[期間 - TP(4)₁] ~ [期間 - TP(4)₄]の各期間の長さは、有機EL表示装置の設計に応じて適宜設定すればよい。

【0113】

[期間 - TP(4)₀]

この[期間 - TP(4)₀]は、例えば、前の表示フレームから現表示フレームにおける動作であり、5Tr / 1C 駆動回路において説明した[期間 - TP(5)₀]と、実質的に同じ動作である。

【0114】

[期間 - TP(4)₁] (図12の(B)参照)

この[期間 - TP(4)₁]は、5Tr / 1C 駆動回路において説明した[期間 - TP(5)₁]に相当する。この[期間 - TP(4)₁]において、後述する閾値電圧キャンセル処理を行うための前処理が行われる。[期間 - TP(4)₁]の開始時、第2ノード初期化トランジスタ制御回路105の動作に基づき第2ノード初期化トランジスタ制御線AZ_{ND2}をハイレベルとすることによって、第2ノード初期化トランジスタT_{ND2}をオン状態とする。その結果、第2ノードND₂の電位は、V_{SS}(例えば、-10ボルト)となる。また、第2ノードND₂の電位低下に倣うように、浮遊状態の第1ノードND₁(駆動トランジスタT_{Drv}のゲート電極)の電位も低下する。尚、[期間 - TP(4)₁]における第1ノードND₁の電位は、[期間 - TP(4)₋₁]における第1ノードND₁の電位(前フレームのV_{sig}の値に応じて定まる)により左右されるので、一定の値をとるものではない。

【0115】

[期間 - TP(4)₂] (図12の(C)参照)

その後、映像信号出力回路102の動作に基づきデータ線DTLの電位をV_{ofs}とし、走査回路101の動作に基づき走査線SCLをハイレベルとすることによって、映像信号書込みトランジスタT_{sig}をオン状態とする。その結果、第1ノードND₁の電位は、V_{ofs}(例えば、0ボルト)となる。第2ノードND₂の電位はV_{SS}(例えば、-10ボルト)を保持する。その後、第2ノード初期化トランジスタ制御回路105の動作に基づき第2ノード初期化トランジスタ制御線AZ_{ND2}をローレベルとすることによって、第2ノード初期化トランジスタT_{ND2}をオフ状態とする。

【 0 1 1 6 】

尚、[期間 - $TP(4)_1$] の開始と同時に、あるいは、[期間 - $TP(4)_1$] の途中で、映像信号書込みトランジスタ T_{Sig} をオン状態としてもよい。

【 0 1 1 7 】

以上の処理により、駆動トランジスタ T_{Drv} のゲート電極とソース領域との間の電位差が V_{th} 以上となり、駆動トランジスタ T_{Drv} はオン状態となる。

【 0 1 1 8 】

[期間 - $TP(4)_3$] (図 1 2 の (D) 参照)

次に、閾値電圧キャンセル処理が行われる。即ち、映像信号書込みトランジスタ T_{Sig} のオン状態を維持したまま、発光制御トランジスタ制御回路 1 0 3 の動作に基づき発光制御トランジスタ制御線 CL_{EL_C} をハイレベルとすることによって、発光制御トランジスタ T_{EL_C} をオン状態とする。その結果、第 1 ノード ND_1 の電位は変化しないが ($V_{ofs} = 0$ ボルトを維持)、浮遊状態の第 2 ノード ND_2 の電位は上昇し、第 1 ノード ND_1 と第 2 ノード ND_2 との間の電位差が駆動トランジスタ T_{Drv} の閾値電圧 V_{th} に近づく。そして、駆動トランジスタ T_{Drv} のゲート電極とソース領域との間の電位差が V_{th} に達すると、駆動トランジスタ T_{Drv} がオフ状態となる。具体的には、浮遊状態の第 2 ノード ND_2 の電位が ($V_{ofs} - V_{th} = -3$ ボルト) に近づき、最終的に ($V_{ofs} - V_{th}$) となる。ここで、上述した式 (2) が保証されていれば、言い換えれば、式 (2) を満足するように電位を選択、決定しておけば、発光部 ELP が発光することはない。

【 0 1 1 9 】

この [期間 - $TP(4)_3$] にあつては、第 2 ノード ND_2 の電位は、例えば、最終的に、($V_{ofs} - V_{th}$) となる。即ち、駆動トランジスタ T_{Drv} の閾値電圧 V_{th} 、及び、駆動トランジスタ T_{Drv} のゲート電極を初期化するための電圧 V_{ofs} のみに依存して、第 2 ノード ND_2 の電位は決定される。そして、発光部 ELP の閾値電圧 V_{th-EL} とは無関係である。

【 0 1 2 0 】

[期間 - $TP(4)_4$] (図 1 3 の (A) 参照)

その後、映像信号書込みトランジスタ T_{Sig} のオン状態を維持したまま、発光制御トランジスタ制御回路 1 0 3 の動作に基づき発光制御トランジスタ制御線 CL_{EL_C} をローレベルとすることによって、発光制御トランジスタ T_{EL_C} をオフ状態とする。その結果、第 1 ノード ND_1 の電位は変化せず ($V_{ofs} = 0$ ボルトを維持)、浮遊状態の第 2 ノード ND_2 の電位も、実質上、変化せず (実際には、寄生容量等の静電結合により電位変化が生じ得るが、通常、これらは無視することができる)、($V_{ofs} - V_{th} = -3$ ボルト) を保持する。

【 0 1 2 1 】

次いで、[期間 - $TP(4)_5$] ~ [期間 - $TP(4)_7$] の各期間について説明する。これらの期間は、5 $Tr / 1C$ 駆動回路において説明した [期間 - $TP(5)_5$] ~ [期間 - $TP(5)_7$] と、実質的に同じ動作である。

【 0 1 2 2 】

[期間 - $TP(4)_5$] (図 1 3 の (B) 参照)

次に、駆動トランジスタ T_{Drv} に対する書込み処理を実行する。具体的には、映像信号書込みトランジスタ T_{Sig} のオン状態を維持し、第 2 ノード初期化トランジスタ T_{ND2} 、及び、発光制御トランジスタ T_{EL_C} のオフ状態を維持したまま、映像信号出力回路 1 0 2 の動作に基づきデータ線 DTL の電位を、 V_{ofs} から、発光部 ELP における輝度を制御するための駆動信号 (輝度信号) V_{Sig} に切り替える。その結果、第 1 ノード ND_1 の電位は、 V_{Sig} へと上昇する。尚、映像信号書込みトランジスタ T_{Sig} を、一旦、オフ状態とし、映像信号書込みトランジスタ T_{Sig} 、第 2 ノード初期化トランジスタ T_{ND2} 、及び、発光制御トランジスタ T_{EL_C} のオフ状態を維持したまま、映像信号出力回路 1 0 2 の動作に基づきデータ線 DTL の電位を、発光部 ELP における輝度を制御するための駆動信号 (輝度信号) V_{Sig} に変更し、その後、第 2 ノード初期化トランジスタ T_{ND2} 、及び、発光制御トランジスタ T_{EL_C} のオフ状態を維持したまま、走査線 SC_L をハイレベルとすることによ

って、映像信号書込みトランジスタ T_{Sig} をオン状態としてもよい。

【0123】

これによって、 $5Tr/1C$ 駆動回路において説明したと同様に、第1ノード ND_1 と第2ノード ND_2 の電位差、即ち、駆動トランジスタ T_{Drv} のゲート電極とソース領域との間の電位差 V_{gs} として、式(3)で説明した値を得ることができる。

【0124】

即ち、 $4Tr/1C$ 駆動回路においても、駆動トランジスタ T_{Drv} に対する書込み処理において得られた V_{gs} は、発光部 ELP における輝度を制御するための駆動信号(輝度信号) V_{Sig} 、駆動トランジスタ T_{Drv} の閾値電圧 V_{th} 、及び、駆動トランジスタ T_{Drv} のゲート電極を初期化するための電圧 V_{ofs} のみに依存している。そして、発光部 ELP の閾値電圧 V_{th-EL} とは無関係である。

10

【0125】

[期間 - $TP(4)_6$] (図13の(C)参照)

その後、駆動トランジスタ T_{Drv} の移動度 μ の大小に基づく駆動トランジスタ T_{Drv} のソース領域(第2ノード ND_2)の電位の補正(移動度補正処理)を行う。具体的には、 $5Tr/1C$ 駆動回路において説明した[期間 - $TP(5)_6$]と同じ動作を行えばよい。尚、移動度補正処理を実行するための所定の時間([期間 - $TP(4)_6$])の全時間 t_0)は、有機 EL 表示装置の設計の際、設計値として予め決定しておけばよい。

【0126】

[期間 - $TP(4)_7$] (図13の(D)参照)

20

以上の操作によって、閾値電圧キャンセル処理、書込み処理、移動度補正処理が完了する。そして、 $5Tr/1C$ 駆動回路において説明した[期間 - $TP(5)_7$]と同じ処理がなされ、第2ノード ND_2 の電位が上昇し、($V_{th-EL} + V_{cat}$)を越えるので、発光部 ELP は発光を開始する。このとき、発光部 ELP を流れる電流は、前述した式(5)にて得ることができるので、発光部 ELP を流れる電流 I_{ds} は、発光部 ELP の閾値電圧 V_{th-EL} 、及び、駆動トランジスタ T_{Drv} の閾値電圧 V_{th} には依存しない。即ち、発光部 ELP の発光量(輝度)は、発光部 ELP の閾値電圧 V_{th-EL} の影響、及び、駆動トランジスタ T_{Drv} の閾値電圧 V_{th} の影響を受けない。加えて、駆動トランジスタ T_{Drv} における移動度 μ のばらつきに起因したドレイン電流 I_{ds} のばらつき発生を抑制することができる。

【0127】

30

そして、発光部 ELP の発光状態を第($m + m' - 1$)番目の水平走査期間まで継続する。この時点は、[期間 - $TP(4)_{-1}$]の終わりに相当する。

【0128】

以上によって、有機 EL 素子 10 [第(n, m)番目の副画素(有機 EL 素子 10)]の発光の動作が完了する。

【0129】

次に、 $3Tr/1C$ 駆動回路に関する説明を行う。

【0130】

[$3Tr/1C$ 駆動回路]

$3Tr/1C$ 駆動回路の等価回路図を図14及び図15に示し、概念図を図16を示し、駆動のタイミングチャートを模式的に図17に示し、各トランジスタのオン/オフ状態等を模式的に図18の(A)~(D)及び図19の(A)~(E)に示す。

40

【0131】

この $3Tr/1C$ 駆動回路においては、前述した $5Tr/1C$ 駆動回路から、第1ノード初期化トランジスタ T_{ND1} 、及び、第2ノード初期化トランジスタ T_{ND2} の2つのトランジスタが省略されている。即ち、この $3Tr/1C$ 駆動回路は、映像信号書込みトランジスタ T_{Sig} 、発光制御トランジスタ T_{EL-C} 、及び、駆動トランジスタ T_{Drv} の3つのトランジスタから構成され、更には、1つのコンデンサ部 C_1 から構成されている。

【0132】

[発光制御トランジスタ T_{EL-C}]

50

発光制御トランジスタ T_{EL_C} の構成は、 $5Tr / 1C$ 駆動回路において説明した発光制御トランジスタ T_{EL_C} の構成と同じであるので、詳細な説明は省略する。

【0133】

[駆動トランジスタ T_{Drv}]

駆動トランジスタ T_{Drv} の構成は、 $5Tr / 1C$ 駆動回路において説明した駆動トランジスタ T_{Drv} の構成と同じであるので、詳細な説明は省略する。

【0134】

[映像信号書込みトランジスタ T_{Sig}]

映像信号書込みトランジスタ T_{Sig} の構成は、 $5Tr / 1C$ 駆動回路において説明した映像信号書込みトランジスタ T_{Sig} の構成と同じであるので、詳細な説明は省略する。但し、映像信号書込みトランジスタ T_{Sig} の一方のソース/ドレイン領域は、データ線 DTL に接続されているが、映像信号出力回路 102 から、発光部 ELP における輝度を制御するための駆動信号（輝度信号） V_{Sig} だけでなく、駆動トランジスタ T_{Drv} のゲート電極を初期化するための電圧 V_{Ofs-H} 及び電圧 V_{Ofs-L} も供給される。この点が、 $5Tr / 1C$ 駆動回路において説明した映像信号書込みトランジスタ T_{Sig} の動作と相違している。尚、映像信号出力回路 102 から、データ線 DTL を介して、 V_{Sig} や V_{Ofs-H} / V_{Ofs-L} 以外の信号・電圧（例えば、プリチャージ駆動のための信号）が、一方のソース/ドレイン領域に供給されてもよい。電圧 V_{Ofs-H} 及び電圧 V_{Ofs-L} の値として、限定するものではないが、例えば、

V_{Ofs-H} = 約 30 ボルト

V_{Ofs-L} = 約 0 ボルト

を例示することができる。

【0135】

[C_{EL} と C_1 の値の関係]

後述するように、 $3Tr / 1C$ 駆動回路においては、データ線 DTL を利用して第 2 ノード ND_2 の電位を変化させる必要がある。上述した $5Tr / 1C$ 駆動回路や $4Tr / 1C$ の駆動回路においては、値 c_{EL} （補助容量部 C_{Sub} が接続されている駆動回路にあっては、加えて補助容量部 C_{Sub} の容量値 c_{Sub} ）は、値 c_1 及び値 c_{gs} と比較して十分に大きな値であるとし、駆動トランジスタ T_{Drv} のゲート電極の電位の変化分（ $V_{Sig} - V_{Ofs}$ ）に基づく駆動トランジスタ T_{Drv} のソース領域（第 2 ノード ND_2 ）の電位の変化を考慮せずに説明を行った（後述する $2Tr / 1C$ 駆動回路においても同様である）。一方、 $3Tr / 1C$ 駆動回路においては、値 c_1 を、設計上、他の駆動回路よりも大きい値（例えば、値 c_1 を値 c_{EL} の約 $1/4 \sim 1/3$ 程度、また、補助容量部 C_{Sub} が接続されている駆動回路にあっては補助容量部 C_{Sub} の値 c_{Sub} と値 c_1 の合計値を値 c_{EL} の約 $1/4 \sim 1/3$ 程度）に設定する。従って、他の駆動回路よりも、第 1 ノード ND_1 の電位変化により生ずる第 2 ノード ND_2 の電位変化の程度は大きい。このため、 $3Tr / 1C$ の説明においては、第 1 ノード ND_1 の電位変化により生ずる第 2 ノード ND_2 の電位変化を考慮して説明を行う。尚、図示した駆動のタイミングチャートも、第 1 ノード ND_1 の電位変化により生ずる第 2 ノード ND_2 の電位変化を考慮して示した。

【0136】

[発光部 ELP]

発光部 ELP の構成は、 $5Tr / 1C$ 駆動回路において説明した発光部 ELP の構成と同じであるので、詳細な説明は省略する。

【0137】

以下、 $3Tr / 1C$ 駆動回路の動作説明を行う。

【0138】

[期間 - $TP(3)_{-1}$]（図 18 の（A）参照）

この [期間 - $TP(3)_{-1}$] は、例えば、前の表示フレームにおける動作であり、実質的に、 $5Tr / 1C$ 駆動回路において説明した [期間 - $TP(5)_{-1}$] と同じ動作である。

。

10

20

30

40

50

【 0 1 3 9 】

図 17 に示す [期間 - $TP(3)_0$] ~ [期間 - $TP(3)_4$] は、図 5 に示す [期間 - $TP(5)_0$] ~ [期間 - $TP(5)_4$] に対応する期間であり、次の書込み処理が行われる直前までの動作期間である。そして、 $5Tr/1C$ 駆動回路と同様に、[期間 - $TP(3)_0$] ~ [期間 - $TP(3)_4$] において、第 (n, m) 番目の有機 EL 素子 10 は非発光状態にある。但し、 $3Tr/1C$ 駆動回路の動作においては、図 17 に示すように、[期間 - $TP(3)_5$] ~ [期間 - $TP(3)_6$] の他、[期間 - $TP(3)_1$] ~ [期間 - $TP(3)_4$] も第 m 番目の水平走査期間に包含される点が、 $5Tr/1C$ 駆動回路の動作とは異なる。尚、説明の便宜のため、[期間 - $TP(3)_1$] の始期、及び、[期間 - $TP(3)_6$] の終期は、それぞれ、第 m 番目の水平走査期間の始期、及び、終期に一致するものとして説明する。

10

【 0 1 4 0 】

以下、[期間 - $TP(3)_0$] ~ [期間 - $TP(3)_4$] の各期間について、説明する。尚、 $5Tr/1C$ 駆動回路において説明したと同様に、[期間 - $TP(3)_1$] ~ [期間 - $TP(3)_4$] の各期間の長さは、有機 EL 表示装置の設計に応じて適宜設定すればよい。

【 0 1 4 1 】

[期間 - $TP(3)_0$] (図 18 の (B) 参照)

この [期間 - $TP(3)_0$] は、例えば、前の表示フレームから現表示フレームにおける動作であり、 $5Tr/1C$ 駆動回路において説明した [期間 - $TP(5)_0$] と、実質的に同じ動作である。

20

【 0 1 4 2 】

[期間 - $TP(3)_1$] (図 18 の (C) 参照)

そして、現表示フレームにおける第 m 行目の水平走査期間が開始する。[期間 - $TP(3)_1$] の開始時、映像信号出力回路 102 の動作に基づきデータ線 DTL の電位を、駆動トランジスタ T_{Drv} のゲート電極を初期化するための電圧 V_{ofs-H} とし、次いで、走査回路 101 の動作に基づき走査線 SCL をハイレベルとすることによって、映像信号書込みトランジスタ T_{Sig} をオン状態とする。その結果、第 1 ノード ND_1 の電位は、 V_{ofs-H} となる。上述したように、コンデンサ部 C_1 の値 c_1 を、設計上、他の駆動回路よりも大きい値としたので、ソース領域の電位 (第 2 ノード ND_2 の電位) は上昇する。そして、発光部 ELP の両端の電位差が閾値電圧 V_{th-EL} を超えるので、電位発光部 ELP は導通状態となるが、駆動トランジスタ T_{Drv} のソース領域の電位は、再び、 $(V_{th-EL} + V_{Cat})$ まで、直ちに低下する。尚、この過程において、発光部 ELP が発光し得るが、発光は一瞬であり、実用上、問題とはならない。一方、駆動トランジスタ T_{Drv} のゲート電極は電圧 V_{ofs-H} を保持する。

30

【 0 1 4 3 】

[期間 - $TP(3)_2$] (図 18 の (D) 参照)

その後、映像信号出力回路 102 の動作に基づき、データ線 DTL の電位を、駆動トランジスタ T_{Drv} のゲート電極を初期化するための電圧 V_{ofs-H} から電圧 V_{ofs-L} へと変更することによって、第 1 ノード ND_1 の電位は、 V_{ofs-L} となる。そして、第 1 ノード ND_1 の電位の低下に伴い、第 2 ノード ND_2 の電位も低下する。即ち、駆動トランジスタ T_{Drv} のゲート電極の電位の変化分 $(V_{ofs-L} - V_{ofs-H})$ に基づく電荷が、コンデンサ部 C_1 、発光部 ELP の寄生容量 C_{EL} 、補助容量部 C_{Sub} が接続されている駆動回路にあっては補助容量部 C_{Sub} 、駆動トランジスタ T_{Drv} のゲート電極とソース領域との間の寄生容量に振り分けられる。尚、後述する [期間 - $TP(3)_3$] における動作の前提として、[期間 - $TP(3)_2$] の終期において、第 2 ノード ND_2 の電位が $V_{ofs-L} - V_{th}$ よりも低いことが必要となる。 V_{ofs-H} の値等は、この条件を満たすように設定されている。即ち、以上の処理により、駆動トランジスタ T_{Drv} のゲート電極とソース領域との間の電位差が V_{th} 以上となり、駆動トランジスタ T_{Drv} はオン状態となる。

40

【 0 1 4 4 】

50

[期間 - $TP(3)_3$] (図 19 の (A) 参照)

次に、閾値電圧キャンセル処理が行われる。即ち、映像信号書込みトランジスタ T_{Sig} のオン状態を維持したまま、発光制御トランジスタ制御回路 103 の動作に基づき発光制御トランジスタ制御線 CL_{EL_C} をハイレベルとすることによって、発光制御トランジスタ T_{EL_C} をオン状態とする。その結果、第 1 ノード ND_1 の電位は変化しないが ($V_{Ofs-L} = 0$ ボルトを維持)、浮遊状態の第 2 ノード ND_2 の電位は上昇し、第 1 ノード ND_1 と第 2 ノード ND_2 との間の電位差が駆動トランジスタ T_{Drv} の閾値電圧 V_{th} に近づく。そして、駆動トランジスタ T_{Drv} のゲート電極とソース領域との間の電位差が V_{th} に達すると、駆動トランジスタ T_{Drv} がオフ状態となる。具体的には、浮遊状態の第 2 ノード ND_2 の電位が ($V_{Ofs-L} - V_{th} = -3$ ボルト) に近づき、最終的に ($V_{Ofs-L} - V_{th}$) となる。ここで、上述した式 (2) が保証されていれば、言い換えれば、式 (2) を満足するように電位を選択、決定しておけば、発光部 ELP が発光することはない。

10

【 0145 】

この [期間 - $TP(3)_3$] にあつては、第 2 ノード ND_2 の電位は、例えば、最終的に、($V_{Ofs-L} - V_{th}$) となる。即ち、駆動トランジスタ T_{Drv} の閾値電圧 V_{th} 、及び、駆動トランジスタ T_{Drv} のゲート電極を初期化するための電圧 V_{Ofs-L} のみに依存して、第 2 ノード ND_2 の電位は決定される。そして、発光部 ELP の閾値電圧 V_{th-EL} とは無関係である。

【 0146 】

[期間 - $TP(3)_4$] (図 19 の (B) 参照)

20

その後、映像信号書込みトランジスタ T_{Sig} のオン状態を維持したまま、発光制御トランジスタ制御回路 103 の動作に基づき発光制御トランジスタ制御線 CL_{EL_C} をローレベルとすることによって、発光制御トランジスタ T_{EL_C} をオフ状態とする。その結果、第 1 ノード ND_1 の電位は変化せず ($V_{Ofs-L} = 0$ ボルトを維持)、浮遊状態の第 2 ノード ND_2 の電位も変化せず、($V_{Ofs-L} - V_{th} = -3$ ボルト) を保持する。

【 0147 】

次いで、[期間 - $TP(3)_5$] ~ [期間 - $TP(3)_7$] の各期間について説明する。これらは、5 Tr / 1 C 駆動回路において説明した [期間 - $TP(5)_5$] ~ [期間 - $TP(5)_7$] と、実質的に同じ動作である。

【 0148 】

30

[期間 - $TP(3)_5$] (図 19 の (C) 参照)

次に、駆動トランジスタ T_{Drv} に対する書込み処理を実行する。具体的には、映像信号書込みトランジスタ T_{Sig} のオン状態を維持し、発光制御トランジスタ T_{EL_C} のオフ状態を維持したまま、映像信号出力回路 102 の動作に基づき、データ線 DTL の電位を、発光部 ELP における輝度を制御するための駆動信号 (輝度信号) V_{Sig} とする。その結果、第 1 ノード ND_1 の電位は、 V_{Sig} へと上昇する。尚、映像信号書込みトランジスタ T_{Sig} を、一旦、オフ状態とし、映像信号書込みトランジスタ T_{Sig} 、及び、発光制御トランジスタ T_{EL_C} のオフ状態を維持したまま、データ線 DTL の電位を、発光部 ELP における輝度を制御するための駆動信号 (輝度信号) V_{Sig} に変更し、その後、発光制御トランジスタ T_{EL_C} のオフ状態を維持したまま、走査線 SC_L をハイレベルとすることによって、映像信号書込みトランジスタ T_{Sig} をオン状態としてもよい。

40

【 0149 】

[期間 - $TP(3)_5$] において、第 1 ノード ND_1 の電位が、 V_{Ofs-L} から V_{Sig} へと上昇する。このため、第 1 ノード ND_1 の電位変化により生ずる第 2 ノード ND_2 の電位変化を考慮すると、第 2 ノード ND_1 の電位も、若干、上昇する。即ち、第 2 ノード ND_1 の電位を、 $V_{Ofs-L} - V_{th} + \alpha \cdot (V_{Sig} - V_{Ofs-L})$ と表すことができる。但し、 $0 < \alpha < 1$ であり、 α の値はコンデンサ部 C_1 、発光部 ELP の寄生容量 C_{EL} の値 (補助容量部 C_{Sub} が接続されている駆動回路にあつては、加えて補助容量部 C_{Sub}) 等により定まる。

【 0150 】

これによって、5 Tr / 1 C 駆動回路において説明したと同様に、第 1 ノード ND_1 と

50

第2ノードND₂の電位差、即ち、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の電位差V_{gs}として、以下の式(3')で説明した値を得ることができる。

【0151】

$$V_{gs} = V_{Sig} - (V_{Ofs-L} - V_{th}) - \alpha \cdot (V_{Sig} - V_{Ofs-L}) \quad (3')$$

【0152】

即ち、3Tr/1C駆動回路においても、駆動トランジスタT_{Drv}に対する書込み処理において得られたV_{gs}は、発光部ELPにおける輝度を制御するための駆動信号(輝度信号)V_{Sig}、駆動トランジスタT_{Drv}の閾値電圧V_{th}、及び、駆動トランジスタT_{Drv}のゲート電極を初期化するための電圧V_{Ofs-L}のみに依存している。そして、発光部ELPの閾値電圧V_{th-EL}とは無関係である。

10

【0153】

[期間-TP(3)₆](図19の(D)参照)

その後、駆動トランジスタT_{Drv}の移動度μの大小に基づく駆動トランジスタT_{Drv}のソース領域(第2ノードND₂)の電位の補正(移動度補正処理)を行う。具体的には、5Tr/1C駆動回路において説明した[期間-TP(5)₆]と同じ動作を行えばよい。尚、移動度補正処理を実行するための所定の時間([期間-TP(3)₆]の全時間t₀)は、有機EL表示装置の設計の際、設計値として予め決定しておけばよい。

【0154】

[期間-TP(3)₇](図19の(E)参照)

以上の操作によって、閾値電圧キャンセル処理、書込み処理、移動度補正処理が完了する。そして、5Tr/1C駆動回路において説明した[期間-TP(5)₇]と同じ処理がなされ、第2ノードND₂の電位が上昇し、(V_{th-EL}+V_{Cat})を超えるので、発光部ELPは発光を開始する。このとき、発光部ELPを流れる電流は、前述した式(5)にて得ることができるので、発光部ELPを流れる電流I_{ds}は、発光部ELPの閾値電圧V_{th-EL}、及び、駆動トランジスタT_{Drv}の閾値電圧V_{th}には依存しない。即ち、発光部ELPの発光量(輝度)は、発光部ELPの閾値電圧V_{th-EL}の影響、及び、駆動トランジスタT_{Drv}の閾値電圧V_{th}の影響を受けない。加えて、駆動トランジスタT_{Drv}における移動度μのばらつきに起因したドレイン電流I_{ds}のばらつき発生を抑制することができる。

20

【0155】

そして、発光部ELPの発光状態を第(m+m'-1)番目の水平走査期間まで継続する。この時点は、[期間-TP(4)₁]の終わりに相当する。

30

【0156】

以上によって、有機EL素子10[第(n,m)番目の副画素(有機EL素子10)]の発光の動作が完了する。

【0157】

次に、2Tr/1C駆動回路に関する説明を行う。

【0158】

[2Tr/1C駆動回路]

2Tr/1C駆動回路の等価回路図を図20及び図21に示し、概念図を図22を示し、駆動のタイミングチャートを模式的に図23に示し、各トランジスタのオン/オフ状態等を模式的に図24の(A)~(F)に示す。

40

【0159】

この2Tr/1C駆動回路においては、前述した5Tr/1C駆動回路から、第1ノード初期化トランジスタT_{ND1}、発光制御トランジスタT_{EL-C}、及び、第2ノード初期化トランジスタT_{ND2}の3つのトランジスタが省略されている。即ち、この2Tr/1C駆動回路は、映像信号書込みトランジスタT_{Sig}、及び、駆動トランジスタT_{Drv}の2つのトランジスタから構成され、更には、1つのコンデンサ部C₁から構成されている。

【0160】

[駆動トランジスタT_{Drv}]

駆動トランジスタT_{Drv}の構成は、5Tr/1C駆動回路において説明した駆動トラン

50

ジスタ T_{Drv} の構成と同じであるので、詳細な説明は省略する。但し、駆動トランジスタ T_{Drv} のドレイン領域は電流供給部 100 に接続されている。尚、電流供給部 100 からは、発光部 ELP の発光を制御するための電圧 V_{CC-H} 、及び、駆動トランジスタ T_{Drv} のソース領域の電位を制御するための電圧 V_{CC-L} が供給される。ここで、電圧 V_{CC-H} 及び V_{CC-L} の値として、

$$V_{CC-H} = 20 \text{ ボルト}$$

$$V_{CC-L} = -10 \text{ ボルト}$$

を例示することができるが、これらの値に限定するものではない。

【0161】

[映像信号書込みトランジスタ T_{Sig}]

映像信号書込みトランジスタ T_{Sig} の構成は、5 Tr / 1 C 駆動回路において説明した映像信号書込みトランジスタ T_{Sig} の構成と同じであるので、詳細な説明は省略する。

【0162】

[発光部 ELP]

発光部 ELP の構成は、5 Tr / 1 C 駆動回路において説明した発光部 ELP の構成と同じであるので、詳細な説明は省略する。

【0163】

以下、2 Tr / 1 C 駆動回路の動作説明を行う。

【0164】

[期間 - TP(2)₁] (図24の(A)参照)

この [期間 - TP(2)₁] は、例えば、前の表示フレームにおける動作であり、実質的に、5 Tr / 1 C 駆動回路において説明した [期間 - TP(5)₁] と同じ動作である。

【0165】

図23に示す [期間 - TP(2)₀] ~ [期間 - TP(2)₂] は、図5に示す [期間 - TP(5)₀] ~ [期間 - TP(5)₄] に対応する期間であり、次の書込み処理が行われる直前までの動作期間である。そして、5 Tr / 1 C 駆動回路と同様に、[期間 - TP(2)₀] ~ [期間 - TP(2)₂] において、第(n, m)番目の有機 EL 素子 10 は非発光状態にある。但し、2 Tr / 1 C 駆動回路の動作においては、図23に示すように、[期間 - TP(2)₃] の他、[期間 - TP(2)₁] ~ [期間 - TP(2)₂] も第 m 番目の水平走査期間に包含される点が、5 Tr / 1 C 駆動回路の動作とは異なる。尚、説明の便宜のため、[期間 - TP(2)₁] の始期、及び、[期間 - TP(2)₃] の終期は、それぞれ、第 m 番目の水平走査期間の始期、及び、終期に一致するものとして説明する。

【0166】

以下、[期間 - TP(2)₀] ~ [期間 - TP(2)₂] の各期間について、説明する。尚、5 Tr / 1 C 駆動回路において説明したと同様に、[期間 - TP(2)₁] ~ [期間 - TP(2)₃] の各期間の長さは、有機 EL 表示装置の設計に応じて適宜設定すればよい。

【0167】

[期間 - TP(2)₀] (図24の(B)参照)

この [期間 - TP(2)₀] は、例えば、前の表示フレームから現表示フレームにおける動作である。即ち、この [期間 - TP(2)₀] は、前の表示フレームにおける第(m + m')番目の水平走査期間から、現表示フレームにおける第(m - 1)番目の水平走査期間までの期間である。そして、この [期間 - TP(2)₀] において、第(n, m)番目の有機 EL 素子 10 は、非発光状態にある。ここで、[期間 - TP(2)₁] から [期間 - TP(2)₀] に移る時点で、電流供給部 100 から供給される電圧を、 V_{CC-H} から電圧 V_{CC-L} に切り替える。その結果、第2ノード ND₂ (駆動トランジスタ T_{Drv} のソース領域あるいは発光部 ELP のアノード電極) の電位は V_{CC-L} まで低下し、発光部 ELP は非発光状態となる。また、第2ノード ND₂ の電位低下に倣うように、浮遊状態の第1ノード ND₁ (駆動トランジスタ T_{Drv} のゲート電極) の電位も低下する。

10

20

30

40

50

【 0 1 6 8 】

[期間 - $TP(2)_1$] (図 2 4 の (C) 参照)

そして、現表示フレームにおける第 m 行目の水平走査期間が開始する。[期間 - $TP(2)_1$] の開始時、走査回路 1 0 1 の動作に基づき走査線 SC_L をハイレベルとすることによって、映像信号書込みトランジスタ T_{Sig} をオン状態とする。その結果、第 1 ノード ND_1 の電位は、 V_{ofs} (例えば、0 ボルト) となる。第 2 ノード ND_2 の電位は V_{CC-L} (例えば、- 1 0 ボルト) を保持する。

【 0 1 6 9 】

上記の処理により、駆動トランジスタ T_{Drv} のゲート電極とソース領域との間の電位差が V_{th} 以上となり、駆動トランジスタ T_{Drv} はオン状態となる。

10

【 0 1 7 0 】

[期間 - $TP(2)_2$] (図 2 4 の (D) 参照)

次に、閾値電圧キャンセル処理が行われる。即ち、映像信号書込みトランジスタ T_{Sig} のオン状態を維持したまま、電流供給部 1 0 0 から供給される電圧を、 V_{CC-L} から電圧 V_{CC-H} に切り替える。その結果、第 1 ノード ND_1 の電位は変化しないが ($V_{ofs} = 0$ ボルトを維持)、浮遊状態の第 2 ノード ND_2 の電位は上昇し、第 1 ノードと第 2 ノードとの間の電位差が駆動トランジスタの閾値電圧に近づく。そして、駆動トランジスタ T_{Drv} のゲート電極とソース領域との間の電位差が V_{th} に達すると、駆動トランジスタ T_{Drv} がオフ状態となる。具体的には、浮遊状態の第 2 ノード ND_2 の電位が ($V_{ofs} - V_{th} = - 3$ ボルト) に近づき、最終的に ($V_{ofs} - V_{th}$) となる。ここで、上述した式 (2) が保証されていれば、云い換えれば、式 (2) を満足するように電位を選択、決定しておけば、発光部 ELP が発光することはない。

20

【 0 1 7 1 】

この [期間 - $TP(2)_2$] にあつては、第 2 ノード ND_2 の電位は、例えば、最終的に、($V_{ofs} - V_{th}$) となる。即ち、駆動トランジスタ T_{Drv} の閾値電圧 V_{th} 、及び、駆動トランジスタ T_{Drv} のゲート電極を初期化するための電圧 V_{ofs} のみに依存して、第 2 ノード ND_2 の電位は決定される。そして、発光部 ELP の閾値電圧 V_{th-EL} とは無関係である。

【 0 1 7 2 】

[期間 - $TP(2)_3$] (図 2 4 の (E) 参照)

次に、駆動トランジスタ T_{Drv} に対する書込み処理、及び、駆動トランジスタ T_{Drv} の移動度 μ の大小に基づく駆動トランジスタ T_{Drv} のソース領域 (第 2 ノード ND_2) の電位の補正 (移動度補正処理) を行う。具体的には、映像信号書込みトランジスタ T_{Sig} のオン状態を維持したまま、映像信号出力回路 1 0 2 の動作に基づき、データ線 DT_L の電位を、発光部 ELP における輝度を制御するための駆動信号 (輝度信号) V_{Sig} とする。その結果、第 1 ノード ND_1 の電位は V_{Sig} へと上昇し、駆動トランジスタ T_{Drv} はオン状態となる。尚、映像信号書込みトランジスタ T_{Sig} を、一旦、オフ状態とし、データ線 DT_L の電位を、発光部 ELP における輝度を制御するための駆動信号 (輝度信号) V_{Sig} に変更し、その後、走査線 SC_L をハイレベルとすることによって、映像信号書込みトランジスタ T_{Sig} をオン状態とすることで、駆動トランジスタ T_{Drv} をオン状態としてもよい。

30

【 0 1 7 3 】

5 Tr / 1 C 駆動回路において説明したと異なり、駆動トランジスタ T_{Drv} のドレイン領域には電流供給部 1 0 0 から電位 V_{CC-H} が印加されているので、駆動トランジスタ T_{Drv} のソース領域の電位は上昇する。所定の時間 (t_0) が経過した後、走査線 SC_L をローレベルとすることによって、映像信号書込みトランジスタ T_{Sig} をオフ状態とし、第 1 ノード ND_1 (駆動トランジスタ T_{Drv} のゲート電極) を浮遊状態とする。尚、この [期間 - $TP(2)_3$] の全時間 t_0 は、第 2 ノード ND_2 の電位が ($V_{ofs} - V_{th} + \Delta V$) となるように、有機 EL 表示装置の設計の際、設計値として予め決定しておけばよい。

40

【 0 1 7 4 】

この [期間 - $TP(2)_3$] にあつても、駆動トランジスタ T_{Drv} の移動度 μ の値が大きい場合、駆動トランジスタ T_{Drv} のソース領域における電位の上昇量 ΔV は大きく、駆動

50

トランジスタ T_{DrV} の移動度 μ の値が小さい場合、駆動トランジスタ T_{DrV} のソース領域における電位の上昇量 ΔV は小さい。

【0175】

[期間 - $TP(2)_4$] (図24の(F)参照)

以上の操作によって、閾値電圧キャンセル処理、書込み処理、移動度補正処理が完了する。そして、 $5Tr/1C$ 駆動回路において説明した [期間 - $TP(5)_7$] と同じ処理がなされ、第2ノード ND_2 の電位が上昇し、 $(V_{th-EL} + V_{Cat})$ を越えるので、発光部 ELP は発光を開始する。このとき、発光部 ELP を流れる電流は、前述した式(5)にて得ることができるので、発光部 ELP を流れる電流 I_{ds} は、発光部 ELP の閾値電圧 V_{th-EL} 、及び、駆動トランジスタ T_{DrV} の閾値電圧 V_{th} には依存しない。即ち、発光部 ELP の発光量(輝度)は、発光部 ELP の閾値電圧 V_{th-EL} の影響、及び、駆動トランジスタ T_{DrV} の閾値電圧 V_{th} の影響を受けない。加えて、駆動トランジスタ T_{DrV} における移動度 μ のばらつきに起因したドレイン電流 I_{ds} のばらつき発生を抑制することができる。

10

【0176】

そして、発光部 ELP の発光状態を第 $(m + m' - 1)$ 番目の水平走査期間まで継続する。この時点は、[期間 - $TP(2)_{-1}$] の終わりに相当する。

【0177】

以上によって、有機 EL 素子 10 [第 (n, m) 番目の副画素(有機 EL 素子 10)] の発光の動作が完了する。

【0178】

20

以上、本発明を好ましい実施例に基づき説明したが、本発明はこれらの実施例に限定されるものではない。実施例において説明した有機 EL 表示装置を構成する各種の構成要素の構成、構造は例示であり、適宜、変更することができる。

【0179】

例えば、 $2Tr/1C$ 駆動回路の動作における [期間 - $TP(2)_3$] を2つの期間、[期間 - $TP(2)_3$] 及び [期間 - $TP(2)'_3$] に分割し、[期間 - $TP(2)_3$] において、前述したとおり、映像信号書込みトランジスタ T_{sig} を、一旦、オフ状態とし、データ線 DTL の電位を、発光部 ELP における輝度を制御するための駆動信号(輝度信号) V_{sig} に変更し、その後、[期間 - $TP(2)'_3$] において、走査線 SCl をハイレベルとすることによって、映像信号書込みトランジスタ T_{sig} をオン状態とすることで、駆動トランジスタ T_{DrV} をオン状態としてもよい。この場合のタイミングチャートを模式的に図25に示す。

30

【図面の簡単な説明】

【0180】

【図1】図1の(A)及び(B)は、それぞれ、実施例1の有機エレクトロルミネッセンス表示装置において、1つの画素(複数の副画素)が占める平面における概念図(平面図)、及び、複数の駆動回路及び1つの補助容量部が占める平面における概念図(平面図)であり、図1の(C)は、実施例2の有機エレクトロルミネッセンス表示装置において、1つの画素(複数の副画素)が占める平面における概念図(平面図)である。

【図2】図2は、5トランジスタ/1コンデンサ部から基本的に構成された駆動回路の等価回路図(但し、補助容量部が設けられている)である。

40

【図3】図3は、5トランジスタ/1コンデンサ部から基本的に構成された駆動回路の等価回路図(但し、補助容量部は設けられていない)である。

【図4】図4は、5トランジスタ/1コンデンサ部から基本的に構成された駆動回路の概念図である。

【図5】図5は、5トランジスタ/1コンデンサ部から基本的に構成された駆動回路の駆動のタイミングチャートを模式的に示す図である。

【図6】図6の(A)~(D)は、5トランジスタ/1コンデンサ部から基本的に構成された駆動回路を構成する各トランジスタのオン/オフ状態等を模式的に示す図である。

【図7】図7の(A)~(E)は、図6の(D)に引き続き、5トランジスタ/1コンデ

50

ンサ部から基本的に構成された駆動回路を構成する各トランジスタのオン／オフ状態等を模式的に示す図である。

【図 8】図 8 は、4 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路の等価回路図（但し、補助容量部が設けられている）である。

【図 9】図 9 は、4 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路の等価回路図（但し、補助容量部は設けられていない）である。

【図 10】図 10 は、4 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路の概念図である。

【図 11】図 11 は、4 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路の駆動のタイミングチャートを模式的に示す図である。

【図 12】図 12 の（A）～（D）は、4 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路を構成する各トランジスタのオン／オフ状態等を模式的に示す図である。

【図 13】図 13 の（A）～（D）は、図 12 の（D）に引き続き、4 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路を構成する各トランジスタのオン／オフ状態等を模式的に示す図である。

【図 14】図 14 は、3 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路の等価回路図（但し、補助容量部が設けられている）である。

【図 15】図 15 は、3 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路の等価回路図（但し、補助容量部は設けられていない）である。

【図 16】図 16 は、3 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路の概念図である。

【図 17】図 17 は、3 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路の駆動のタイミングチャートを模式的に示す図である。

【図 18】図 18 の（A）～（D）は、3 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路を構成する各トランジスタのオン／オフ状態等を模式的に示す図である。

【図 19】図 19 の（A）～（E）は、図 18 の（D）に引き続き、3 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路を構成する各トランジスタのオン／オフ状態等を模式的に示す図である。

【図 20】図 20 は、2 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路の等価回路図（但し、補助容量部が設けられている）である。

【図 21】図 21 は、2 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路の等価回路図（但し、補助容量部は設けられていない）である。

【図 22】図 22 は、2 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路の概念図である。

【図 23】図 23 は、2 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路の駆動のタイミングチャートを模式的に示す図である。

【図 24】図 24 の（A）～（F）は、2 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路を構成する各トランジスタのオン／オフ状態等を模式的に示す図である。

【図 25】図 25 は、2 トランジスタ / 1 コンデンサ部から基本的に構成された駆動回路の、図 23 に示したとは異なる駆動のタイミングチャートを模式的に示す図である。

【図 26】図 26 は、有機エレクトロルミネッセンス素子の一部分の模式的な一部断面図である。

【符号の説明】

【0181】

T_{sig} ・・・映像信号書込みトランジスタ、 T_{Drv} ・・・駆動トランジスタ、 T_{EL_C} ・・・発光制御トランジスタ、 T_{ND1} ・・・第 1 ノード初期化トランジスタ、 T_{ND2} ・・・第 2 ノード初期化トランジスタ、 C_1 ・・・コンデンサ部、ELP・・・有機エレクトロルミ

10

20

30

40

50

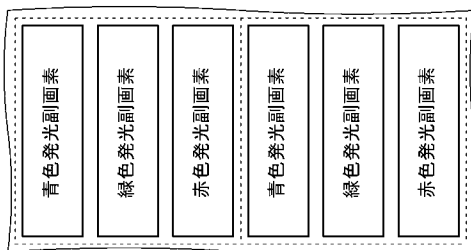
ネッセンズ発光部（発光部）、 C_{Sub} ・・・補助容量部、 C_{EL} ・・・発光部ELPの寄生容量、 ND_1 ・・・第1ノード、 ND_2 ・・・第2ノード、 SCL ・・・走査線、 DTL ・・・データ線、 CL_{EL_C} ・・・発光制御トランジスタ制御線、 AZ_{ND1} ・・・第1ノード初期化トランジスタ制御線、 AZ_{ND2} ・・・第2ノード初期化トランジスタ制御線、10・・・有機エレクトロルミネッセンス素子、11R, 11G, 11B, 111R, 111G, 111B・・・駆動回路、20・・・支持体、21・・・基板、31・・・ゲート電極、32・・・ゲート絶縁層、33・・・半導体層、34・・・チャネル形成領域、35・・・ソース/ドレイン領域、36・・・他方の電極、37・・・一方の電極、38, 39・・・配線、40・・・層間絶縁層、51・・・アノード電極、52・・・正孔輸送層、発光層及び電子輸送層、53・・・カソード電極、54・・・第2層間絶縁層、55, 56・・・コンタクトホール、100・・・電流供給部、101・・・走査回路、102・・・映像信号出力回路、103・・・発光制御トランジスタ制御回路、104・・・第1ノード初期化トランジスタ制御回路、105・・・第2ノード初期化トランジスタ制御回路

10

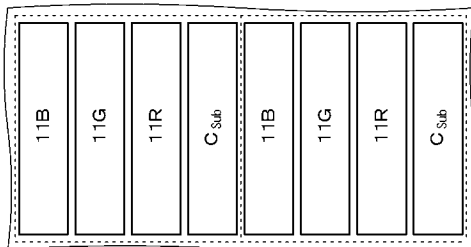
【図1】

【図1】

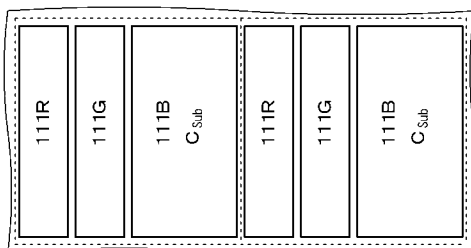
(A)



(B)

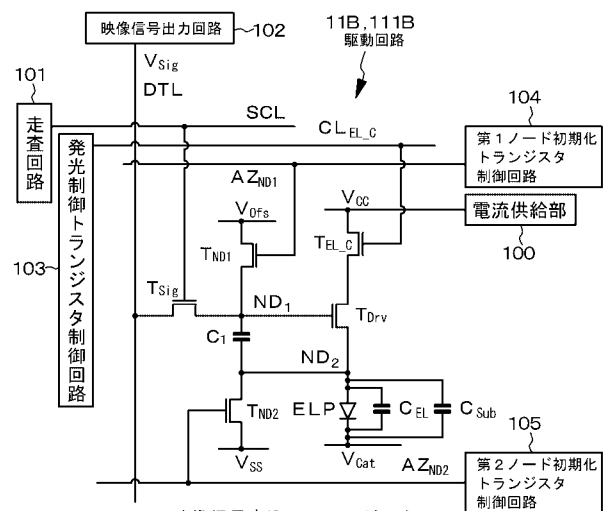


(C)



【図2】

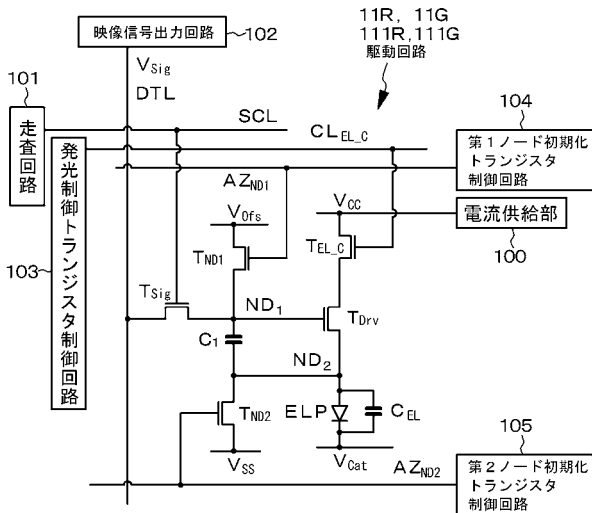
【図2】[5Tr/1C駆動回路]



T_{Sig} : 映像信号書き込みトランジスタ
 T_{Drv} : 駆動トランジスタ
 T_{EL_C} : 発光制御トランジスタ
 T_{ND1} : 第1ノード初期化トランジスタ
 T_{ND2} : 第2ノード初期化トランジスタ
 C_1 : コンデンサ部
 ELP : 有機EL発光素子の発光部
 C_{EL} : 発光部の寄生容量
 C_{Sub} : 補助容量部
 DTL : データ線
 SCL : 走査線
 CL_{EL_C} : 発光制御トランジスタ制御線
 AZ_{ND1} : 第1ノード初期化トランジスタ制御線
 AZ_{ND2} : 第2ノード初期化トランジスタ制御線

【図3】

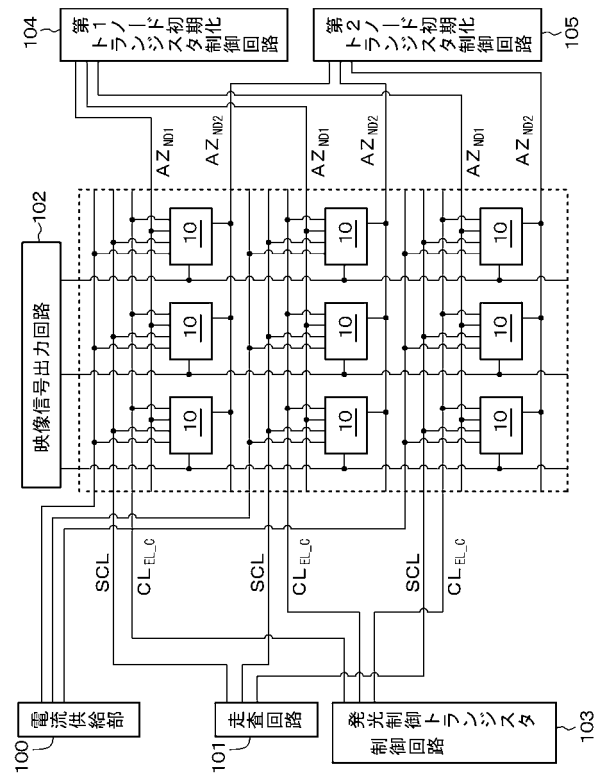
【図3】 [5Tr/1C駆動回路]



T_{Sig} : 映像信号書き込みトランジスタ
 T_{Drv} : 駆動トランジスタ
 T_{EL_C} : 発光制御トランジスタ
 T_{ND1} : 第1ノード初期化トランジスタ
 T_{ND2} : 第2ノード初期化トランジスタ
 C_1 : コンデンサ部
 ELP : 有機EL発光素子の発光部
 C_{EL} : 発光部の寄生容量
 DTL : データ線
 SCL : 走査線
 CL_{EL_C} : 発光制御トランジスタ制御線
 AZ_{ND1} : 第1ノード初期化トランジスタ制御線
 AZ_{ND2} : 第2ノード初期化トランジスタ制御線

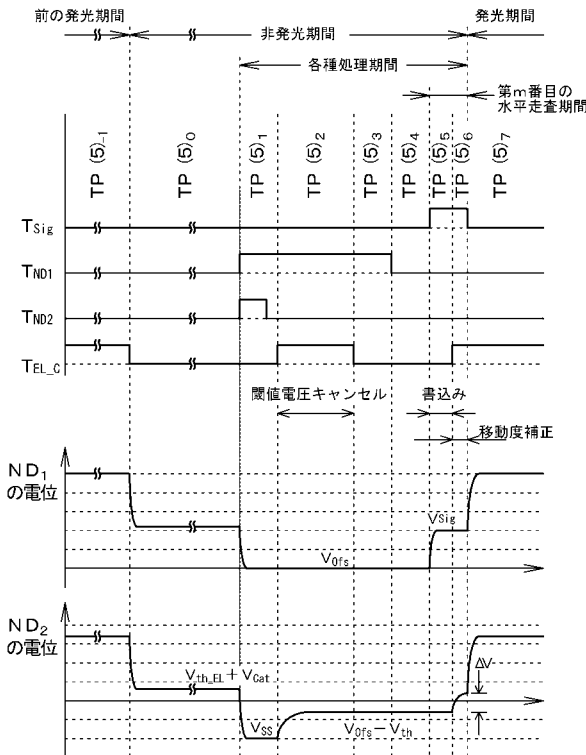
【図4】

【図4】 [5Tr/1C駆動回路構成の表示装置]



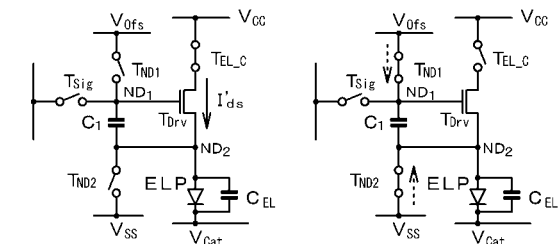
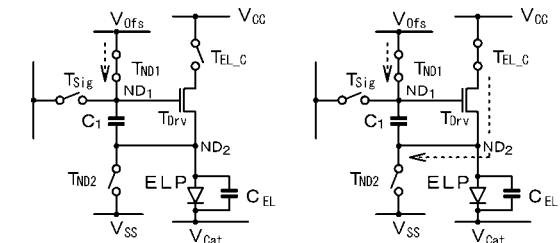
【図5】

【図5】 [5Tr/1C駆動回路]



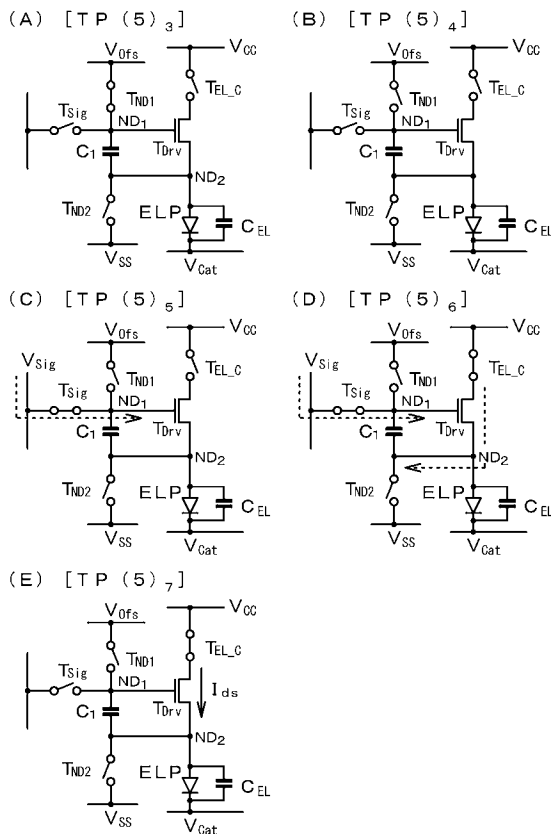
【図6】

【図6】 [5Tr/1C駆動回路]

(A) [TP(5)₋₁](B) [TP(5)₁](C) [TP(5)₁] (続き)(D) [TP(5)₂]

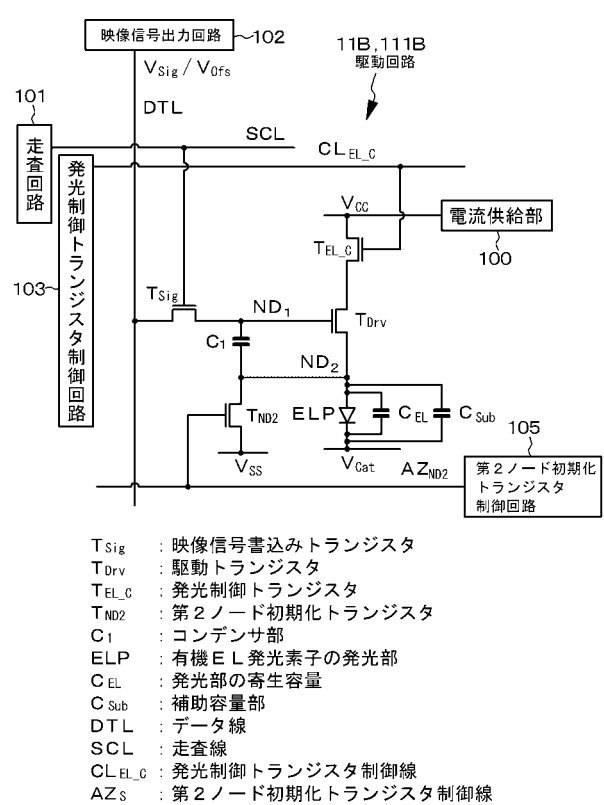
【図 7】

【図 7】 [5 Tr / 1 C 駆動回路]



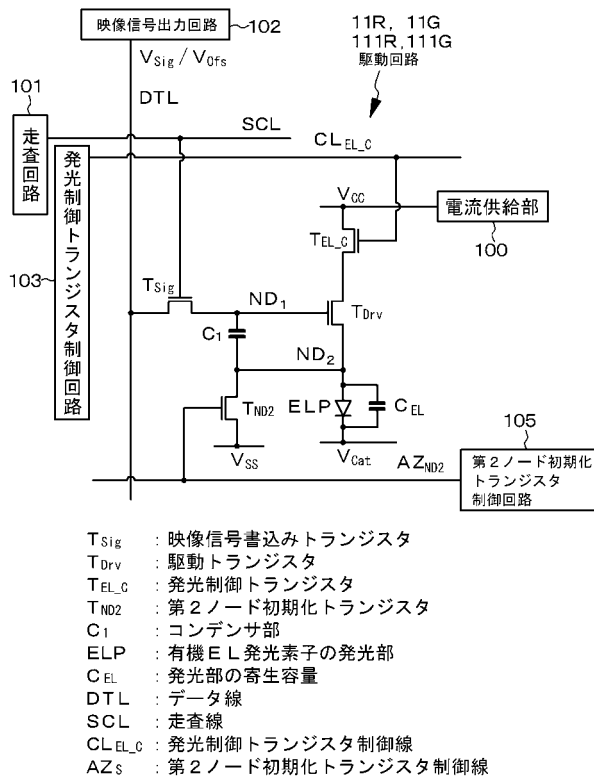
【図 8】

【図 8】 [4 Tr / 1 C 駆動回路]



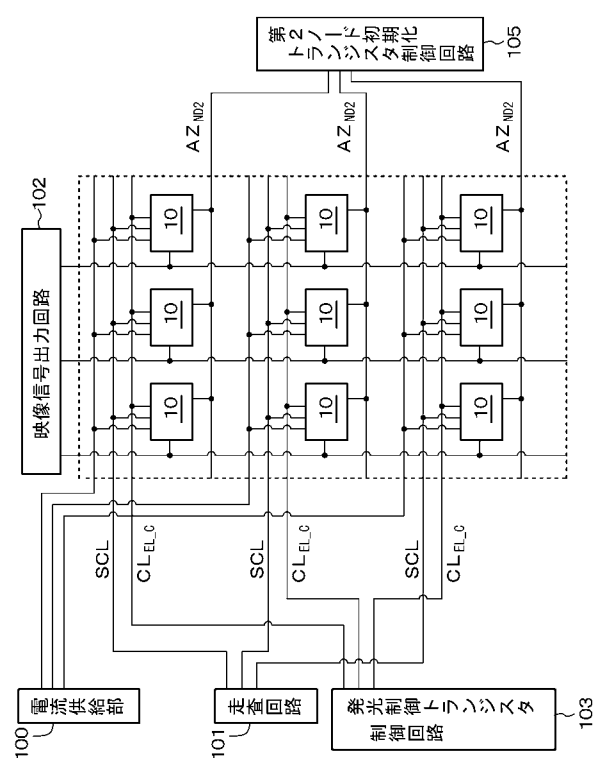
【図 9】

【図 9】 [4 Tr / 1 C 駆動回路]



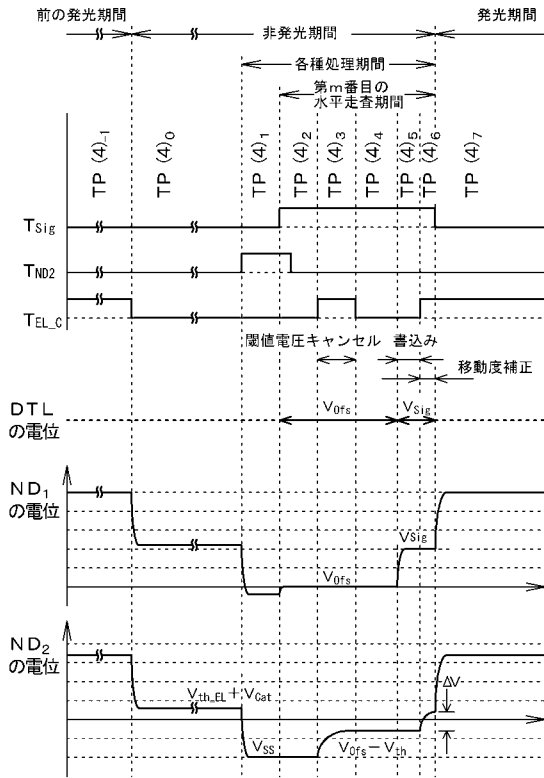
【図 10】

【図 10】 [4 Tr / 1 C 駆動回路構成の表示装置]



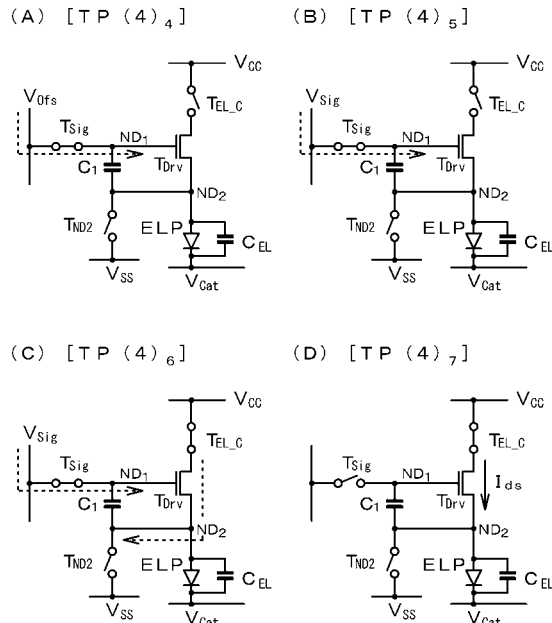
【図 1 1】

【図 1 1】 [4 Tr / 1 C 駆動回路]



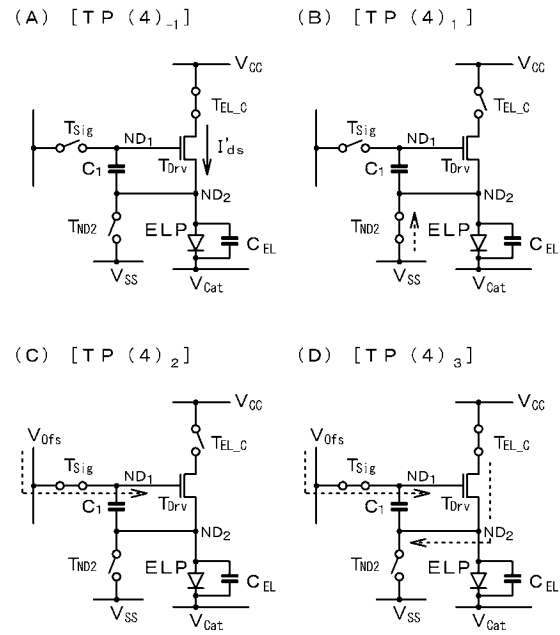
【図 1 3】

【図 1 3】 [4 Tr / 1 C 駆動回路]



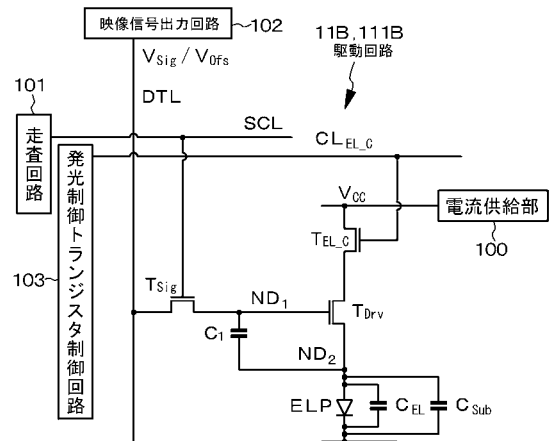
【図 1 2】

【図 1 2】 [4 Tr / 1 C 駆動回路]



【図 1 4】

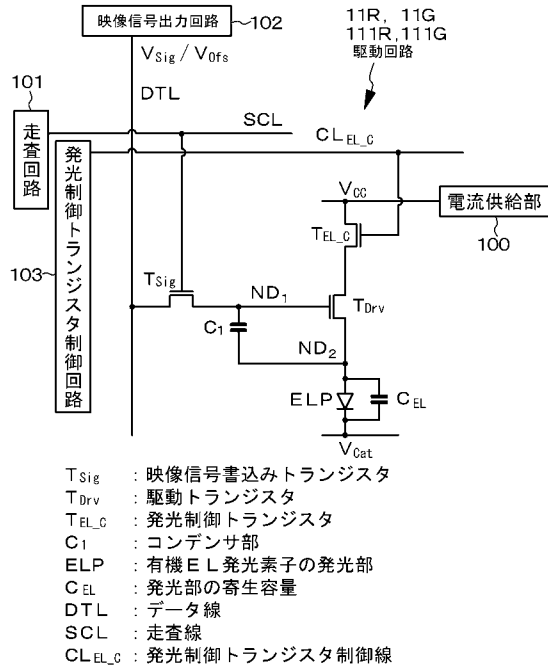
【図 1 4】 [3 Tr / 1 C 駆動回路]



T_{Sig} : 映像信号書き込みトランジスタ
 T_{Drv} : 駆動トランジスタ
 T_{EL_C} : 発光制御トランジスタ
 C_1 : コンデンサ部
 ELP : 有機EL発光素子の発光部
 C_{EL} : 発光部の寄生容量
 C_{Sub} : 補助容量部
 DTL : データ線
 SCL : 走査線
 CL_{EL_C} : 発光制御トランジスタ制御線

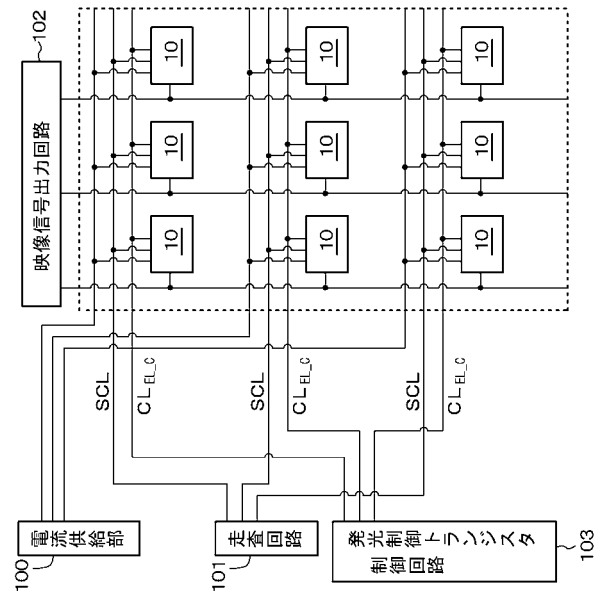
【図 15】

【図 15】 [3Tr/1C駆動回路]



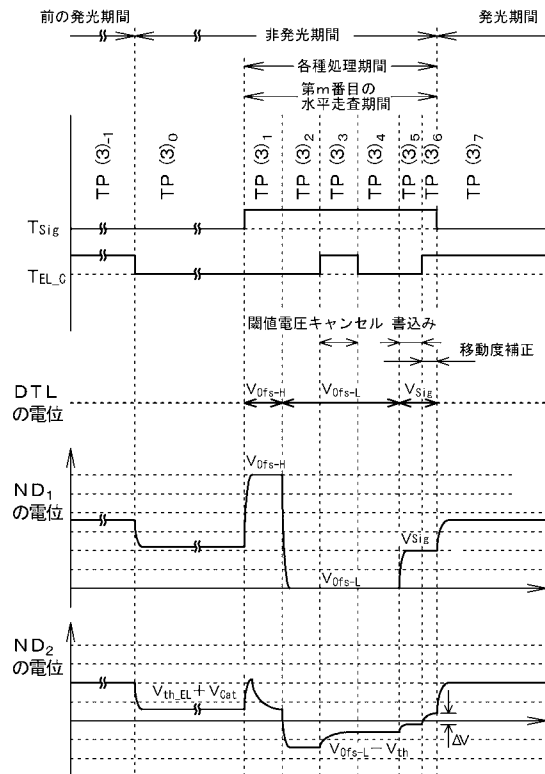
【図 16】

【図 16】 [3Tr/1C駆動回路構成の表示装置]



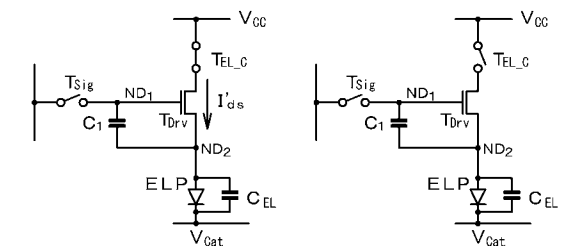
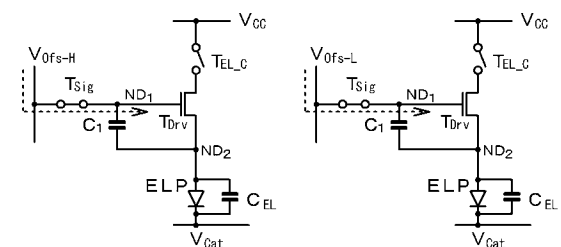
【図 17】

【図 17】 [3Tr/1C駆動回路]



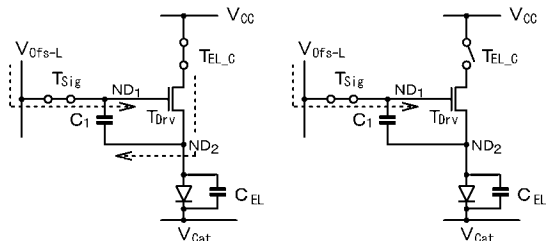
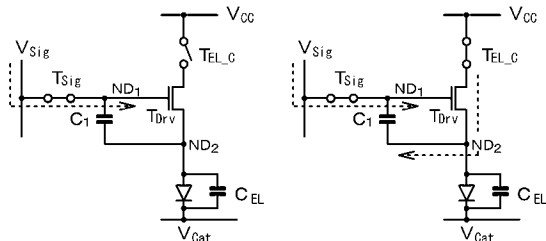
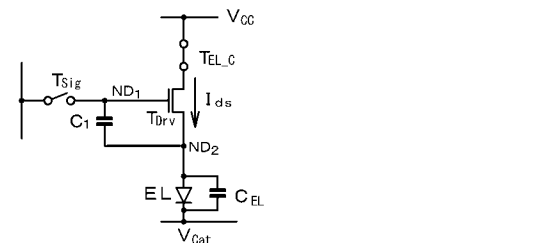
【図 18】

【図 18】 [3Tr/1C駆動回路]

(A) [TP(3)₀](B) [TP(3)₀](C) [TP(3)₁](D) [TP(3)₂]

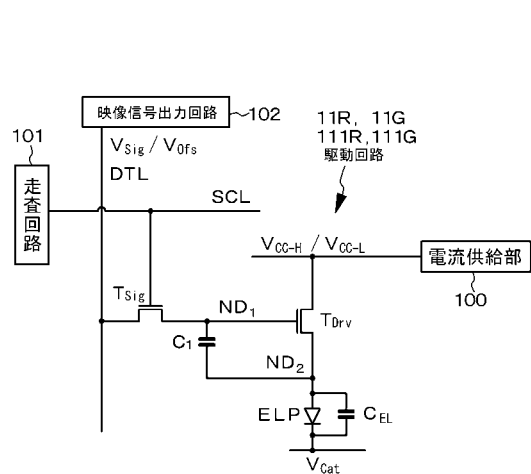
【図 19】

【図 19】 [3 Tr / 1 C 駆動回路]

(A) [TP (3)₃] (B) [TP (3)₄](C) [TP (3)₅] (D) [TP (3)₆](E) [TP (3)₇]

【図 21】

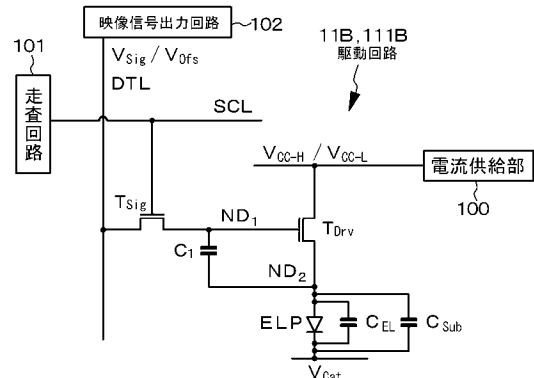
【図 21】 [2 Tr / 1 C 駆動回路]



T_{Sig} : 映像信号書き込みトランジスタ
 T_{Drv} : 駆動トランジスタ
 C_1 : コンデンサ部
 ELP : 有機EL発光素子の発光部
 C_{EL} : 発光部の寄生容量
 DTL : データ線
 SCL : 走査線

【図 20】

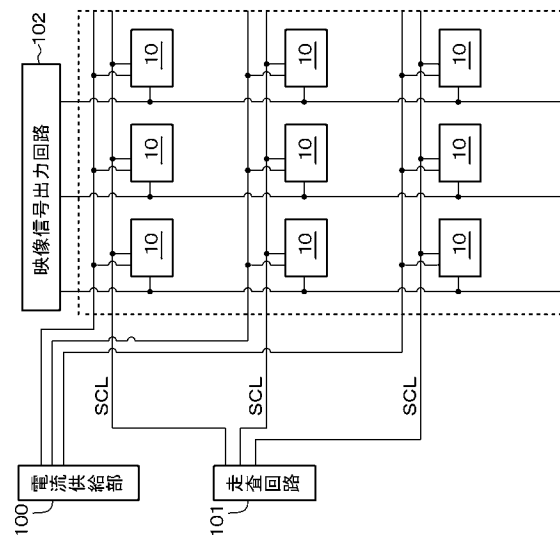
【図 20】 [2 Tr / 1 C 駆動回路]



T_{Sig} : 映像信号書き込みトランジスタ
 T_{Drv} : 駆動トランジスタ
 C_1 : コンデンサ部
 ELP : 有機EL発光素子の発光部
 C_{EL} : 発光部の寄生容量
 C_{Sub} : 補助容量部
 DTL : データ線
 SCL : 走査線

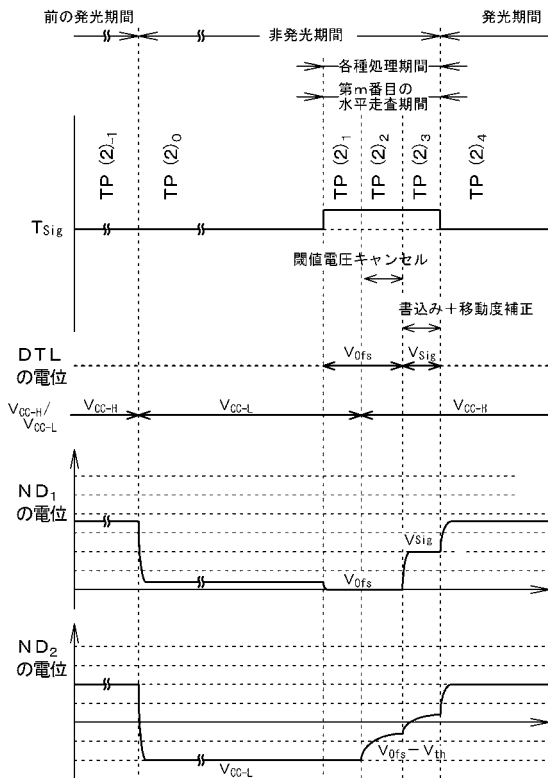
【図 22】

【図 22】 [2 Tr / 1 C 駆動回路構成の表示装置]



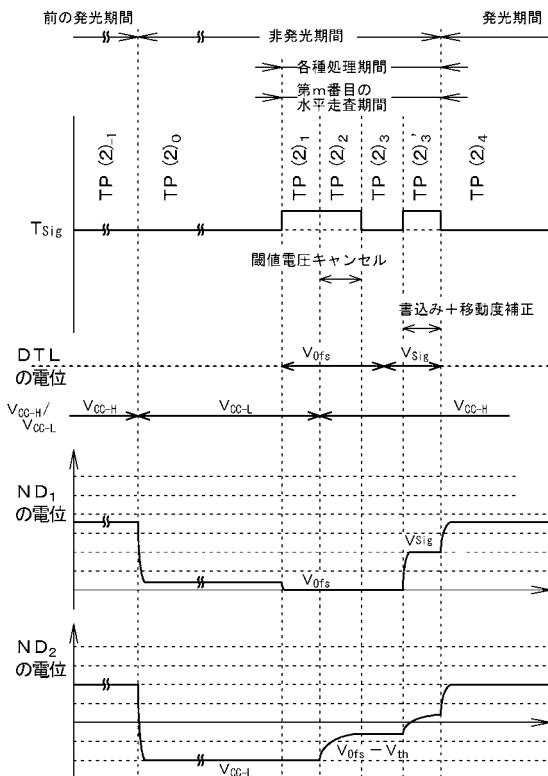
【図 2 3】

【図 2 3】 [2 Tr / 1 C 駆動回路]



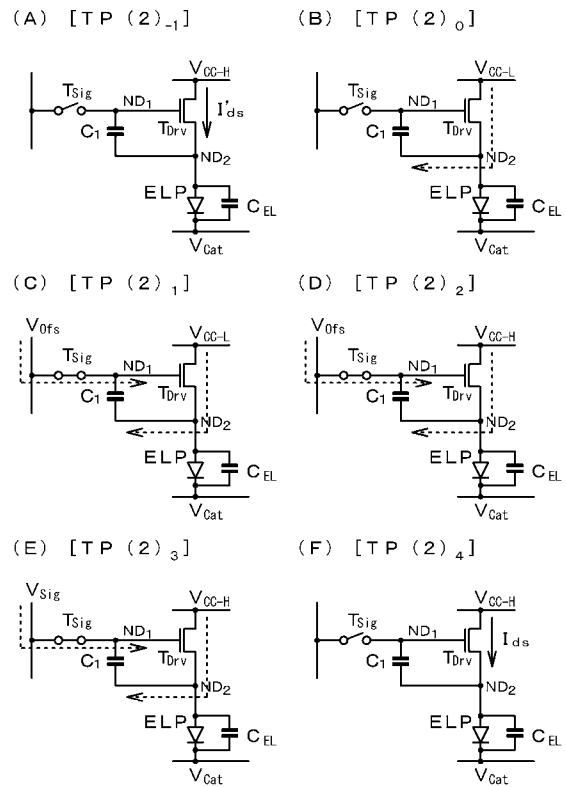
【図 2 5】

【図 2 5】 [2 Tr / 1 C 駆動回路] (変形例)



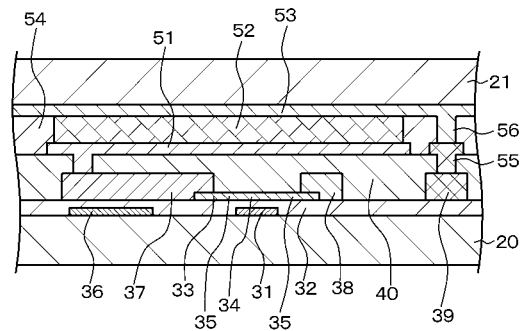
【図 2 4】

【図 2 4】 [2 Tr / 1 C 駆動回路]



【図 2 6】

【図 2 6】



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
H 0 1 L 27/32 (2006.01)	G 0 9 G 3/20 6 2 4 B	
	G 0 9 G 3/20 6 1 1 H	
	G 0 9 G 3/20 6 7 0 K	
	G 0 9 G 3/20 6 4 2 A	
	G 0 9 F 9/30 3 6 5 Z	

F ターム(参考) 5C080 AA06 BB05 DD05 DD29 EE29 FF11 HH09 JJ02 JJ03 JJ04
JJ06
5C094 AA37 AA42 BA03 BA27 CA19 CA24 GA10

专利名称(译)	<无法获取翻译>		
公开(公告)号	JP2008226491A5	公开(公告)日	2010-02-18
申请号	JP2007058885	申请日	2007-03-08
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山本哲郎 内野勝秀		
发明人	山本 哲郎 内野 勝秀		
IPC分类号	H05B33/12 G09F9/30 H01L51/50 G09G3/30 G09G3/20 H01L27/32		
CPC分类号	G09G3/325 G09G2300/0814 G09G2300/0819 G09G2300/0861 G09G2300/0876 G09G2320/0233 G09G2320/043		
FI分类号	H05B33/12.B G09F9/30.338 H05B33/14.A G09G3/30.H G09G3/30.J G09G3/20.624.B G09G3/20.611.H G09G3/20.670.K G09G3/20.642.A G09F9/30.365.Z		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/EE04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD29 5C080/EE29 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C094/AA37 5C094/AA42 5C094/BA03 5C094/BA27 5C094/CA19 5C094/CA24 5C094/GA10 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB21 5C380/AB22 5C380/AB23 5C380/AB25 5C380/AB34 5C380/AB35 5C380/AB36 5C380/AB37 5C380/AB42 5C380/BA05 5C380/BA12 5C380/BA13 5C380/BA38 5C380/BA39 5C380/BA40 5C380/BB02 5C380/BB05 5C380/BB17 5C380/BB19 5C380/BB22 5C380/BC03 5C380/BD05 5C380/BD10 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CB20 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC05 5C380/CC06 5C380/CC07 5C380/CC08 5C380/CC27 5C380/CC33 5C380/CC39 5C380/CC41 5C380/CC62 5C380/CC63 5C380/CC64 5C380/CC65 5C380/CC71 5C380/CD022 5C380/CD023 5C380/CD024 5C380/CD025 5C380/CD033 5C380/CD034 5C380/CD035 5C380/CE01 5C380/CE08 5C380/CF43 5C380/DA02 5C380/DA06 5C380/DA47		
代理人(译)	山本隆久		
其他公开文献	JP2008226491A		

摘要(译)

提供一种有机电致发光显示装置，该有机电致发光显示装置具有能够促进对进行迁移率校正处理的时间的控制的结构。有机电致发光显示装置包括多个像素，每个像素由多个子像素组成，并且每个子像素包括驱动电路11R，11G和11B以及驱动电路。由具有层叠连接有有机电致发光部的结构的有机电致发光元件构成，在形成一个像素的多个子像素中，形成一个子像素的驱动电路11B与构成该驱动电路11B的有机电致发光部并联连接的辅助电容部C子连接，该辅助电容部C子与驱动电路11B在同一平面上。它提供在内部。[选型图]图1