

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-38176

(P2004-38176A)

(43) 公開日 平成16年2月5日(2004.2.5)

(51) Int. Cl. 7

G09F 9/30
G09G 3/20
G09G 3/30
H05B 33/14

F I

G09F 9/30 365Z
G09F 9/30 330Z
G09F 9/30 338
G09G 3/20 611D
G09G 3/20 611J

テーマコード(参考)

3K007
5C080
5C094

審査請求 未請求 請求項の数 32 O L (全 22 頁) 最終頁に続く

(21) 出願番号 特願2003-271533(P2003-271533)
(22) 出願日 平成15年7月7日(2003.7.7)
(31) 優先権主張番号 2002-038995
(32) 優先日 平成14年7月5日(2002.7.5)
(33) 優先権主張国 韓国(KR)

(71) 出願人 390019839
三星電子株式会社
大韓民国京畿道水原市八達区梅灘洞416
(74) 代理人 100094145
弁理士 小野 由己男
(74) 代理人 100106367
弁理士 稲積 朋子
(72) 発明者 崔 凡 洛
大韓民国ソウル市江南区大峙1洞三星アパ
ート112棟508号
(72) 発明者 崔 ▲ジュン▼ 厚
大韓民国ソウル市西大門区靈泉洞三湖アパ
ート108棟303号

最終頁に続く

(54) 【発明の名称】 電界発光パネルとこれを有する電界発光装置

(57) 【要約】

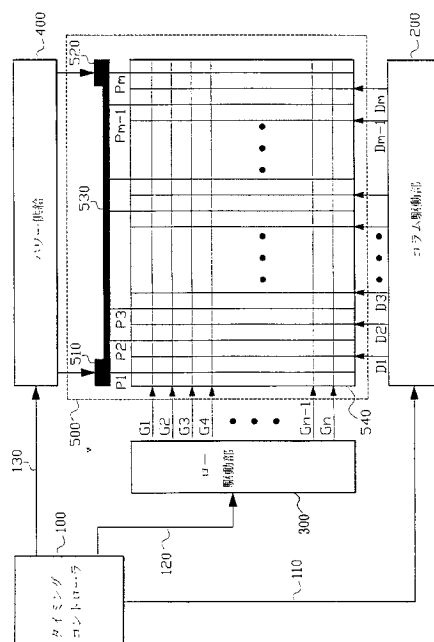
【課題】 クロストークを減少させるための有機電界発光パネルとこれを有する有機電界発光装置を提供する。

【解決手段】 データラインと、走査ラインと、電圧印加ラインと、スイッチングトランジスターと、有機電界発光素子と、駆動トランジスターを含む電界発光パネルにおいて、電圧印加ラインは、

$$L_v/P(\text{white}) < ((A(V_{\text{data}}/GS)/n) - 0.00001) / 2300$$

(ここで、 L_v は前記電圧印加ライン方向に隣接する二つ画素間の前記電圧印加ラインの抵抗値であり、 $P(\text{white})$ はホワイト階調を表示する一つの画素で発光する前記電界発光素子の抵抗、 A は1乃至4間の実数である補正係数、 V_{data} は一つの階調当りデータ電圧差異、 GS は表現しようとする前記電界発光パネルの階調数、 n は一つの前記電圧印加ラインに連結されている画素数)の条件を満足する。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

データ信号を伝達するデータラインと、

走査信号を伝達する走査ラインと、

一端を通じて印加される電源を伝達する電圧印加ラインと、

第1端が前記データラインに連結され、第2端が前記走査ラインに連結され、前記走査信号に沿って第3端を通じてデータ信号をオン/オフ出力するスイッチング素子と、

一端が基準電位に連結され、印加される電流の量に対応する光を発光する電界発光素子と、

第1端が前記電界発光素子の他端に連結され、第2端が前記電圧印加ラインに連結され、前記スイッチング素子の第3端を通じて入力されるデータ信号のオン/オフにตอบสนองして前記第1端から第2端に、または第2端から第1端に電流流れを制御して前記電界発光素子の発光を制御する駆動素子を含む電界発光パネルで、

前記電圧印加ラインは、

$(V_{max}/n) < A(V_{data}/GS)/n$ [Volt]

(ここで、 V_{max} は最大の電圧降下値であり、 n は一つの電圧印加ラインに連結されている画素数であり、 A は1乃至4間の実数である補正係数、 V_{data} は一つの階調当りのデータ電圧差異、 GS は表現しようとする前記電界発光パネルの階調数、 n は一つの前記電圧印加ラインに連結されている画素数)の条件を満足することを特徴とする電界発光パネル。

【請求項 2】

前記電圧印加ラインは前記データラインの配列方向と平行に配列されることを特徴とする請求項 1 に記載の電界発光パネル。

【請求項 3】

前記電圧印加ラインは前記走査ラインの配列方向と平行に配列されることを特徴とする請求項 1 に記載の電界発光パネル。

【請求項 4】

前記 A は 1 ~ 2 の範囲内の実数であることを特徴とする請求項 1 に記載の電界発光パネル。

【請求項 5】

前記電圧印加ラインはモリブデンタンゲステン (MoW) 層と前記モリブデンタンゲステン (MoW) に積層されたアルミニウムネオジム (AlNd) 層からなり、前記モリブデンタンゲステン (MoW) 層の厚さは約 3000 ~ 6000 の範囲であり、アルミニウムネオジム (AlNd) 層の厚さは約 500 [] (ここで、前記アルミニウムネオジム (AlNd) の非抵抗は 4.5×10^{-6} [cm]) であることを特徴とする請求項 1 に記載の電界発光パネル。

【請求項 6】

前記電圧印加ラインの他端は基準電位に連結されたことを特徴とする請求項 1 に記載の電界発光パネル。

【請求項 7】

前記 A は 2 ~ 4 の範囲の実数であることを特徴とする請求項 6 に記載の電界発光パネル。

【請求項 8】

データ信号を伝達するデータラインと、

走査信号を伝達する走査ラインと、

一端を通じて印加される電源を伝達する電圧印加ラインと、

第1端が前記データラインに連結され、第2端が前記走査ラインに連結され、前記走査信号に沿って第3端を通じてデータ信号をオン/オフ出力するスイッチング素子と、

一端が基準電位に連結され、印加される電流の量に対応する光を発光する電界発光素子と、

10

20

30

40

50

第1端が前記電界発光素子の他端に連結され、第2端が前記電圧印加ラインに連結され、前記スイッチング素子の第3端を通じて入力されるデータ信号のオン/オフに応答して前記第1端から第2端に、または第2端から第1端に電流流れを制御して前記電界発光素子の発光を制御する駆動素子を含み、

前記電圧印加ラインは、

$$(L_v/P(\text{white})) < ((A(V_{\text{data}}/GS)/n) - 0.00001) / 2300$$

(ここで、 L_v は前記電圧印加ライン方向に隣接する二つ画素間の前記電圧印加ラインの抵抗値であり、 $P(\text{white})$ はホワイトの階調を表示する一つの画素で発光する前記電界発光素子の抵抗、 A は1乃至4間の実数である補正係数、 V_{data} は一つの階調当りのデータ電圧差異、 GS は表現しようとする前記電界発光パネルの階調数、 n は一つの前記電圧印加ラインに連結されている画素数)の条件を満足することを特徴とする電界発光パネル。

10

【請求項9】

前記電圧印加ラインは前記データラインの配列方向と平行に配列されることを特徴とする請求項8に記載の電界発光パネル。

【請求項10】

前記電圧印加ラインは前記走査ラインの配列方向と平行に配列されることを特徴とする請求項8に記載の電界発光パネル。

【請求項11】

前記 A は1~2範囲内の実数であることを特徴とする請求項8に記載の電界発光パネル

20

【請求項12】

前記電圧印加ラインはモリブデンタンゲステン(MoW)層と前記モリブデンタンゲステン(MoW)に積層されたアルミニウムネオジム(AlNd)層からなり、前記モリブデンタンゲステン(MoW)層の厚さは約3000~6000の範囲であり、アルミニウムネオジム(AlNd)層の厚さは約500[](ここで、前記アルミニウムネオジム(AlNd)の非抵抗は 4.5×10^{-6} [cm])であることを特徴とする請求項8に記載の電界発光パネル。

【請求項13】

前記電圧印加ラインの他端は基準電位に連結されたことを特徴とする請求項8に記載の電界発光パネル。

30

【請求項14】

前記 A は2~4の範囲の実数であることを特徴とする請求項13に記載の電界発光パネル。

【請求項15】

外部から画像信号とこれの制御信号の提供を受けて第1及び第2タイミング信号を出力し、電源制御信号を出力するタイミング制御部と、

前記画像信号と第1タイミング信号の提供を受けてデータ信号を出力するコラム駆動部と、

前記第2タイミング信号の提供を受けて走査信号を出力するロー駆動部と、

40

前記電源制御信号の提供を受けて電源を出力する電源供給部と、

前記データ信号を伝達するデータラインと、前記走査信号を伝達する走査ラインと、一端を通じて前記電源供給部から印加される電源を伝達する電圧印加ラインと、第1端が前記データラインに連結され、第2端が前記走査ラインに連結され、前記走査信号により第3端を通じて前記データ信号をオン/オフ出力するスイッチング素子と、一端が基準電位に連結され、印加される電流の量に対応する光を発光する電界発光素子と、第1端が前記電界発光素子の他端に連結され、第2端が前記電圧印加ラインに連結され、前記スイッチング素子の第3端を通じて入力されるデータ信号のオン/オフに応答して前記第1端から第2端に、または前記第2端から第1端に電流流れを制御して前記電界発光素子の発光を制御する駆動素子からなる電界発光パネルとを含み、

50

前記電圧印加ラインは、

$$V_{max}/n < A (V_{data}/GS) / n \quad [\text{Volt}]$$

(ここで、 V_{max} は最大の電圧降下値であり、 n は一つの電圧印加ラインに連結されている画素数であり、 A は1乃至4間の実数である補正係数、 V_{data} は一つの階調当りのデータ電圧差異、 GS は表現しようとする前記電界発光パネルの階調数、 n は一つの前記電圧印加ラインに連結されている画素数)の条件を満足することを特徴とする電界発光装置。

【請求項16】

前記電圧印加ラインは前記データラインの配列方向と平行に配列されることを特徴とする請求項15に記載の電界発光装置。

10

【請求項17】

前記電圧印加ラインは前記走査ラインの配列方向と平行に配列されることを特徴とする請求項15に記載の電界発光装置。

【請求項18】

前記 A は1~2の範囲内の実数であることを特徴とする請求項15に記載の電界発光装置。

【請求項19】

前記電圧印加ラインはモリブデンタンゲステン(MoW)層と前記モリブデンタンゲステン(MoW)に積層されたアルミニウムネオジム(AlNd)層からなり、前記モリブデンタンゲステン(MoW)層の厚さは約3000~6000の範囲であり、アルミニウムネオジム(AlNd)層の厚さは約500[](ここで、前記アルミニウムネオジム(AlNd)の非抵抗は 4.5×10^{-6} [cm])であることを特徴とする請求項15に記載の電界発光装置。

20

【請求項20】

前記電圧印加ラインの他端は基準電位に連結されたことを特徴とする請求項15に記載の電界発光装置。

【請求項21】

前記 A は2~4の範囲の実数であることを特徴とする請求項20に記載の電界発光装置

【請求項22】

外部から画像信号とこれの制御信号の提供を受けて第1及び第2タイミング信号を出力し、電源制御信号を出力するタイミング制御部と、

30

前記画像信号と第1タイミング信号の提供を受けてデータ信号を出力するコラム駆動部と、

前記第2タイミング信号の提供を受けて走査信号を出力するロー駆動部と、

前記電源制御信号の提供を受けて電源を出力する電源供給部と、

前記データ信号を伝達するデータラインと、前記走査信号を伝達する走査ラインと、一端を通じて前記電源供給部から印加される電源を伝達する電圧印加ラインと、第1端が前記データラインに連結され、第2端が前記走査ラインに連結され、前記走査信号により第3端を通じて前記データ信号をオン/オフ出力するスイッチング素子と、一端が基準電位に連結され、印加される電流の量に対応する光を発光する電界発光素子と、第1端が前記電界発光素子の他端に連結され、第2端が前記電圧印加ラインに連結され、前記スイッチング素子の第3端を通じて入力されるデータ信号のオン/オフにตอบสนองして前記第1端から第2端に、または前記第2端から第1端に電流流れを制御して前記電界発光素子の発光を制御する駆動素子からなる電界発光パネルとを含み、

40

前記電圧印加ラインは、

$$L_v/P(\text{white}) < ((A (V_{data}/GS) / n) - 0.00001) / 2300$$

(ここで、 L_v は前記電圧印加ライン方向に隣接する二つ画素間の前記電圧印加ラインの抵抗値であり、 $P(\text{white})$ はホワイトの階調を表示する一つの画素で発光する前記電界発光素子の抵抗、 A は1乃至4間の実数である補正係数、 V_{data} は一つの階

50

調当りのデータ電圧差異、GSは表現しようとする前記電界発光パネルの階調数、nは一つの前記電圧印加ラインに連結されている画素数)の条件を満足することを特徴とする電界発光表示装置。

【請求項23】

前記電圧印加ラインは前記データラインの配列方向と平行に配列されることを特徴とする請求項22に記載の電界発光装置。

【請求項24】

前記電圧印加ラインは前記走査ラインの配列方向と平行に配列されることを特徴とする請求項22に記載の電界発光装置。

【請求項25】

前記Aは1~2範囲内の実数であることを特徴とする請求項23に記載の電界発光装置。

10

【請求項26】

前記電圧印加ラインはモリブデンタングステン(MoW)層と前記モリブデンタングステン(MoW)に積層されたアルミニウムネオジム(AlNd)層からなり、前記モリブデンタングステン(MoW)層の厚さは約3000~6000の範囲であり、アルミニウムネオジム(AlNd)層の厚さは約500[](ここで、前記アルミニウムネオジム(AlNd)の非抵抗は 4.5×10^{-6} [cm])であることを特徴とする請求項23に記載の電界発光装置。

【請求項27】

前記電圧印加ラインの他端は基準電位に連結されたことを特徴とする請求項22に記載の電界発光装置。

20

【請求項28】

前記Aは2~4の範囲の実数であることを特徴とする請求項22に記載の電界発光装置。

【請求項29】

データ信号を伝達するデータラインと、
走査信号を伝達する走査ラインと、
両端を通じて印加される電源を伝達する電圧印加ラインと、
第1端が前記データラインに連結され、第2端が前記走査ラインに連結され、前記走査信号に沿って第3端を通じてデータ信号をオン/オフ出力するスイッチング素子と、
一端が基準電位に連結され、印加される電流の量に対応する光を発光する電界発光素子と、
第1端が前記有機電界発光素子の他端に連結され、第2端が前記電圧印加ラインに連結され、前記スイッチング素子の第3端を通じて入力されるデータ信号のオン/オフにตอบสนองして前記第1端から第2端に、または第2端から第1端に電流流れを制御して前記有機電界発光素子の発光を制御する駆動素子を含むことを特徴とする有機電界発光パネル。

30

【請求項30】

前記電圧印加ラインは前記データラインの配列方向と平行に配列されることを特徴とする請求項29に記載の有機電界発光パネル。

40

【請求項31】

前記電圧印加ラインは前記走査ラインの配列方向と平行に配列されることを特徴とする請求項29に記載の有機電界発光パネル。

【請求項32】

前記電圧印加ラインはモリブデンタングステン(MoW)層と前記モリブデンタングステン(MoW)に積層されたアルミニウムネオジム(AlNd)層からなり、前記モリブデンタングステン(MoW)層の厚さは約3000~6000の範囲であり、アルミニウムネオジム(AlNd)層の厚さは約500[](ここで、前記アルミニウムネオジム(AlNd)の非抵抗は 4.5×10^{-6} [cm])であることを特徴とする請求項29に記載の有機電界発光パネル。

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は電界発光パネルとこれを有する電界発光装置に関するものであり、クロストークを減少させるための電界発光パネルとこれを有する電界発光装置に関するものである。

【背景技術】

【0002】

最近、使用されるディスプレイ装置としては最も広く使用しているものとして、ブラウン管(CRT)があり、コンピュータ用としては液晶表示装置(以下、LCDと称する)の比率が段々増加している。しかし、ブラウン管の場合は非常に重くて体積が大きく、LCDの場合は明るくない、側方からの視認性が悪い、効率が低いなどの短所を有している

10

【0003】

これにより、安くて、効率がよく、薄く、軽いディスプレイ装置を開発するために努力しており、そのような次世代ディスプレイ素子として注目されているものうちの一つがOrganic Light Emitting Device(OLED)である。

【0004】

このようなOLEDは特定有機物または高分子のElectroLuminescence(EL;電気を加えた時に光を放出する現象)を利用することで、バックライトを必要とせずに、LCDに比べて薄型化が可能であり、さらに安くて容易に製作することができ、広い視野角と明るい光を出す長所を有している

20

【0005】

図1は一般のOLEDに適用される画素の等価回路を説明するための図面である。

【0006】

図1に示すように、一般の有機EL駆動素子はスイッチングトランジスタ(QS)、ストレージキャパシタ(CsT)、駆動トランジスタ(QD)及び有機EL素子(OLED)により構成され、電圧印加ライン(VDD)はデータラインを形成する時、データラインと平行である方向、即ち、図1上下方向に形成され、各電圧印加ラインにはゲートライン数に対応する画素が連結される。

30

【0007】

駆動時、有機ELディスプレイ装置はCRTのようなディスプレイ装置に比べて輝度が相対的に低いために、一つの横走査ラインを選択する時のみ、発光される手動駆動方式を利用せずに、発光デューティを大幅に増やしたアクティブ駆動方式を使用する。このようなアクティブ駆動方式を採用する有機ELディスプレイ装置をAMOLED(Active Matrix OLED)と称する。ここで、発光セルの活性層は注入された電流密度に比例して光を発散する。

【0008】

このような有機電界発光パネル(以下、OLEDパネルと称する)では、電圧印加ライン(VDD)方向にクロストークが発生する。

40

【0009】

図2は一般の有機電界発光パネルで発生するクロストーク現象を説明するための図面である。

【0010】

図2に示すように、ホワイトを表示しないコラムAの場合、VDD電圧降下が小さい。一方、ホワイトを表示しなければならないコラムBの場合、VDD電圧降下が多くなり、コラムBのVDDラインから電流を供給を受けるコラムBの画素は意図した階調より暗い階調の光を出す。

【0011】

このことから、ホワイトブロックの上下は周囲より暗い階調を表示することになり、ク

50

ロストークが発生する。また、ホワイト面積が増加することにより、VDD電圧降下が激しくなり、ホワイトブロックの上下部分がさらに暗くなってクロストークが激しくなる。

【0012】

このように、暗い背景でホワイトブロックが存在する場合には、ホワイトブロックの上下に周囲より暗く見え、ホワイトブロックの長さが長くなると、上下は周囲よりさらに暗く見えるクロストークが発生する問題点がある。

【0013】

また、発光面積が増加するほど輝度は減少し、発光面積が小さくなると、輝度は逆に増加し、垂直方向の輝度変化が水平方向の輝度変化より大きく示される問題点がある。

【発明の開示】

【発明が解決しようとする課題】

【0014】

本発明の目的は、垂直または水平方向の電圧降下を減少させてクロストークを防止するための電界発光パネルを提供することにある。

【0015】

本発明の他の目的は、電界発光パネルを有する電界発光表示装置を提供することにある。

【課題を解決するための手段】

【0016】

上述した目的を達成するための本発明による電界発光パネルは、データ信号を伝達するデータラインと、走査信号を伝達する走査ラインと、一端を通じて印加される電源を伝達する電圧印加ラインと、第1端が前記データラインに連結され、第2端が前記走査ラインに連結され、前記走査信号に沿って第3端を通じてデータ信号をオン/オフ出力するスイッチング素子と、一端が基準電位に連結され、印加される電流の量に対応する光を発光する電界発光素子と、第1端が前記電界発光素子の他端に連結され、第2端が前記電圧印加ラインに連結され、前記スイッチング素子の第3端を通じて入力されるデータ信号のオン/オフに応答して前記第1端から第2端に、または第2端から第1端に電流流れを制御して前記電界発光素子の発光を制御する駆動素子を含む電界発光パネルで、前記電圧印加ラインは、

$(V_{max}/n) < A(V_{data}/GS)/n$ [Volt]

(ここで、 V_{max} は最大の電圧降下値であり、 n は一つの電圧印加ラインに連結されている画素数であり、 A は1乃至4間の実数である補正係数、 V_{data} は一つの階調当りのデータ電圧差異、 GS は表現しようとする前記電界発光パネルの階調数、 n は一つの前記電圧印加ラインに連結されている画素数)の条件を満足することを特徴とする。

【0017】

上述した目的を達成するための本発明による電界発光パネルは、データ信号を伝達するデータラインと、走査信号を伝達する走査ラインと、一端を通じて印加される電源を伝達する電圧印加ラインと、第1端が前記データラインに連結され、第2端が前記走査ラインに連結され、前記走査信号に沿って第3端を通じてデータ信号をオン/オフ出力するスイッチング素子と、一端が基準電位に連結され、印加される電流の量に対応する光を発光する電界発光素子と、第1端が前記電界発光素子の他端に連結され、第2端が前記電圧印加ラインに連結され、前記スイッチング素子の第3端を通じて入力されるデータ信号のオン/オフに応答して前記第1端から第2端に、または第2端から第1端に電流流れを制御して前記電界発光素子の発光を制御する駆動素子を含み、前記電圧印加ラインは、

$(L_v/P(\text{white})) < ((A(V_{data}/GS)/n) - 0.00001)/2300$

(ここで、 L_v は前記電圧印加ライン方向に隣接する二つ画素間の前記電圧印加ラインの抵抗値であり、 $P(\text{white})$ はホワイトの階調を表示する一つの画素で発光する前記電界発光素子の抵抗、 A は1乃至4間の実数である補正係数、 V_{data} は一つの階調当りのデータ電圧差異、 GS は表現しようとする前記電界発光パネルの階調数、 n は一つの前記電圧印加ラインに連結されている画素数)の条件を満足することを特徴とする。

10

20

30

40

50

【0018】

上述した目的を達成するための本発明による電界発光表示装置は、外部から画像信号とこれの制御信号の提供を受けて第1及び第2タイミング信号を出力し、電源制御信号を出力するタイミング制御部と、前記画像信号と第1タイミング信号の提供を受けてデータ信号を出力するコラム駆動部と、前記第2タイミング信号の提供を受けて走査信号を出力するロー駆動部と、前記電源制御信号の提供を受けて電源を出力する電源供給部と、前記データ信号を伝達するデータラインと、前記走査信号を伝達する走査ラインと、一端を通じて前記電源供給部から印加される電源を伝達する電圧印加ラインと、第1端が前記データラインに連結され、第2端が前記走査ラインに連結され、前記走査信号により第3端を通じて前記データ信号をオン/オフ出力するスイッチング素子と、一端が基準電位に連結され、印加される電流の量に対応する光を発光する電界発光素子と、第1端が前記電界発光素子の他端に連結され、第2端が前記電圧印加ラインに連結され、前記スイッチング素子の第3端を通じて入力されるデータ信号のオン/オフに応答して前記第1端から第2端に、または前記第2端から第1端に電流流れを制御して前記電界発光素子の発光を制御する駆動素子からなる電界発光パネルとを含み、前記電圧印加ラインは、

10

$$V_{max}/n < A (V_{data}/GS)/n \quad [Volt]$$

(ここで、 V_{max} は最大の電圧降下値であり、 n は一つの電圧印加ラインに連結されている画素数であり、 A は1乃至4間の実数である補正係数、 V_{data} は一つの階調当りのデータ電圧差異、 GS は表現しようとする前記電界発光パネルの階調数、 n は一つの前記電圧印加ラインに連結されている画素数)の条件を満足することを特徴とする。

20

【0019】

上述した目的を達成するための本発明による電界発光表示装置は、外部から画像信号とこれの制御信号の提供を受けて第1及び第2タイミング信号を出力し、電源制御信号を出力するタイミング制御部と、前記画像信号と第1タイミング信号の提供を受けてデータ信号を出力するコラム駆動部と、前記第2タイミング信号の提供を受けて走査信号を出力するロー駆動部と、前記電源制御信号の提供を受けて電源を出力する電源供給部と、前記データ信号を伝達するデータラインと、前記走査信号を伝達する走査ラインと、一端を通じて前記電源供給部から印加される電源を伝達する電圧印加ラインと、第1端が前記データラインに連結され、第2端が前記走査ラインに連結され、前記走査信号により第3端を通じて前記データ信号をオン/オフ出力するスイッチング素子と、一端が基準電位に連結され、印加される電流の量に対応する光を発光する電界発光素子と、第1端が前記電界発光素子の他端に連結され、第2端が前記電圧印加ラインに連結され、前記スイッチング素子の第3端を通じて入力されるデータ信号のオン/オフに応答して前記第1端から第2端に、または前記第2端から第1端に電流流れを制御して前記電界発光素子の発光を制御する駆動素子からなる電界発光パネルとを含み、前記電圧印加ラインは、

30

$$(L_v/P(\text{white})) < ((A(V_{data}/GS)/n) - 0.00001)/2300$$

(ここで、 L_v は前記電圧印加ライン方向に隣接する二つ画素間の前記電圧印加ラインの抵抗値であり、 $P(\text{white})$ はホワイトの階調を表示する一つの画素で発光する前記電界発光素子の抵抗、 A は1乃至4間の実数である補正係数、 V_{data} は一つの階調当りのデータ電圧差異、 GS は表現しようとする前記電界発光パネルの階調数、 n は一つの前記電圧印加ラインに連結されている画素数)の条件を満足することを特徴とする。

40

【0020】

このような電界発光パネルとこれを有する電界発光表示装置によると、垂直または水平方向の電圧降下を減少させるために、電圧印加ラインの抵抗を最少化することにより、クロストークの発生を防止することができる。また、電圧印加ラインの両側縦端で同時に電源を供給してバイアス電圧を均一に供給することにより、クロストークの発生を防止することができる。

【発明の効果】

【0021】

本発明によると、垂直または水平方向に配列された電圧印加ライン(VDD)の抵抗を

50

最少化することにより、垂直または水平方向の電圧降下を最少化し、これにより垂直または水平方向に発生するクロストークを減少させることができる。

【0022】

また、電圧印加ラインの両側でVDD電圧を供給することにより、電圧印加ラインのうちの任意の地点で感じるVDD電圧を均一にして、垂直または水平方向の電圧降下を最少化し、これによりクロストークを減少させることができる。

【発明を実施するための最良の形態】

【0023】

以下、図面を参照して本発明の望ましい一実施形態をより詳細に説明する。

【0024】

図3は本発明の一実施形態による有機電界発光表示装置を説明するための図面である。

【0025】

図3に示すように、本発明の一実施形態による有機電界発光表示装置はタイミング制御部100、コラム駆動部200、ロー駆動部300、電源供給部400及び有機電界発光パネル(以下、OLEDパネルと称する)500とを含む。

【0026】

タイミング制御部100は外部のグラフィックコントローラ(図示せず)などから画像信号とこれの制御信号の提供を受けて、第1及び第2タイミング信号110、120を生成し、生成された第1タイミング信号110を画像信号と共にコラム駆動部200に出力し、生成された第2タイミング信号120をロー駆動部300に出力し、電源制御信号130を電源供給部400に出力する。

【0027】

コラム駆動部200はタイミング制御部100から画像信号と第1タイミング信号110の提供を受けてデータ信号(D1、D2、D3、...、Dm-1、Dm)をOLEDパネル500に出力する。

【0028】

ロー駆動部300はタイミング制御部100から第2タイミング信号120の提供を受けて走査信号(G1、G2、G3、...、Gn-1、Gn)をOLEDパネル500に出力する。

【0029】

電源供給部400は電源制御信号130の提供を受けてOLEDパネル500に備えられる複数の電圧印加ライン(P1、P2、P3、...、Pm-1、Pm)の一端に各々出力する。

【0030】

OLEDパネル500は第1ステーション510、第2ステーション520、第1ステーション510と第2ステーション520の連結のためのブリッジライン530を備える。また、OLEDパネル500は前述した図1で説明したように、データ信号を伝達するm個のデータライン、電源電圧を伝達するm個の電圧印加ライン、走査信号を伝達するn個のスクアンライン、スイッチングトランジスタ(QS)、駆動トランジスタ(QD)、電界発光素子(OLED)及びストレージキャパシタ(Cst)を備え、ロー駆動部300から提供される走査信号に基づいてコラム駆動部200から提供される画像信号をディスプレイする。ここで、電圧印加ラインは電圧降下が最少化されるように設計され、これに対しては後述する。

【0031】

スイッチングトランジスタ(QS)は第1端がデータラインに連結され、第2端が走査ラインに連結され、走査信号に 응답して第3端を通じてデータ信号をオン/オフ出力する。

【0032】

電界発光素子(OLED)は一端が基準電位に連結され、印加される電流の大きさに対応する光を発光する。

10

20

30

40

50

【0033】

駆動トランジスタ（QD）は第1端が有機電界発光素子（OLED）の第2端に連結され、第2端が電圧印加ラインに連結され、スイッチングトランジスタ（QS）の第3端を通じて入力されるデータ信号のオン/オフにตอบสนองして第1端から第2端に、または第2端から第1端に電流流れを制御して有機電界発光素子（OLED）の発光を制御する。

【0034】

ストレージキャパシタ（Cst）は一端がスイッチングトランジスタ（QS）の第3端に連結され、他端が電圧印加ラインに連結されて駆動電圧の提供を受けて蓄積する。

【0035】

一方、電源供給部400から供給された電源はOLEDパネル500の第1及び第2ステーション（station）510、520に各々提供され、各々のステーションに提供された電源はブリッジライン530を通じて分岐され、OLEDパネル500に備えられる電圧印加ライン（VDD LINE）に印加される。ここで、外部から印加される電源が等しくOLEDパネル500に印加されるように複数のステーションを備えることが望ましいが、図面上では2個のステーションを備えることを図示した。

【0036】

OLEDパネル500でクロストーク発生を最少化するための最適の設計条件について説明する前に、有機電界発光装置でクロストークが発生する原因について説明する。

【0037】

任意の電圧印加ライン（VDD）に連結された各画素が表示しなければならない階調情報により、その電圧印加ライン（VDD）を通じて流れる電流が決定される。万一、電流量が大きい場合、即ち、ホワイトを表示する画素が多い場合には電圧印加ライン（VDD）にかかる電圧分布が大きく変化する。

【0038】

即ち、前述した図1に示すように、2-TFT回路で各画素の階調を決定することは駆動TFT（QD）のゲート-ソース間電圧差（ V_{GS} ）、即ち、VDD電圧と駆動TFTのゲート電圧差であるので、VDD電圧が減少することになると、同一のデータ電圧が印加されても V_{GS} が減少することになって、意図した階調より暗い階調を表示することになる。このような現象はOLEDパネルの下端に行くほど（即ち、ブリッジラインから遠ざかるほど）さらに深化される。

【0039】

図4は上述した図3の有機電界発光パネルで電圧印加ラインの一部を説明するための図面として、特に、電圧印加ラインのデータラインと平行である方向、即ち、図上下方向に配列された例を図示する。

【0040】

図3と図4に示すように、2個のステーション510、520を連結するブリッジライン（BRIDGE LINE）530にはOLEDパネル500の解像度に対応する数の電圧印加ラインがコンタクトホールを通じて連結される。ここで、ブリッジライン530は3000[]厚さのアルミニウムネオジウム（AlNd）からなってゲートライン形成時に形成され、電圧印加ラインは3000[]厚さのモリブデンタングステン（MoW）からなってデータライン形成時に形成される。

【0041】

電圧印加ラインの電圧降下をさらに詳細に説明するために図5のように任意の電圧印加ライン（VDD LINE）を選択して電圧分布を計算する。

【0042】

図5は有機電界発光パネル抵抗を概念的に説明するための図面として、特に、640*480*3解像度のVGAモードを有する有機電界発光パネルの抵抗を図示し、カソード抵抗は無視する。

【0043】

図5に示すように、一つの電圧印加ライン（VDD LINE）には総数480個の画

素が並列に連結され、各画素間には電圧印加ライン抵抗 (L_v) が存在する。ここで、 R_c は電圧印加ラインとブリッジ電圧ライン間のコンタクト抵抗、 R_p は電圧印加ラインファンアウトのライン抵抗、 L_v は n 番目画素と ($n - 1$) 番目画素間の電圧印加ライン抵抗、 $V_v[n]$ は n 番目画素にかかる VDD 電圧、 $P[n]$ は任意の階調の明るさを出している n 番目画素の抵抗、 $R_v[n]$ は画素から縦端画素までの全体抵抗である。

【0044】

電圧分布を計算するための基本データを次の表1と同様であると仮定すると、任意の画素で計測される抵抗や、任意の画素に印加される電圧などを計算することができる。

【0045】

【表1】

R_c	0.00214 [Ω]	AlNd(Gate)/MoW(Data)
R_p	55 [Ω]	MoW (ここで、厚さは3000 Å、幅は7 μ m)
L_v	11.0 [Ω]	ピクセルピッチは200 μ m
$P[n]$	22.5 [Ω]	
VDD	10 [V o l t s]	

10

例えば、479番目画素で計測される抵抗は次の数式1の通りである。

$$1/R_v[479] = (1/(L_v + P[480])) + (1/P[479]) \quad \dots \text{数式 1}$$

20

前述した数式1を正規化すると、任意の画素で計測される抵抗は次の数式2の通りである。

$$1/R_v[n] = (1/(L_v + R_v[n+1])) + (1/P[n]) \quad \dots \text{数式 2}$$

ここで、 L_v は n 番目画素と $n - 1$ 番目画素間の電圧印加ライン抵抗、 $P[n]$ は任意の階調の明るさを出している n 番目画素の抵抗、 $R_v[n]$ は n 番目画素から縦端画素までの全体合成抵抗である。

【0046】

また、一番目画素で感じる電圧は次の数式3の通りである。

$$V_v[1] = R_v[1]VDD / (R_c + R_p + R_v[1]) \quad \dots \text{数式 3}$$

30

前述した数式3を正規化すると、任意の画素で感じる電圧は次の数式4の通りである。

$$V_v[n] = R_v[n] (V_v[n-1] / (L_v + R_v[n])) \quad \dots \text{数式 4}$$

ここで、 L_v は n 番目画素と $n - 1$ 番目画素間の電圧印加ライン抵抗、 $V_v[n]$ は n 番目画素にかかる VDD 電圧、 $R_v[n]$ は n 番目画素から縦端画素までの全体合成抵抗である。

【0047】

図6は一般の有機電界発光パネルで電圧降下を説明するための図面として、特に、640 * 480 * 3解像度のVGAモードを有するOLEDパネルで電圧印加ラインをデータラインと平行である方向(即ち、垂直方向)に配列し、電圧印加ラインをアルミニウムネオジウム(AlNd)に厚さが3000[]とする時、ピクセル数に対応する電圧を説明するための図面である。

40

【0048】

ここで、波形‘I’は全て画素がブラックの階調を示す時の電圧降下を説明し、波形‘II’は1乃至120画素がホワイトの階調を121乃至480画素がブラックの階調を示す時の電圧降下を説明し、波形‘III’は1乃至240画素がホワイトの階調を、241乃至480画素がブラックの階調を示す時の電圧降下を説明し、波形‘IV’は1乃至360画素がホワイトの階調を、361乃至480画素がブラックの階調を示す時の電圧降下を説明し、波形‘V’は全て画素がホワイトの階調を示す時の電圧降下を説明する。

【0049】

図6に示すように、ピクセル数が増加することにより電圧が降下することを確認するこ

50

とができる。即ち、電圧印加ライン（VDD）の方向（垂直方向）への電圧は電源供給源から遠ざかるほど低下し、ホワイト階調を表示している画素が多い場合に、その降下幅はさらに大きい。特に、波形‘V’に示すように、全て画素がホワイトの階調を示す場合には、電圧降下が0.54[Volts]までなされることが確認できる。

【0050】

勿論、図面上では電圧印加ラインがデータラインと平行する方向で形成され、これに基づいて垂直クロストークを説明したが、これと類似するように電圧印加ラインを走査ラインと平行する方向で形成しても水平クロストークを説明することもできる。

【0051】

このように、垂直または水平方向の電圧降下は全体有機電界発光パネルの輝度均一性を減少させる。また、一つのコラムまたは一つのローが表示する階調情報により電圧分布特性が変化することが確認できるが、このような特性がクロストークと面積による輝度変化を起る原因である。 10

【0052】

一般に、有機電界発光装置での階調表現はVDD電圧とデータ電圧の差異、即ち、駆動TFTのゲート-ソース電圧差（ V_{GS} ）により決定される。

【0053】

万一、垂直方向にVDD電圧が低下すると、画素により駆動TFTのゲート-ソース電圧差（ V_{GS} ）が影響を受け、階調が変わる。勿論、水平方向に電圧印加ラインが形成された場合にも同一に適用されることができ。 20

【0054】

このような点で、本発明の一実施形態では垂直または水平方向に発生するクロストークや輝度変化を最少化するために、電圧印加ラインの抵抗を最少化するためのOLEDパネルを開示する。

【0055】

まず、垂直方向への電圧降下を減少させるために上述した数式4から次の数式5を誘導することができる。

$$Vv[n-1]/Vv[n]=1+(Lv/Rv[n]) \quad \dots \text{数式 5}$$

上述した数式5で、 $Vv[n-1]/Vv[n]$ が‘1’に近接するためには $Lv/Rv[n]$ が‘0’であることが望ましい。その理由は、任意の画素で感じる電圧とこれに隣接する画素で感じる電圧間の差は‘0’であることが望ましいからである。 30

【0056】

一方、 $Lv/Rv[n]$ は前述した数式2から次の数式6のように誘導することができる。

$$Lv/Rv[n]=(1/((Rv[n+1]/Lv)+1))+(Lv/P[n]) \quad \dots \text{数式 6}$$

前述した数式6に示すように、隣接する二つライン間のブリッジラインの抵抗（ Lv ）は最小であり、 $P[n]$ は任意の階調の明るさを出しているn番目画素の抵抗（ $P[n]$ ）は最大であることが望ましい。

【0057】

このような点で、ブリッジラインの抵抗（ Lv ）を最小化するためには、低抵抗金属の電圧印加ラインを使用したり、電圧印加ラインの厚さを増加させることが望ましい。 40

【0058】

一方、n番目画素の抵抗（ $P[n]$ ）を最大化するためには、同一電圧で画素に電流を若干流さなければならないが、電流を若干流すようにしながら、同一輝度を維持するためには、結局、有機電界発光素子（EL）素子の効率[cd/A]を増加させることが望ましい。

【0059】

そうすると、以上で説明したことに基づいて、クロストークを防止するための条件に対して説明する。

【0060】

一般に、階調表現は電圧印加ラインに印加されるVDD電圧とデータラインに印加されるデータ電圧の差異、即ち、駆動TFTの駆動TFTのゲート-ソース電圧差(V_{GS})により決定される。しかし、垂直方向にVDD電圧が降下することになると、 V_{GS} が影響を受けて、従って所望の階調が表示されなくなる。

【0061】

即ち、クロストークを防止するための特定電圧印加ラインで電圧の最大差(V_{max})は次の数式7の通りである。

$$V_{max} < data/GS \quad \dots \text{数式7}$$

ここで、 V_{max} は最大の電圧降下値であり、 $data$ は使用するデータ電圧範囲であり、 GS はグレースケール(Gray Scale)として、表示しようとする階調数である。

10

【0062】

即ち、一つの電圧印加ラインで発生することができる最大の電圧降下値(V_{max})が一つの階調当りのデータ電圧の差異より小さくしなければ、クロストークを防止することができない。

【0063】

より詳細には、ホワイトの階調のデータ電圧とブラックの階調のデータ電圧の差異であるデータ電圧の使用範囲を階調数に分けた値より小さくしなければならない。例えば、データ電圧を0乃至5[Volts]間の電圧に使用する場合、階調数64を表現するためには、階調当りのデータ電圧の差異は約0.078[Volts](即ち、5[Volts]/64)である。

20

【0064】

特に、電圧印加ラインの電圧降下が最も大きく起こる場合は全て画素がホワイトの階調を表示する場合である。だから、均一である画質のためには、任意の電圧印加ラインに連結された全て画素がホワイトの階調を表示する時、その電圧印加ラインの電圧降下が約0.078[Volts]未満になければならない。

【0065】

一方、最大の電圧降下値(V_{max})はホワイトの階調の明るさを出す画素の抵抗 P (white)とブリッジラインの抵抗(L_v)との比率に適應する関数である。ここで、 L_v は電圧印加ライン方向に隣接する二つ画素間の電圧印加ライン抵抗であり、 P (white)はホワイトの階調を表示している一つの画素で発光している有機電界発光素子の抵抗、即ち、陰極と陽極間にかかる電圧を流れる電流に分けた値である。

30

【0066】

図7は最大の電圧降下値(V_{max})と L_v/P (white)の関係を図示し、特に、7インチWVGA OLEDパネルを基準に計算された値である。

【0067】

図7に示すように、ブリッジラインの抵抗(L_v)が変化する場合とホワイトの階調の画素抵抗 P (white)が変化する場合には、最大の電圧降下値(V_{max})と L_v/P (white)の関係は殆ど同一である。

【0068】

このような、結果に基づいて一般に適用することができるクロストーク防止条件を提示することができる。ここで、OLEDパネルの解像度による影響を考慮するために最大の電圧降下値(V_{max})を該当電圧印加ラインに連結された画素数(n)に分けた値を導入する。

40

【0069】

図8は最大の電圧降下値(V_{max})は n に分けた値と L_v/P (white)の関係を説明するための図面である。

【0070】

図8に示すように、一つの電圧印加ラインに連結された画素数を最大の電圧降下値に分けた値と L_v/P (white)は線形関係にあることを確認することができる。だから

50

、クロストークを防止するためには次の数式 8 のような条件が満足されなければならない。

$$V_{max}/n < A (V_{data}/GS) / n \quad [\text{Volt}] \quad \dots \text{数式 8}$$

ここで、 V_{max} は最大の電圧降下値であり、 n は一つの電圧印加ラインに連結されている画素数であり、 A は 1 乃至 2 間の実数である補正係数、 V_{data} は使用するデータ電圧範囲であり、 GS は階調スケールとして、表現しようとする階調数である。

【0071】

前述した数式 8 の V_{max}/n は次の数式 9 のように $L_v / P (\text{white})$ と線形関係がある。

$$V_{max}/n = (2300 L_v / P (\text{white})) + 0.00001 \quad \dots \text{数式 9}$$

これより、クロストーク防止のための $L_v / P (\text{white})$ の範囲は次の数式 10 の通りである。

$$L_v / P (\text{white}) < ((A (V_{data}/GS) / n) - 0.00001) / 2300 \quad \dots \text{数式 10}$$

ここで、 L_v は電圧印加ライン方向に隣接する二つ画素間の電圧印加ライン抵抗、 $P (\text{white})$ はホワイトの階調を表示する一つの画素で発光している有機電界発光素子の抵抗、即ち、陰極と陽極間にかかる電圧を流れる電流に分けた値、 A は補正係数として、1 乃至 2 間の実数、 V_{data} は一つの階調当りのデータ電圧差異、即ち、データ電圧使用範囲（ホワイトの階調のデータ電圧とブラックの階調のデータ電圧の差異）を階調数に分けた値、 GS は表現しようとする階調数、 n は一つの電圧印加ラインに連結されている画素数である。

【0072】

万一、VGA の場合、上述した数式 10 を満足するための $L_v / P (\text{white})$ の範囲は次の数式 11 のように整理することができる。

$$L_v / P (\text{white}) < (A (0.078 / 480) - 0.00001) / 2300 = 66300 \times A \quad \dots \text{数式 11}$$

一方、電圧降下を減少させるために電圧印加ラインを $AlNd$ を 3000 とする場合の結果を次に示した。

【0073】

図 9 は本発明による有機電界発光パネルで電圧降下の一例を説明するための図面として、特に、 $640 \times 480 \times 3$ 解像度の VGA モードを有する OLED パネルで電圧印加ラインをデータラインと平行である方向（即ち、垂直方向）に配列し、電圧印加ラインをアルミニウムネオジム（ $AlNd$ ）に厚さが 3000 [] とする時、ピクセル数に対応する電圧を説明するための図面である。ここで、波形 'I' は全て画素がブラックの階調を示す時の電圧降下を説明し、波形 'II' は 1 乃至 120 画素がホワイトの階調を、121 乃至 480 画素がブラックの階調を示す時の電圧降下を説明し、波形 'III' は 1 乃至 240 画素がホワイトの階調を、241 乃至 480 画素がブラックの階調を示す時の電圧降下を説明し、波形 'IV' は 1 乃至 360 画素がホワイトの階調を、361 乃至 480 画素がブラックの階調を示す時の電圧降下を説明し、波形 'V' は全て画素がホワイトの階調を示す時の電圧降下を説明する。

【0074】

図 9 に示すように、ピクセル数増加時に全て画素がホワイトを表示する時の電圧降下は約 0.22 [Volts] であることが確認できる。

【0075】

さらに、電圧降下を減少させるために、電圧印加ラインを $AlNd6, 000$ [] にする場合の結果は、次の図 10 の通りである。

【0076】

図 10 は本発明による有機電界発光パネルで電圧降下の他の例を説明するための図面として、特に、 $640 \times 480 \times 3$ 解像度の VGA モードを有する OLED パネルで電圧印加ラインをデータラインと平行である方向（即ち、垂直方向）に配列し、電圧印加ラインをアルミニウムネオジム（ $AlNd$ ）に厚さが 3000 [] とする時、ピクセル数に対応する電圧を説明するための図面である。ここで、波形 'I' は全て画素がブラックの階調

10

20

30

40

50

を示す時の電圧降下を説明し、波形‘II’は1乃至120画素がホワイトの階調を、121乃至480画素がブラックの階調を示す時の電圧降下を説明し、波形‘III’は1乃至240画素がホワイトの階調を、241乃至480画素がブラックの階調を示す時の電圧降下を説明し、波形‘IV’は1乃至360画素がホワイトの階調を、361乃至480画素がブラックの階調を示す時の電圧降下を説明し、波形‘V’は全て画素がホワイトの階調を示す時の電圧降下を説明する。

【0077】

図10に示すように、ピクセル数の増加時に全て画素がホワイトを表示する時の電圧降下は約0.12[Volts]に減少することが確認できる。

【0078】

以上で説明したように、本発明の一実施形態によると、垂直または水平方向に配列された電圧印加ライン(VDD)の抵抗を最少化することにより、垂直または水平方向の電圧降下を最少化し、これにより垂直または水平方向に発生するクロストークを減少させることができる。

【0079】

一方、本発明の他の実施形態では垂直または水平方向に発生するクロストークや輝度変化を最少化するために、電圧印加ラインの両端で電源電圧を提供するための電界発光表示装置を開示する。

【0080】

図11は本発明の他の実施形態による有機電界発光装置を説明するための図面である。

【0081】

図11に示すように、本発明の他の実施形態による有機電界発光装置はタイミング制御部100、コラム駆動部200、ロー駆動部300、電源供給部400及びOLEDパネル600とを含み、上述した図3と比較する時に同一の構成要素については同じ図面符号を付与し、その説明は省略する。

【0082】

電源供給部400は電源制御信号130の提供を受けてOLEDパネル500に備えられる複数の電圧印加ラインの両端に各々出力する。

【0083】

OLEDパネル600は第1ステーション610、第2ステーション620、第1ステーション610と第2ステーション620の連結のための第1ブリッジライン630、第3ステーション640、第4ステーション650、第3ステーション640と第4ステーション650の連結のための第2ブリッジライン660を備える。また、OLEDパネル600は上述した図1で説明したように、データ信号を伝達するm個のデータライン、第1乃至第2ブリッジライン630、660から提供される電源電圧を伝達するm個の電圧印加ライン、走査信号を伝達するn個のスキャンライン、スイッチングトランジスタ(QS)、駆動トランジスタ(QD)、有機電界発光素子(OLED)及びストレージキャパシタ(Cst)を備え、ロー駆動部300から提供される走査信号に基づいてコラム駆動部200から提供される画像信号をディスプレイする。ここで、電圧印加ラインは電圧降下が最少化されるように設計され、これについては後述する。

【0084】

このように、電圧印加ライン(VDD LINE)の電圧降下を最少化するために電圧印加ライン(VDD LINE)の上下両側で同時にVDD供給を供給することにより、最大の電圧降下値(Vmax)を約1/2に減少させる。その理由は、一つの電圧印加ラインが担当する画素数は実質的に半分になるためである。

【0085】

だから、電圧印加ライン(VDD LINE)の両側で同時にVDD供給を供給する時、クロストークを防止するための条件は次の数式12の条件を備えなければならない。

$$V_{max}/n < A(V_{data}/GS)/0.5n \quad \text{--- 数式 12}$$

ここで、Vmaxは最大の電圧降下値であり、nは一つの電圧印加ラインに連結され

10

20

30

40

50

ている画素数であり、Aは補正係数として、1乃至2間の実数、Vdataは一つの階調当りのデータ電圧差異、即ち、データ電圧使用範囲（ホワイトの階調のデータ電圧とブラックの階調のデータ電圧の差異）を階調数に分けた値、GSは表現しようとする階調数である。一方、前記の数式12を数式8のように表現する場合、補正係数Aは1乃至4間の実数で表現される。

【0086】

上述した数式12のVmax/nは前記の数式9のようにLv/P(white)と線形関係があるので、これを整理すると、クロストーク防止のためのLv/P(white)の範囲は次の数式13の通りである。

$$Lv/P(\text{white}) < ((A(V_{\text{data}}/GS)/0.5n) - 0.00001) / 2300 \quad \dots \text{数式13}$$

10

ここで、Lvは電圧印加ライン方向に隣接する二つ画素間の電圧印加ライン抵抗、P(white)はホワイトの階調を表示する一つの画素で発光している電界発光素子の抵抗、即ち、陰極と陽極間にかかる電圧を流れる電流に分けた値、Aは補正係数として、1乃至2間の実数、Vdataは一つの階調当りのデータ電圧差異、即ち、データ電圧使用範囲（ホワイトの階調のデータ電圧とブラックの階調のデータ電圧の差異）を階調数に分けた値、GSは表現しようとする階調数、nは一つの電圧印加ラインに連結されている画素数である。一方、前記の数式13を数式10のように表現する場合、補正係数Aは1乃至4間の実数に表現される。

【0087】

万一、OLEDパネルの解像度がVGA(640*480*3)である場合には、数式13を満足するためのLv/P(white)の範囲は次の数式14の通りである。

20

$$Lv/P(\text{white}) < (137000A) \quad \dots \text{数式14}$$

このような場合、電圧印加ラインをAlNdにして厚さを6000にすると、電圧降下を0.08[Volts]まで低下させることができる。ここで、AlNdの非抵抗は 4.5×10^{-6} [cm]である。

【0088】

以上で説明したように、本発明の他の実施形態によると、電圧印加ラインの両側でVDD電圧を供給することにより、電圧印加ラインのうちの任意の地点で感じるVDD電圧を均一にして、垂直または水平方向の電圧降下を最少化し、これによりクロストークを減少させることができる。

30

【0089】

以上で説明したように、全て画素がホワイト階調を表示する時、一般的なOLEDパネルと本発明によるOLEDパネルに対して電圧印加ライン別最大の電圧差(Vmax)を整理すると、次の表2の通りである。

【0090】

【表2】

		電圧印加ラインの電圧差 (ΔV_{max})
64グレー具現のための間隔		0.078 [Volts]
電流供給ライン	Mow3,000 [Å]	0.54 [Volts]
	AlNd3,000 [Å] / Mow500 [Å]	0.22 [Volts]
	AlNd6,000 [Å] / Mow500 [Å]	0.12 [Volts]
	AlNd3,000 [Å] / Mow500 [Å] ただ、電圧を上下で同時供給	~0.08 [Volts]

40

前記した表2で図示したように、クロストークの発生なしに64階調を具現するために

50

電圧印加ラインの電圧差は 0.078 [V o l t s]を要求する。しかし、一般のO L E Dパネルでは電圧印加ラインを 3000 []のモリブデンタングステン (M o W) で具現する場合には、電圧降下が 0.54 [V o l t s]までになる (図6で図示)。

【0091】

しかし、本発明では電圧降下を減少させるために電圧印加ライン具現時にアルミニウムネオジム (A l N d) とモリブデンタングステン (M o W) 厚さを各々 3000 []、 500 [] (ここで、A l N dの非抵抗は 4.5×10^{-6} [c m]) にする場合には、全て画素がホワイトを表示する時の電圧降下は約 0.22 [V o l t s]であった (図9に図示)。

【0092】

また、さらに電圧降下を減少させるために電圧印加ライン具現時にアルミニウムネオジム (A l N d) とモリブデンタングステン (M o W) 比をA l N d 6000 [] / M o W 500 [] (ここで、A l N dの非抵抗は 4.5×10^{-6} [c m]) にする場合には、全て画素がホワイトを表示する時の電圧降下は約 0.12 [V o l t s]に減少した (図10に図示)。

【0093】

また、さらに電圧降下を減少させるために電圧印加ライン具現時にアルミニウムネオジム (A l N d) とモリブデンタングステン (M o W) 厚さを各々 6000 []、 500 [] (ここで、A l N dの非抵抗は 4.5×10^{-6} [c m]) にし、電圧印加ラインに印加する電源を両端で印加する場合には、全て画素がホワイト階調を表示する時の電圧降下は約 0.08 [V o l t s]以下に減少した。

【0094】

上述した図3と図11では、データラインとスキャンラインと電圧印加ラインを通じて一つの画素を定義し、ここで、定義される一つの画素内にはスイッチングトランジスタ (Q S)、駆動トランジスタ (Q D)、電界発光素子 (O L E D) 及びストレージキャパシタ (C s t) を備えるO L E Dパネル500のクロストークを減少させるための例について説明した。しかし、当業者であれば、上述した実施形態以外にも多様な実施形態が可能である。

【0095】

例えば、各々の有機セル毎に上述したスイッチングトランジスタとストレージキャパシタの共通端に別途の第2スイッチングトランジスタをさらに備え、上述した第2スイッチングトランジスタのゲート端子にデータ消去信号を印加するための信号ラインをさらに備えるO L E Dパネルにも同一に適用されることができる。

【0096】

以上、本発明の実施例によって詳細に説明したが、本発明はこれに限定されず、本発明が属する技術分野において通常の知識を有するものであれば本発明の思想と精神を離れることなく、本発明を修正または変更できるであろう。

【図面の簡単な説明】

【0097】

【図1】一般の有機電界発光パネルで適用される画素の等価回路を説明するための図面である。

【図2】一般の有機電界発光パネルでクロストーク現象を説明するための図面である。

【図3】本発明の一実施形態による有機電界発光装置を説明するための図面である。

【図4】図3の電界発光パネルで電圧印加ラインの一部を説明するための図面である。

【図5】有機電界発光パネルの抵抗を概念的に説明するための図面である。

【図6】一般の有機電界発光パネルで電圧降下を説明するための図面である。

【図7】最大の電圧降下値 (V_{max}) と $L v / P (white)$ の関係を図示する。

【図8】最大の電圧降下値 (V_{max}) は n に分けた値と $L v / P (white)$ の関係を説明するための図面である。

【図9】本発明による有機電界発光パネルで電圧降下の一例を説明するための図面である

10

20

30

40

50

。

【図10】本発明による有機電界発光パネルで電圧降下の他の例を説明するための図面である。

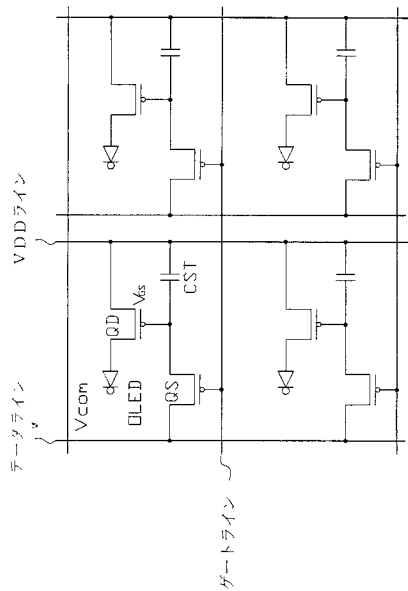
【図11】本発明の他の実施形態による有機電界発光装置を説明するための図面である。

【符号の説明】

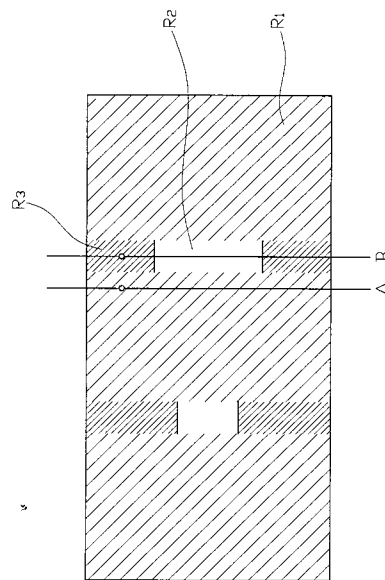
【0098】

- 100 タイミング制御部
- 110 第1タイミング信号
- 120 第2タイミング信号
- 200 コラム駆動部
- 300 ロー駆動部
- 400 電源供給部
- 500 OLEDパネル
- 510 第1ステーション
- 520 第2ステーション

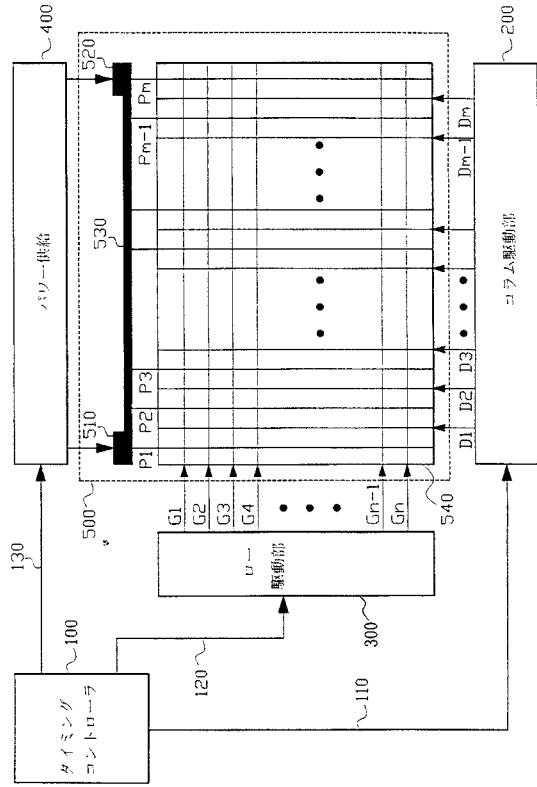
【図1】



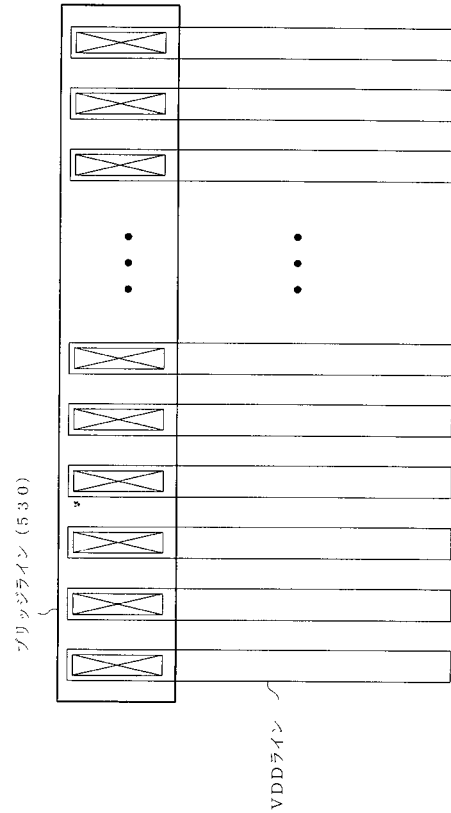
【図2】



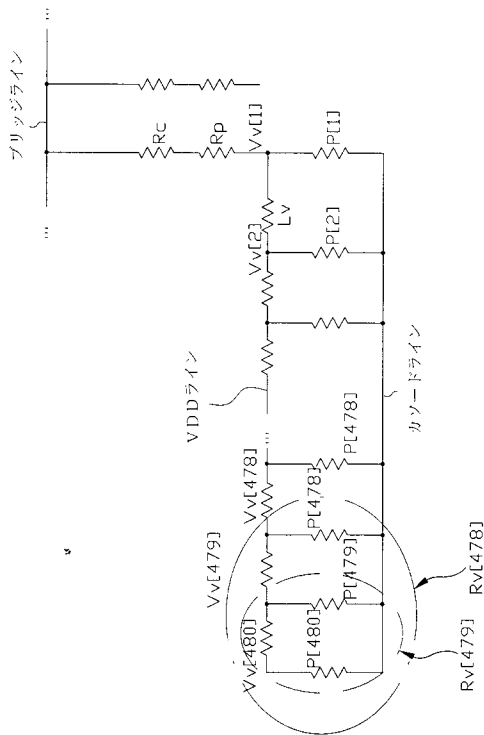
【図3】



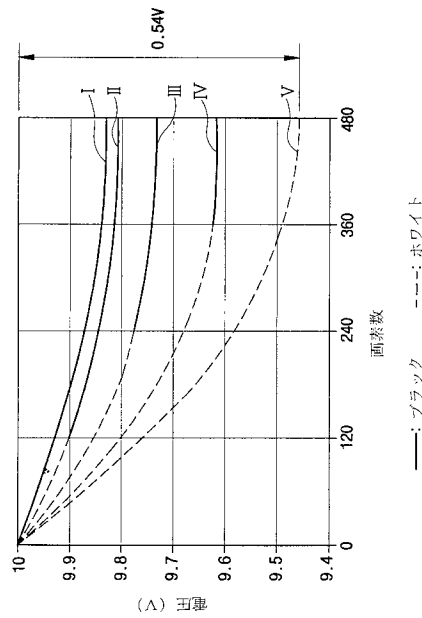
【図4】



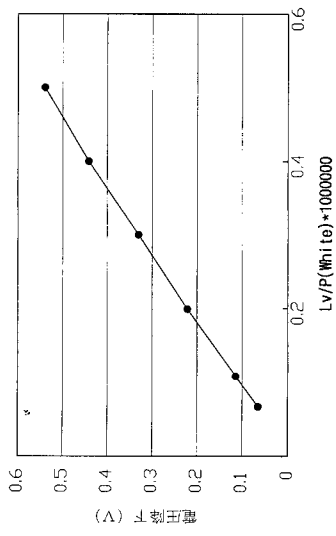
【図5】



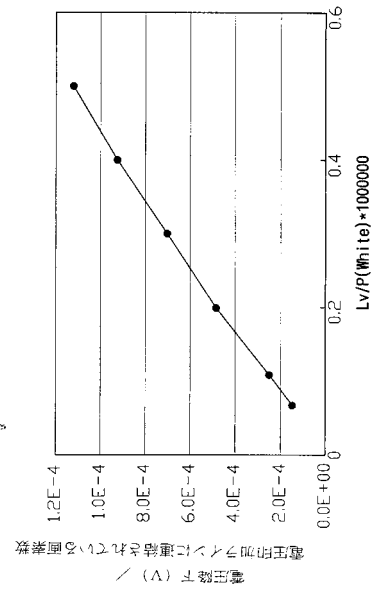
【図6】



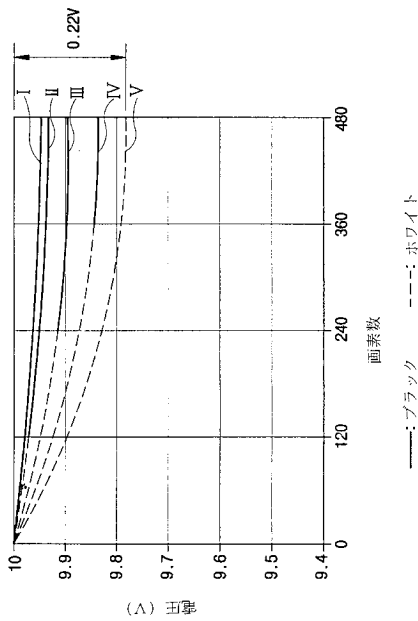
【 図 7 】



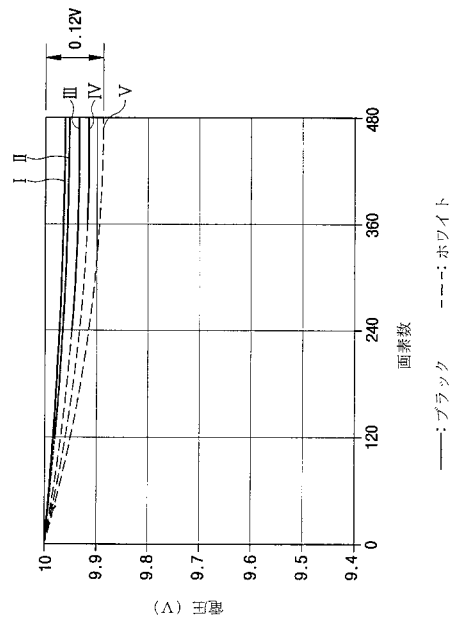
【 図 8 】



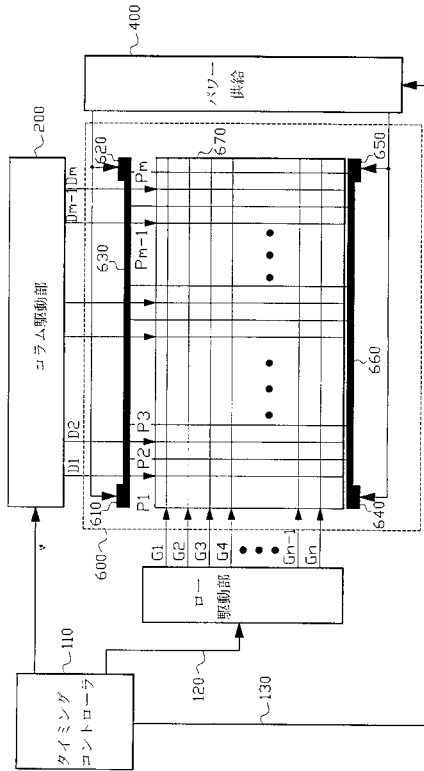
【 図 9 】



【 図 10 】



【図 11】



フロントページの続き

(51)Int.Cl. ⁷	F I	テーマコード(参考)
	G 0 9 G 3/20	6 1 2 E
	G 0 9 G 3/20	6 2 4 B
	G 0 9 G 3/20	6 4 1 D
	G 0 9 G 3/20	6 8 0 G
	G 0 9 G 3/30	Z
	H 0 5 B 33/14	A

(72)発明者 鄭 鎮 九

大韓民国ソウル市冠岳区新林9洞224-150番地

Fターム(参考) 3K007 AB17 BA06 DB03 GA00
 5C080 AA06 BB05 DD05 DD10 EE29 FF11 HH09 JJ02 JJ03 JJ05
 JJ06
 5C094 AA04 AA09 AA53 AA55 BA03 BA27 CA19 DA13 DB01 DB04
 EA04 FA01 FA02 FB01 FB12 FB20 JA01 JA08

专利名称(译)	电致发光面板和具有该电致发光面板的电致发光器件		
公开(公告)号	JP2004038176A	公开(公告)日	2004-02-05
申请号	JP2003271533	申请日	2003-07-07
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	崔凡洛 崔ジュン厚 鄭鎮九		
发明人	崔凡洛 崔 ▲ジュン▼ 厚 鄭 鎮 九		
IPC分类号	H01L51/50 G09F9/30 G09G3/20 G09G3/30 G09G3/32 H01L27/32 H05B33/14		
CPC分类号	G09G3/3233 G09G3/3208 G09G2300/0426 G09G2300/0842 G09G2320/0209 G09G2320/0223 G09G2330/02 H01L27/3244		
FI分类号	G09F9/30.365.Z G09F9/30.330.Z G09F9/30.338 G09G3/20.611.D G09G3/20.611.J G09G3/20.612.E G09G3/20.624.B G09G3/20.641.D G09G3/20.680.G G09G3/30.Z H05B33/14.A G09F9/30.330 G09F9/30.365 G09G3/3233 G09G3/3275 G09G3/3291 H01L27/32		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD10 5C080/EE29 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ05 5C080/JJ06 5C094/AA04 5C094/AA09 5C094/AA53 5C094/AA55 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DA13 5C094/DB01 5C094/DB04 5C094/EA04 5C094/FA01 5C094/FA02 5C094/FB01 5C094/FB12 5C094/FB20 5C094/JA01 5C094/JA08 3K107/AA01 3K107/BB01 3K107/CC33 3K107/DD39 3K107/DD44Z 3K107/EE03 3K107/FF04 3K107/FF15 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AB46 5C380/BA19 5C380/BB08 5C380/CA04 5C380/CA12 5C380/CA26 5C380/CA33 5C380/CC02 5C380/CC26 5C380/CC33 5C380/CC62 5C380/CD012 5C380/CE19 5C380/DA02 5C380/DA06 5C380/HA02 5C380/HA07		
优先权	1020020038995 2002-07-05 KR		
其他公开文献	JP4554899B2		
外部链接	Espacenet		

摘要(译)

提供了用于减少串扰的有机电致发光面板和具有该有机电致发光面板的有机电致发光器件。在包括数据线，扫描线，电压施加线，开关晶体管，有机电致发光器件和驱动晶体管的电致发光面板中，电压施加线是 $L_v / P(\text{白色}) < ((A (\Delta V_{data} / GS) / n) - 0.00001) / 2300$ (这里， L_v 是在电压施加线方向上彼此相邻的两个像素之间的电压施加线的电阻值，并且 $P(\text{白色})$ 是在显示白色渐变的一个像素中发光的电致发光器件。电阻 A 是一个校正系数，它是一个介于1-4之间的实数， ΔV_{data} 是每个灰度的数据电压差， GS 是要表示的电致发光面板的灰度数， n 是施加的电压之一。满足连接到线的像素数)。[选择图]图3

