



## (12)发明专利

(10)授权公告号 CN 108717841 B

(45)授权公告日 2020.07.28

(21)申请号 201810531246.X

审查员 宁忠兰

(22)申请日 2018.05.29

(65)同一申请的已公布的文献号

申请公布号 CN 108717841 A

(43)申请公布日 2018.10.30

(73)专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

专利权人 重庆京东方光电科技有限公司

(72)发明人 陈帅 张智 唐秀珠 董兴

田振国 梁雪波 黄莺 袁剑峰

(74)专利代理机构 中科专利商标代理有限责任

公司 11021

代理人 周泉

(51)Int.Cl.

G09G 3/3225(2016.01)

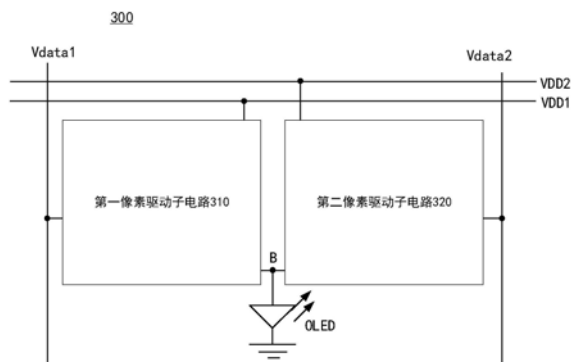
权利要求书6页 说明书15页 附图17页

### (54)发明名称

像素驱动电路、像素驱动方法、OLED显示面板及其驱动电路和驱动方法

### (57)摘要

本公开提供了一种像素驱动电路、像素驱动方法、OLED显示面板及其驱动电路和驱动方法。所述像素驱动电路包括：第一像素驱动子电路，包括第一驱动单元；以及第二像素驱动子电路，包括第二驱动单元。所述第一像素驱动子电路和第二像素驱动子电路连接到像素的发光单元的输入端，并且被配置为分别在不同时段中驱动发光单元发光。在第一像素驱动子电路进行驱动的时段中，第一像素驱动子电路根据来自第二像素驱动子电路的信号对第一驱动单元的阈值电压进行补偿，以及在第二像素驱动子电路进行驱动的时段中，在第二像素驱动子电路根据来自第一像素驱动子电路的信号对第二驱动单元的阈值电压进行补偿。



1. 一种像素驱动方法,其由像素驱动电路执行,所述像素驱动电路包括:

第一像素驱动子电路,所述第一像素驱动子电路包括第一驱动单元、第一充电控制单元、第一发光控制单元和第一存储单元,其中所述第一充电控制单元的控制端连接第一扫描线,输入端连接第一数据线,输出端连接第一节点;所述第一驱动单元的控制端连接所述第一节点,输入端连接第二节点,输出端连接发光单元的输入端;所述第一发光控制单元的控制端连接第一控制信号线,输入端连接第一电源信号线,输出端连接所述第二节点;所述第一存储单元的一端连接所述第一节点,另一端连接所述发光单元的输入端;以及

第二像素驱动子电路,所述第二像素驱动子电路包括第二驱动单元、第二充电控制单元、第二发光控制单元和第二存储单元,其中所述第二充电控制单元的控制端连接第二扫描线,输入端连接第二数据线,输出端连接第三节点;所述第二驱动单元的控制端连接所述第三节点,输入端连接第四节点,输出端连接发光单元的输入端;所述第二发光控制单元的控制端连接第二控制信号线,输入端连接第二电源信号线,输出端连接所述第四节点;所述第二存储单元的一端连接所述第三节点,另一端连接所述发光单元的输入端;

所述像素驱动方法包括:

在一个时段中,通过所述第一像素驱动子电路对所述发光单元进行驱动,其中,第一像素驱动子电路根据来自第二像素驱动子电路的信号对所述第一驱动单元的阈值电压进行补偿,使得向所述发光单元提供的驱动电流与所述第一驱动单元的阈值电压无关;

在另一时段中,通过所述第二像素驱动子电路对所述发光单元进行驱动,其中,第二像素驱动子电路根据来自第一像素驱动子电路的信号对所述第二驱动单元的阈值电压进行补偿,使得向所述发光单元提供的驱动电流与所述第二驱动单元的阈值电压无关,

其中,在所述一个时段中,

在反转恢复阶段,所述第一充电控制单元、所述第二驱动单元和第二发光控制单元导通,所述第一发光控制单元、所述第一驱动单元和所述第二充电控制单元截止,来自第二电源信号线的信号使得发光单元的极性反转;

在阈值电压锁存阶段,所述第一充电控制单元和第一发光控制单元导通,第二充电控制单元、所述第二发光控制单元、所述第一驱动单元和所述第二驱动单元截止,所述第一存储单元充电,直至第一节点的电压比发光单元的输入端的电压高第一阈值电压,所述第一阈值电压是所述第一驱动单元的阈值电压;

在数据电压输入阶段,所述第一充电控制单元导通,第一发光控制单元、第二充电控制单元、所述第二发光控制单元、所述第一驱动单元和所述第二驱动单元截止,通过第一数据线将第一节点的电压变成第一高电平,从而发光单元的输入端的电压调整为第一电压;

在发光阶段,所述第一发光控制单元导通,第一充电控制单元、第二充电控制单元、所述第二发光控制单元和所述第二驱动单元截止,使得第一驱动单元保持在饱和区,向所述发光单元提供恒定的驱动电流。

2. 根据权利要求1所述的像素驱动方法,其中,在所述发光阶段,来自第一扫描线的使得第一充电控制单元截止的信号的下沿早于来自第一控制信号线的使得第一发光控制单元导通的信号的上沿。

3. 根据权利要求1所述的像素驱动方法,其中,所述一个时段和所述另一时段位于不同的帧中。

4. 根据权利要求1所述的像素驱动方法, 其中,

所述第一充电控制单元包括第一晶体管, 所述第一晶体管的栅极作为所述第一充电控制单元的控制端, 所述第一晶体管的第一极作为所述第一充电控制单元的输入端, 所述第一晶体管的第二极作为所述第一充电控制单元的输出端;

所述第一驱动单元包括第二晶体管, 所述第二晶体管的栅极作为所述第一驱动单元的控制端, 所述第二晶体管的第一极作为所述第一驱动单元的输入端, 所述第二晶体管的第二极作为所述第一驱动单元的输出端,

所述第一发光控制单元包括第三晶体管, 所述第三晶体管的栅极作为所述第一发光控制单元的控制端, 所述第三晶体管的第一极作为所述第一发光控制单元的输入端, 所述第三晶体管的第二极作为所述第一发光控制单元的输出端;

所述第一存储单元包括第一电容;

所述第二充电控制单元包括第四晶体管, 所述第四晶体管的栅极作为所述第二充电控制单元的控制端, 所述第四晶体管的第一极作为所述第二充电控制单元的输入端, 所述第四晶体管的第二极作为所述第二充电控制单元的输出端;

所述第二驱动单元包括第五晶体管, 所述第五晶体管的栅极作为所述第二驱动单元的控制端, 所述第五晶体管的第一极作为所述第二驱动单元的输入端, 所述第五晶体管的第二极作为所述第二驱动单元的输出端;

所述第二发光控制单元包括第六晶体管, 所述第六晶体管的栅极作为所述第二发光控制单元的控制端, 所述第六晶体管的第一极作为所述第二发光控制单元的输入端, 所述第六晶体管的第二极作为所述第二发光控制单元的输出端;

所述第二存储单元包括第二电容。

5. 一种像素驱动方法, 其由像素驱动电路执行, 所述像素驱动电路包括:

第一像素驱动子电路, 所述第一像素驱动子电路包括第一驱动单元、第一充电控制单元、第一发光控制单元和第一存储单元, 其中所述第一充电控制单元的控制端连接第一扫描线, 输入端连接第一数据线, 输出端连接第一节点; 所述第一驱动单元的控制端连接所述第一节点, 输入端连接第二节点, 输出端连接发光单元的输入端; 所述第一发光控制单元的控制端连接第一控制信号线, 输入端连接第一电源信号线, 输出端连接所述第二节点; 所述第一存储单元的一端连接所述第一节点, 另一端连接所述发光单元的输入端; 以及

第二像素驱动子电路, 所述第二像素驱动子电路包括第二驱动单元、第二充电控制单元、第二发光控制单元和第二存储单元, 其中所述第二充电控制单元的控制端连接第二扫描线, 输入端连接第二数据线, 输出端连接第三节点; 所述第二驱动单元的控制端连接所述第三节点, 输入端连接第四节点, 输出端连接发光单元的输入端; 所述第二发光控制单元的控制端连接第二控制信号线, 输入端连接第二电源信号线, 输出端连接所述第四节点; 所述第二存储单元的一端连接所述第三节点, 另一端连接所述发光单元的输入端;

所述像素驱动方法包括:

在一个时段中, 通过所述第一像素驱动子电路对所述发光单元进行驱动, 其中, 第一像素驱动子电路根据来自第二像素驱动子电路的信号对所述第一驱动单元的阈值电压进行补偿, 使得向所述发光单元提供的驱动电流与所述第一驱动单元的阈值电压无关;

在另一时段中, 通过所述第二像素驱动子电路对所述发光单元进行驱动, 其中, 第二像

素驱动子电路根据来自第一像素驱动子电路的信号对所述第二驱动单元的阈值电压进行补偿,使得向所述发光单元提供的驱动电流与所述第二驱动单元的阈值电压无关,

其中,在所述另一时段中,

在反转恢复阶段,所述第一驱动单元、第一发光控制单元和所述第二充电控制单元导通,所述第一充电控制单元、所述第二发光控制单元和所述第二驱动单元截止,来自第一电源信号线的信号使得发光单元的极性反转;

在阈值电压锁存阶段,所述第二充电控制单元和第二发光控制单元导通,第一充电控制单元、所述第一发光控制单元、所述第一驱动单元和所述第二驱动单元截止,所述第二存储单元充电,直至第三节点的电压比发光单元的输入端的电压高第二阈值电压,所述第二阈值电压是所述第二驱动单元的阈值电压;

在数据电压输入阶段,所述第二充电控制单元导通,第二发光控制单元、第一充电控制单元、所述第一发光控制单元、所述第一驱动单元和所述第二驱动单元截止,通过第二数据线将第三节点的电压变成第二高电平,从而发光单元的输入端的电压调整为第二电压;

在发光阶段,所述第二发光控制单元导通,第二充电控制单元、第一充电控制单元、所述第一发光控制单元和所述第一驱动单元截止,使得第二驱动单元保持在饱和区,向所述发光单元提供恒定的驱动电流。

6. 根据权利要求5所述的像素驱动方法,其中,在所述发光阶段,来自第二扫描线的使得第二充电控制单元截止的信号的下沿早于来自第二控制信号线的使得第二发光控制单元导通的信号的上沿。

7. 根据权利要求5所述的像素驱动方法,其中,所述一个时段和所述另一时段位于不同的帧中。

8. 根据权利要求5所述的像素驱动方法,其中,

所述第一充电控制单元包括第一晶体管,所述第一晶体管的栅极作为所述第一充电控制单元的控制端,所述第一晶体管的第一极作为所述第一充电控制单元的输入端,所述第一晶体管的第二极作为所述第一充电控制单元的输出端;

所述第一驱动单元包括第二晶体管,所述第二晶体管的栅极作为所述第一驱动单元的控制端,所述第二晶体管的第一极作为所述第一驱动单元的输入端,所述第二晶体管的第二极作为所述第一驱动单元的输出端;

所述第一发光控制单元包括第三晶体管,所述第三晶体管的栅极作为所述第一发光控制单元的控制端,所述第三晶体管的第一极作为所述第一发光控制单元的输入端,所述第三晶体管的第二极作为所述第一发光控制单元的输出端;

所述第一存储单元包括第一电容;

所述第二充电控制单元包括第四晶体管,所述第四晶体管的栅极作为所述第二充电控制单元的控制端,所述第四晶体管的第一极作为所述第二充电控制单元的输入端,所述第四晶体管的第二极作为所述第二充电控制单元的输出端;

所述第二驱动单元包括第五晶体管,所述第五晶体管的栅极作为所述第二驱动单元的控制端,所述第五晶体管的第一极作为所述第二驱动单元的输入端,所述第五晶体管的第二极作为所述第二驱动单元的输出端;

所述第二发光控制单元包括第六晶体管,所述第六晶体管的栅极作为所述第二发光控

制单元的控制端,所述第六晶体管的第一极作为所述第二发光控制单元的输入端,所述第六晶体管的第二极作为所述第二发光控制单元的输出端;

所述第二存储单元包括第二电容。

9. 一种由显示驱动电路执行的显示驱动方法,所述显示驱动电路包括布置成 $N \times M$ 阵列的多个像素以及多个像素驱动电路,所述多个像素驱动电路与所述阵列中的像素一一对应,每个像素驱动电路用于对相应像素进行驱动,每个像素驱动电路包括:

第一像素驱动子电路,所述第一像素驱动子电路包括第一驱动单元、第一充电控制单元、第一发光控制单元和第一存储单元,其中所述第一充电控制单元的控制端连接第一扫描线,输入端连接第一数据线,输出端连接第一节点;所述第一驱动单元的控制端连接所述第一节点,输入端连接第二节点,输出端连接发光单元的输入端;所述第一发光控制单元的控制端连接第一控制信号线,输入端连接第一电源信号线,输出端连接所述第二节点;所述第一存储单元的一端连接所述第一节点,另一端连接所述发光单元的输入端;以及

第二像素驱动子电路,所述第二像素驱动子电路包括第二驱动单元、第二充电控制单元、第二发光控制单元和第二存储单元,其中所述第二充电控制单元的控制端连接第二扫描线,输入端连接第二数据线,输出端连接第三节点;所述第二驱动单元的控制端连接所述第三节点,输入端连接第四节点,输出端连接发光单元的输入端;所述第二发光控制单元的控制端连接第二控制信号线,输入端连接第二电源信号线,输出端连接所述第四节点;所述第二存储单元的一端连接所述第三节点,另一端连接所述发光单元的输入端;

所述显示驱动方法包括在从第一个像素行开始逐行驱动的情况下,针对第 $n$ 行、第 $m$ 列的像素 $P(m, n)$ ,通过以下步骤来进行驱动:

在一个时段中,通过所述像素 $P(m, n)$ 的相应像素驱动电路中的第一像素驱动子电路对所述像素 $P(m, n)$ 中的发光单元进行驱动,其中,所述第一像素驱动子电路根据来自所述像素 $P(m, n)$ 的相应像素驱动电路中的第二像素驱动子电路的信号对所述第一驱动单元的阈值电压进行补偿,使得向所述发光单元提供的驱动电流与所述第一驱动单元的阈值电压无关;

在另一时段中,通过所述第二像素驱动子电路对所述像素 $P(m, n)$ 的发光单元进行驱动,其中,所述第二像素驱动子电路根据来自所述第一像素驱动子电路的信号对所述第二驱动单元的阈值电压进行补偿,使得向所述发光单元提供的驱动电流与所述第二驱动单元的阈值电压无关,

其中,在所述一个时段中,

在反转恢复阶段,所述第一充电控制单元、所述第二驱动单元和像素 $P(m, n+1)$ 的相应像素驱动电路的第一发光控制单元导通,所述第一发光控制单元、所述第一驱动单元和所述第二充电控制单元截止,来自所述像素 $P(m, n+1)$ 的相应像素驱动电路的第一电源信号线的信号使得所述发光单元的极性反转;

在阈值电压锁存阶段,所述第一充电控制单元和第一发光控制单元导通,第二充电控制单元、所述像素 $P(m, n+1)$ 的相应像素驱动电路的第一发光控制单元、所述第一驱动单元和所述第二驱动单元截止,所述第一存储单元充电,直至第一节点的电压比发光单元的输入端的电压高第一阈值电压,其中所述第一阈值电压是所述第一驱动单元的阈值电压;

在数据电压输入阶段,所述第一充电控制单元导通,第一发光控制单元、第二充电控制

单元、所述像素P(m, n+1)的相应像素驱动电路的第二发光控制单元、所述第一驱动单元和所述第二驱动单元截止,通过第一数据线将第一节点的电压变成第一高电平,从而发光单元的输入端的电压调整为第一电压;

在发光阶段,所述第一发光控制单元导通,第一充电控制单元、第二充电控制单元、所述像素P(m, n+1)的相应像素驱动电路的第二发光控制单元和所述第二驱动单元截止,使得所述第一驱动单元保持在饱和区,向所述发光单元提供恒定的驱动电流。

10. 根据权利要求9所述的显示驱动方法,其中,在用于驱动第n个像素行中的第m个像素的像素驱动电路中,所述第二发光控制单元复用为用于驱动第n+1个像素行中的第m个像素的像素驱动电路中的第一发光控制单元,所述第二电源信号线复用为用于驱动第n+1个像素行中的第m个像素的像素驱动电路中的第一电源信号线,以及所述第四节点对应于所述用于驱动第n+1个像素行中的第m个像素的像素驱动电路中的第二节点,其中,n为大于或等于1且小于或等于N-1的正整数,m为大于或等于1且小于或等于M的正整数。

11. 一种由显示驱动电路执行的显示驱动方法,所述显示驱动电路包括布置成 $N \times M$ 阵列的多个像素以及多个像素驱动电路,所述多个像素驱动电路与所述阵列中的像素一一对应,每个像素驱动电路用于对相应像素进行驱动,每个像素驱动电路包括:

第一像素驱动子电路,所述第一像素驱动子电路包括第一驱动单元、第一充电控制单元、第一发光控制单元和第一存储单元,其中所述第一充电控制单元的控制端连接第一扫描线,输入端连接第一数据线,输出端连接第一节点;所述第一驱动单元的控制端连接所述第一节点,输入端连接第二节点,输出端连接发光单元的输入端;所述第一发光控制单元的控制端连接第一控制信号线,输入端连接第一电源信号线,输出端连接所述第二节点;所述第一存储单元的一端连接所述第一节点,另一端连接所述发光单元的输入端;以及

第二像素驱动子电路,所述第二像素驱动子电路包括第二驱动单元、第二充电控制单元、第二发光控制单元和第二存储单元,其中所述第二充电控制单元的控制端连接第二扫描线,输入端连接第二数据线,输出端连接第三节点;所述第二驱动单元的控制端连接所述第三节点,输入端连接第四节点,输出端连接发光单元的输入端;所述第二发光控制单元的控制端连接第二控制信号线,输入端连接第二电源信号线,输出端连接所述第四节点;所述第二存储单元的一端连接所述第三节点,另一端连接所述发光单元的输入端;

所述显示驱动方法包括在从第一个像素行开始逐行驱动的情况下,针对第n行、第m列的像素P(m, n),通过以下步骤来进行驱动:

在一个时段中,通过所述像素P(m, n)的相应像素驱动电路中的第一像素驱动子电路对所述像素P(m, n)中的发光单元进行驱动,其中,所述第一像素驱动子电路根据来自所述像素P(m, n)的相应像素驱动电路中的第二像素驱动子电路的信号对所述第一驱动单元的阈值电压进行补偿,使得向所述发光单元提供的驱动电流与所述第一驱动单元的阈值电压无关;

在另一时段中,通过所述第二像素驱动子电路对所述像素P(m, n)的发光单元进行驱动,其中,所述第二像素驱动子电路根据来自所述第一像素驱动子电路的信号对所述第二驱动单元的阈值电压进行补偿,使得向所述发光单元提供的驱动电流与所述第二驱动单元的阈值电压无关,

其中,在所述另一时段中,

在反转恢复阶段,像素 $P(m, n+1)$ 的相应像素驱动电路的第一充电控制单元和所述第二充电控制单元导通,所述像素 $P(m, n+1)$ 的相应像素驱动电路的第一发光控制单元、第一驱动单元和第二驱动单元截止,来自像素 $P(m, n+1)$ 的相应像素驱动电路的第一数据线和第二数据线的信号使得像素 $P(m, n+1)$ 的发光单元的极性反转;

在阈值电压锁存阶段,所述像素 $P(m, n)$ 的相应像素驱动电路的第二充电控制单元和所述像素 $P(m, n+1)$ 的相应像素驱动电路的第一发光控制单元导通,所述像素 $P(m, n)$ 的相应像素驱动电路的第一充电控制单元、第一发光控制单元、第一驱动单元和第二驱动单元截止,所述像素 $P(m, n)$ 的相应像素驱动电路的第二存储单元充电,直至所述像素 $P(m, n)$ 的相应像素驱动电路的第三节点的电压比发光单元的输入端的电压高第二阈值电压,所述第二阈值电压是第二驱动单元的阈值电压;

在数据电压输入阶段,所述像素 $P(m, n)$ 的相应像素驱动电路的第二充电控制单元导通,所述像素 $P(m, n+1)$ 的相应像素驱动电路的第一发光控制单元、所述像素 $P(m, n)$ 的相应像素驱动电路的第一充电控制单元、第一发光控制单元、第一驱动单元和第二驱动单元截止,通过第二数据线将所述像素 $P(m, n)$ 的相应像素驱动电路的第三节点的电压变成第二高电平,从而发光单元的输入端的电压调整为第二电压;

在发光阶段,所述像素 $P(m, n+1)$ 的相应像素驱动电路的第一发光控制单元导通,所述像素 $P(m, n)$ 的相应像素驱动电路的第二充电控制单元、第一充电控制单元、第一发光控制单元和第一驱动单元截止,使得所述第二驱动单元保持在饱和区,向所述发光单元提供恒定的驱动电流。

12. 根据权利要求11所述的显示驱动方法,其中,在反转恢复阶段中,还使像素 $P(m, n+2)$ 的相应像素驱动电路的第一驱动单元截止。

13. 根据权利要求11所述的显示驱动方法,其中,在用于驱动第 $n$ 个像素行中的第 $m$ 个像素的像素驱动电路中,所述第二发光控制单元复用为用于驱动第 $n+1$ 个像素行中的第 $m$ 个像素的像素驱动电路中的第一发光控制单元,所述第二电源信号线复用为用于驱动第 $n+1$ 个像素行中的第 $m$ 个像素的像素驱动电路中的第一电源信号线,以及所述第四节点对应于所述用于驱动第 $n+1$ 个像素行中的第 $m$ 个像素的像素驱动电路中的第二节点,其中, $n$ 为大于或等于1且小于或等于 $N-1$ 的正整数, $m$ 为大于或等于1且小于或等于 $M$ 的正整数。

## 像素驱动电路、像素驱动方法、OLED显示面板及其驱动电路和驱动方法

### 技术领域

[0001] 本公开涉及显示领域，具体地涉及一种像素驱动电路、像素驱动方法、OLED显示面板及其驱动电路和驱动方法。

### 背景技术

[0002] 传统的有机发光二极管 (OLED) 显示面板 (如有源矩阵OLED (AMOLED) 显示面板) 驱动电路中，驱动薄膜晶体管 (TFT) 的阈值电压在显示面板上分布不均匀或者由于驱动TFT长期处于工作状态而导致阈值电压发生漂移，这都会影响显示效果。此外，OLED上长期的正偏压会导致有机层内的电荷积累，这将引起OLED的退化，降低其寿命。

### 发明内容

[0003] 根据本公开的一个方面，提出了一种像素驱动电路。像素驱动电路包括：第一像素驱动子电路，包括第一驱动单元；以及第二像素驱动子电路，包括第二驱动单元。第一像素驱动子电路和第二像素驱动子电路连接到像素的发光单元的输入端，并且被配置为分别在不同时段中驱动发光单元发光。在第一像素驱动子电路进行驱动的时段中，第一像素驱动子电路根据来自第二像素驱动子电路的信号对第一驱动单元的阈值电压进行补偿，以及在第二像素驱动子电路进行驱动的时段中，第二像素驱动子电路根据来自第一像素驱动子电路的信号对第二驱动单元的阈值电压进行补偿。

[0004] 在一个实施例中，第一像素驱动子电路还包括第一充电控制单元、第一发光控制单元和第一存储单元。第一充电控制单元的控制端连接第一扫描线，输入端连接第一数据线，输出端连接第一节点。第一驱动单元的控制端连接第一节点，输入端连接第二节点，输出端连接发光单元的输入端。第一发光控制单元的控制端连接第一控制信号线，输入端连接第一电源信号线，输出端连接第二节点。第一存储单元的一端连接第一节点，另一端连接发光单元的输入端。

[0005] 第二像素驱动子电路还包括第二充电控制单元、第二发光控制单元和第二存储单元。第二充电控制单元的控制端连接第二扫描线，输入端连接第二数据线，输出端连接第三节点。第二驱动单元的控制端连接第三节点，输入端连接第四节点，输出端连接发光单元的输入端。第二发光控制单元的控制端连接第二控制信号线，输入端连接第二电源信号线，输出端连接第四节点。第二存储单元的一端连接第三节点，另一端连接发光单元的输入端。

[0006] 在一个实施例中，第一充电控制单元包括第一晶体管，第一晶体管的栅极作为第一充电单元的控制端，第一晶体管的第一极作为第一充电单元的输入端，第一晶体管的第二极作为第一充电单元的输出端。第一驱动单元包括第二晶体管，第二晶体管的栅极作为第一驱动单元的控制端，第二晶体管的第一极作为第一驱动单元的输入端，第二晶体管的第二极作为第一驱动单元的输出端。第一发光控制单元包括第三晶体管，第三晶体管的栅极作为第一发光控制单元的控制端，第三晶体管的第一极作为第一发光控制单元的输入



端,第三晶体管的第二极作为第一发光控制单元的输出端。第一存储单元包括第一电容。

[0007] 第二充电控制单元包括第四晶体管,第四晶体管的栅极作为第二充电单元的控制端,第四晶体管的第一极作为第二充电单元的输入端,第四晶体管的第二极作为第二充电单元的输出端。第二驱动单元包括第五晶体管,第五晶体管的栅极作为第二驱动单元的控制端,第五晶体管的第一极作为第二驱动单元的输入端,第五晶体管的第二极作为第二驱动单元的输出端。第二发光控制单元包括第六晶体管,第六晶体管的栅极作为第二发光控制单元的控制端,第六晶体管的第一极作为第二发光控制单元的输入端,第六晶体管的第二极作为第二发光控制单元的输出端。第二存储单元包括第二电容。

[0008] 根据本公开的另一方面,提供了一种OLED显示面板的驱动电路,显示面板包括布置成矩阵形式的像素阵列。所述像素阵列包括N个像素行,每个像素行中包括M个像素,其中,N和M为正整数。驱动电路包括:多个根据上述任一实施例的像素驱动电路,像素驱动电路与像素阵列中的像素一一对应,每个像素驱动电路用于对相应像素进行驱动。

[0009] 在一个实施例中,在用于驱动第n个像素行中的第m个像素的像素驱动电路中,所述第二发光控制单元复用为用于驱动第n+1个像素行中的第m个像素的像素驱动电路中的第一发光控制单元,所述第二电源信号线复用为所述用于驱动第n+1个像素行中的第m个像素的像素驱动电路中的第一电源信号线,以及所述第四节点对应于所述用于驱动第n+1个像素行中的第m个像素的像素驱动电路中的第二节点,其中,n为大于或等于1且小于或等于N-1的正整数,m为大于或等于1且小于或等于M的正整数。

[0010] 根据本公开的另一方面,提供了一种像素驱动方法,其由根据上述任一实施例的像素驱动电路执行。像素驱动方法包括:在一个时段中,通过第一像素驱动子电路对发光单元进行驱动。其中,第一像素驱动子电路根据来自第二像素驱动子电路的信号对第一驱动单元的阈值电压进行补偿,使得向发光单元提供的驱动电流与第一驱动单元的阈值电压无关;在另一时段中,通过第二像素驱动子电路对发光单元进行驱动,其中,第二像素驱动子电路根据来自第一像素驱动子电路的信号对第二驱动单元的阈值电压进行补偿,使得向发光单元提供的驱动电流与第二驱动单元的阈值电压无关。

[0011] 在一个实施例中,所述一个时段和所述另一时段位于不同的帧中。

[0012] 在一个实施例中,在所述一个时段中:

[0013] 在反转恢复阶段,所述第一充电控制单元、所述第二驱动单元和第二发光控制单元导通,所述第一发光控制单元、所述第一驱动单元和所述第二充电控制单元截止,来自第二电源信号线的信号使得发光单元的极性反转;

[0014] 在阈值电压锁存阶段,所述第一充电控制单元和第一发光控制单元导通,第二充电控制单元、所述第二发光控制单元、所述第一驱动单元和所述第二驱动单元截止,所述第一存储单元充电,直至第一节点的电压比发光单元的输入端的电压高 $V_{th1}$ ;

[0015] 在数据电压输入阶段,所述第一充电控制单元导通,第一发光控制单元、第二充电控制单元、所述第二发光控制单元、所述第一驱动单元和所述第二驱动单元截止,通过第一数据线将第一节点的电压变成高电平 $V_{d1-1}$ ,从而发光单元的输入端的电压调整为 $V_{B1}$ ;

[0016] 在发光阶段,所述第一发光控制单元导通,第一充电控制单元、第二充电控制单元、所述第二发光控制单元和所述第二驱动单元截止,使得第一驱动单元保持在饱和区,向所述发光单元提供恒定的驱动电流。

[0017] 在一个实施例中,在发光阶段,来自第一扫描线的使得第一充电控制单元截止的信号的下沿早于来自第一控制信号线的使得第一发光控制单元导通的信号的上升沿。

[0018] 在一个实施例中,在所述另一时段中:

[0019] 在反转恢复阶段,所述第一驱动单元、第一发光控制单元和所述第二充电控制单元导通,所述第一充电控制单元、所述第二发光控制单元和所述第二驱动单元截止,来自第一电源信号线的信号使得发光单元的极性反转;

[0020] 在阈值电压锁存阶段,所述第二充电控制单元和第二发光控制单元导通,第一充电控制单元、所述第一发光控制单元、所述第一驱动单元和所述第二驱动单元截止,所述第二存储单元充电,直至第三节点的电压比发光单元的输入端的电压高 $V_{th2}$ ;

[0021] 在数据电压输入阶段,所述第二充电控制单元导通,第二发光控制单元、第一充电控制单元、所述第一发光控制单元、所述第一驱动单元和所述第二驱动单元截止,通过第二数据线将第三节点的电压变成高电平 $V_{d2-1}$ ,从而发光单元的输入端的电压调整为 $V_{B2}$ ;

[0022] 在发光阶段,所述第二发光控制单元导通,第二充电控制单元、第一充电控制单元、所述第一发光控制单元和所述第一驱动单元截止,使得第二驱动单元保持在饱和区,向所述发光单元提供恒定的驱动电流。

[0023] 在一个实施例中,在发光阶段,来自第二扫描线的使得第二充电控制单元截止的信号的下沿早于来自第二控制信号线的使得第二发光控制单元导通的信号的上升沿。

[0024] 根据本公开的另一方面,提供了一种由根据上述任一实施例的驱动电路执行的驱动方法。驱动方法包括:在一帧中,逐行驱动所述像素阵列中的各行像素。其中,在奇数帧中,使用各个像素驱动电路中的第一驱动子电路驱动相应的像素,在偶数帧中,使用各个像素驱动电路中的第二驱动子电路驱动相应的像素,或者在奇数帧中,使用各个像素驱动电路中的第二驱动子电路驱动相应的像素,在偶数帧中,使用各个像素驱动电路中的第一驱动子电路驱动相应的像素。

[0025] 在一个实施例中,当所述驱动方法由像素驱动电路之间共用发光控制单元的驱动电路执行时,在从第一个像素行开始逐行驱动的情况下,针对第 $n$ 行、第 $m$ 列的像素 $P(m,n)$ ,通过以下步骤来进行驱动:

[0026] 在所述一个时段中,通过所述像素 $P(m,n)$ 的相应像素驱动电路中的第一像素驱动子电路对所述像素 $P(m,n)$ 中的发光单元进行驱动,其中,所述第一像素驱动子电路根据来自所述像素 $P(m,n)$ 的相应像素驱动电路中的第二像素驱动子电路的信号对所述第一驱动单元的阈值电压进行补偿,使得向所述发光单元提供的驱动电流与所述第一驱动单元的阈值电压无关;

[0027] 在所述另一时段中,通过所述第二像素驱动子电路对所述像素 $P(m,n)$ 的发光单元进行驱动,其中,所述第二像素驱动子电路根据来自所述第一像素驱动子电路的信号对所述第二驱动单元的阈值电压进行补偿,使得向所述发光单元提供的驱动电流与所述第二驱动单元的阈值电压无关。

[0028] 在一个实施例中,在所述一个时段中,

[0029] 在反转恢复阶段,所述第一充电控制单元、所述第二驱动单元和像素 $P(m,n+1)$ 的相应像素驱动电路的第一发光控制单元导通,所述第一发光控制单元、所述第一驱动单元和所述第二充电控制单元截止,来自所述像素 $P(m,n+1)$ 的相应像素驱动电路的第一电源信

号线的信号使得所述发光单元的极性反转；

[0030] 在阈值电压锁存阶段，所述第一充电控制单元和第一发光控制单元导通，第二充电控制单元、所述像素P(m,n+1)的相应像素驱动电路的第一发光控制单元、所述第一驱动单元和所述第二驱动单元截止，所述第一存储单元充电，直至第一节点的电压比发光单元的输入端的电压高 $V_{th1}$ ；

[0031] 在数据电压输入阶段，所述第一充电控制单元导通，第一发光控制单元、第二充电控制单元、所述像素P(m,n+1)的相应像素驱动电路的第二发光控制单元、所述第一驱动单元和所述第二驱动单元截止，通过第一数据线将第一节点的电压变成高电平 $V_{d1-1}$ ，从而发光单元的输入端的电压调整为 $V_{B1}$ ；

[0032] 在发光阶段，所述第一发光控制单元导通，第一充电控制单元、第二充电控制单元、所述像素P(m,n+1)的相应像素驱动电路的第二发光控制单元和所述第二驱动单元截止，使得第一驱动单元保持在饱和区，向所述发光单元提供恒定的驱动电流。

[0033] 在一个实施例中，在所述另一时段中，

[0034] 在反转恢复阶段，像素P(m,n+1)的相应像素驱动电路的第一充电控制单元和所述第二充电控制单元导通，所述像素P(m,n+1)的相应像素驱动电路的第一发光控制单元、第一驱动单元和第二驱动单元截止，来自像素P(m,n+1)的相应像素驱动电路的第一数据线和第二数据线的信号使得像素P(m,n+1)的发光单元的极性反转；

[0035] 在阈值电压锁存阶段，所述像素P(m,n)的相应像素驱动电路的第二充电控制单元和所述像素P(m,n+1)的相应像素驱动电路的第一发光控制单元导通，所述像素P(m,n)的相应像素驱动电路的第一充电控制单元、第一发光控制单元、第一驱动单元和第二驱动单元截止，所述像素P(m,n)的相应像素驱动电路的第二存储单元充电，直至所述像素P(m,n)的相应像素驱动电路的第三节点的电压比发光单元的输入端的电压高 $V_{th2}$ ；

[0036] 在数据电压输入阶段，所述像素P(m,n)的相应像素驱动电路的第二充电控制单元导通，所述像素P(m,n+1)的相应像素驱动电路的第一发光控制单元、所述像素P(m,n)的相应像素驱动电路的第一充电控制单元、第一发光控制单元、第一驱动单元和第二驱动单元截止，通过第二数据线将所述像素P(m,n)的相应像素驱动电路的第三节点的电压变成高电平 $V_{d2-1}$ ，从而发光单元的输入端的电压调整为 $V_{B2}$ ；

[0037] 在发光阶段，所述像素P(m,n+1)的相应像素驱动电路的第一发光控制单元导通，所述像素P(m,n)的相应像素驱动电路的第二充电控制单元、第一充电控制单元、第一发光控制单元和第一驱动单元截止，使得第二驱动单元保持在饱和区，向所述发光单元提供恒定的驱动电流。

[0038] 在一个实施例中，在反转恢复阶段中，还使像素P(m,n+2)的相应像素驱动电路的第一驱动单元截止。

[0039] 根据本公开的另一方面，提供了一种OLED显示面板。OLED显示面板包括根据上述任一实施例的驱动电路。

## 附图说明

[0040] 图1示出了一种OLED像素驱动电路的示意电路图。

[0041] 图2示出了OLED发光单元的等效电路。

- [0042] 图3示出了根据本公开实施例的像素驱动电路的示意电路图。
- [0043] 图4示出了图3所示的像素驱动电路的更为详细的电路图。
- [0044] 图5示出了图3和图4所示的像素驱动电路的更为详细的电路图。
- [0045] 图6示出了根据本公开实施例的像素驱动方法的流程图。
- [0046] 图7示出了图6所示的方法中通过第一像素驱动子电路对发光单元进行驱动的步骤的流程图。
- [0047] 图8是与图7中的驱动操作相对应的信号时序图。
- [0048] 图9A-9D示出了图7中各阶段的等效电路图。
- [0049] 图10示出了图6所示的方法中通过第二像素驱动子电路对发光单元进行驱动的步骤的流程图。
- [0050] 图11是与图10中的驱动操作相对应的信号时序图。
- [0051] 图12A-12D示出了图10中各阶段的等效电路图。
- [0052] 图13示出了根据上述实施例的两个像素驱动电路共用发光控制单元的示例。
- [0053] 图14示出了根据图13中的结构的像素驱动方法的流程图。
- [0054] 图15示出了在图14所示的方法中通过第一像素驱动子电路对发光单元进行驱动的步骤的流程图。
- [0055] 图16是与图15中的驱动操作相对应的信号时序图。
- [0056] 图17示出了在图14所示的方法中通过第二像素驱动子电路对发光单元进行驱动的步骤的流程图。
- [0057] 图18是与图17中的驱动操作相对应的信号时序图。
- [0058] 图19示出了像素驱动电路共用发光控制单元的一种示意结构图。

### 具体实施方式

[0059] 为使本公开实施例的目的、技术方案和优点更加清楚,下面将结合本公开实施例中的附图,对本公开实施例中的技术方案进行清楚、完整的描述。显然,所描述的实施例是本公开的一部分实施例,而不是全部。基于所描述的本公开实施例,本领域普通技术人员在无需创造性劳动的前提下获得的所有其他实施例都属于本公开保护的范围。应注意,贯穿附图,相同的元素由相同或相近的附图标记来表示。在以下描述中,一些具体实施例仅用于描述目的,而不应该理解为对本公开有任何限制,而只是本公开实施例的示例。在可能导致对本公开的理解造成混淆时,将省略常规结构或构造。应注意,图中各部件的形状和尺寸不反映真实大小和比例,而仅示意本公开实施例的内容。

[0060] 在本文中,本公开中所提及的晶体管可以是薄膜晶体管(TFT)。晶体管可以为N型或P型晶体管,通过改变电平的高低,两种晶体管是可以互换使用。在下文中以N型晶体管为例进行描述,其在栅极输入高电平时导通,输入低电平时截止。下文汇总将晶体管描述为包括栅极、第一极和第二极,应该理解的是,第一极是源极和漏极之一,第二极是源极和漏极中的另一个。

[0061] 在本文中,为了便于说明,认为对显示面板上的像素的驱动是逐行进行的,即每一行像素同时被驱动,不同行的像素逐行顺序驱动,应该理解的是,本公开实施例并不限于此。为了便于说明,将驱动显示面板上的各行像素逐行发光一次所占用的时间确定为一帧,

而驱动每一行像素发光所占用的时间为一个子帧,应该理解的是,本公开实施例,并不限于此。

[0062] 以下参照附图描述本公开的各实施例。

[0063] 图1示出了一种OLED像素驱动电路100的示意电路图。

[0064] 如图1所示,像素驱动电路100具有2T1C结构,包括第一晶体管T1(驱动晶体管)、第二晶体管T2(充电控制晶体管)和电容Cs(存储电容)。OLED发光单元属于电流驱动,需要稳定的电流来控制发光。当扫描线扫描某一行像素时,扫描信号Vscan为高电平信号,针对该行像素中的每一个像素,T2导通,数据线向存储电容Cs写入数据信号Vdata。当该行扫描结束后,扫描信号线的扫描信号Vscan转为低电平信号,使得T2截止。此时,存储在存储电容Cs上的电压驱动T1,使其产生电流来驱动OLED,保证OLED持续发光(例如在一帧的显示内)。T1在饱和区的源漏电流(OLED的发光电流)公式为 $I_{ds}=K(V_{gs}-V_{th})^2$ ,其中,K为与工艺和设计相关的参数,Vgs为T1的栅源电压,Vth为T1的阈值电压。一旦晶体管的尺寸和工艺确定,参数K就确定了。可见,OLED的发光电流与驱动晶体管T1的阈值电压相关。然而,如上文,如此设置的像素驱动电路会在晶体管阈值在面板上的不均匀分布或阈值发生漂移时导致显示亮度的不均匀。

[0065] 需要指出的是,在电路中,OLED发光单元的等效电路如图2所示,OLED发光单元等效为一个晶体管和一个电容,电容的两端与晶体管的源极和漏极并联连接。

[0066] 图3示出了根据本公开实施例的像素驱动电路300的示意电路图。

[0067] 如图3所示,像素驱动电路300包括第一像素驱动子电路310和第二像素驱动子电路320。

[0068] 第一像素驱动子电路310的第一端连接第一数据线,第二端连接第一电源信号线,第三端连接OLED发光单元(以下简称发光单元或OLED)的输入端;第二像素驱动子电路320的第一端连接第二数据线,第二端连接第二电源信号线,第三端连接发光单元的输入端。第一像素驱动子电路310包括第一驱动单元,第二像素驱动子电路320包括第二驱动单元。

[0069] 如图3所示,第一像素驱动子电路310和第二像素驱动子电路320(通过各自的第三端)连接到发光单元的输入端。此外,第一像素驱动子电路310和第二像素驱动子电路320被配置为在不同的时段(例如,不同的帧中)驱动发光单元发光。

[0070] 在一个实施例中,像素驱动电路300在每一帧中使用一种像素驱动子电路(即第一像素驱动子电路310或第二像素驱动子电路320)对像素进行驱动。例如,在奇数帧中,像素驱动电路300通过第一像素驱动子电路310驱动发光单元进行发光,在偶数帧中,像素驱动电路300通过第二像素驱动子电路330驱动发光单元进行发光,反之亦然。

[0071] 在一个实施例中,虽然像素驱动电路300中的两个像素驱动子电路在不同的帧中驱动发光单元发光,但当其中一个像素驱动子电路进行驱动时,另一个像素驱动子电路通过与进行驱动的像素驱动子电路进行信号交互来控制对进行驱动的像素驱动子电路中的驱动单元进行阈值电压补偿(即,消除其产生的驱动电流中由阈值电压导致的影响)。具体地,在第一像素驱动子电路进行驱动的帧中,第一像素驱动子电路根据来自第二像素驱动子电路的信号对第一驱动单元的阈值电压进行补偿,以及在第二像素驱动子电路进行驱动的帧中,第二像素驱动子电路根据来自第一像素驱动子电路的信号对第二驱动单元的阈值电压进行补偿。

[0072] 图4示出了图3所示的像素驱动电路300的更为详细的电路图。应该理解的是,图4所示出的具体结构只是示例,图3的像素驱动电路不限于此。

[0073] 从图4可见,像素驱动电路300包括第一驱动单元410、第一充电控制单元420、第一发光控制单元430、第一存储单元440、第二驱动单元450、第二充电控制单元460、第二发光控制单元470和第二存储单元480。其中,第一驱动单元410、第一充电控制单元420、第一发光控制单元430和第一存储单元440构成第一像素驱动子电路310,第二驱动单元450、第二充电控制单元460、第二发光控制单元470和第二存储单元480构成第二像素驱动子电路320。

[0074] 具体地,第一驱动单元410的控制端连接第一节点A,输入端连接第二节点D,输出端连接发光单元的输入端(即节点B)。第一充电控制单元420的控制端连接第一扫描线(接收第一扫描信号Vscan1),输入端连接第一数据线(接收第一数据信号Vdata1),输出端连接第一节点A。第一发光控制单元430的控制端连接第一控制信号线(接收第一控制信号Vems1),输入端连接第一电源信号线(接收第一电源信号VDD1),输出端连接第二节点D。第一存储单元440的一端连接第一节点A,另一端连接发光单元的输入端。第二驱动单元450的控制端连接第三节点C,输入端连接第四节点E,输出端连接发光单元的输入端B。第二充电控制单元460的控制端连接第二扫描线(接收第二扫描信号Vscan2),输入端连接第二数据线(接收第二数据信号Vdata2),输出端连接第三节点C。第二发光控制单元470的控制端连接第二控制信号线(接收第二控制信号Vems2),输入端连接第二电源信号线(接收第二电源信号VDD2),输出端连接第四节点E。第二存储单元480的一端连接第三节点C,另一端连接发光单元的输入端B。

[0075] 图5示出了图3和图4所示的像素驱动电路300的更为详细的电路图。应该理解的是,图5所示出的具体结构只是示例,图3和图4的像素驱动电路不限于此。

[0076] 如图5所示,第一充电控制单元420包括第一晶体管T1,第一晶体管T1的栅极作为第一充电单元420的控制端,第一晶体管T1的第一极作为第一充电单元420的输入端,第一晶体管T1的第二极作为第一充电单元420的输出端。

[0077] 第一驱动单元410包括第二晶体管T2,第二晶体管T2的栅极作为第一驱动单元410的控制端,第二晶体管T2的第一极作为第一驱动单元410的输入端,第二晶体管T2的第二极作为第一驱动单元410的输出端。

[0078] 第一发光控制单元430包括第三晶体管T3,第三晶体管T3的栅极作为第一发光控制单元430的控制端,第三晶体管T3的第一极作为第一发光控制单元430的输入端,第三晶体管T3的第二极作为第一发光控制单元430的输出端。

[0079] 第一存储单元440包括第一电容Cs1。

[0080] 第二充电控制单元460包括第四晶体管T4,第四晶体管T4的栅极作为第二充电单元460的控制端,第四晶体管T4的第一极作为第二充电单元460的输入端,第四晶体管T4的第二极作为第二充电单元460的输出端。

[0081] 第二驱动单元450包括第五晶体管T5,第五晶体管T5的栅极作为第二驱动单元450的控制端,第五晶体管T5的第一极作为第二驱动单元450的输入端,第五晶体管T5的第二极作为第二驱动单元450的输出端。

[0082] 第二发光控制单元470包括第六晶体管T6,第六晶体管T6的栅极作为第二发光控

制单元470的控制端,第六晶体管T6的第一极作为第二发光控制单元470的输入端,第六晶体管T6的第二极作为第二发光控制单元470的输出端。

[0083] 第二存储单元480包括第二电容Cs2。

[0084] 以上对根据本公开实施例的像素驱动电路的各级结构进行了说明,以下在图3-5所示的示例性结构的基础上,对通过本公开的像素驱动电路进行像素驱动的方法进行描述。应该理解的是,虽然以下描述是借助图3-5中所示的结构展开的,但是本公开的像素驱动方法不限于此。

[0085] 图6示出了根据本公开实施例的像素驱动方法600的流程图。

[0086] 步骤S610:在一个时段中,通过第一像素驱动子电路310对发光单元进行驱动。其中,第一像素驱动子电路310根据来自第二像素驱动子电路320的信号对第一驱动单元410的阈值电压进行补偿,使得向发光单元提供的驱动电流与第一驱动单元410的阈值电压 $V_{th1}$ 无关。

[0087] 步骤S620:在另一时段中,通过第二像素驱动子电路320对发光单元进行驱动。其中,第二像素驱动子电路320根据来自第一像素驱动子电路310的信号对第二驱动单元450的阈值电压进行补偿,使得向发光单元提供的驱动电流与第二驱动单元450的阈值电压 $V_{th2}$ 无关。

[0088] 在一个实施例中,所述一个时段和所述另一时段位于不同的帧(例如,奇数帧和偶数帧)中。

[0089] 具体地,图7和图10分别结合图4和图5示出了步骤S610和步骤S620的具体驱动操作。图8和图11分别是与图7和图10中的驱动操作相对应的信号时序图。图9A-9D和图12A-12D分别示出了图7和图8中各阶段的等效电路图。

[0090] 图7示出了通过第一像素驱动子电路310对发光单元进行驱动的步骤(S610)的流程图。

[0091] 如图7所示,这一步骤发生在一个时段中,可包括反转恢复阶段S710、阈值电压锁存阶段S720、数据电压输入阶段S730和发光阶段S740。

[0092] 具体地,在反转恢复阶段S710中,根据图8中的时序图, $V_{scan1}$ 处于高电平, $V_{scan2}$ 处于低电平, $V_{ems1}$ 处于低电平, $V_{ems2}$ 处于高电平,在高电平的 $V_{scan1}$ 和 $V_{ems2}$ 的控制下,第一充电控制单元420和第二发光控制单元470导通,在低电平的 $V_{ems1}$ 和 $V_{scan2}$ 的控制下,第一发光控制单元430和第二充电控制单元460截止。

[0093] 参考图9A中的等效电路,来自第一数据线的信号 $V_{data1}$ 在此阶段为其低电平,例如零伏,由此, $V_{data1}$ 将第一节点A的电压变为零,从而第一驱动单元(T2)截止。由于在上一帧中使用第二像素驱动子电路320对该像素的发光单元进行驱动,因此,此时第二驱动单元(T5)处于导通状态。如图8所示,在这一阶段,来自第二电源信号线的信号 $V_{DD2}$ 变为负值的低电平 $V_{ref}$ ,并由此将B点的电压改变为 $V_{ref}$ ,从而,此时B点的电压小于零。其中,为了能够在后续步骤中对 $V_{th1}$ 进行锁存,需要使得此时B点的电压 $V_{ref}$ 小于 $-V_{th1}$ ,其中 $V_{th1}$ 为第一驱动单元410(T2)的阈值电压。

[0094] 反转恢复阶段中,通过将发光单元的输入端(即B点)的电压变为负值,对发光单元进行了极性反转操作,从而避免正偏压电流导致的电荷积累,稳定OLED发光单元的发光特性。

[0095] 然后,在阈值电压锁存阶段S720中,根据图8中的时序图,Vscan1处于高电平,Vscan2处于低电平,Vems1处于高电平,Vems2处于低电平,在高电平的Vscan1和Vems1的控制下,第一充电控制单元420和第一发光控制单元430导通,在低电平的Vscan2和Vems2的控制下,第二充电控制单元460和第二发光控制单元470截止。

[0096] 参考图9B中的等效电路,Vdata1保持为零伏,从而A点的电压不变。然而,由于此时B点电压Vref小于 $-V_{th1}$ ,从而第一驱动单元(T2)的栅源电压 $V_{gs}=0-V_{ref}>V_{th1}$ ,第一驱动单元(T2)导通。同时,第二发光控制单元470(T6)的截止使得VDD2不再与B点接通。此时,只有VDD1与B点接通。此时,第一电源信号VDD1为高电平,从而,VDD1使B点的电压升高,直至第一驱动单元(T2)截止为止。此时, $V_{gs}=V_{th1}$ ,即B点电压变为 $V_{th1}$ 。

[0097] 接下来,在数据电压输入阶段S730中,根据图8中的时序图,Vscan1处于高电平,Vscan2处于低电平,Vems1处于低电平,Vems2处于低电平,在高电平的Vscan1的控制下,第一充电控制单元420导通,在低电平的Vems1、Vscan2和Vems2的控制下,第一发光控制单元430、第二充电控制单元460和第二发光控制单元470截止。

[0098] 参考图9C中的等效电路,在这一阶段第一数据信号Vdata1变为高电平Vd1-1,同时将第一节点A的电压变成Vd1-1。此时,第一存储单元(电容Cs1)与发光单元的等效电容Coled串联,由于电容耦合效应原理,B点电压由 $-V_{th1}$ 变为 $V_{B1}=-V_{th1}+Cs1/(Cs1+Coled) \times V_{d1-1}$ 。

[0099] 此时,电容Cs1两端的电压差为:

[0100]  $V_{d1-1}-V_{B1}=V_{th1}+Coled/(Cs1+Coled) \times V_{d1-1}$ 。

[0101] 为了避免发光单元在此阶段进行不必要的发光,可以限制 $V_{B1}<V_{th\_oled}$ ,即B点的电压小于发光单元的发光阈值电压。

[0102] 最后,在发光阶段S740中,根据图8中的时序图,Vscan1处于低电平,Vscan2处于低电平,Vems1处于高电平,Vems2处于低电平,在高电平的Vems1的控制下,第一发光控制单元430导通,在低电平的Vscan1、Vscan2和Vems2的控制下,第一充电控制单元420、第二充电控制单元460和第二发光控制单元470截止。

[0103] 参考图9D中的等效电路,此时,由于自举效应,第一存储单元440(Cs1)两端的电压保持为 $V_{th1}+Coled/(Cs1+Coled) \times V_{d1-1}$ 不变,直至发光阶段结束。这使第一驱动单元(T2)一直处于饱和区。此时,高电平的VDD1不断提高B点电压,当B点电压达到OLED的发光阈值电压时,发光单元开始发光。发光电流Ioled计算如下式:

[0104]  $I_{oled}=K(V_{gs}-V_{th1})^2$

[0105]  $=K(V_{th1}+Coled/(Cs1+Coled) \times V_{d1-1}-V_{th1})^2$

[0106]  $=K(Coled/(Cs1+Coled) \times V_{d1-1})^2$

[0107] 如此,发光电流Ioled与第一驱动单元410(T2)的阈值电压 $V_{th1}$ 无关。

[0108] 在一个实施例中,在所述发光阶段S740中,可以将来自第一扫描线的使得第一充电控制单元420截止的信号Vscan1的下降沿设置为早于来自第一控制信号线的使得第一发光控制单元430导通的信号Vems1的上升沿,从而能够避免竞争冒险现象。

[0109] 图10示出了通过第二像素驱动子电路320对发光单元进行驱动的步骤(S620)的流程图。

[0110] 如图10所示,这一步骤发生在与图7中的一个时段不同的另一时段中,可包括反转



恢复阶段S1010、阈值电压锁存阶段S1020、数据电压输入阶段S1030和发光阶段S1040。

[0111] 具体地,在反转恢复阶段S1010中,根据图11中的时序图,Vscan2处于高电平,Vscan1处于低电平,Vems2处于低电平,Vems1处于高电平,在高电平的Vscan2和Vems1的控制下,第二充电控制单元460和第一发光控制单元430导通,在低电平的Vems2和Vscan1的控制下,第二发光控制单元470和第一充电控制单元420截止。

[0112] 参考图12A中的等效电路,来自第二数据线的信号Vdata2在此阶段为其低电平,例如零伏,由此,Vdata2将第三节点C的电压变为零,从而第二驱动单元(T5)截止。由于在上一帧中使用第一像素驱动子电路310对该像素的发光单元进行驱动,因此,此时第一驱动单元(T2)处于导通状态。如图11所示,在这一阶段,来自第一电源信号线的信号VDD1变为负值的低电平Vref,并由此将B点的电压改变为Vref,从而,此时B点的电压小于零。其中,为了能够在后续步骤中对Vth2进行锁存,需要使得此时B点的电压Vref小于 $-V_{th2}$ ,其中 $V_{th2}$ 为第二驱动单元450(T5)的阈值电压。

[0113] 反转恢复阶段中,通过将发光单元的输入端(即B点)的电压变为负值,对发光单元进行了极性反转操作,从而避免正偏压电流导致的电荷积累,稳定OLED发光单元的发光特性。

[0114] 然后,在阈值电压锁存阶段S1020中,根据图11中的时序图,Vscan2处于高电平,Vscan1处于低电平,Vems2处于高电平,Vems1处于低电平,在高电平的Vscan2和Vems2的控制下,第二充电控制单元460和第二发光控制单元470导通,在低电平的Vscan1和Vems1的控制下,第一充电控制单元420和第一发光控制单元430截止。

[0115] 参考图12B中的等效电路,Vdata2保持为零伏,从而C点的电压不变。然而,由于此时B点电压Vref小于 $-V_{th2}$ ,从而第二驱动单元(T5)的栅源电压 $V_{gs} > V_{th2}$ ,第二驱动单元(T5)导通。同时,第一发光控制单元430(T3)的截止使得VDD1不再与B点接通。此时,只有VDD2与B点接通。此时,第二电源信号VDD2为高电平,从而,VDD2使B点的电压升高,直至第二驱动单元(T5)截止为止。此时, $V_{gs} = V_{th2}$ ,即B点电压变为 $V_{th2}$ 。

[0116] 接下来,在数据电压输入阶段S1030中,根据图11中的时序图,Vscan2处于高电平,Vscan1处于低电平,Vems2处于低电平,Vems1处于低电平,在高电平的Vscan2的控制下,第二充电控制单元460导通,在低电平的Vems1、Vscan1和Vems2的控制下,第一发光控制单元430、第一充电控制单元420和第二发光控制单元470截止。

[0117] 参考图12C中的等效电路,在这一阶段第二数据信号Vdata2变为高电平Vd2-1,同时将第三节点C的电压变成Vd2-1。此时,第二存储单元(电容Cs2)与发光单元的等效电容Coled串联,由于电容耦合效应原理,B点电压由 $-V_{th2}$ 变为 $V_{B2} = -V_{th2} + C_{s2} / (C_{s2} + C_{oled}) \times V_{d2-1}$ 。

[0118] 此时,电容Cs2两端的电压差为:

[0119]  $V_{d2-1} - V_{B2} = V_{th2} + C_{oled} / (C_{s2} + C_{oled}) \times V_{d2-1}$ 。

[0120] 为了避免发光单元在此阶段进行不必要的发光,可以限制 $V_{B2} < V_{th\_oled}$ ,即B点的电压小于发光单元的发光阈值电压。

[0121] 最后,在发光阶段S1040中,根据图11中的时序图,Vscan2处于低电平,Vscan1处于低电平,Vems2处于高电平,Vems1处于低电平,在高电平的Vems2的控制下,第二发光控制单元470导通,在低电平的Vscan1、Vscan2和Vems1的控制下,第一充电控制单元420、第二充电

控制单元460和第一发光控制单元430截止。

[0122] 参考图12D中的等效电路,此时,由于自举效应,第二存储单元480(Cs2)两端的电压保持为 $V_{th2} + C_{oled} / (C_{s2} + C_{oled}) \times V_{d2-1}$ 不变,直至发光阶段结束。这使第二驱动单元(T5)一直处于饱和区。此时,高电平的VDD2不断提高B点的电压,当B点电压达到OLED的发光阈值电压时,发光单元开始发光。发光电流 $I_{oled}$ 计算如下式:

$$[0123] \quad I_{oled} = K (V_{gs} - V_{th2})^2$$

$$[0124] \quad = K (V_{th2} + C_{oled} / (C_{s2} + C_{oled}) \times V_{d2-1} - V_{th2})^2$$

$$[0125] \quad = K (C_{oled} / (C_{s2} + C_{oled}) \times V_{d2-1})^2$$

[0126] 如此,发光电流 $I_{oled}$ 与第二驱动单元450(T5)的阈值电压 $V_{th2}$ 无关。

[0127] 在一个实施例中,在所述发光阶段S1040中,可以将来自第二扫描线的使得第二充电控制单元460截止的信号 $V_{scan2}$ 的下降沿设置为早于来自第二控制信号线的使得第二发光控制单元470导通的信号 $V_{ems2}$ 的上升沿,从而能够避免竞争冒险现象。

[0128] 本公开还提供了一种OLED显示面板的驱动电路。所述显示面板包括布置成矩阵形式的像素阵列。所述像素阵列包括N个像素行,每个像素行中包括M个像素,其中,N和M为正整数。所述驱动电路包括多个如图3-图5所示的像素驱动电路。像素驱动电路与像素阵列中的像素一一对应,每个像素驱动电路用于对相应像素进行驱动。

[0129] 在一个实施例中,用于驱动不同像素的像素驱动电路可以共用部分元件,以简化驱动电路的结构,节省屏幕空间。

[0130] 在一个实施例中,在用于驱动第n个像素行中的第m个像素的像素驱动电路中,第二发光控制单元复用为用于驱动第n+1个像素行中的第m个像素的像素驱动电路中的第一发光控制单元,第二电源信号线复用为所述用于驱动第n+1个像素行中的第m个像素的像素驱动电路中的第一电源信号线,以及第四节点对应于用于驱动第n+1个像素行中的第m个像素的像素驱动电路中的第二节点,其中,n为大于或等于1且小于或等于N-1的正整数,m为大于或等于1且小于或等于M的正整数。

[0131] 图13示出了根据上述实施例的两个像素驱动电路共用发光控制单元的示例。

[0132] 如图13所示,两个共用发光控制单元的示例像素驱动电路分别是用于驱动显示面板上的位于第n行第m列的像素的像素驱动电路和用于驱动位于第n+1行第m列的像素的像素驱动电路。具体地,第n+1行的像素的像素驱动电路中的第一像素驱动子电路310<sub>n+1</sub>的第一发光控制单元430(即晶体管T3)可以充当第n行的像素的像素驱动电路中的第二像素驱动子电路320<sub>n</sub>的第二发光控制单元470(即晶体管T6)。相应地,第n+1行的像素的像素驱动电路中的第一电源信号线VDD<sub>n+1</sub>充当第n行的像素的像素驱动电路中的第二电源信号线,并且第n+1行的像素的像素驱动电路中的第二节点对应于第n行的像素的像素驱动电路中的第四节点。

[0133] 使用上述实施例中的OLED显示面板的驱动电路进行驱动的方法是在一帧中逐行驱动所述像素阵列中的各行像素。例如,在图13所示的实施例中,可以从第一行开始逐行驱动各行像素。在这种情况下,不同行的像素的像素驱动电路不会同时进行驱动。由于像素中的第一发光控制单元430(即T3)被不同行的像素的像素驱动电路共用,所以并不会造成该共用的发光控制单元同时在两个像素驱动电路中进行操作的情况。在实际驱动时,每个像素驱动电路的操作方法与上文中参照图7-图12D进行的描述一致。

[0134] 在一个实施例中,在使用上述实施例中的OLED显示面板的驱动电路对显示面板上的各个像素进行驱动时,在奇数帧中,使用各个像素驱动电路中的第一驱动子电路驱动相应的像素,在偶数帧中,使用各个像素驱动电路中的第二驱动子电路驱动相应的像素,或者在奇数帧中,使用各个像素驱动电路中的第二驱动子电路驱动相应的像素,在偶数帧中,使用各个像素驱动电路中的第一驱动子电路驱动相应的像素。

[0135] 当所述驱动方法由如图3-5所示的不共用元件的驱动电路执行时,可以使用如上述各实施例所述的像素驱动方法来驱动各个像素。

[0136] 当所述驱动方法由如图13所示的相邻像素驱动单元共用一个发光控制元件的驱动电路执行时,在从第一个像素行开始逐行驱动的情况下,针对第 $n$ 行、第 $m$ 列的像素 $P(m, n)$ ,如图14所示,通过以下步骤来进行驱动:

[0137] S1410,在所述一个时段中,通过所述像素 $P(m, n)$ 的相应像素驱动电路中的第一像素驱动子电路对所述像素 $P(m, n)$ 中的发光单元进行驱动,其中,第一像素驱动子电路根据来自所述像素 $P(m, n)$ 的相应像素驱动电路中的第二像素驱动子电路的信号对所述第一驱动单元的阈值电压进行补偿,使得向所述发光单元提供的驱动电流与所述第一驱动单元的阈值电压无关;

[0138] S1420,在所述另一时段中,通过所述第二像素驱动子电路对所述像素 $P(m, n)$ 的发光单元进行驱动,其中,第二像素驱动子电路根据来自所述第一像素驱动子电路的信号对所述第二驱动单元的阈值电压进行补偿,使得向所述发光单元提供的驱动电流与所述第二驱动单元的阈值电压无关。

[0139] 步骤S1410和S1420与图6中的步骤S610和S620类似,不同在于,图14所对应的实施例中相邻的像素驱动电路共用了一个发光控制单元。

[0140] 针对图13所示的结构,也可以实现与图7和图10所示的步骤类似的具体驱动步骤。然而,由于像素 $P(m, n)$ 的相应像素驱动电路的第二发光控制单元与像素 $P(m, n+1)$ 的相应像素驱动电路的第一发光控制单元实现为同一元件,导致不能够套用图7和图10中的驱动步骤。

[0141] 具体地,由于发光控制元件的共用,在使用第二像素驱动子电路进行驱动的帧中,在已经使像素 $P(m, n)$ 的相应像素驱动电路中的第二像素驱动子电路320<sub>n</sub>驱动像素 $P(m, n)$ 发光,并即将使像素 $P(m, n+1)$ 的相应像素驱动电路中的第二像素驱动子电路320<sub>n+1</sub>驱动像素 $P(m, n+1)$ 发光时,针对像素 $P(m, n+1)$ 的相应像素驱动电路的驱动操作中的反转恢复阶段将会改变 $P(m, n+1)$ 的相应像素驱动电路的VDD<sub>N+1</sub>的电平状态(例如参照图11的时序图,在反转恢复阶段,VDD<sub>N+1</sub>(对应于VDD1)将由高电平转为低电平),并且针对像素 $P(m, n+1)$ 的相应像素驱动电路的驱动操作中的其他阶段需要将该像素驱动电路中的第一发光控制单元(T3)的开关状态由导通变为截止(参见上文中结合图11和图12A-12D进行的描述,T3在阈值电压锁存阶段、数据电压输入阶段和发光阶段保持截止)。然而,该第一发光控制单元(T3)由于共用关系的存在,还被已经在驱动像素 $P(m, n)$ 发光的像素 $P(m, n)$ 的相应像素驱动电路中的第二像素驱动子电路320<sub>n</sub>所利用,像素 $P(m, n+1)$ 的VDD的电平状态以及第一发光控制单元的开关状态将影响像素 $P(m, n)$ 的第二像素驱动子电路320<sub>n</sub>的驱动状态,从而对像素 $P(m, n)$ 的发光产生不期望的影响。

[0142] 应该理解的是,在使用第一像素驱动子电路进行驱动的帧中,在反转阶段,由 $P(m,$

n)的相应像素驱动电路第二像素驱动子电路320<sub>n</sub>进行B点的放电操作,由于P(m,n)的相应像素驱动电路中的第二像素驱动子电路320<sub>n</sub>只与尚未转变为使用第一像素驱动子电路进行驱动的像素P(m,n+1)的第一像素驱动子电路310<sub>n+1</sub>共用元件,第二像素驱动子电路320<sub>n</sub>的开关状态不会对像素P(m,n+1)的发光产生影响(像素P(m,n+1)此时正由其对应的第二像素驱动子电路320<sub>n+1</sub>驱动发光)。同样,像素P(m,n)的VDD的电平状态也不会对像素P(m,n+1)的发光产生影响。

[0143] 因此,针对图13中的结构,步骤S1410的具体操作可以与步骤S610对应(除了共用元件的附图标记区别),而步骤S1420的具体操作则需要进行适当的改变,以避免对排序在先像素的发光产生影响。

[0144] 具体地,图15示出了通过像素P(m,n)的相应第一像素驱动子电路对发光单元进行驱动的步骤(S1410)的流程图。图16为该流程图相对应的信号时序图。步骤S1410包括反转恢复阶段S1510、阈值电压锁存阶段S1520、数据电压输入阶段S1530和发光阶段S1540。步骤S1410的具体操作可以与步骤S610对应(除了共用元件的附图标记区别),以下简要概述。针对步骤S610的描述在此同样适用。

[0145] 在反转恢复阶段S1510,针对像素P(m,n),第一充电控制单元、第二驱动单元和像素P(m,n+1)的相应像素驱动电路的第一发光控制单元导通,第一发光控制单元、第一驱动单元和第二充电控制单元截止,来自像素P(m,n+1)的相应像素驱动电路的第一电源信号线的信号使得所述发光单元的极性反转;

[0146] 在阈值电压锁存阶段S1520,针对像素P(m,n),第一充电控制单元和第一发光控制单元导通,第二充电控制单元、所述像素P(m,n+1)的相应像素驱动电路的第一发光控制单元、第一驱动单元和第二驱动单元截止,第一存储单元充电,直至第一节点的电压比发光单元的输入端的电压高 $V_{th1}$ ;

[0147] 在数据电压输入阶段S1530,针对像素P(m,n),第一充电控制单元导通,第一发光控制单元、第二充电控制单元、所述像素P(m,n+1)的相应像素驱动电路的第二发光控制单元、第一驱动单元和第二驱动单元截止,通过第一数据线将第一节点的电压变成 $V_{d1-1}$ ,从而发光单元的输入端的电压调整为 $V_{B1}$ ;

[0148] 在发光阶段S1540,针对像素P(m,n),第一发光控制单元导通,第一充电控制单元、第二充电控制单元、所述像素P(m,n+1)的相应像素驱动电路的第二发光控制单元和第二驱动单元截止,由此第一存储单元两端的电压保持不变,使得第一驱动单元向所述发光单元提供的驱动电流与 $V_{th1}$ 无关。

[0149] 图17示出了通过像素P(m,n)的相应第二像素驱动子电路对发光单元进行驱动的步骤(S1420)的流程图。图18为该流程图相对应的信号时序图。步骤S1420包括反转恢复阶段S1610、阈值电压锁存阶段S1620、数据电压输入阶段S1630和发光阶段S1640。步骤S1420中的阈值电压锁存阶段S1620、数据电压输入阶段S1630和发光阶段S1640与步骤S620中的相应阶段对应(除了共用元件的附图标记区别)。与步骤S620不同的是,步骤S1420中的反转恢复阶段并不是针对当前要进行驱动的像素P(m,n)的,而是针对下一要驱动的像素P(m,n+1)的反转恢复阶段。这相当于,在步骤S620的驱动步骤中,将反转恢复阶段提前一个子帧进行,此时,与进行反转恢复的第一像素驱动子电路共用元件的第二像素驱动子电路尚未开始驱动像素进行发光,不会对像素的发光产生影响。此外,在图18中还将像素P(m,n)相对

应的控制信号Vems\_N的电平设置为在整个子帧中保持高电平,以避免对像素P(m,n-1)中的发光产生影响。这里,由于针对像素P(m,n)的反转恢复阶段已提前一个子帧完成,像素P(m,n+1)的第一驱动单元在当前子帧中不会再接通,Vems\_N保持高电平不会对像素P(m,n+1)的发光单元的输入端的电压产生影响。具体地,步骤S1420的具体操作如下(针对步骤S620的描述的对应内容在此同样适用):

[0150] 在反转恢复阶段,像素P(m,n+1)的相应像素驱动电路的第一充电控制单元和所述第二充电控制单元导通,所述像素P(m,n+1)的相应像素驱动电路的第一发光控制单元、第一驱动单元和第二驱动单元截止,来自像素P(m,n+1)的相应像素驱动电路的第一数据线和第二数据线的信号使得像素P(m,n+1)的发光单元的极性反转;

[0151] 在阈值电压锁存阶段,所述像素P(m,n)的相应像素驱动电路的第二充电控制单元和所述像素P(m,n+1)的相应像素驱动电路的第一发光控制单元导通,所述像素P(m,n)的相应像素驱动电路的第一充电控制单元、第一发光控制单元、第一驱动单元和第二驱动单元截止,所述像素P(m,n)的相应像素驱动电路的第二存储单元充电,直至所述像素P(m,n)的相应像素驱动电路的第三节点的电压比发光单元的输入端的电压高Vth2;

[0152] 在数据电压输入阶段,所述像素P(m,n)的相应像素驱动电路的第二充电控制单元导通,所述像素P(m,n+1)的相应像素驱动电路的第一发光控制单元、所述像素P(m,n)的相应像素驱动电路的第一充电控制单元、第一发光控制单元、第一驱动单元和第二驱动单元截止,通过第二数据线将所述像素P(m,n)的相应像素驱动电路的第三节点的电压变成Vd2-1,从而发光单元的输入端的电压调整为VB2;

[0153] 在发光阶段,所述像素P(m,n+1)的相应像素驱动电路的第一发光控制单元导通,所述像素P(m,n)的相应像素驱动电路的第二充电控制单元、第一充电控制单元、第一发光控制单元和第一驱动单元截止,由此所述像素P(m,n)的相应像素驱动电路的第二存储单元两端的电压保持不变,使得所述第二驱动单元向所述发光单元提供的驱动电流与Vth2无关。

[0154] 如上文所述,通过在使用第二像素驱动子电路进行驱动的帧中将反转恢复阶段提前一个子帧进行,避免了反转恢复操作对发光元件发光的影响。

[0155] 在对应图17和图18的实施例中,在反转恢复阶段,执行针对像素P(m,n+1)的反转恢复阶段,这需要将像素P(m,n+1)中的B点电压降至小于-Vth1的电压值。然而,参见图19,此时像素P(m,n+1)的C点电压为零,导致像素P(m,n+1)中的T5的栅源电压Vgs大于Vth1,如果该栅源电压Vgs大于像素P(m,n+1)的T5的阈值电压Vth2,则T5导通。同时像素P(m,n+2)中仍由第一驱动子电路进行驱动,像素P(m,n+2)中的T3导通,VDD\_N+2能够在T5导通的情况下输入到像素P(m,n+1)的B点,如果Vth2小于Vth1,则B点的平衡电压大于-Vth1,这将导致无法锁存阈值电压。因此,需要对这一现象进行抑制。在一个实施例中,可以使像素P(m,n+2)的相应像素驱动电路的第一驱动单元(T3)截止,从而避免像素P(m,n+2)对像素P(m,n+1)的相应像素驱动子电路中的反转恢复产生影响。

[0156] 本公开还提供了一种OLED显示面板。该OLED显示面板包括根据上述任一实施例所述的驱动电路。

[0157] 虽然已参照几个典型实施例描述了本公开,但应当理解,所用的术语是说明和示例性、而非限制性的术语。由于本公开能够以多种形式具体实施而不脱离公开的精神或实

质,所以应当理解,上述实施例不限于任何前述的细节,而应在随附权利要求所限定的精神和范围内广泛地解释,因此落入权利要求或其等效范围内的全部变化和改型都应随附权利要求所涵盖。

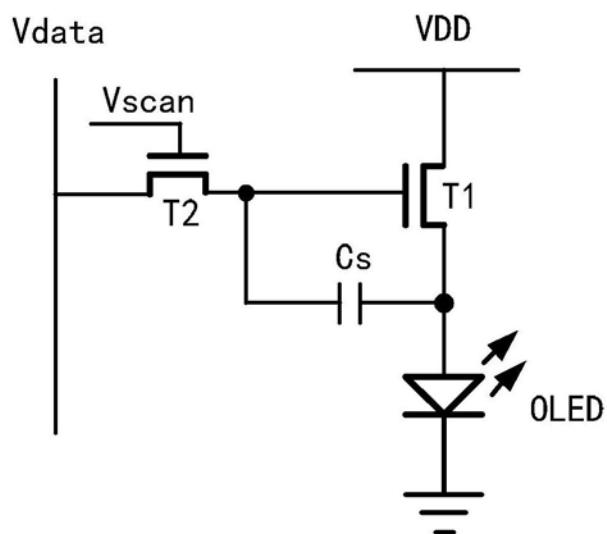
100

图1

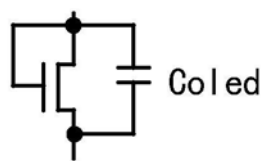


图2

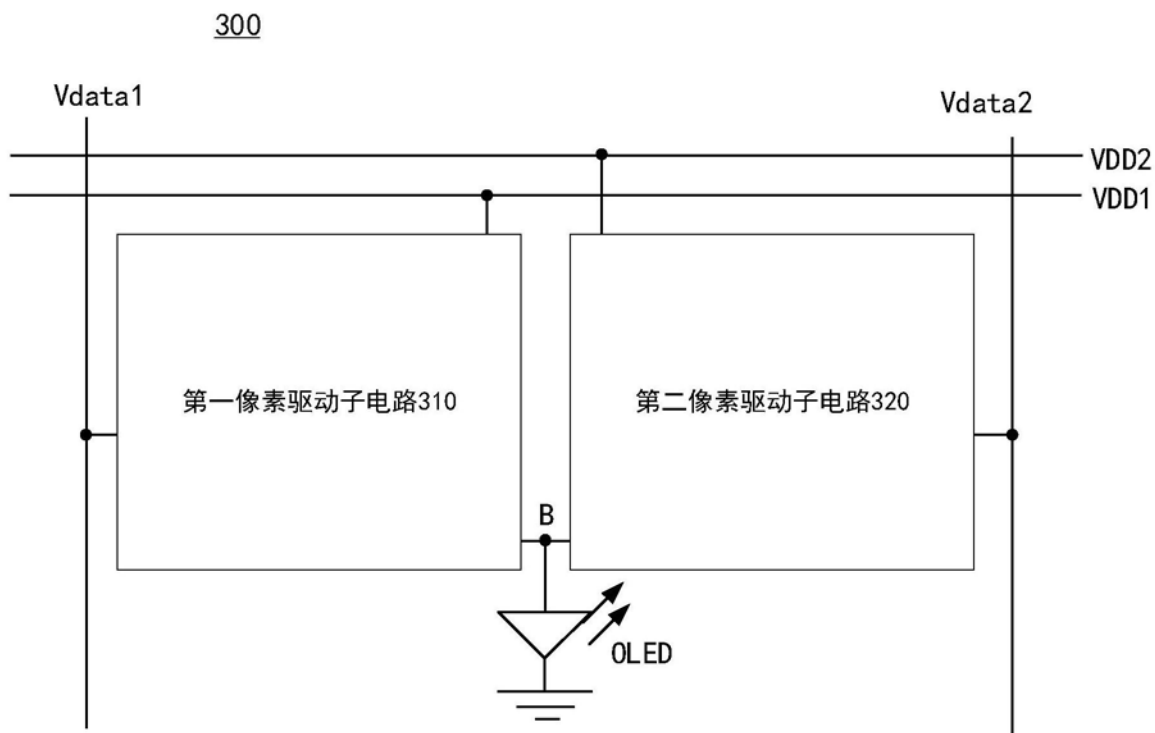


图3

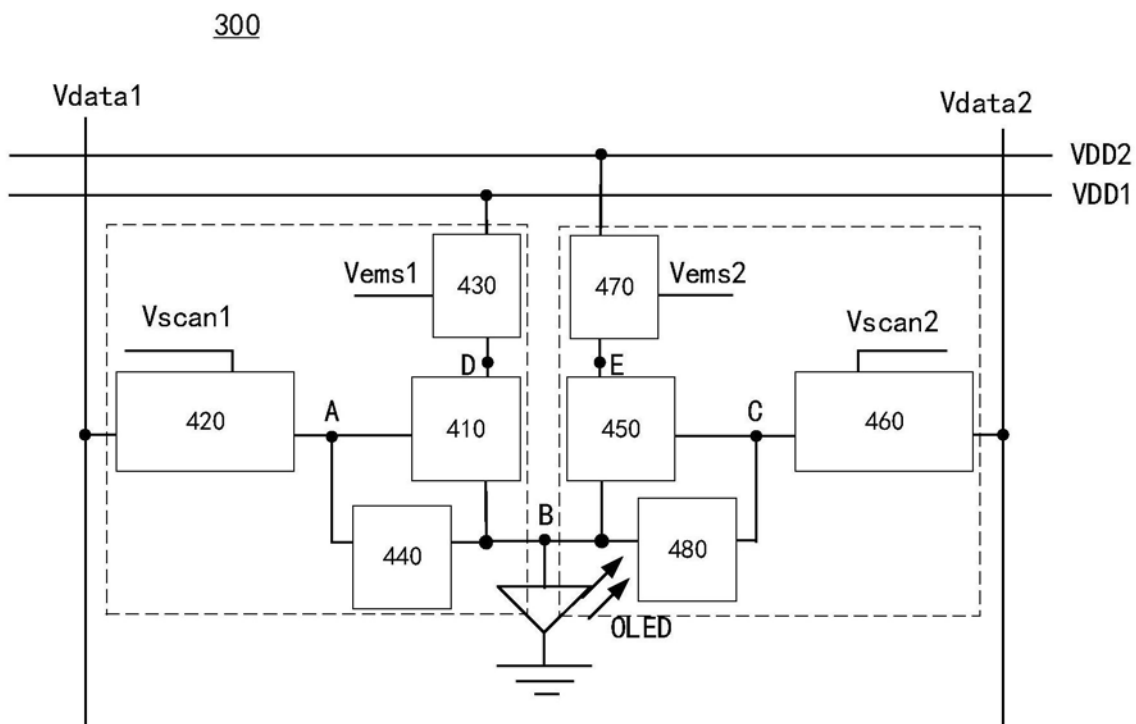


图4



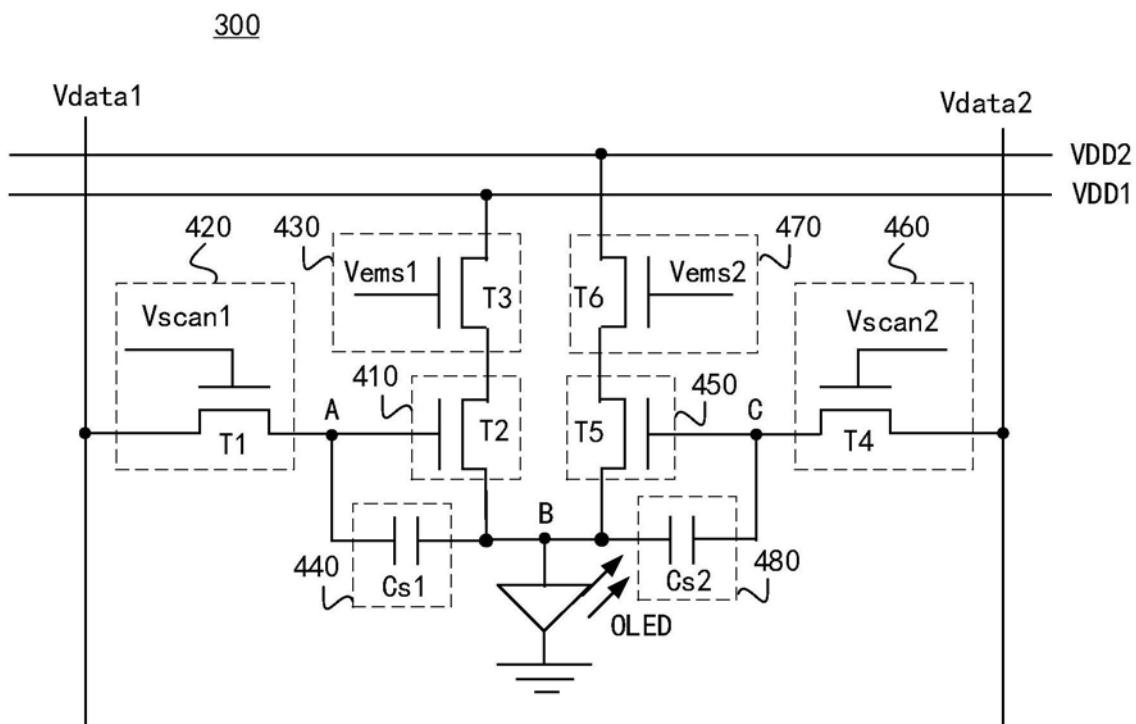


图5

600

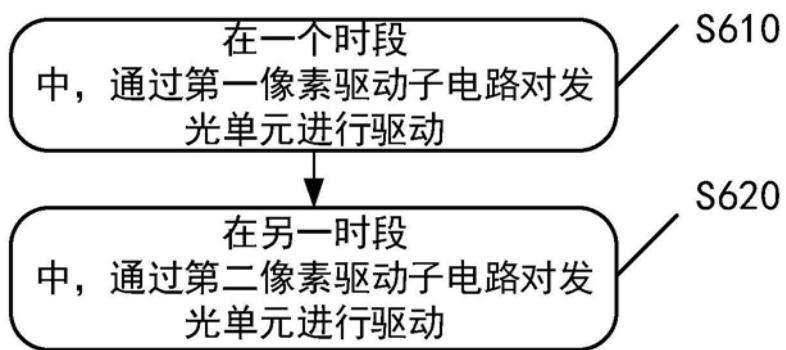


图6

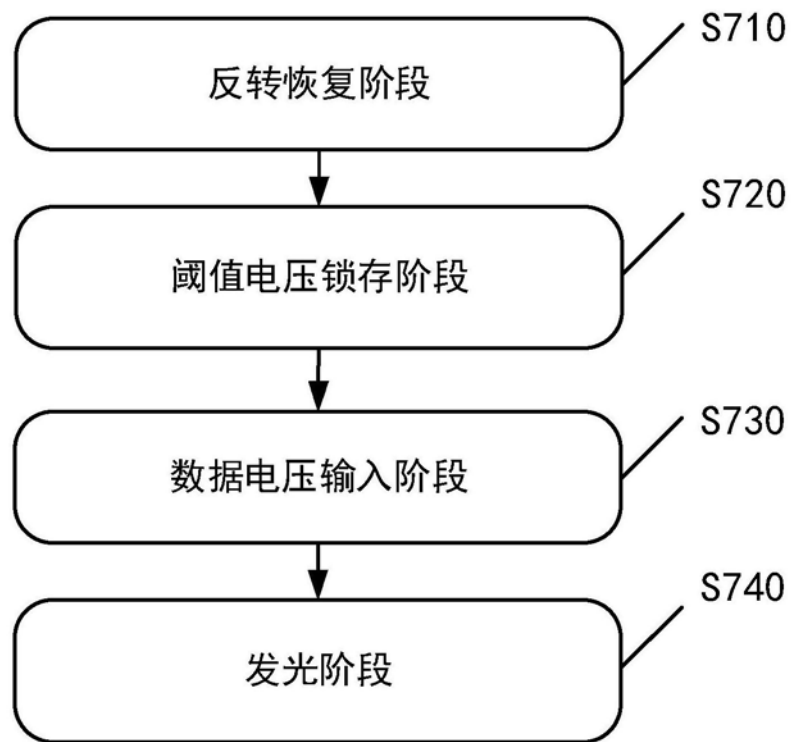


图7

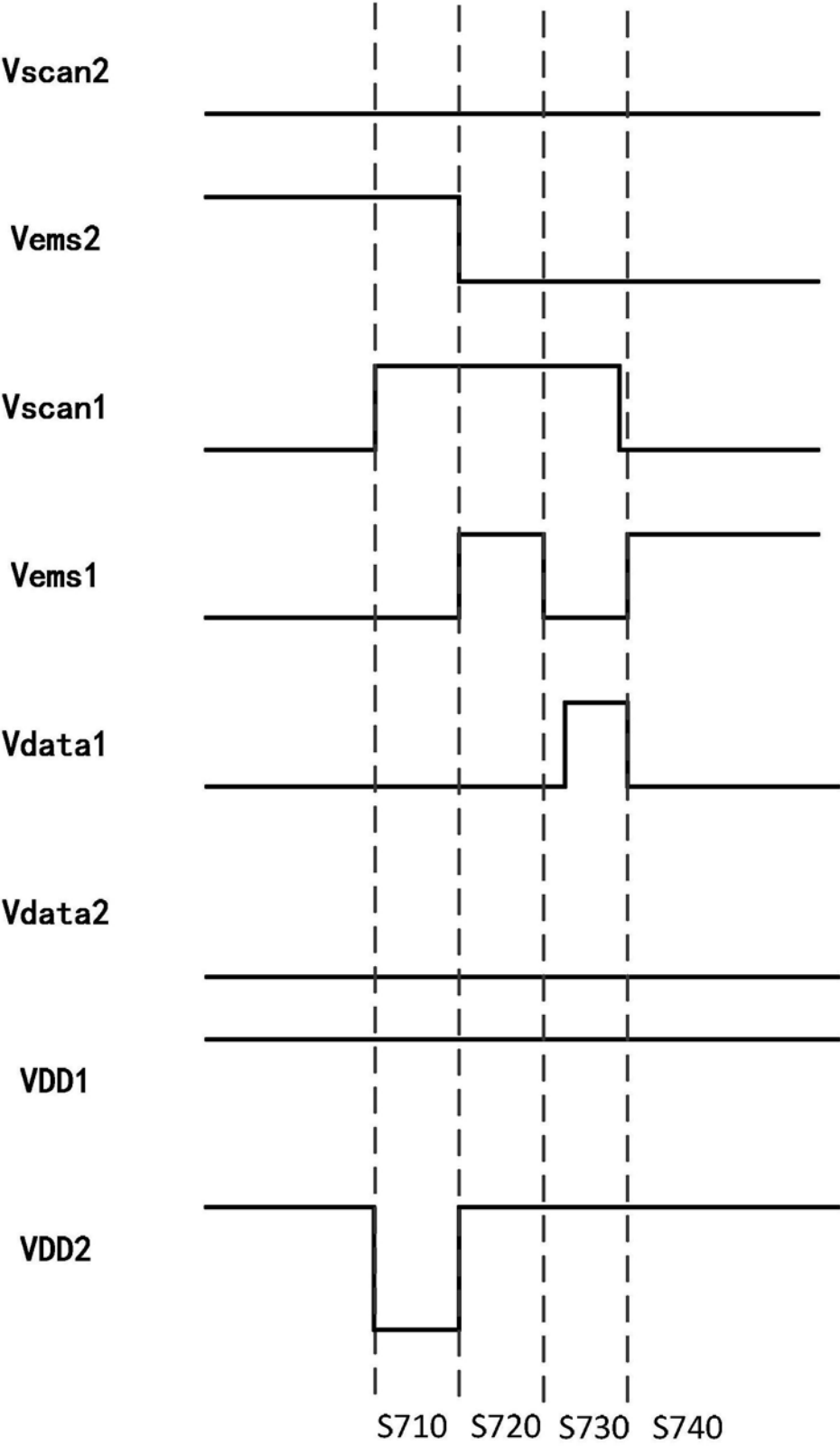


图8

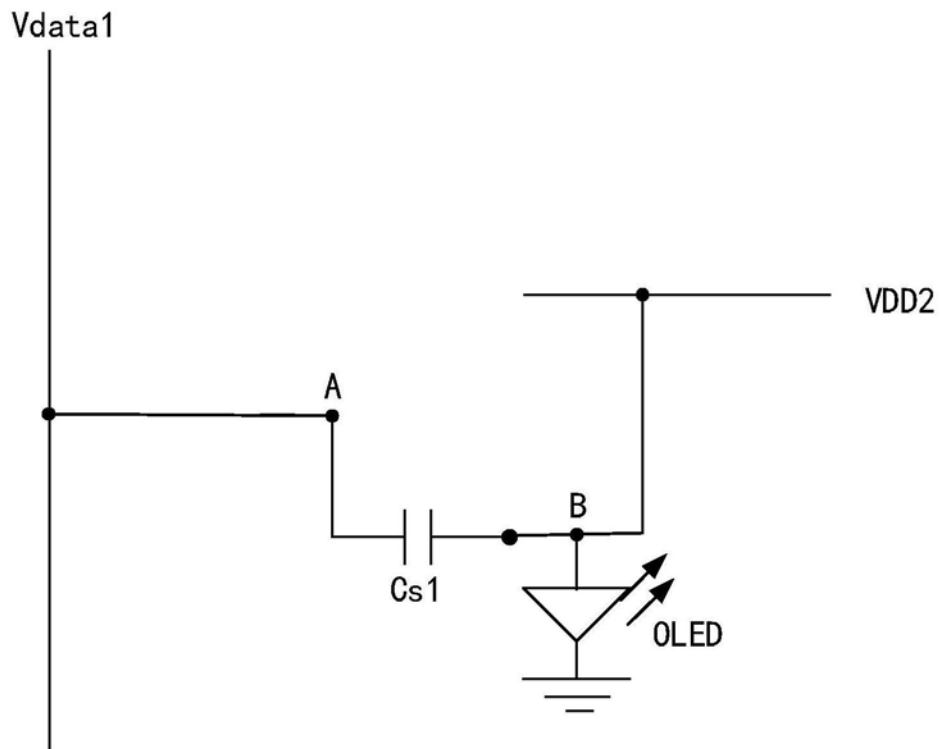


图9A

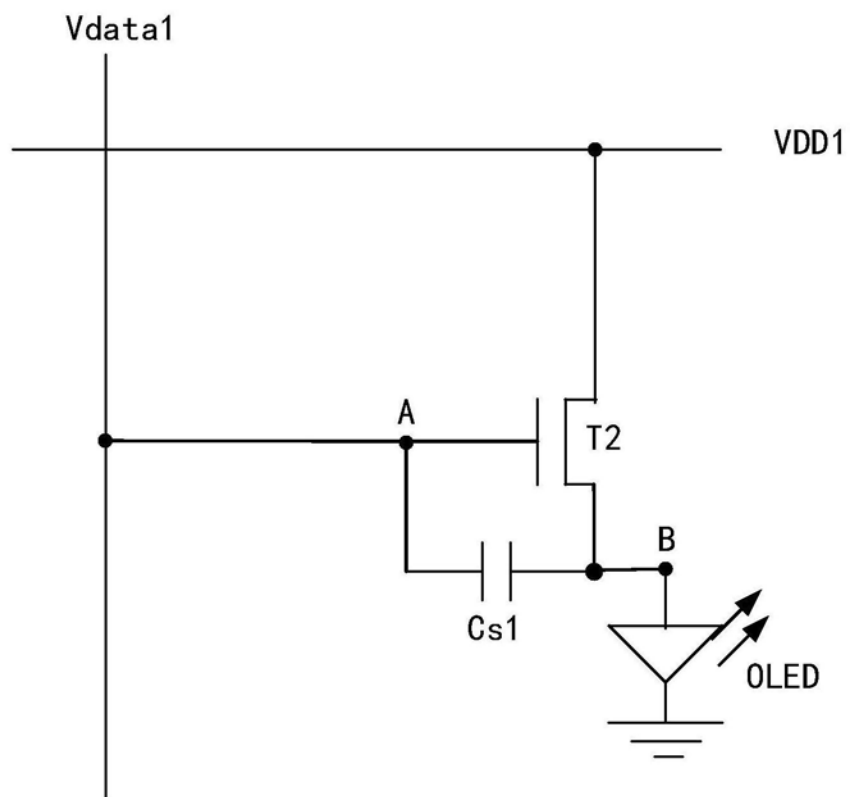


图9B

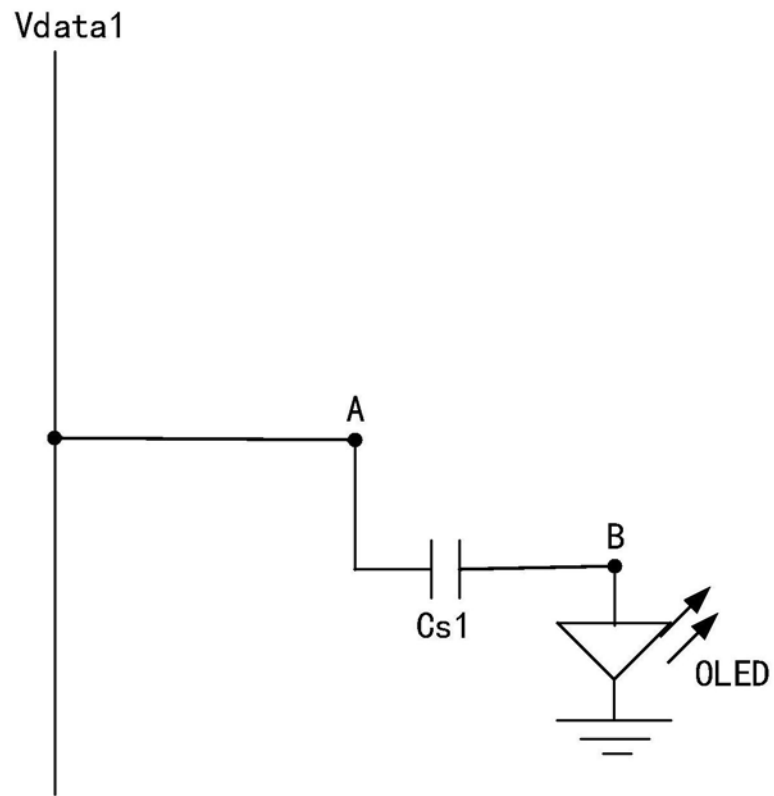


图9C

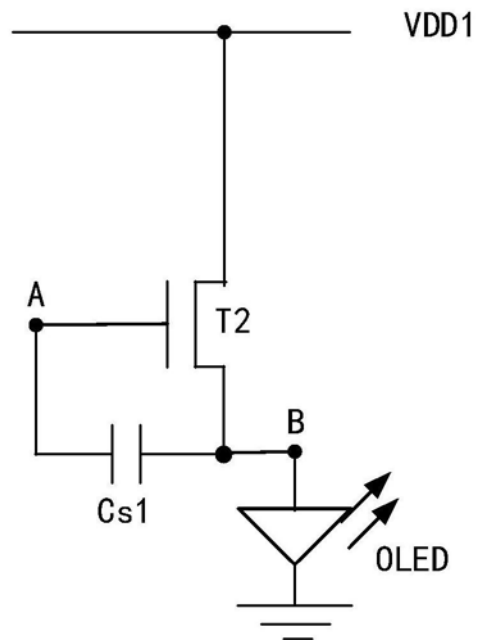


图9D

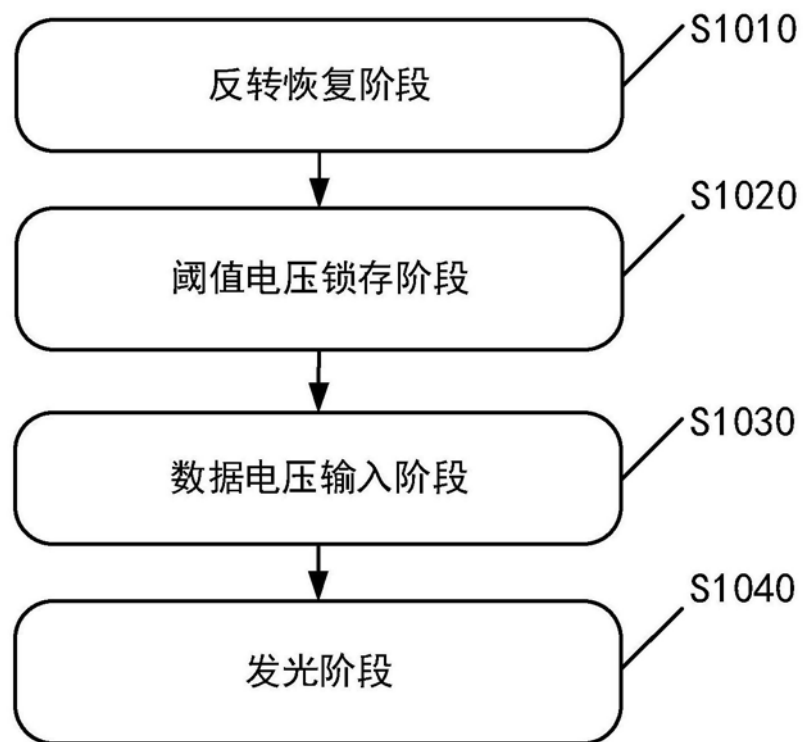


图10

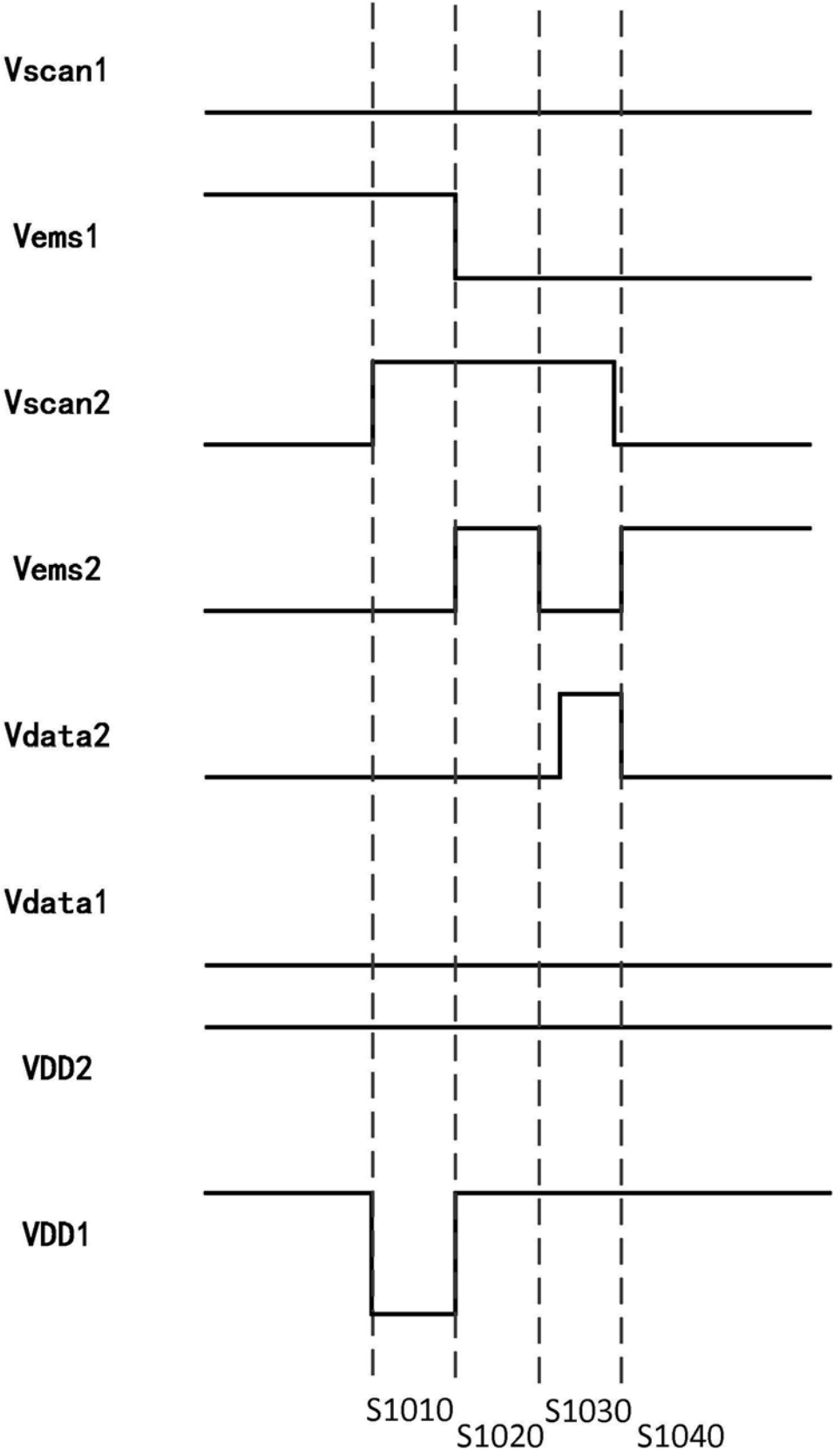


图11

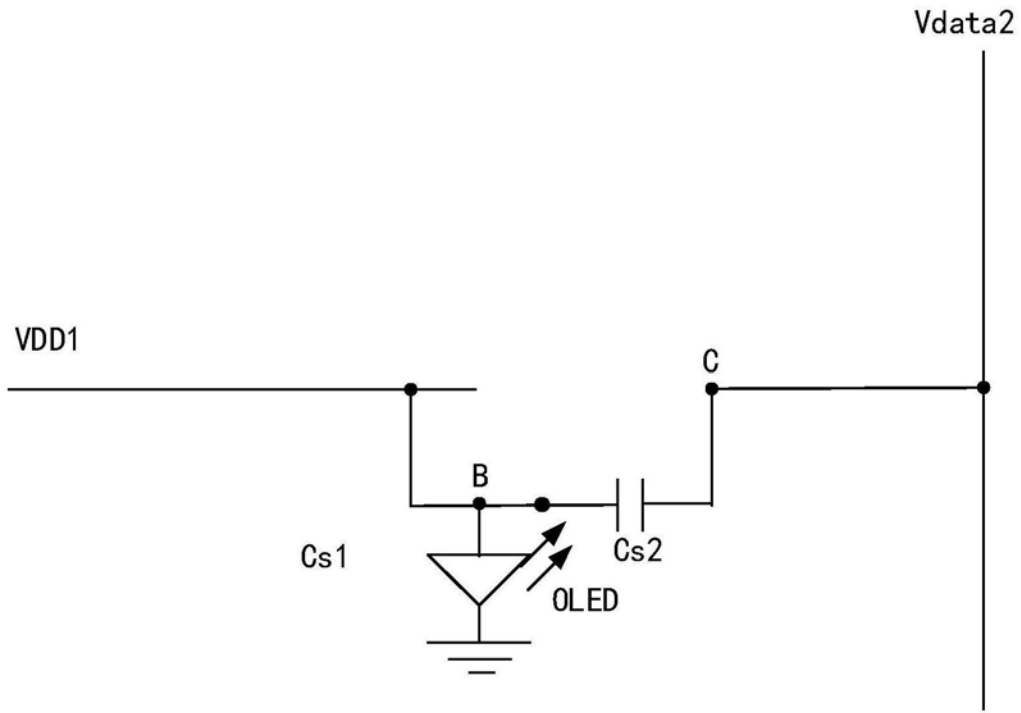


图12A

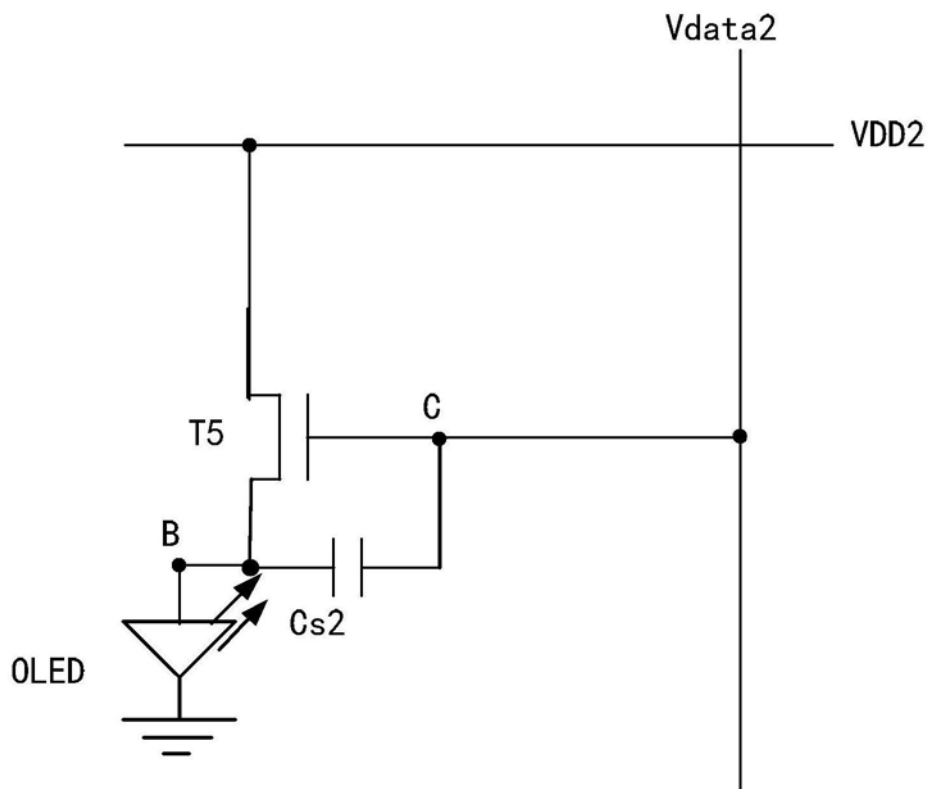


图12B



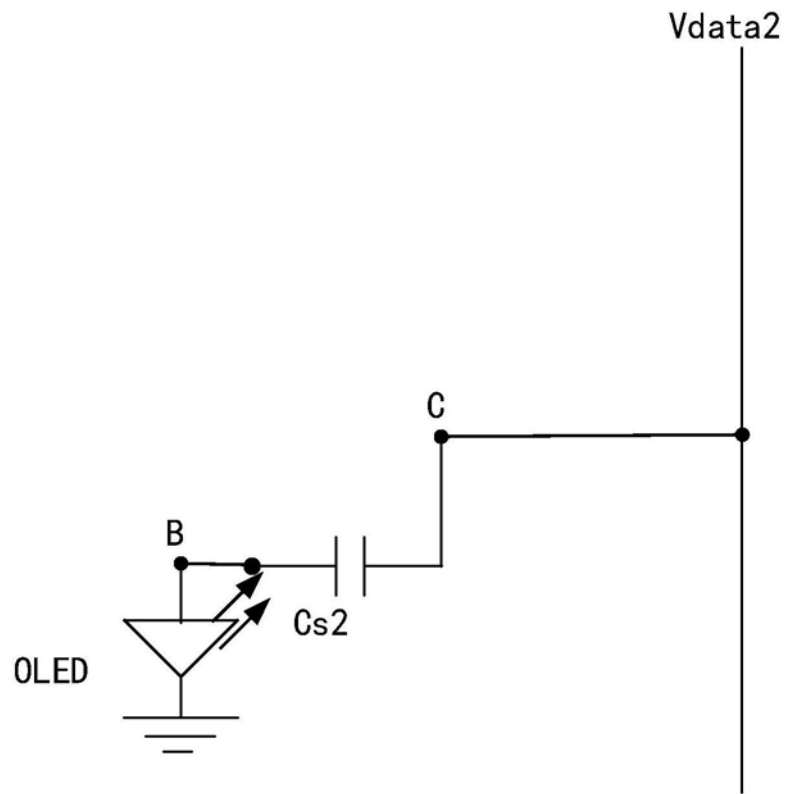


图12C

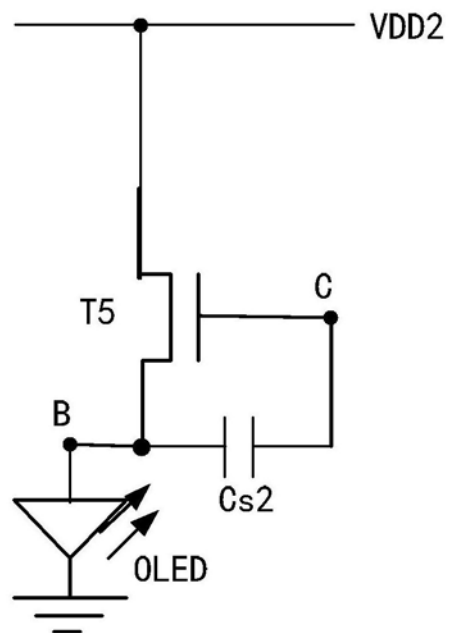


图12D

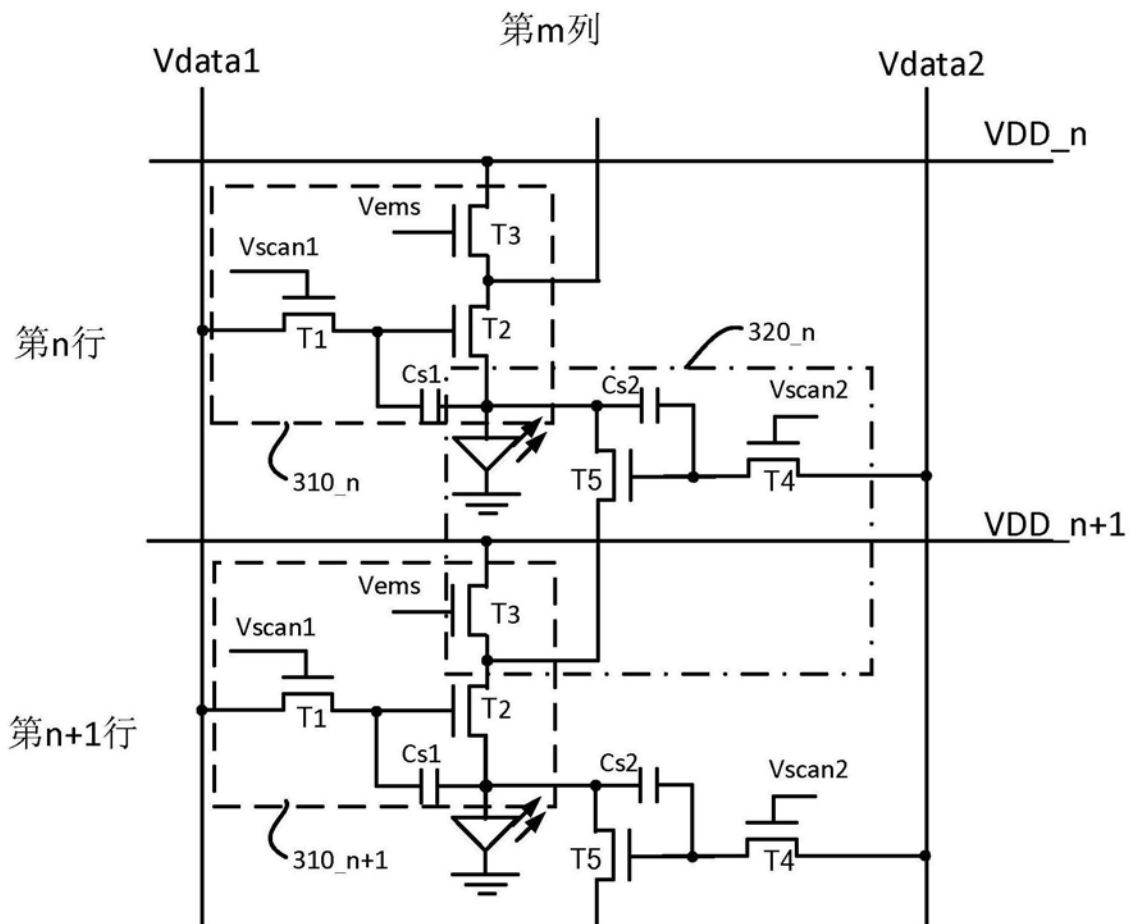


图13

1400

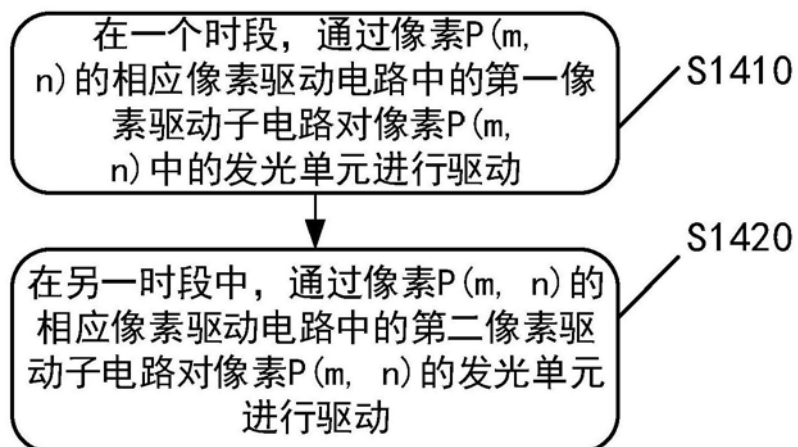


图14

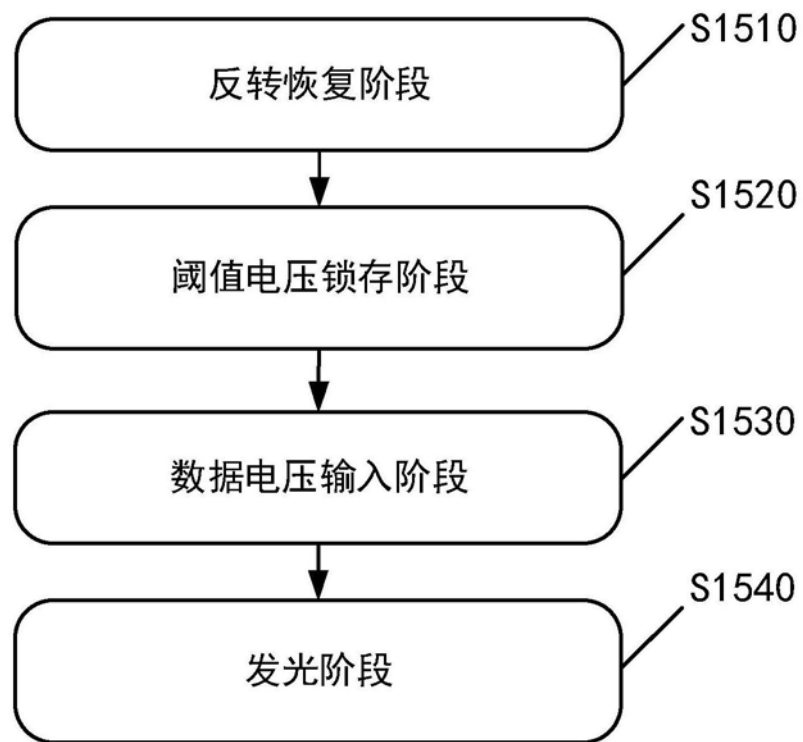


图15

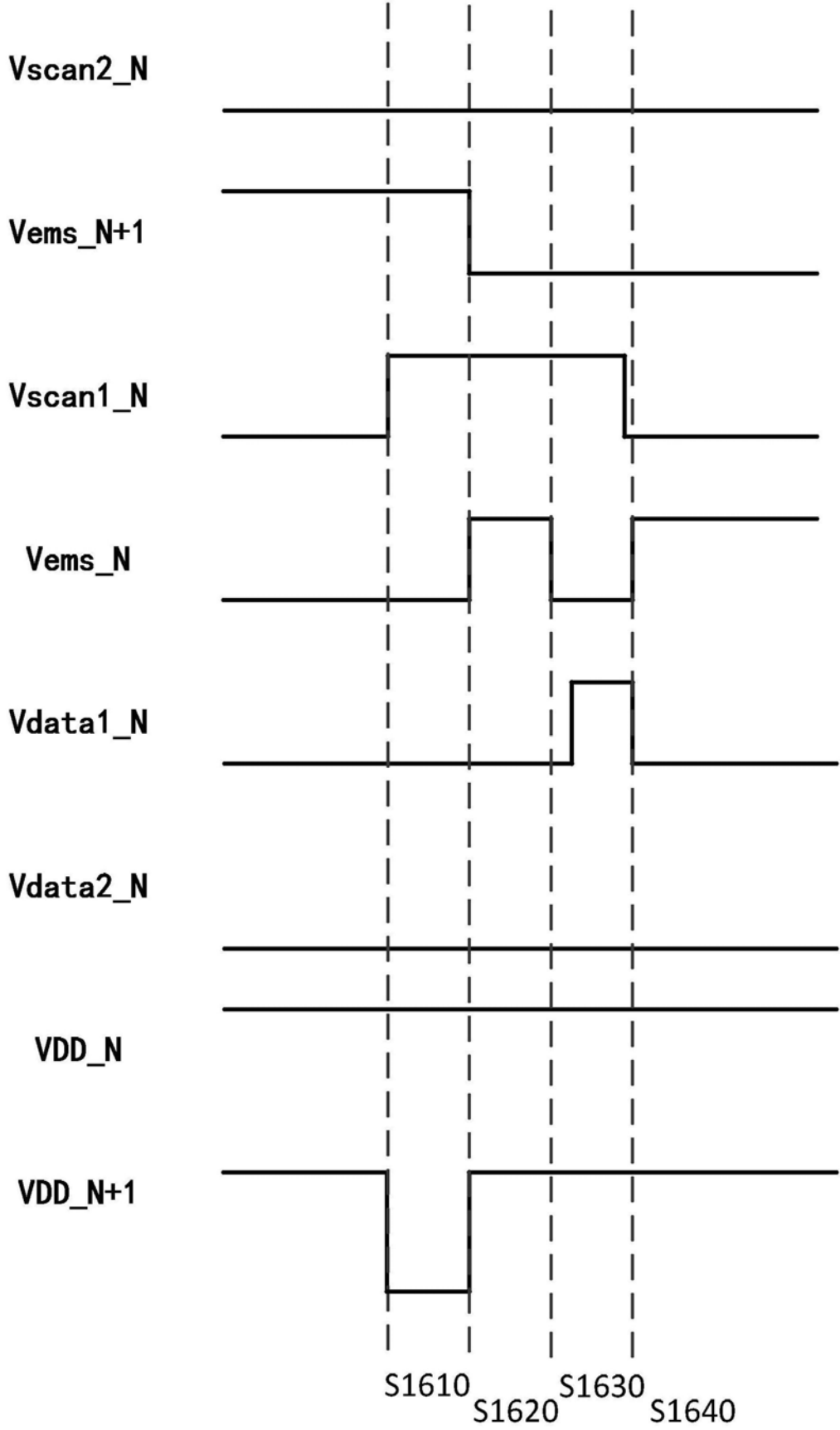


图16

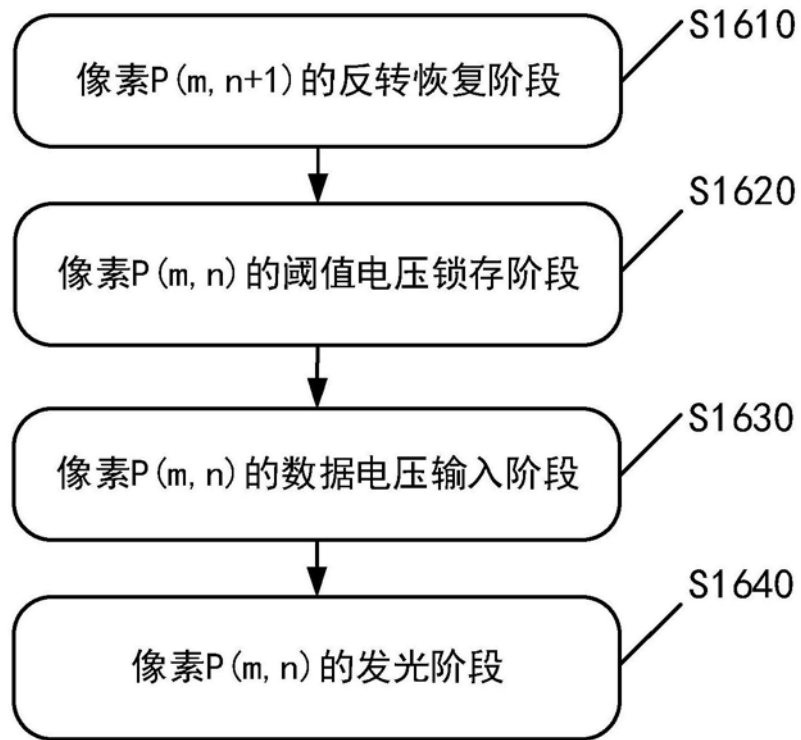


图17

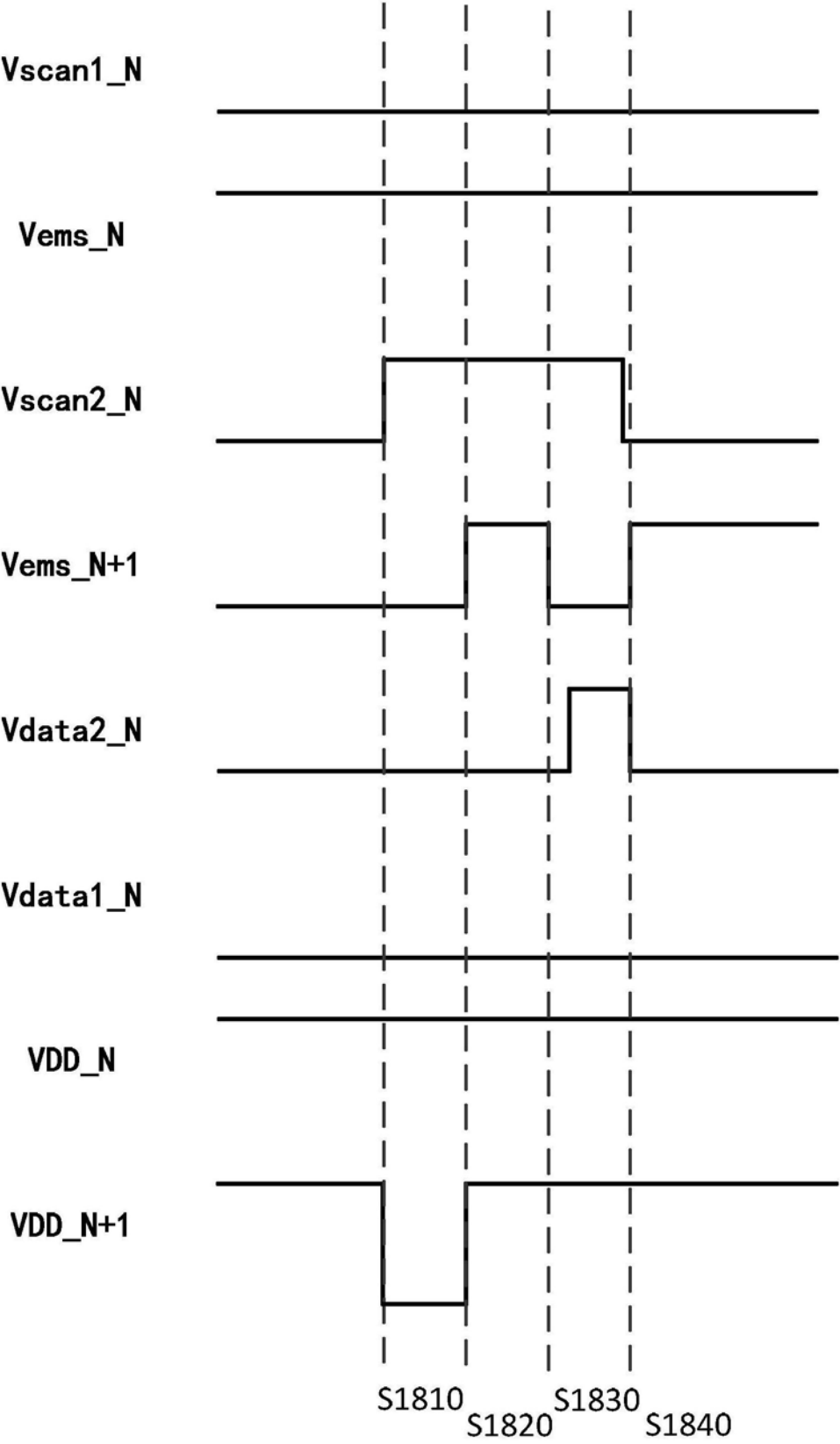


图18

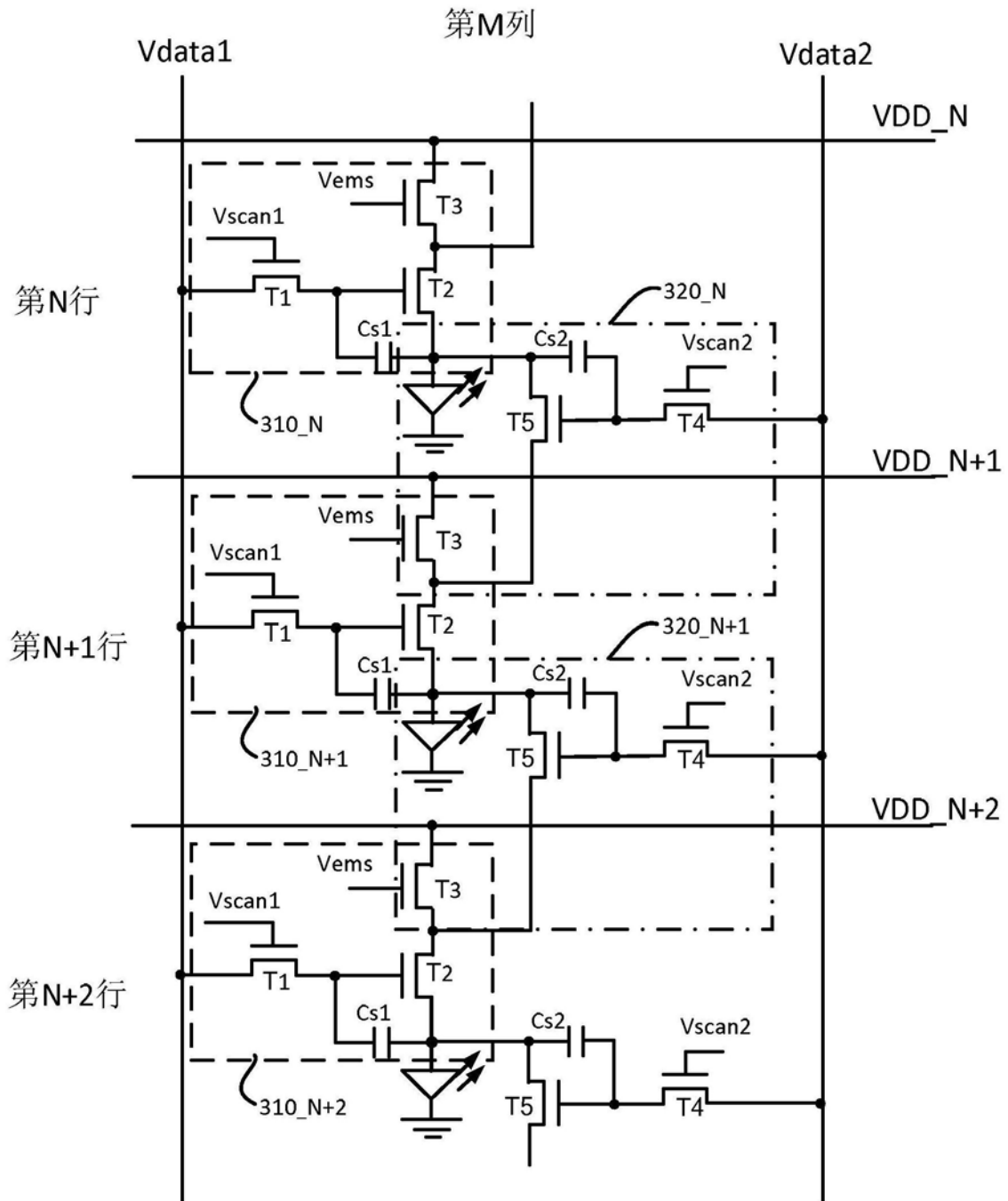


图19

本公开提供了一种像素驱动电路、像素驱动方法、OLED显示面板及其驱动电路和驱动方法。所述像素驱动电路包括：第一像素驱动子电路，包括第一驱动单元；以及第二像素驱动子电路，包括第二驱动单元。所述第一像素驱动子电路和第二像素驱动子电路连接到像素的发光单元的输入端，并且被配置为分别在不同时段中驱动发光单元发光。在第一像素驱动子电路进行驱动的时段中，第一像素驱动子电路根据来自第二像素驱动子电路的信号对第一驱动单元的阈值电压进行补偿，以及在第二像素驱动子电路进行驱动的时段中，在第二像素驱动子电路根据来自第一像素驱动子电路的信号对第二驱动单元的阈值电压进行补偿。

