



(12)发明专利申请

(10)申请公布号 CN 110192432 A

(43)申请公布日 2019.08.30

(21)申请号 201780083911.7

(51)Int.Cl.

(22)申请日 2017.01.25

H05B 33/10(2006.01)

(85)PCT国际申请进入国家阶段日
2019.07.18

H01L 51/50(2006.01)

H05B 33/04(2006.01)

H05B 33/06(2006.01)

(86)PCT国际申请的申请数据
PCT/JP2017/002594 2017.01.25

(87)PCT国际申请的公布数据
W02018/138812 JA 2018.08.02

(71)申请人 夏普株式会社
地址 日本大阪府

(72)发明人 田中哲宪 冈崎庄治 安田有希

(74)专利代理机构 北京尚诚知识产权代理有限公司 11322

代理人 龙淳 池兵

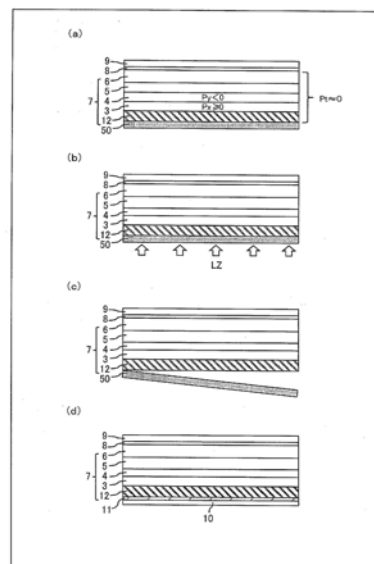
权利要求书2页 说明书6页 附图8页

(54)发明名称

OLED面板的制造方法和OLED面板的制造装置

(57)摘要

本发明的OLED面板的制造方法包括:在支承基板(50)的上侧,将树脂层(12)、平均应力(Px)为零或为拉伸应力的无机层(3)、TFT层(4)、OLED元件层(5)和密封层(6)依次层叠而形成层叠体(7)的工序;和将支承基板(50)从层叠体(7)分离的工序。



1. 一种OLED面板的制造方法,其特征在于,包括:
在支承基板的上侧,将树脂层、平均应力为零或为拉伸应力的无机层、TFT层、OLED元件层和密封层依次层叠而形成层叠体的工序;和将所述支承基板从所述层叠体分离的工序。
2. 如权利要求1所述的OLED面板的制造方法,其特征在于:
所述无机层包括:具有拉伸应力的第一无机膜;和具有压缩应力的第二无机膜。
3. 如权利要求1或2所述的OLED面板的制造方法,其特征在于:
在所述密封层上粘接挠性的上表面膜后,将所述支承基板剥离。
4. 如权利要求1至3中任一项所述的OLED面板的制造方法,其特征在于:
以与所述树脂层接触的方式形成所述无机层。
5. 如权利要求1至4中任一项所述的OLED面板的制造方法,其特征在于:
将所述支承基板分离后,在树脂层的下侧粘接挠性的下表面膜。
6. 如权利要求2所述的OLED面板的制造方法,其特征在于:
在所述第一无机膜的上侧形成所述第二无机膜。
7. 如权利要求2所述的OLED面板的制造方法,其特征在于:
将所述第一无机膜形成得比所述第二无机膜厚。
8. 如权利要求2所述的OLED面板的制造方法,其特征在于:
利用CVD法分别形成所述第一无机膜和第二无机膜。
9. 如权利要求2所述的OLED面板的制造方法,其特征在于:
由不同的无机化合物构成所述第一无机膜和第二无机膜。
10. 如权利要求2所述的OLED面板的制造方法,其特征在于:
由氮化硅构成所述第一无机膜。
11. 如权利要求2所述的OLED面板的制造方法,其特征在于:
由氮化硅或氧化硅构成所述第二无机膜。
12. 如权利要求2所述的OLED面板的制造方法,其特征在于:
使所述第一无机膜作为应力调整膜发挥作用。
13. 如权利要求2所述的OLED面板的制造方法,其特征在于:
使所述第二无机膜作为阻挡膜发挥作用。
14. 如权利要求2所述的OLED面板的制造方法,其特征在于:
所述无机层包括作为所述TFT层的半导体的底涂膜发挥作用的第三无机膜。
15. 如权利要求1至14中任一项所述的OLED面板的制造方法,其特征在于:
在俯视时,使所述TFT层中包含的至少1个无机膜的边缘位于所述密封层中包含的无机膜的内侧。
16. 如权利要求1至15中任一项所述的OLED面板的制造方法,其特征在于:
形成端子部,其包括所述树脂层、所述无机层和所述TFT层且不包括所述OLED元件层和所述密封层。
17. 如权利要求1至16中任一项所述的OLED面板的制造方法,其特征在于:
通过向透光性的所述支承基板的下表面照射激光,将所述支承基板分离。
18. 如权利要求1至17中任一项所述的OLED面板的制造方法,其特征在于:
将支承基板分离前的所述层叠体的平均应力的绝对值为10.0[MPa]以下。

19. 如权利要求14所述的OLED面板的制造方法,其特征在于:

从树脂层侧起依次形成第一无机膜、第二无机膜和第三无机膜。

20. 一种OLED面板的制造装置,其特征在于,进行:

在支承基板的上侧,将树脂层、平均应力为零或为拉伸应力的无机层、TFT层、OLED元件层和密封层依次层叠而形成层叠体的工序;和将所述支承基板从所述层叠体分离的工序。

OLED面板的制造方法和OLED面板的制造装置

技术领域

[0001] 本发明涉及OLED面板的制造方法。

背景技术

[0002] 在柔性的OLED(有机发光二极管)面板的制造工序中,例如,在玻璃基板等支承基板的上侧形成由塑料层、底涂层、TFT层、发光元件层、密封层、覆盖基板等构成的层叠体,然后从玻璃基板的下表面侧向上述层叠体照射激光等,将支承基板剥离(参照专利文献1)。

[0003] 现有技术文献

[0004] 专利文献

[0005] 专利文献1:日本特开2015-194642号公报(2015年11月5日公开)

发明内容

[0006] 发明要解决的技术问题

[0007] 通常,在底涂层和TFT层会产生压缩应力,因此,存在如下问题:当将支承基板剥离(即,释放压缩应力)时,这些层会伸长而导致层叠体产生翘曲(卷曲)或褶皱,对其后的工序带来不良影响。

[0008] 用于解决技术问题的手段

[0009] 进行:在支承基板的上侧,将树脂层、平均应力为零或为拉伸应力的无机层、TFT层、OLED元件层和密封层依次层叠而形成层叠体的工序;和将上述支承基板从上述层叠体分离的工序。

[0010] 发明效果

[0011] 通过形成平均应力为零或为拉伸应力的无机层,能够使上述层叠体的平均应力接近零,能够抑制将层叠体从支承基板分离时产生的翘曲和褶皱。

附图说明

[0012] 图1是本实施方式的OLED面板的平面图。

[0013] 图2是图1的a-a截面图。

[0014] 图3是图1的b-b截面图。

[0015] 图4是表示OLED面板的制造方法的示意图。

[0016] 图5是表示无机层的形成例的示意图。

[0017] 图6是表示无机层的另外的形成例的示意图。

[0018] 图7是表示非显示部的形成例的示意图。

[0019] 图8是表示OLED面板的另一个制造工序的截面图。

具体实施方式

[0020] 下面,基于图1~图6,对本发明的实施方式进行说明。但是,这些实施方式只不过

是例示。

[0021] 图1是本实施方式的OLED面板的平面图,图2是图1的a-a截面图,图3是图1的b-b截面图。

[0022] 如图1~图3所示,OLED面板2具有挠性,包括:下表面膜10;粘接层12;树脂层12;在树脂层12的上侧形成的无机层3;在无机层3的上侧形成的半导体膜15;在半导体膜15的上侧形成的栅极绝缘膜16;在栅极绝缘膜16的上侧形成的栅极电极G;在栅极电极G的上侧形成的第一层间绝缘膜18;在第一层间绝缘膜18的上侧形成的第二层间绝缘膜20;在第二层间绝缘膜20的上侧形成的源极电极S、漏极电极D和端子T;在源极电极S和漏极电极D的上侧形成的平坦化膜21;在平坦化膜21的上侧形成的阳极电极22;规定显示区域DC的子像素的分隔壁23c;形成在非显示区域NA的堤(bank)23b;在阳极电极22的上侧形成的有机EL(有机电致发光)层24;在有机EL层24的上侧形成的阴极电极25;覆盖分隔壁23c和阴极电极25的第一密封膜26;覆盖第一密封膜26的第二密封膜27;覆盖第二密封膜27的第三密封膜28;粘接层8;和上表面膜9。

[0023] 在非显示部NA的端子部XA不形成OLED元件层5和密封层6,在TFT层4的最上表面形成外部连接用的端子T。

[0024] 下表面膜10例如由绝缘性的柔性材料构成。树脂层13例如由聚酰亚胺构成。具有防湿功能的无机层3由包括阻挡膜(防湿膜)和应力调整膜在内的多个绝缘性的无机膜构成(将在后面说明)。

[0025] 半导体膜15例如由低温多晶硅(LPTS)或氧化物半导体构成。栅极绝缘膜16例如由氧化硅(SiO_x)或氮化硅(SiN_x)或者它们的层叠膜构成。栅极电极G、源极电极S、漏极电极D和端子T例如由包含铝(Al)、钨(W)、钼(Mo)、钽(Ta)、铬(Cr)、钛(Ti)和铜(Cu)中的至少1者的金属的单层膜或层叠膜构成。在图2等中,以半导体膜15为沟道的TFT(薄膜晶体管)被表示为顶栅构造,但是也可以为底栅构造(例如,TFT的沟道为氧化物半导体的情况)。

[0026] 第一层间绝缘膜18和第二层间绝缘膜20例如可以由氧化硅(SiO_x)或氮化硅(SiN_x)构成。平坦化膜21可以由聚酰亚胺、丙烯酸树脂等可涂敷的感光性有机材料构成。阳极电极22例如由ITO(Indium Tin Oxide:铟锡氧化物)与含Ag的合金的叠层构成,具有光反射性。

[0027] 半导体膜15、栅极绝缘膜16、栅极电极G、第一层间绝缘膜18、第二层间绝缘膜20、源极电极S和漏极电极D包含在TFT层4中。

[0028] 分隔壁23c和堤23b可以使用聚酰亚胺、丙烯酸树脂等可涂敷的感光性有机材料,例如在同一工序中形成。平坦化膜21和分隔壁23c形成在显示区域DA(在非显示区域NA不形成)。非显示区域NA的堤23b形成在第二层间绝缘膜20上。堤23b规定第二密封膜27的边缘。

[0029] 有机EL层24可利用蒸镀法或喷墨法形成在由分隔壁23c包围的区域(子像素区域)。有机EL层24例如通过从下层侧起依次层叠空穴注入层、空穴输运层、发光层、电子输运层、电子注入层而构成。阴极电极25可以由ITO(Indium Tin Oxide:铟锡氧化物)、IZO(Indium Zincum Oxide:铟锌氧化物)等透明金属构成。

[0030] 由阳极电极22和阴极电极25与由它们夹着的有机EL层24构成OLED(有机发光二极管)元件层5。在OLED元件层5中,由于阳极电极22和阴极电极25间的驱动电流,空穴和电子在发光层内复合,由此产生的激子下降到基态,从而放出光。被放出的光向OLED面板2的上侧出射。

[0031] 第一密封膜26和第三密封膜28例如可以由氧化硅(SiO_x)或氮化硅(SiN_x)构成。第二密封膜27是比第一密封膜26和第三密封膜28厚的透光性的有机绝缘膜,可以由聚酰亚胺、丙烯酸树脂等可涂敷的感光性有机材料构成。由从OLED元件层5侧起依次层叠的第一密封膜26、第二密封膜27和第三密封膜28构成密封层6。密封层6覆盖OLED元件层5,防止水、氧气等异物向OLED元件层5渗透。

[0032] 上表面膜9例如由透光性的柔性材料构成。

[0033] 图4的(a)~(d)是表示OLED面板2的制造工序的示意图。首先,如图4的(a)所示,在玻璃基板(支承基板)50的上侧,将树脂层12、具有防湿功能的无机层3、TFT层4、OLED元件层5和密封层6依次层叠而形成挠性的层叠体7,在密封层5上经由粘接层8粘接挠性的上表面膜9。

[0034] 在此,无机层3的平均应力P_x为零或为正值(拉伸应力),TFT层4的平均应力P_y为负的值(压缩应力)。接着,如图4的(b)所示,对玻璃基板50的下表面照射激光LZ,如图4的(c)所示,将玻璃基板50从层叠体7分离(剥离)。接着,如图4的(d)所示,在层叠体7的下表面(树脂层12的下表面)经由粘接层11粘接挠性的下表面膜10。图4的(a)~(d)所示的各工序由OLED面板的制造装置进行。

[0035] 当利用CVD法等基板上成膜时,在膜内,在厚度方向的截面的法线方向会产生应力(每单位面积的力)。该应力有压缩应力(单位:帕斯卡)和拉伸应力(单位:帕斯卡),其中,压缩应力是与使膜收缩的方向的外力相应的力,拉伸应力是与使膜拉伸的方向的外力相应的力,压缩应力用负的值表示,拉伸应力用正的值表示。

[0036] 具有压缩应力的膜,当外力消失(压缩应力被释放)时会伸长,具有拉伸应力的膜,当外力消失(拉伸应力被释放)时会收缩。成膜时产生的应力由成膜的物质、成膜条件和成膜的基底等决定。

[0037] [实施方式1]

[0038] 图5是表示无机层的形成例的示意图。图4的(a)中的无机层3例如如图5的(a)所示的那样,由厚度为D_f且应力为-P_f(压缩应力)的下侧(树脂层侧)的无机膜F和厚度为D_n且应力为+P_n(拉伸应力)的上侧(TFT层侧)的无机膜N构成,平均应力 $P_x = (-P_f \times D_f + P_n \times D_n) / (D_f + D_n) \geq 0$ 。

[0039] 无机膜F例如可以由氮化硅(SiN_x)或氧化硅(SiO_x)构成,无机膜N例如可以由氧氮化硅(SiN_xO_y)构成。在该情况下,无机膜F作为防湿(阻挡)膜发挥作用,无机膜N作为应力调整膜发挥作用。

[0040] 无机膜F和无机膜N例如可以使用等离子体CVD装置形成。具体而言,通过将形成有树脂层12的玻璃基板50配置在真空室内,向真空室内导入甲硅烷、氨气、氮气、氢气等的混合气体,进行等离子体放电,来形成厚度为D_f且应力为-P_f的无机膜F(氮化硅膜)。接着,通过将形成有树脂层12和无机膜F的玻璃基板50配置在真空室内,向真空室内导入甲硅烷、氨气、一氧化二氮、氮气、氢气等的混合气体,进行等离子体放电,来形成厚度为D_n且应力为+P_n的无机膜N(氧氮化硅膜)。

[0041] 在此,使D_n为D_f的3~4倍,并设定形成无机膜F时的各气体流量(甲硅烷流量、氨气流量、氮气流量、氢气流量)和形成无机膜N时的各气体流量(甲硅烷流量、氨气流量、氮气流量、一氧化二氮流量)使得 $P_x \geq 0$ 。

[0042] 在以往的OLED面板的制造方法中,存在如下问题:在形成了层叠体(底涂层、TFT

层、OLED元件层和密封层)时,底涂层的平均应力和TFT层的平均应力分别为负(压缩应力),层叠体整体的平均应力也为负(压缩应力),因此,在剥离了玻璃基板时(各层的应力被释放时),层叠体相对于上表面膜伸长,层叠体产生卷曲或褶皱。而如图4的(a)和图5的(a)所示,通过使无机层3的平均应力 $P_x \geq 0$,剥离了玻璃基板50时的层叠体7的伸长降低,层叠体7难以产生卷曲或褶皱。从而,后面的工序中的处理变得容易。图5的(a)的结构适合于在TFT层4形成例如以氧化物半导体为沟道的底栅型TFT的情况。

[0043] 图4的(a)中的无机层3,例如也可以如图5的(b)所示的那样,由厚度为 D_f 且应力为 $-P_f$ (压缩应力)的上侧的无机膜F和厚度为 D_n 且应力为 $+P_n$ (拉伸应力)的下侧的无机膜N构成,使平均应力 $P_x = (-P_f \times D_f + P_n \times D_n) / (D_f + D_n) \geq 0$ 。在此,使 D_n 为 D_f 的3~4倍。

[0044] 图4的(a)中的无机层3,例如也可以如图5的(c)所示的那样,从树脂层侧起,厚度为 D_f 且应力为 $-P_f$ (压缩应力)的无机膜F、厚度为 D_n 且应力为 $+P_n$ (拉伸应力)的无机膜N、和厚度为 D_k 且应力为 $-P_k$ (压缩应力)的无机膜K依次层叠,平均应力 $P_x = (-P_f \times D_f + P_n \times D_n - P_k \times D_k) / (D_f + D_n + D_k) \geq 0$ 。在此,使 D_n 为 D_f 、 D_k 各自的4~6倍,使无机膜F作为防湿(阻挡)膜发挥作用,使无机膜N作为应力调整膜发挥作用,使无机膜K作为半导体的底涂膜发挥作用。该结构适合于在TFT层4形成例如以LTPS为沟道的顶栅型TFT的情况。

[0045] 图4的(a)中的无机层3,例如也可以如图5的(d)所示的那样,从树脂层侧起,厚度为 D_n 且应力为 $+P_n$ (拉伸应力)的无机膜N、厚度为 D_f 且应力为 $-P_f$ (压缩应力)的无机膜F、和厚度为 D_m 且应力为 $+P_m$ (压缩应力)的无机膜M依次层叠,平均应力 $P_x = (+P_n \times D_n - P_f \times D_f + P_m \times D_m) / (D_n + D_f + D_m) \geq 0$ 。在此,使无机膜F作为防湿(阻挡)膜发挥作用,使无机膜N、M作为应力调整膜发挥作用。该结构适合于在TFT层4形成例如以氧化物半导体为沟道的底栅型TFT的情况。

[0046] 图4的(a)中的无机层3,例如也可以如图6的(a)所示的那样,从树脂层侧起,厚度为 D_n 且应力为 $+P_n$ (拉伸应力)的无机膜N、厚度为 D_f 且应力为 $-P_f$ (压缩应力)的无机膜F、和厚度为 D_k 且应力为 $-P_k$ (压缩应力)的无机膜K依次层叠,平均应力 $P_x = (+P_n \times D_n - P_f \times D_f - P_k \times D_k) / (D_n + D_f + D_k) \geq 0$ 。在此,使 D_n 为 D_f 、 D_k 各自的4~6倍,使无机膜F作为防湿(阻挡)膜发挥作用,使无机膜N作为应力调整膜发挥作用,使无机膜K作为半导体的底涂膜发挥作用。该结构适合于在TFT层4形成例如以LTPS为沟道的顶栅型TFT的情况。

[0047] 图4的(a)中的无机层3,例如也可以如图6的(b)所示的那样,从树脂层侧起,厚度为 D_e 且应力为 $-P_e$ (压缩应力)的无机膜E、厚度为 D_n 且应力为 $+P_n$ (拉伸应力)的无机膜N、厚度为 D_f 且应力为 $-P_f$ (压缩应力)的无机膜F、和厚度为 D_k 且应力为 $-P_k$ (压缩应力)的无机膜K依次层叠,平均应力 $P_x = (-P_e \times D_e + P_n \times D_n - P_f \times D_f - P_k \times D_k) / (D_e + D_n + D_f + D_k) \geq 0$ 。在此,使 D_n 为 D_f 、 D_e 各自的8~12倍,使无机膜E、F作为防湿(阻挡)膜发挥作用,使无机膜N作为应力调整膜发挥作用,使无机膜K作为半导体的底涂膜发挥作用。这样,通过将2个防湿(阻挡)膜配置在不同的层(应力调整膜的两侧),异物的覆盖性提高,能够实现防湿性能的改善。该结构适合于在TFT层4形成例如以LTPS为沟道的顶栅型TFT的情况。

[0048] 图4的(a)中的无机层3,例如也可以如图6的(c)所示的那样,从树脂层侧起,厚度为 D_n 且应力为 $+P_n$ (拉伸应力)的无机膜N、厚度为 D_e 且应力为 $-P_e$ (压缩应力)的无机膜E、厚度为 D_m 且应力为 $+P_m$ (压缩应力)的无机膜M、和厚度为 D_f 且应力为 $-P_f$ (压缩应力)的无机膜F依次层叠,平均应力 $P_x = (+P_n \times D_n - P_e \times D_e + P_m \times D_m - P_f \times D_f) / (D_n + D_e + D_m + D_f) \geq 0$ 。在此,使 D_n 、 D_m 为 D_e 、 D_f 各自的3~4倍,使无机膜E、F作为防湿(阻挡)膜发挥作用,使无机膜N、M作为应力调整膜

发挥作用。该结构适合于在TFT层4形成例如以氧化物半导体为沟道的底栅型TFT的情况。

[0049] 图4的(a)中的无机层3,例如也可以如图6的(d)所示的那样,从树脂层侧起,厚度为 D_e 且应力为 $-P_e$ (压缩应力)的无机膜E、厚度为 D_n 且应力为 $+P_n$ (拉伸应力)的无机膜N、厚度为 D_f 且应力为 $-P_f$ (压缩应力)的无机膜F、和厚度为 D_m 且应力为 $+P_m$ (压缩应力)的无机膜M依次层叠,平均应力 $P_x = (-P_e \times D_e + P_n \times D_n - P_f \times D_f + P_m \times D_m) / (D_e + D_n + D_f + D_m) \geq 0$ 。在此,使 D_n 、 D_m 为 D_e 、 D_f 各自的3~4倍,使无机膜E、F作为防湿(阻挡)膜发挥作用,使无机膜N、M作为应力调整膜发挥作用。该结构适合于在TFT层4形成例如以氧化物半导体为沟道的底栅型TFT的情况。

[0050] 为了尽可能地抑制剥离了玻璃基板50时的卷曲,希望使图4的(a)中的层叠体7整体的平均应力 P_t 接近零。具体而言,希望在图4的(a)所示的层叠体7中,使树脂层12(例如聚酰亚胺膜)和无机层3的平均应力为 $1.0 \sim 2.0$ [MPa],使层叠体7整体的平均应力 P_t 为 -10 [MPa] ~ $+10$ [MPa]。

[0051] [实施方式2]

[0052] 层叠构造与显示部DA不同的非显示部NA(参照图2),与显示部DA相比,平均应力倾向于负方向,因此,通过如图7所示的那样将非显示部NA的栅极绝缘膜16(压缩应力)的至少一部分挖空或使其变薄,或者将非显示部NA的第一层间绝缘膜18(压缩应力)的至少一部分挖空或使其变薄,或者将非显示部NA的第二层间绝缘膜20(压缩应力)的至少一部分挖空或使其变薄,能够修正向负方向的倾向,从而防止剥离了玻璃基板50时的卷曲。

[0053] 在非显示部NA中也是,特别在端子部XA不形成会产生拉伸应力的第二密封膜27(厚的有机绝缘膜),因此,希望如上述那样通过改变TFT层4内的无机绝缘膜的构造来进行应力修正。

[0054] 图8的(a)表示在同一母玻璃50上形成有多个图4的(a)的层叠体的情况(无机层3的平均应力 $P_x \geq 0$),俯视时,第三密封膜28的边缘位于TFT层内的无机绝缘膜4z的内侧,对于这一点有下功夫的余地。即,通过如图8的(b)所示的那样,在各层叠体中,使TFT层内的无机绝缘膜4z(具有压缩应力的例如栅极绝缘膜16、第一层间绝缘膜18和第二层间绝缘膜20中的至少1个)的边缘位于第三密封膜28的内侧,能够将非显示部(特别是与第二密封膜27不重叠的周边部)的平均应力修正到正的方向。

[0055] [总结]

[0056] 方式1的OLED面板的制造方法包括:在支承基板的上侧,将树脂层、平均应力为零或为拉伸应力的无机层、TFT层、OLED元件层和密封层依次层叠而形成层叠体的工序;和将上述支承基板从上述层叠体分离的工序。

[0057] 在方式2中,上述无机层包括:具有拉伸应力的第一无机膜(例如无机绝缘膜);和具有压缩应力的第二无机膜(例如无机绝缘膜)。

[0058] 在方式3中,在上述密封层上粘接挠性的上表面膜后,将上述支承基板剥离。

[0059] 在方式4中,与上述树脂层接触的方式形成上述无机层。

[0060] 在方式5中,在将上述支承基板分离后,在树脂层的下侧粘接挠性的下表面膜。

[0061] 在方式6中,在上述第一无机膜的上侧形成上述第二无机膜。

[0062] 在方式7中,将上述第一无机膜形成得比上述第二无机膜厚。

[0063] 在方式8中,利用CVD法分别形成上述第一无机膜和第二无机膜。

[0064] 在方式9中,由不同的无机化合物构成上述第一无机膜和第二无机膜。

- [0065] 在方式10中,由氮化硅构成上述第一无机膜。
- [0066] 在方式11中,由氮化硅或氧化硅构成上述第二无机膜。
- [0067] 在方式12中,使上述第一无机膜作为应力调整膜发挥作用。
- [0068] 在方式13中,使上述第二无机膜作为阻挡膜发挥作用。
- [0069] 在方式14中,上述无机层包括作为上述TFT层的半导体的底涂膜发挥作用的第三无机膜(例如无机绝缘膜)。
- [0070] 在方式15中,在俯视时,使上述TFT层中包含的至少1个无机膜(例如无机绝缘膜)的边缘位于上述密封层中包含的无机膜(例如无机绝缘膜)的内侧。
- [0071] 在方式16中,形成端子部,其包括上述树脂层、上述无机层和上述TFT层且不包括上述OLED元件层和上述密封层。
- [0072] 在方式17中,通过向透光性的上述支承基板的下表面照射激光,将上述支承基板分离。
- [0073] 在方式18中,将支承基板分离前的上述层叠体的平均应力的绝对值为10.0[MPa]以下。
- [0074] 在方式19中,从树脂层侧起依次形成第一无机膜、第二无机膜和第三无机膜。
- [0075] 方式20的OLED面板的制造装置进行:在支承基板的上侧,将树脂层、平均应力为零或为拉伸应力的无机层、TFT层、OLED元件层和密封层依次层叠而形成层叠体的工序;和将上述支承基板从上述层叠体分离的工序。
- [0076] 本发明并不限于上述的实施方式,将在不同的实施方式中分别公开的技术手段适当组合而得到的实施方式,也包含在本发明的技术范围内。通过将各实施方式中分别公开的技术手段组合,能够形成新的技术特征。
- [0077] 附图标记说明
- [0078] 2 OLED面板
- [0079] 3 无机层
- [0080] 4 TFT层
- [0081] 5 OLED元件层
- [0082] 6 密封层
- [0083] 7 层叠体
- [0084] 9 上表面膜
- [0085] 10 下表面膜
- [0086] 23b 堤
- [0087] 26 第一密封膜
- [0088] 27 第二密封膜
- [0089] 28 第三密封膜
- [0090] 50 玻璃基板
- [0091] XA 端子部
- [0092] DA 显示部
- [0093] NA 非显示部
- [0094] Px 无机层的平均应力
- [0095] Py TFT层的平均应力
- [0096] Pt 层叠体的平均应力

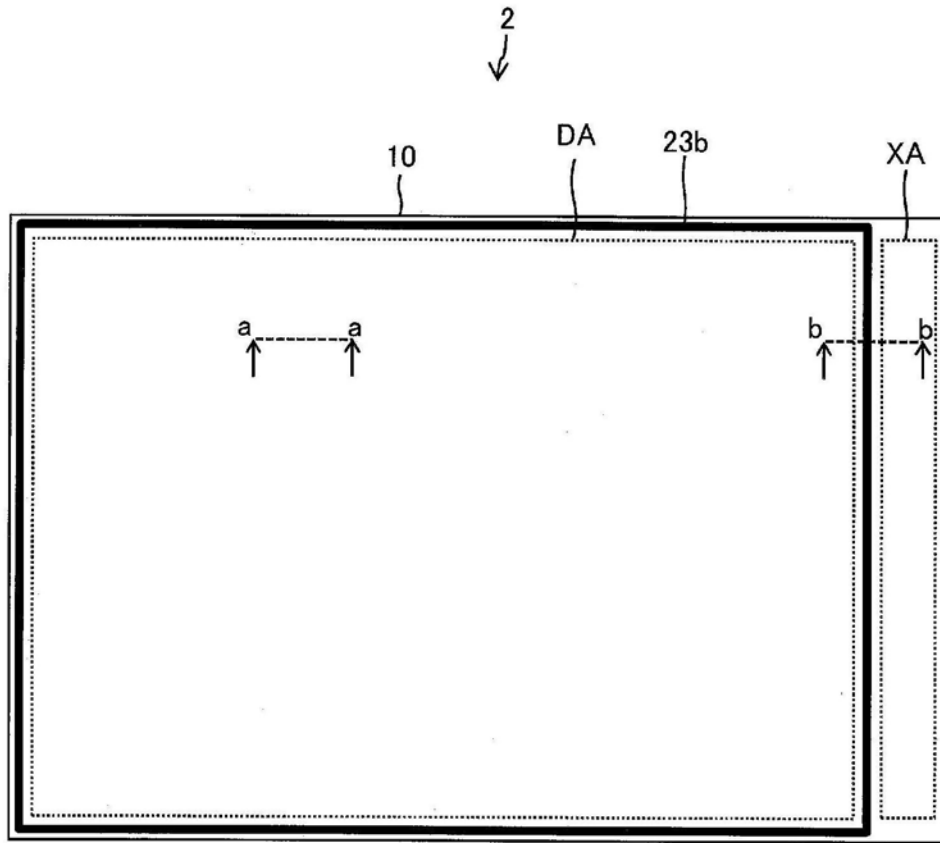


图1

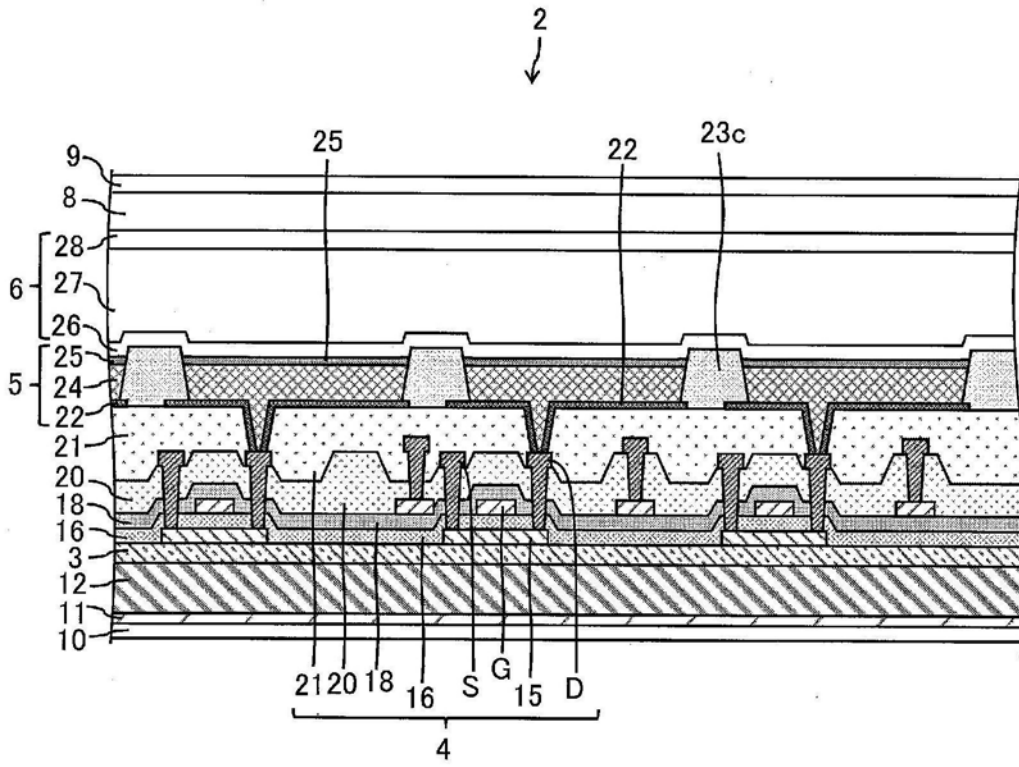


图2

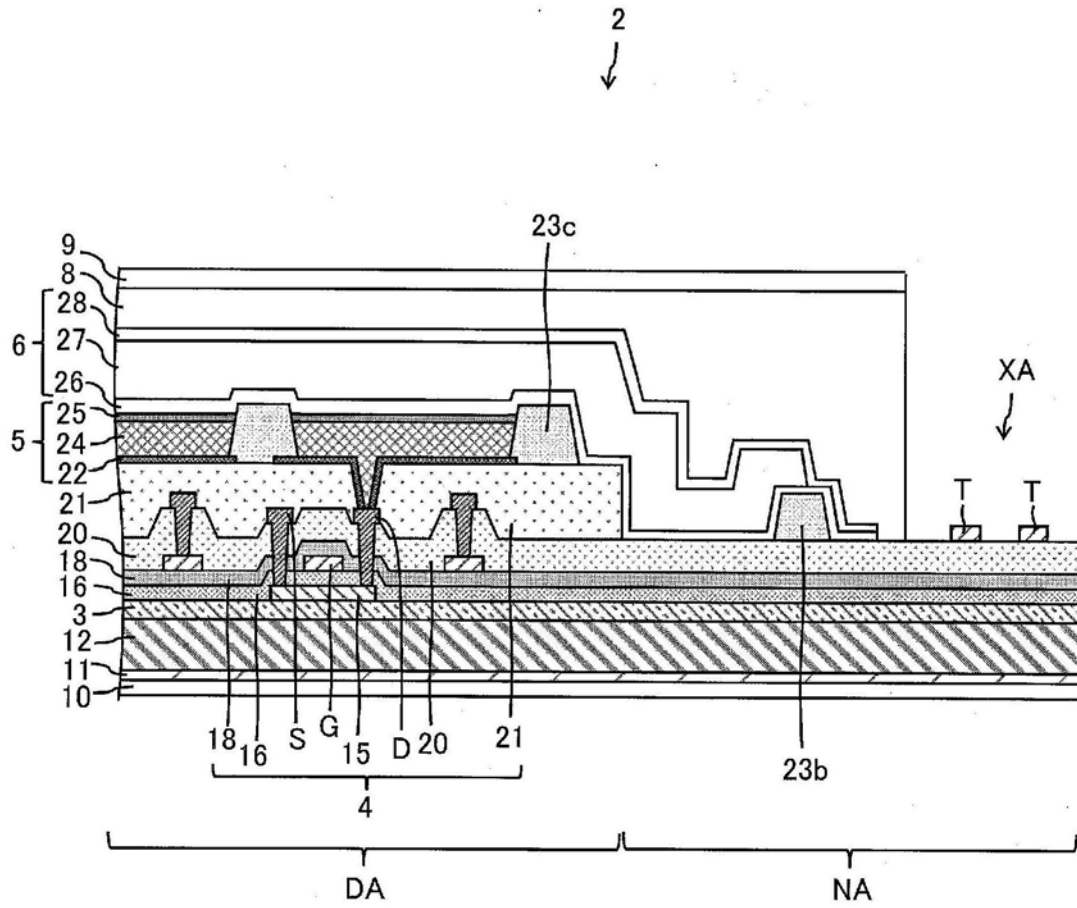


图3

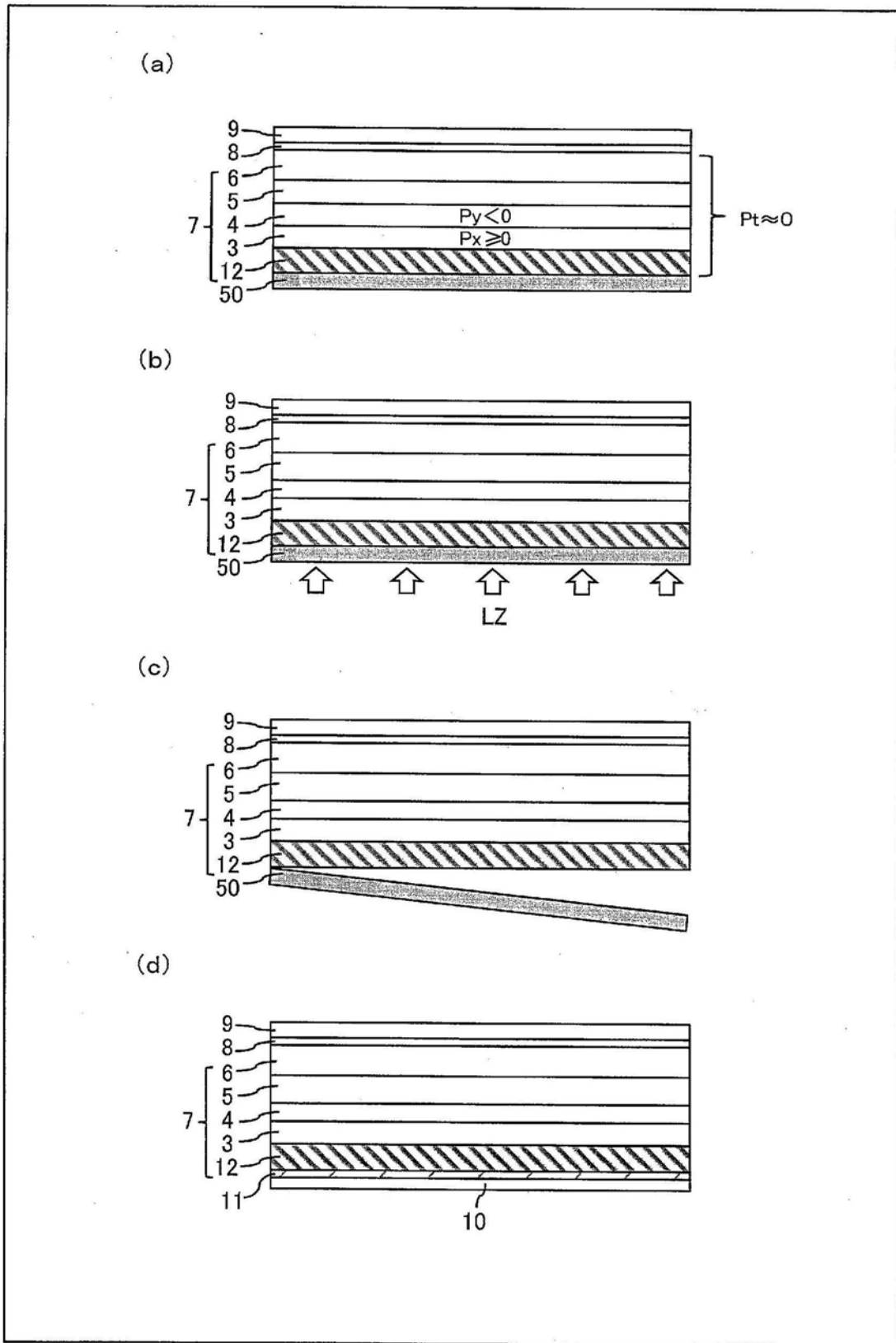


图4

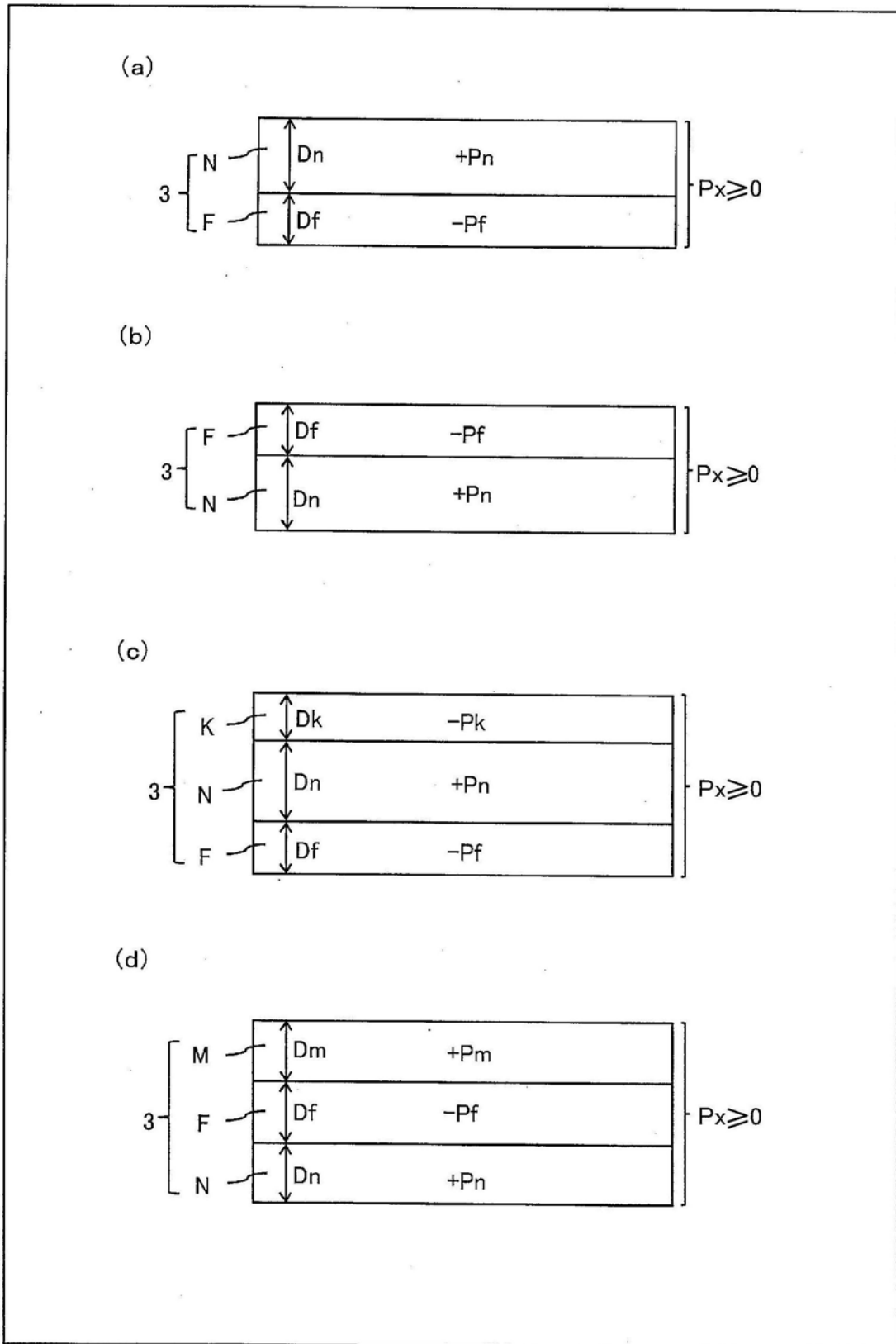


图5

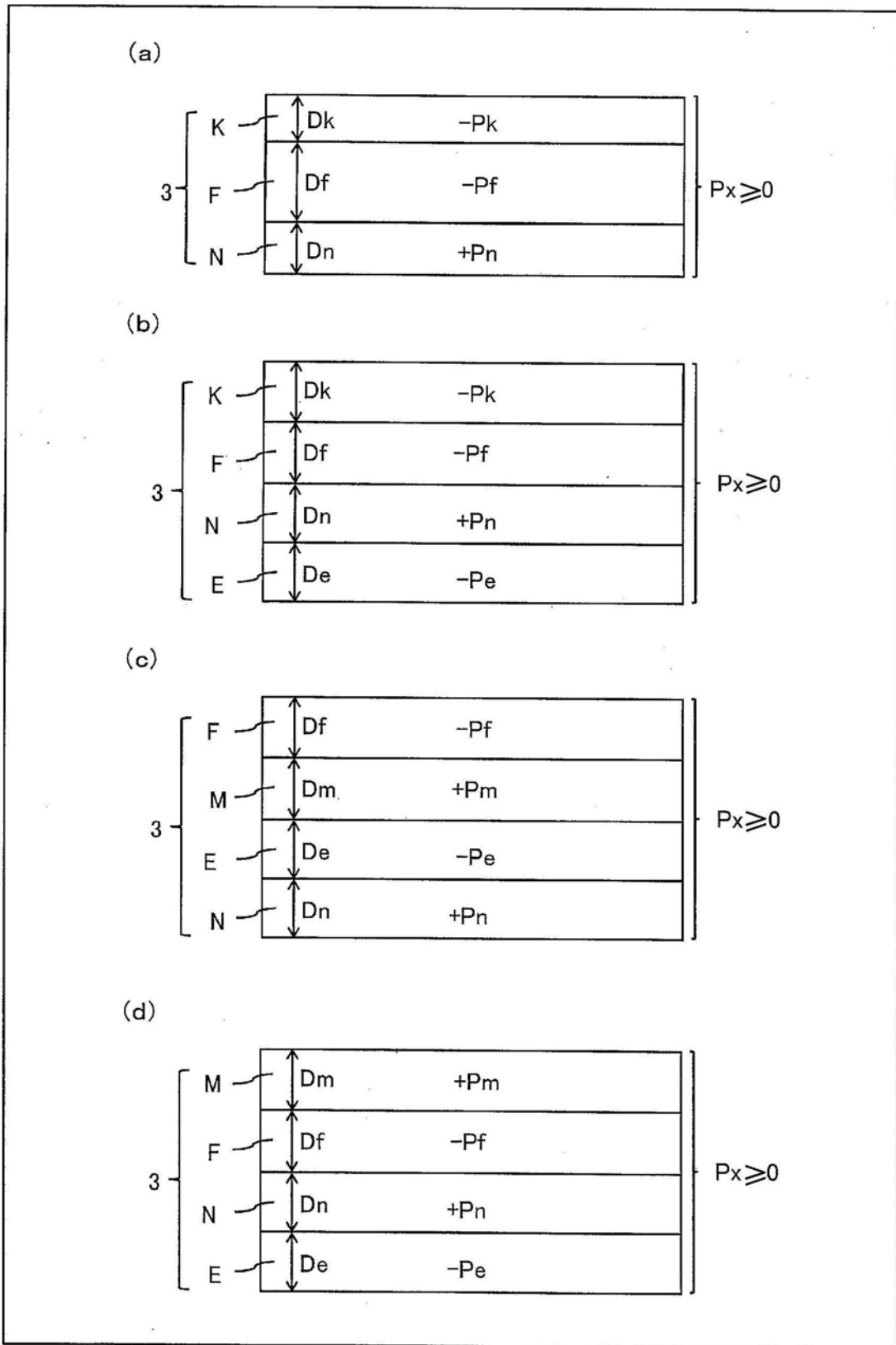


图6

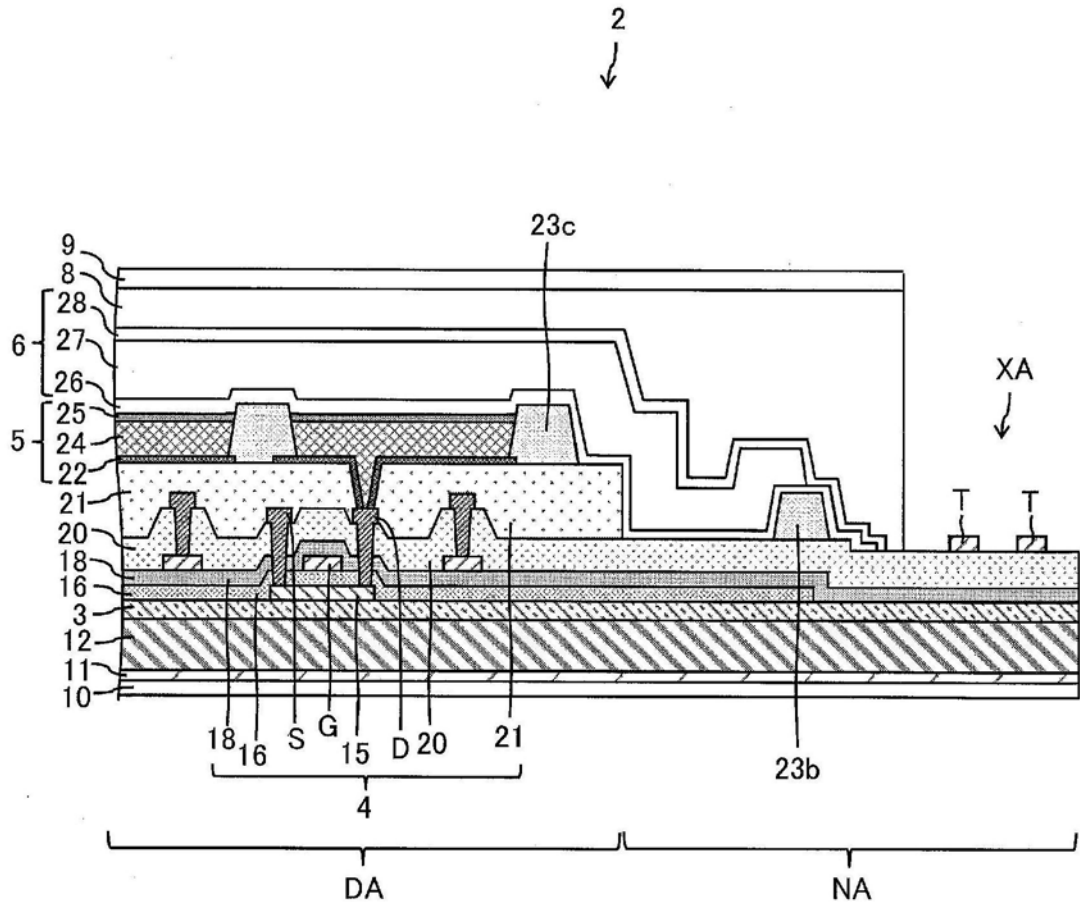


图7

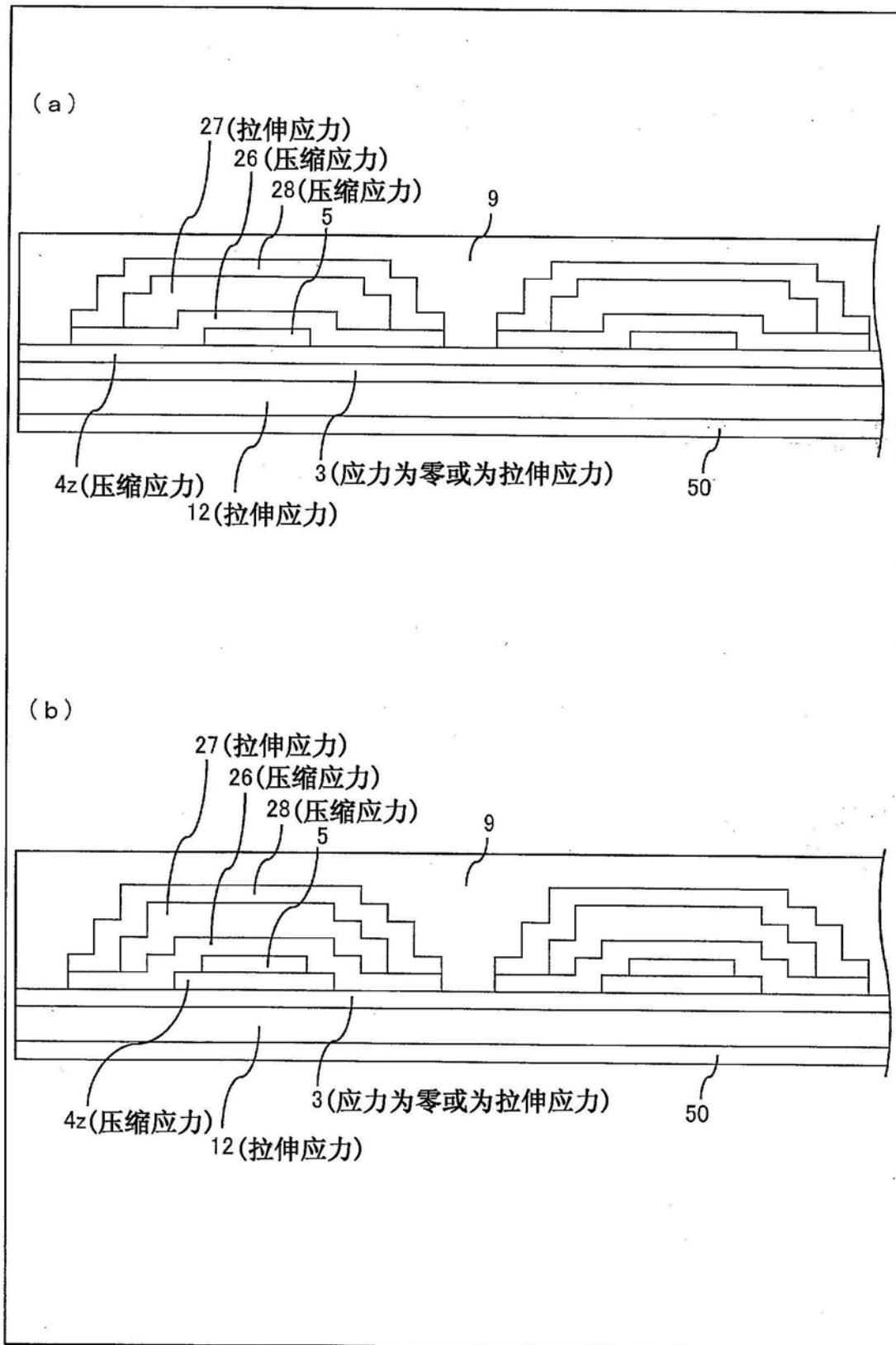


图8

专利名称(译)	OLED面板的制造方法和OLED面板的制造装置		
公开(公告)号	CN110192432A	公开(公告)日	2019-08-30
申请号	CN201780083911.7	申请日	2017-01-25
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	田中哲宪 冈崎庄治 安田有希		
发明人	田中哲宪 冈崎庄治 安田有希		
IPC分类号	H05B33/10 H01L51/50 H05B33/04 H05B33/06		
CPC分类号	H01L51/50 H05B33/04 H05B33/06 H05B33/10		
外部链接	Espacenet	SIPO	

摘要(译)

本发明的OLED面板的制造方法包括：在支承基板(50)的上侧，将树脂层(12)、平均应力(P_x)为零或为拉伸应力的无机层(3)、TFT层(4)、OLED元件层(5)和密封层(6)依次层叠而形成层叠体(7)的工序；和将支承基板(50)从层叠体(7)分离的工序。

