



(12)发明专利申请

(10)申请公布号 CN 109728034 A

(43)申请公布日 2019. 05. 07

(21)申请号 201811195112.1

(22)申请日 2018.10.15

(30)优先权数据

10-2017-0134180 2017.10.16 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 朴建度

(74)专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 51/52(2006.01)

G09F 9/33(2006.01)

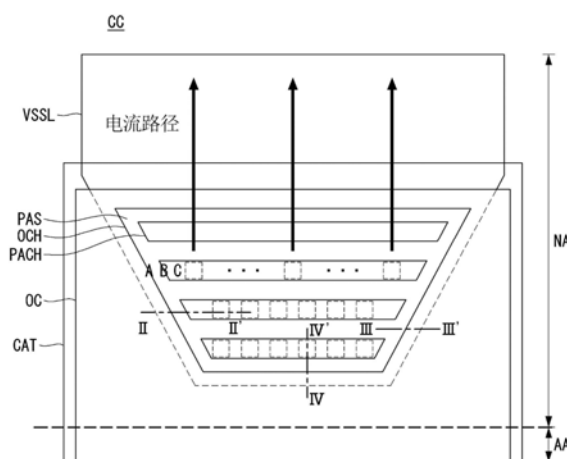
权利要求书1页 说明书9页 附图10页

(54)发明名称

显示装置

(57)摘要

本发明公开一种显示装置,用于防止电极接触部分损坏。所述显示装置包括显示区域和非显示区域,包括第一电极、有机层和第二电极的有机发光二极管位于所述显示区域上,所述非显示区域位于所述显示区域的外部。所述非显示区域包括电极接触部分,在所述电极接触部分中所述第二电极和低电位电压线通过至少一个连接图案彼此连接。所述电极接触部分包括:钝化层,所述钝化层包括暴露所述至少一个连接图案的多个钝化孔;和包括暴露所述钝化层的涂覆孔的涂覆层。



1. 一种显示装置,包括:
显示区域,包括第一电极、有机层和第二电极的有机发光二极管位于所述显示区域上;
和
位于所述显示区域的外部的非显示区域,所述非显示区域包括电极接触部分,在所述电极接触部分中所述第二电极和低电位电压线通过至少一个连接图案彼此连接,
其中所述电极接触部分包括:
钝化层,所述钝化层包括暴露所述至少一个连接图案的多个钝化孔;和
涂覆层,所述涂覆层包括暴露所述钝化层的涂覆孔。
2. 根据权利要求1所述的显示装置,其中所述多个钝化孔的整个周长长于所述涂覆孔的周长。
3. 根据权利要求1所述的显示装置,其中所述多个钝化孔的多个倾斜部分的面积大于所述涂覆孔的倾斜部分的面积。
4. 根据权利要求2所述的显示装置,其中所述多个钝化孔设置在所述涂覆孔的内部。
5. 根据权利要求1所述的显示装置,还包括:
第一连接图案,所述第一连接图案位于所述低电位电压线上并接触所述低电位电压线;和
第二连接图案,所述第二连接图案位于所述第一连接图案上并接触所述第一连接图案。
6. 根据权利要求5所述的显示装置,其中所述第二连接图案沿着所述多个钝化孔的倾斜部分接触所述第一连接图案。
7. 根据权利要求5所述的显示装置,其中所述钝化层位于所述第一连接图案与所述第二连接图案之间,
其中所述多个钝化孔暴露所述第一连接图案。
8. 根据权利要求7所述的显示装置,其中所述第二电极位于所述第二连接图案上并接触所述第二连接图案。
9. 根据权利要求1所述的显示装置,其中所述第一电极是阳极,并且所述第二电极是阴极。
10. 根据权利要求1所述的显示装置,其中所述多个钝化孔具有条纹平面形状或点平面形状。

显示装置

技术领域

[0001] 本发明涉及一种显示装置,更具体地涉及一种用于防止由电阻引起的电极接触部分的损坏的显示装置。

背景技术

[0002] 随着信息社会的发展,对显示图像的显示装置的需求正在以各种方式增加。在显示装置的领域中,大尺寸阴极射线管(CRT)已迅速被具有薄外形、轻重量和屏幕尺寸大的优点的平板显示器(FPD)所取代。平板显示器的实例包括液晶显示器(LCD)、等离子体显示面板(PDP)、有机发光二极管(OLED)显示器和电泳显示器(EPD)。

[0003] OLED显示器包括能够自身发光的自发光元件,并具有快速响应时间、高发光效率、高亮度和宽视角的优点。特别地,OLED显示器可以在柔性塑料基板上制造。另外,与等离子体显示面板或无机电致发光显示器相比,OLED显示器具有驱动电压更低,功耗更低以及色调更好的优点。

[0004] OLED显示器包括作为阳极的第一电极、作为发光元件的有机层以及作为阴极的第二电极。高电位电压被施加到第一电极,并且低电位电压被施加到第二电极。驱动电流在第一电极与第二电极之间流动,并且有机层利用驱动电流发光。相同类型或不同类型的多条信号线、或相同类型或不同类型的多个电极彼此接触并连接,由此驱动OLED显示器。然而,当不同类型的信号线或电极彼此接触时,温度取决于接触部分的电阻而增加。当温度增加到等于或大于临界值时,接触部分被损坏。

发明内容

[0005] 本发明提供一种能够防止由电阻引起的电极接触部分的损坏的显示装置。

[0006] 在一个方面中,提供一种显示装置,包括:显示区域,包括第一电极、有机层和第二电极的有机发光二极管位于所述显示区域上;和位于所述显示区域的外部的非显示区域,所述非显示区域包括电极接触部分,在所述电极接触部分中所述第二电极和低电位电压线通过至少一个连接图案彼此连接,其中所述电极接触部分包括:钝化层,所述钝化层包括暴露所述至少一个连接图案的多个钝化孔;和涂覆层,所述涂覆层包括暴露所述钝化层的涂覆孔。

[0007] 所述多个钝化孔的整个周长可长于所述涂覆孔的周长。

[0008] 所述多个钝化孔的多个倾斜部分的面积可大于所述涂覆孔的倾斜部分的面积。

[0009] 所述多个钝化孔可设置在所述涂覆孔的内部。

[0010] 所述显示装置还可包括:第一连接图案,所述第一连接图案位于所述低电位电压线上并接触所述低电位电压线;和第二连接图案,所述第二连接图案位于所述第一连接图案上并接触所述第一连接图案。

[0011] 所述第二连接图案可沿着所述多个钝化孔的倾斜部分接触所述第一连接图案。

[0012] 所述钝化层可位于所述第一连接图案与所述第二连接图案之间,其中所述多个钝

化孔可暴露所述第一连接图案。

[0013] 所述第二电极可位于所述第二连接图案上并可接触所述第二连接图案。

[0014] 所述第一电极可以是阳极,并且所述第二电极可以是阴极。

[0015] 所述多个钝化孔可具有条纹平面形状或点平面形状。

附图说明

[0016] 可以被包括以提供对本发明的进一步理解并且被并入并构成本说明书的一部分的附图示出了本发明的实施方式,并且与说明书一起用于解释本发明的各种原理。

[0017] 图1是根据本发明的实施方式的有机发光二极管 (OLED) 显示器的示意性框图。

[0018] 图2示意性地示出子像素的电路配置。

[0019] 图3详细地示出子像素的电路配置。

[0020] 图4示出显示面板的截面图的示例。

[0021] 图5是根据本发明的实施方式的OLED显示器的平面图。

[0022] 图6是示出根据本发明的实施方式的OLED显示器的子像素的一部分的截面图。

[0023] 图7是图5所示的电极接触部分的放大图。

[0024] 图8是沿着图7的线I-I'截取的截面图。

[0025] 图9示出产生灼烧的电极接触部分的图像。

[0026] 图10是根据本发明的实施方式的电极接触部分的平面图。

[0027] 图11示意性地示出信号线和电阻之间的关系。

[0028] 图12是沿着图10的线II-II'截取的截面图。

[0029] 图13是沿着图10的线III-III'截取的截面图。

[0030] 图14是沿着图10的线IV-IV'截取的截面图。

[0031] 图15至图17示出钝化孔的各种平面形状。

具体实施方式

[0032] 现在将详细参考本发明的实施方式,其中的多个示例在附图中示出。尽可能地将在整个附图中使用相同的附图标记来指代相同或相似的部分。应注意的是,如果确定已知技术会误导本发明的实施方式,则将省略对此已知技术的详细描述。在下面的解释中使用的各个元件的名称仅仅是为了方便书写说明书而选择的,因此可能与实际产品中使用的不同。在位置关系的描述中,当一结构被描述为位于另一个结构“上或之上”、“下或之下”、“之后”时,该描述应该被解释为包括这两个结构彼此直接接触的情况以及其间设置有第三结构的情况。

[0033] 根据本发明的实施方式的显示装置是其中显示元件形成在玻璃基板或柔性基板上的显示装置。显示装置的示例包括有机发光二极管 (OLED) 显示器、液晶显示器 (LCD) 和电泳显示器。作为示例,使用OLED显示器来描述本发明的实施方式。OLED显示器包括使用有机材料形成在用作阳极的第一电极与用作阴极的第二电极之间的有机层。OLED显示器是自发光显示器,被配置为通过在有机层内部将从第一电极接收的空穴和从第二电极接收的电子结合来形成空穴-电子对,即激子,并且通过在激子返回到基级时产生的能量发光。

[0034] 参照图1到17描述本发明的实施方式。

[0035] 图1是根据本发明的实施方式的OLED显示器的示意性框图。图2示意性地示出子像素的电路配置。图3详细地示出子像素的电路配置。图4示出显示面板的截面图的示例。

[0036] 如图1所示,根据本发明的实施方式的OLED显示器可包括图像处理单元110、时序控制器120、数据驱动器130、扫描驱动器140和显示面板150。

[0037] 图像处理单元110输出从外部提供的数据信号DATA、数据使能信号DE等。除了数据使能信号DE之外,图像处理单元110还可输出垂直同步信号、水平同步信号和时钟信号中的一个或多个。为了便于解释,没有示出这些信号。

[0038] 时序控制器120从图像处理单元110接收数据信号DATA和包括数据使能信号DE、垂直同步信号、水平同步信号、时钟信号等的驱动信号。时序控制器120基于驱动信号输出用于控制扫描驱动器140的操作时序的栅极时序控制信号GDC和用于控制数据驱动器130的操作时序的数据时序控制信号DDC。

[0039] 数据驱动器130响应于从时序控制器120接收到的数据时序控制信号DDC,采样并锁存从时序控制器120接收的数据信号DATA,并将锁存的数据信号DATA转换为伽玛参考电压以输出伽马参考电压。数据驱动器130将数据信号DATA输出至数据线DL1至DLn。数据驱动器130可以形成为集成电路(IC)。

[0040] 扫描驱动器140响应于从时序控制器120提供的栅极时序控制信号GDC而输出扫描信号。扫描驱动器140将扫描信号输出至栅极线GL1至GLm。扫描驱动器140可以形成为IC或者以面板内栅极(GIP)的方式形成在显示面板150上。

[0041] 显示面板150响应于分别从数据驱动器130和扫描驱动器140接收到的数据信号DATA和扫描信号来显示图像。显示面板150包括被配置为显示图像的子像素SP。

[0042] 子像素SP可包括红色子像素、绿色子像素和蓝色子像素,或者可包括白色子像素、红色子像素、绿色子像素和蓝色子像素。此外,取决于发光特性,一个或多个子像素SP可具有不同的发光区域。

[0043] 如图2所示,每个子像素可以包括开关晶体管SW、驱动晶体管DR、电容器Cst、补偿电路CC和有机发光二极管OLED。

[0044] 开关晶体管SW执行开关操作,使得通过数据线DL1提供的数据信号响应于通过栅极线GL1提供的扫描信号而被存储在电容器Cst中作为数据电压。驱动晶体管DR取决于存储在电容器Cst中的数据电压使驱动电流在第一电源线(或称为“高电位电源线”)EVDD与第二电源线(或称为“低电位电源线”)EVSS之间流动。有机发光二极管OLED利用驱动晶体管DR提供的驱动电流发光。

[0045] 补偿电路CC被添加到子像素并且补偿包括驱动晶体管DR的阈值电压等的特性。补偿电路CC包括一个或多个晶体管。根据各种实施方式,补偿电路CC的配置可取决于外部补偿方法进行各种改变,并在下面参照图3进行描述。

[0046] 如图3所示,补偿电路CC可包括感测晶体管ST和感测线(或称为“参考线”)VREF。感测晶体管ST连接在感测线VREF与节点(以下称为“感测节点”)之间,该节点电连接到驱动晶体管DR的第二电极例如漏极电极和有机发光二极管OLED的阳极电极。感测晶体管ST可将通过感测线VREF传输的感测电压(或称为“初始化电压”)提供给驱动晶体管DR的感测节点,或者可感测驱动晶体管DR的感测节点的电压或电流或者感测线VREF的电压或电流。

[0047] 开关晶体管SW的第一电极连接到数据线DL1,并且开关晶体管SW的第二电极连接

到驱动晶体管DR的栅极电极。驱动晶体管DR的第一电极连接到第一电源线EVDD,并且驱动晶体管DR的第二电极连接到有机发光二极管OLED的阳极电极。电容器Cst的第一电极连接到驱动晶体管DR的栅极电极,并且电容器Cst的第二电极连接到有机发光二极管OLED的阳极电极。有机发光二极管OLED的阳极电极连接到驱动晶体管DR的第二电极,并且有机发光二极管OLED的阴极电极连接到第二电源线EVSS。感测晶体管ST的第一电极连接到感测线VREF,并且感测晶体管ST的第二电极连接到感测节点,即,有机发光二极管OLED的阳极电极和驱动晶体管DR的第二电极。

[0048] 取决于外部补偿算法(或取决于补偿电路的配置),感测晶体管ST的操作时间可以与开关晶体管SW的操作时间相似(或相同)或不同。例如,开关晶体管SW的栅极电极可连接到1a栅极线GL1a,并且感测晶体管ST的栅极电极可连接到1b栅极线GL1b。在这种情况下,扫描信号(Scan)可被发送到1a栅极线GL1a,并且感测信号(Sense)可被发送到1b栅极线GL1b。作为另一个例子,开关晶体管SW的栅极电极和感测晶体管ST的栅极电极可共享1a栅极线GL1a或1b栅极线GL1b,因此开关晶体管SW的栅极电极和感测晶体管ST的栅极电极可连接。

[0049] 感测线VREF可连接到数据驱动器,例如如图1所示的数据驱动器130。在这种情况下,数据驱动器可以在实时图像的非显示周期或N帧周期期间感测子像素的感测节点,并且可以产生感测结果,其中N是等于或大于1的整数。开关晶体管SW和感测晶体管ST可同时导通。在这种情况下,根据数据驱动器的时分驱动方法,使用感测线VREF的感测操作和输出数据信号的数据输出操作彼此分离(或区分)。

[0050] 另外,根据感测结果的补偿目标可以是数字数据信号、模拟数据信号、伽马信号等。用于基于感测结果产生补偿信号(或补偿电压)的补偿电路可在数据驱动器内部、时序控制器内部或作为单独的电路来实现。

[0051] 遮光层LS可仅设置在驱动晶体管DR的沟道区域下方。可选地,遮光层LS可设置在驱动晶体管DR的沟道区域下方以及在开关晶体管SW和感测晶体管ST的沟道区域下方。遮光层LS可以简单地用于屏蔽外部光。此外,遮光层LS可连接到另一电极或另一条线并用作构成电容器等的电极。因此,遮光层LS可设置为由金属(例如,不同金属的多层)形成的多层元件,以具有遮光特性。

[0052] 举例说明,图3示出具有3T(晶体管)1C(电容器)配置的子像素,其包括开关晶体管SW、驱动晶体管DR、电容器Cst、有机发光二极管OLED和感测晶体管ST。然而,当补偿电路CC被添加到子像素时,子像素可具有各种配置,例如3T2C、4T2C、5T1C和6T2C。

[0053] 如图4所示,子像素形成在基板(或称为“薄膜晶体管基板”)SUB的显示区域AA上,并且每个子像素可具有图3中所示的电路结构。显示区域AA上的子像素由保护部件ENC密封。在图4中,附图标记“NA”表示显示面板150的非显示区域。

[0054] 取决于基板SUB的取向,子像素布置在基板SUB的表面上,并且可在显示区域AA上按照红色R、白色W、蓝色B和绿色G子像素的顺序水平或垂直布置。红色R、白色W、蓝色B和绿色G子像素一起形成一个像素P。然而,实施方式不限于此。例如,子像素的排列顺序可以根据发光材料、发光区域、补偿电路的配置(或结构)等而被不同地改变。此外,红色R、蓝色B和绿色G子像素可形成一个像素P。

[0055] 图5是根据本发明的实施方式的OLED显示器的平面图。图6是示出根据本发明的实施方式的OLED显示器的子像素的一部分的截面图。图7是图5所示的电极接触部分的放大

图。图8是沿着图7的线I-I'截取的截面图。图9示出产生灼烧的电极接触部分的图像。

[0056] 参照图5,根据本发明的实施方式的OLED显示器在基板SUB上包括显示区域AA和非显示区域NA。非显示区域NA包括分别设置在基板SUB的左侧和右侧上的GIP驱动器GIP以及设置在基板SUB的下侧上的焊盘单元PD。显示区域AA包括多个子像素SP。例如,显示区域AA的R(红色)、(G)绿色和(B)蓝色子像素或者R、G、B和W(白色)子像素可以发光以呈现全色。GIP驱动器GIP将栅极驱动信号施加到显示区域AA。膜上芯片COF附接到设置在一侧(例如显示区域AA的下侧)上的焊盘单元PD。数据信号和电力通过膜上芯片COF施加到与显示区域AA连接的多条信号线(未示出)。

[0057] 下面参照图6描述根据本发明的实施方式的OLED显示器的子像素SP的部分截面结构。

[0058] 如图6所示,在根据本发明的实施方式的OLED显示器中,第一缓冲层BUF1位于基板SUB上。基板SUB可以是柔性基板或玻璃基板,并且柔性基板可以是由例如聚酰亚胺形成的柔性树脂基板。第一缓冲层BUF1保护在随后工艺中形成的薄膜晶体管免受杂质(例如,从基板SUB释放的碱离子)的影响。第一缓冲层BUF1可由硅氧化物(SiO_x)层、硅氮化物(SiN_x)层或其多层形成。

[0059] 遮光层LS位于第一缓冲层BUF1上。遮光层LS阻挡外部光入射,因此可防止在薄膜晶体管中产生光电流。第二缓冲器BUF2位于遮光层LS上。第二缓冲器BUF2保护在随后工艺中形成的薄膜晶体管免受杂质(例如从遮光层LS释放的碱离子)的影响。第二缓冲层BUF2可由硅氧化物(SiO_x)层、硅氮化物(SiN_x)层或其多层形成。

[0060] 半导体层ACT位于第二缓冲层BUF2上并且可由硅半导体或氧化物半导体形成。硅半导体可包括非晶硅或结晶的多晶硅。多晶硅具有高迁移率(例如,大于 $100\text{cm}^2/\text{Vs}$)、低功耗和优异的可靠性。因此,可将多晶硅施加到用于驱动元件的栅极驱动器和/或多路复用器(MUX),或者应用于OLED显示器的每个像素的驱动TFT。因为氧化物半导体具有低的截止电流(off-current),所以氧化物半导体适合于具有短导通时间和长截止时间的开关TFT。此外,因为氧化物半导体由于截止电流低而增加了像素的电压保持时间,所以氧化物半导体适用于需要低速驱动和/或低功耗的显示装置。另外,半导体层ACT包括均具有p型或n型杂质的漏极区域和源极区域,并且还包括在漏极区域与源极区域之间的沟道区域。

[0061] 栅极绝缘层GI位于半导体层ACT上并且可由硅氧化物(SiO_x)层、硅氮化物(SiN_x)层或其多层形成。在对应于半导体层ACT的预定区域(即,当注入杂质时的沟道区域)的位置处,栅极电极GA位于栅极绝缘层GI上。栅极电极GA可由钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)、铜(Cu)的其中之一或其组合形成。此外,栅极电极GA可以由钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)、铜(Cu)的其中之一或其组合形成的多层。例如,栅极电极GA可形成Mo/Al-Nd或Mo/Al的双层。

[0062] 层间介电层ILD位于栅极电极GA上并且将栅极电极GA绝缘。层间介电层ILD可由硅氧化物(SiO_x)层、硅氮化物(SiN_x)层或其多层形成。暴露一部分半导体层ACT的接触孔CH形成在层间介电层ILD与栅极绝缘层GI的每一个的形成部分处。

[0063] 漏极电极DE和源极电极SE位于层间介电层ILD上。漏极电极DE通过暴露半导体层ACT的漏极区域的接触孔CH连接到半导体层ACT,并且源极电极SE通过暴露半导体层ACT的源极区域的接触孔CH连接到半导体层ACT。源极电极SE和漏极电极DE中的每一个可以形成

为单层或多层。当源极电极SE和漏极电极DE中的每一个形成为单层时,源极电极SE和漏极电极DE中的每一个可由钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)、铜(Cu)的其中之一或其组合形成。当源极电极SE和漏极电极DE中的每一个形成为多层时,源极电极SE和漏极电极DE中的每一个可形成为Mo/Al-Nd的双层或Ti/Al/Ti、Mo/Al/Mo或Mo/Al-Nd/Mo的三层。由此,形成包括半导体层ACT、栅极电极GA、源极电极SE和漏极电极DE的薄膜晶体管TFT。

[0064] 此外,钝化层PAS位于包括薄膜晶体管TFT的基板SUB上。钝化层PAS是保护位于钝化层PAS下方的部件的绝缘层并且可由硅氧化物(SiO_x)层、硅氮化物(SiN_x)层或其多层形成。滤色器CF位于钝化层PAS上。滤色器CF用于将由有机发光二极管OLED发射的白光转换为红光、绿光或蓝光。涂覆层OC位于滤色器CF上。涂覆层OC可以是用于减小下层结构的高度差(或台阶覆盖率)的平坦化层,并且可以由诸如聚酰亚胺、苯并环丁烯基树脂和丙烯酸酯的有机材料形成。例如,可以通过用于涂覆液态的有机材料的旋涂玻璃(SOG)方法,然后固化有机材料,来形成涂覆层OC。

[0065] 暴露薄膜晶体管TFT的漏极电极DE的通孔VIA位于涂覆层OC的一部分中。有机发光二极管OLED位于涂覆层OC上。更具体地说,第一电极ANO位于涂覆层OC上。第一电极ANO用作像素电极并且通过通孔VIA连接到薄膜晶体管TFT的漏极电极DE。第一电极ANO是阳极并且可以由诸如铟锡氧化物(ITO)、铟锌氧化物(IZO)和氧化锌(ZnO)的透明导电材料形成。当第一电极ANO是反射电极时,第一电极ANO可以进一步包括反射层。反射层可以由铝(Al)、铜(Cu)、银(Ag)、镍(Ni)、钯(Pd)或其组合形成。例如,反射层可由Ag/Pd/Cu(APC)合金形成。

[0066] 另外,限定像素的堤层BNK位于包括第一电极ANO的基板SUB上。堤层BNK可以由诸如聚酰亚胺、苯并环丁烯基树脂和丙烯酸酯的有机材料形成。堤层BNK包括暴露第一电极ANO的像素限定部分OP。接触第一电极ANO的有机层OLE位于基板SUB的前表面处。有机层OLE是电子和空穴结合并发光的层。空穴注入层和/或空穴传输层可以位于有机层OLE和第一电极ANO之间,并且电子注入层和/或电子传输层可以位于有机层OLE上。

[0067] 第二电极CAT位于有机层OLE上并且可位于显示区域AA的前表面上。另外,第二电极CAT是阴极电极并且可以由均具有低功函数的镁(Mg)、钙(Ca)、铝(Al)、银(Ag)或其组合形成。当第二电极CAT是透射电极时,第二电极CAT可以足够薄以透射光。此外,当第二电极CAT是反射电极时,第二电极CAT可以足够厚以反射光。保护层PRL位于第二电极CAT上。保护构件ENC通过粘合层FSA附接到其上形成有薄膜晶体管TFT和有机发光二极管OLED的基板SUB的上表面。保护构件ENC可以是金属薄膜。

[0068] 再次参照图5,如此配置的OLED显示器的非显示区域NA包括向第二电极CAT提供低电位电压的低电位电压线和连接到第二电极CAT的电极接触部分CC。这在下面详细描述。

[0069] 参照图7,电极接触部分CC位于OLED显示器的非显示区域NA中。在电极接触部分CC中,从焊盘单元(未示出)延伸的低电位电压线VSSL与从显示区域AA延伸的第二电极CAT交叠并彼此连接。形成从第二电极CAT到低电位电压线VSSL的电流路径。

[0070] 更具体地说,参照图8,低电位电压线VSSL通过层间介电层ILD的层间孔ILCH接触位于低电位电压线VSSL上的第一连接图案SDC。第一连接图案SDC可由源极电极和漏极电极的材料形成。第一连接图案SDC通过钝化层PAS的钝化孔PACH和涂覆层OC的涂覆孔OCH接触位于第一连接图案SDC上的第二连接图案ITC。第二连接图案ITC可由与第一电极ANO相同的

材料形成,例如,由诸如ITO的金属氧化物形成。第二连接图案ITC上的第二电极CAT直接接触第二连接图案ITC,并最终电连接到低电位电压线VSSL。

[0071] 电极接触部分CC可以包括第一区域A、第二区域B和第三区域C。第一区域A是涂覆孔OCH所处的区域。第二区域B是钝化孔PACH开始的区域,并且钝化孔PACH的倾斜部分SL位于第二区域B中。第三区域C是不存在钝化层PAS的区域并且对应于钝化孔PACH的内部区域。

[0072] 第一至第三区域A、B和C中的电流路径被配置成使得电流从第一区域A的第二电极CAT经由第二区域B流到第三区域C的低电位电压线VSSL。在这种情况下,第二电极CAT的厚度在钝化孔PACH的倾斜部分SL中减小。更具体地说,当由于钝化层PAS的无机材料的性质而通过干法蚀刻形成钝化孔PACH时,倾斜部分SL的倾斜角大大增加。另一方面,因为由于涂覆层OC的有机材料的性质而通过湿法蚀刻形成涂覆孔OCH,所以涂覆孔OCH的倾斜角减小。因此,因为在设置有钝化孔PACH的倾斜部分SL的第二区域B中第二电极CAT的厚度减小,所以第二区域B的第二电极CAT的电阻增加。第一至第三区域A、B和C中每相同面积的电阻在第二区域B中具有最大值并且按照第一区域A和第三区域C的顺序减小。如图9所示,发热量随着设置钝化孔PACH的倾斜部分SL的第二区域B中的电阻而增加,因此产生灼烧。

[0073] 在下文中,描述能够通过改变电极接触部分的结构来解决在电极接触部分中的灼烧问题的实施方式。

[0074] <实施方式>

[0075] 图10是根据本发明的实施方式的电极接触部分的平面图。图11示意性地示出信号线与电阻之间的关系。图12是沿着图10的线II-II'截取的截面图。图13是沿着图10的线III-III'截取的截面图。图14是沿着图10的线IV-IV'截取的截面图。图15至图17示出钝化孔的各种平面形状。

[0076] 参照图10,根据本发明的实施方式的OLED显示器包括非显示区域NA中的电极接触部分CC。在电极接触部分CC中,从焊盘单元(未示出)延伸的低电位电压线VSSL与从显示区域AA延伸的第二电极CAT交叠并且彼此连接。

[0077] 低电位电压线VSSL设置在基板(未示出)上,并且钝化层PAS和涂覆层OC设置在低电位电压线VSSL上。第二电极CAT设置在涂覆层OC上。涂覆层OC包括暴露钝化层PAS的涂覆孔OCH,并且钝化层PAS包括多个钝化孔PACH,使得第二电极CAT接触低电位电压线VSSL。因此,第二电极CAT通过涂覆层OC的涂覆孔OCH和钝化层PAS的钝化孔PACH连接到低电位电压线VSSL。低电位电压线VSSL与第二电极CAT之间的电流路径从第二电极CAT前进到低电位电压线VSSL。

[0078] 本发明的实施方式包括用于连接低电位电压线VSSL和第二电极CAT的多个钝化孔PACH,与图7不同。当从平面看时,多个钝化孔PACH设置在涂覆孔OCH内。在此公开的实施方式中,多个钝化孔PACH的整个周长(entire perimeter)长于涂覆孔OCH的周长。

[0079] 参照图11,存在具有预定厚度T、预定宽度W和预定长度L的信号线。信号线的电阻可通过在相同厚度的条件下增加宽度W而减小。

[0080] 利用图11中所示的原理,本发明的实施方式可通过增加第二电极CAT的电阻由于第二电极CAT的厚度减小而增加的面积(即,钝化孔PACH的倾斜部分SL的面积)来减小第二电极CAT的电阻。在这种情况下,钝化孔PACH的倾斜部分SL的面积与钝化孔PACH的周长的长度成比例。因此,本发明的实施方式可通过增加钝化孔PACH的周长的长度来减小第二电极

CAT的电阻,如图11所示,其中信号线的宽度W增加。

[0081] 参照图12至14,详细描述图10中所示的区域A、B和C中的每一个的截面结构。更具体地说,图12示出在电极接触部分CC中没有形成钝化孔PACH的区域的截面结构。

[0082] 参照图12,低电位电压线VSSL设置在基板(未示出)上。低电位电压线VSSL可由薄膜晶体管的栅极电极的材料形成。层间介电层ILD位于低电位电压线VSSL上。第一连接图案SDC位于层间介电层ILD上。第一连接图案SDC可由薄膜晶体管的源极电极和漏极电极的材料制成,并且可以在电极接触部分CC中以岛状图案形成。钝化层PAS设置在第一连接图案SDC上,并且涂覆层OC设置在钝化层PAS上。涂覆层OC包括用于暴露位于涂覆层OC下方的钝化层PAS的涂覆孔OCH。第二连接图案ITC设置在涂覆层OC和钝化层PAS上,第二电极CAT设置在涂覆层OC和第二连接图案ITC上。

[0083] 因为钝化孔PACH没有形成在图12所示的区域中,所以第二电极CAT未连接到低电位电压线VSSL。因此,第二电极CAT的电流路径沿着第二电极CAT流动。

[0084] 参照图13,其示出了在电极接触部分CC中形成钝化孔PACH的区域的截面结构,低电位电压线VSSL设置在基板(未示出)上。低电位电压线VSSL可由薄膜晶体管的栅极电极的材料形成。层间介电层ILD位于低电位电压线VSSL上并且包括用于暴露位于层间介电层ILD下方的低电位电压线VSSL的至少一个层间孔ILCH。第一连接图案SDC位于层间介电层ILD上。第一连接图案SDC可由薄膜晶体管的源极电极和漏极电极的材料制成,并且可在电极接触部分CC中以岛状图案形成。第一连接图案SDC通过层间孔ILCH接触低电位电压线VSSL。

[0085] 钝化层PAS设置在第一连接图案SDC上。钝化层PAS包括用于暴露位于钝化层PAS下方的第一连接图案SDC的钝化孔PACH。钝化孔PACH包括随着钝化层PAS的厚度减小而暴露第一连接图案SDC的倾斜部分SL。

[0086] 涂覆层OC设置在钝化层PAS上。涂覆层OC包括用于暴露位于涂覆层OC下方的钝化层PAS和第一连接图案SDC的涂覆孔OCH。涂覆孔OCH包括随着涂覆层OC的厚度减小而暴露钝化层PAS和第一连接图案SDC的倾斜部分OSL。第二连接图案ITC设置在涂覆层OC、钝化层PAS和第一连接图案SDC上。第二连接图案ITC沿涂覆层OC和钝化层PAS的台阶覆盖(step coverage)而形成并且接触第一连接图案SDC。第二连接图案ITC可由与第一电极ANO相同的材料形成,例如,由诸如ITO的金属氧化物形成。

[0087] 第二电极CAT设置在涂覆层OC和第二连接图案ITC上。第二电极CAT沿第二连接图案ITC的台阶覆盖而形成。因此,第二电极CAT直接接触第二连接图案ITC,并最终电连接到低电位电压线VSSL。

[0088] 参照图10至图13,电极接触部分CC可包括第一区域A、第二区域B和第三区域C。第一区域A是平坦涂覆孔OCH开始的区域,并且涂覆孔OCH的倾斜部分OSL位于第一区域A中。第二区域B是钝化孔PACH开始的区域,并且钝化孔PACH的倾斜部分SL位于第二区域B中。第三区域C是不存在钝化层PAS的区域,并且对应于钝化孔PACH的内部区域。

[0089] 第一至第三区域A、B和C中的电流路径被配置为使得电流从第一区域A的第二电极CAT经由第二区域B流到第三区域C的低电位电压线VSSL。在这种情况下,钝化孔PACH的倾斜部分SL是其中第二电极CAT的厚度减小的区域,因此成为增加第二电极CAT的电阻的因素。

[0090] 参照图14,图14示出了多个钝化孔PACH的截面结构,低电位电压线VSSL设置在基板(未示出)上。层间介电层ILD位于低电位电压线VSSL上并且包括用于暴露位于层间介电

层ILD下方的低电位电压线VSSL的至少一个层间孔ILCH。第一连接图案SDC位于层间介电层ILD上。第一连接图案SDC通过层间孔ILCH接触低电位电压线VSSL。

[0091] 钝化层PAS设置在第一连接图案SDC上。钝化层PAS包括用于暴露位于钝化层PAS下方的第一连接图案SDC的多个钝化孔PACH。钝化孔PACH分别包括随着钝化层PAS的厚度减小而暴露第一连接图案SDC的倾斜部分SL。

[0092] 涂覆层OC设置在钝化层PAS上。涂覆层OC包括用于暴露位于涂覆层OC下方的钝化层PAS和第一连接图案SDC的涂覆孔OCH。涂覆孔OCH包括随着涂覆层OC的厚度减小而暴露钝化层PAS和第一连接图案SDC的倾斜部分OSL。第二连接图案ITC设置在涂覆层OC、钝化层PAS和第一连接图案SDC上。第二连接图案ITC沿着涂覆层OC和钝化层PAS的台阶覆盖而形成并且接触第一连接图案SDC。第二电极CAT设置在涂覆层OC和第二连接图案ITC上。第二电极CAT沿着第二连接图案ITC的台阶覆盖而形成。因此，第二电极CAT直接接触第二连接图案ITC，并最终电连接到低电位电压线VSSL。

[0093] 图14中所示的电极接触部分CC包括第一区域A和第二区域B，在第一区域A中设置有涂覆孔OCH的倾斜部分OSL，在第二区域B中设置有钝化孔PACH的倾斜部分SL。第一区域A和第二区域B中的电流路径被配置成使得电流从第一区域A的第二电极CAT经由第二区域B流到低电位电压线VSSL。

[0094] 本发明的实施方式增大了从第二电极CAT流向低电位电压线VSSL的电流的路径，从而减小了第二电极CAT的整体电阻和电流密度。更具体地，本发明的实施方式可通过增大钝化孔PACH的倾斜部分SL的面积来减小电极接触部分CC中的第二电极CAT的整体电阻和电流密度。因为钝化孔PACH的倾斜部分SL的面积与钝化孔PACH的周长的长度成比例，所以钝化孔PACH的周长的长度增加可以表现出与钝化孔PACH的倾斜部分SL的面积的增加相同的效果。

[0095] 为了增大从第二电极CAT到低电位电压线VSSL的电流路径，钝化孔PACH可以具有各种形状。

[0096] 例如，如图15和16所示，钝化孔PACH可以具有水平条纹平面形状或垂直条纹平面形状。或者，如图17所示，钝化孔PACH可以具有点平面形状。只要钝化孔PACH的倾斜部分SL的面积大于涂覆孔OCH的倾斜部分OSL的面积，或者钝化孔PACH的整个周长长于涂覆孔OCH的周长，则钝化孔PACH可具有任何平面形状。另外，图15至17举例示出了钝化孔PACH具有多个三角形或多个矩形的平面形状。然而，可以使用多个圆形或多个随机形状的形状。

[0097] 如上所述，本发明的实施方式包括电极接触部分中的钝化层的多个钝化孔，并且使得钝化孔的整个周长长于涂覆层的涂覆孔的周长。可选地，本发明的实施方式引起钝化孔的倾斜部分的面积大于涂覆孔的倾斜部分的面积。因此，本发明的实施方式可以增大从第二电极到低电位电压线的电流路径，并且可减小第二电极的整体电阻和电流密度。结果，本发明的实施方式能够防止由于第二电极的电阻而在电极接触部分中产生灼烧。

[0098] 尽管已经参考多个说明性实施方式描述了实施方式，但是应理解，所属领域技术人员可以设计出落入本发明的原理范围内的许多其他修改和实施方式。更具体地，在说明书、附图和所附权利要求书的范围内，在主题组合布置的组成部分和/或配置中可以进行各种变化和修改。除了组成部分和/或配置的变化和修改之外，替代使用对于所属领域技术人员也将是显而易见的。

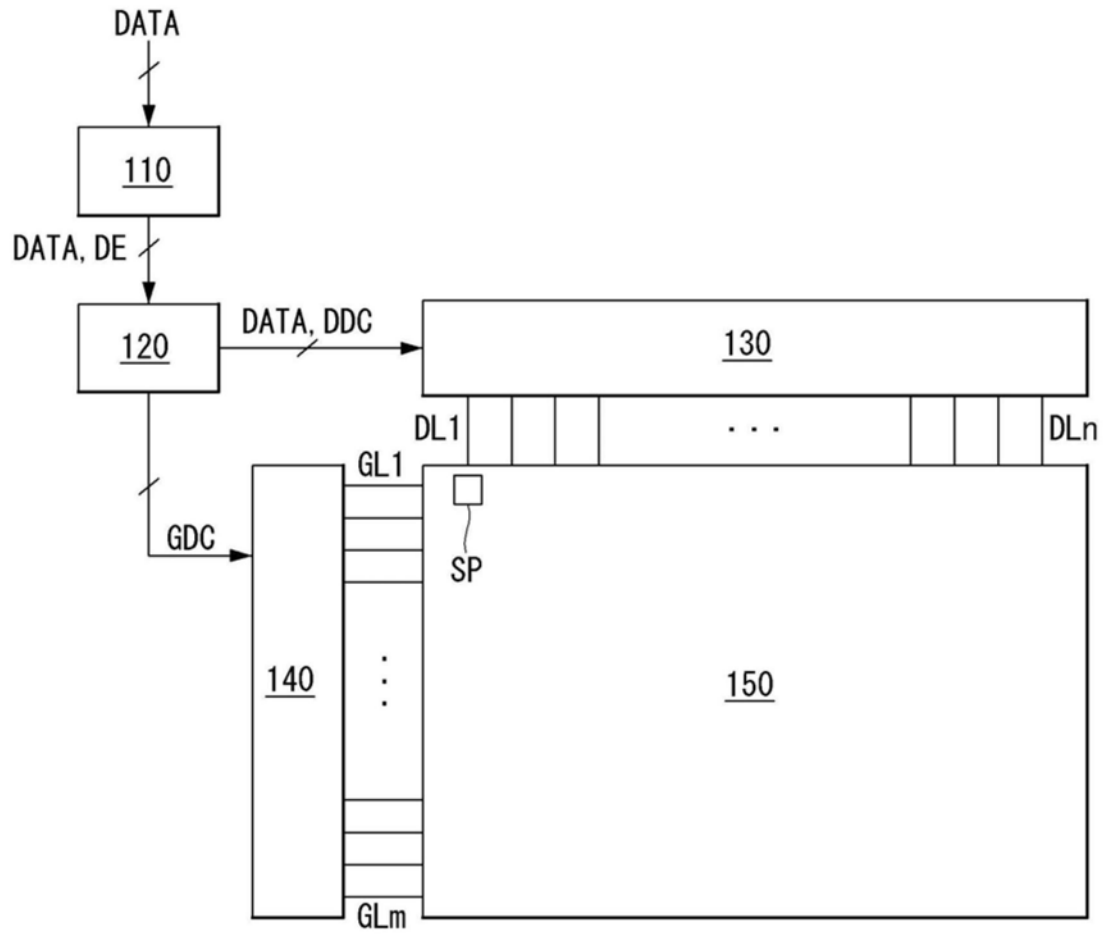


图1

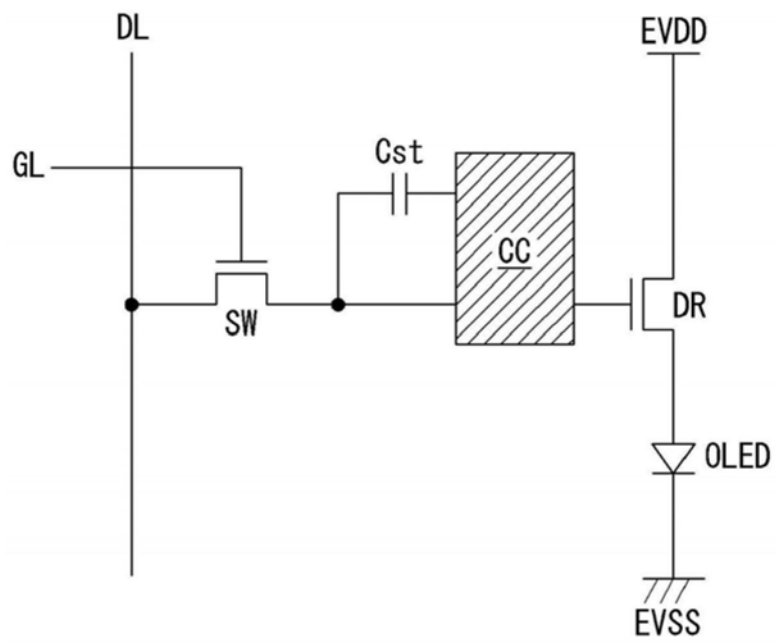


图2

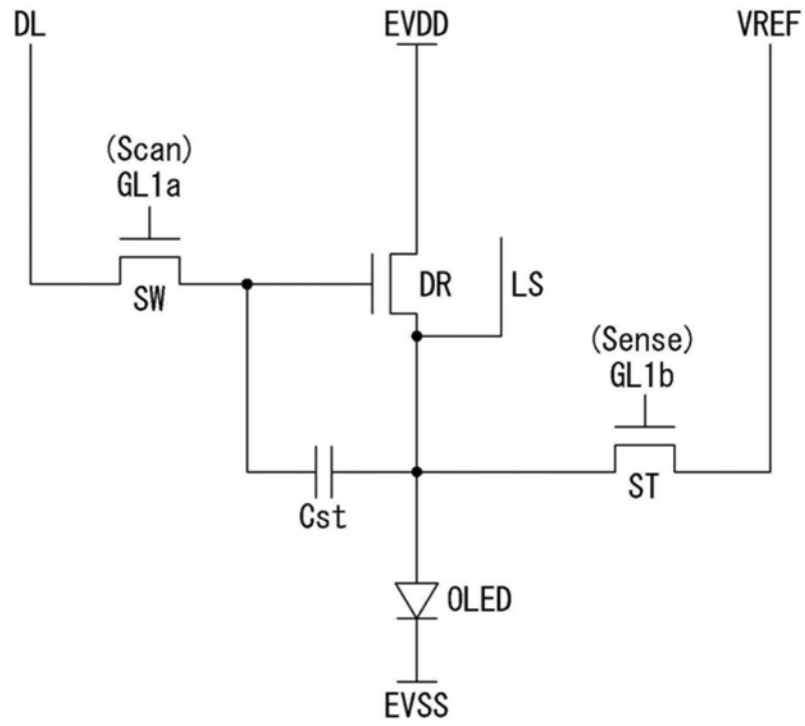


图3

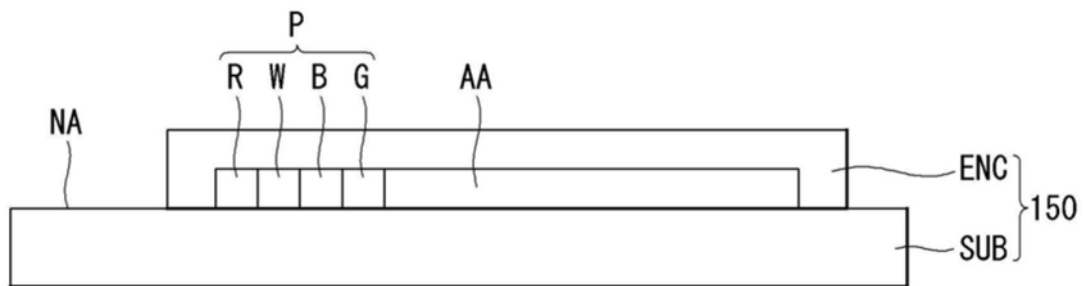


图4

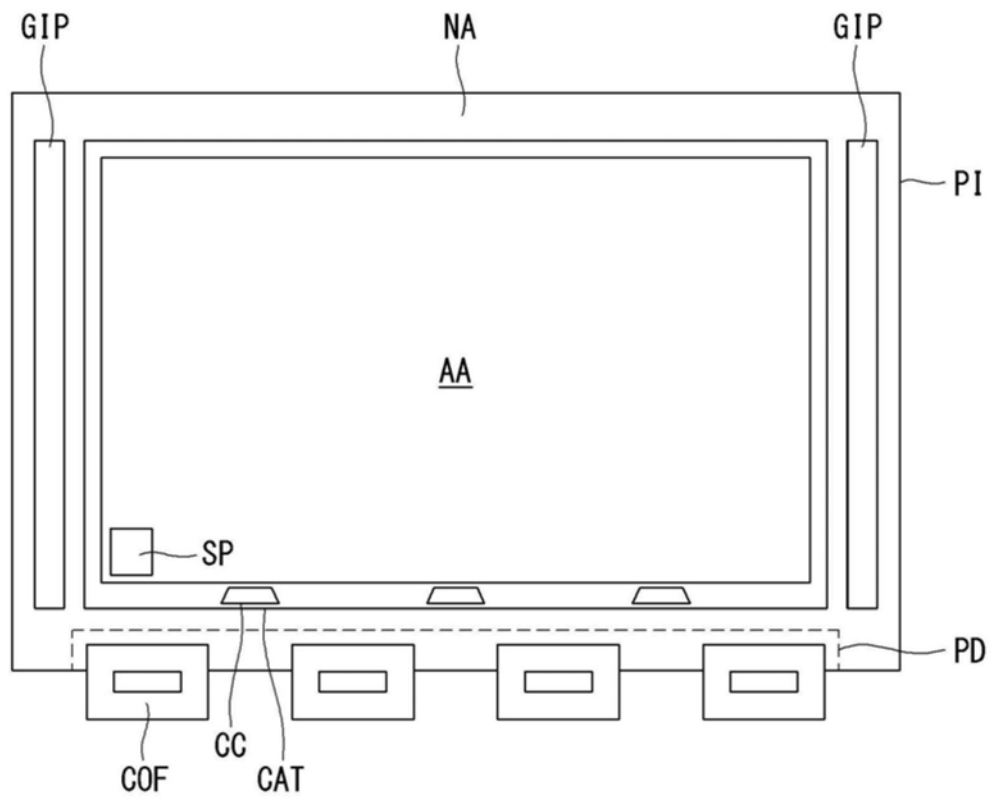


图5

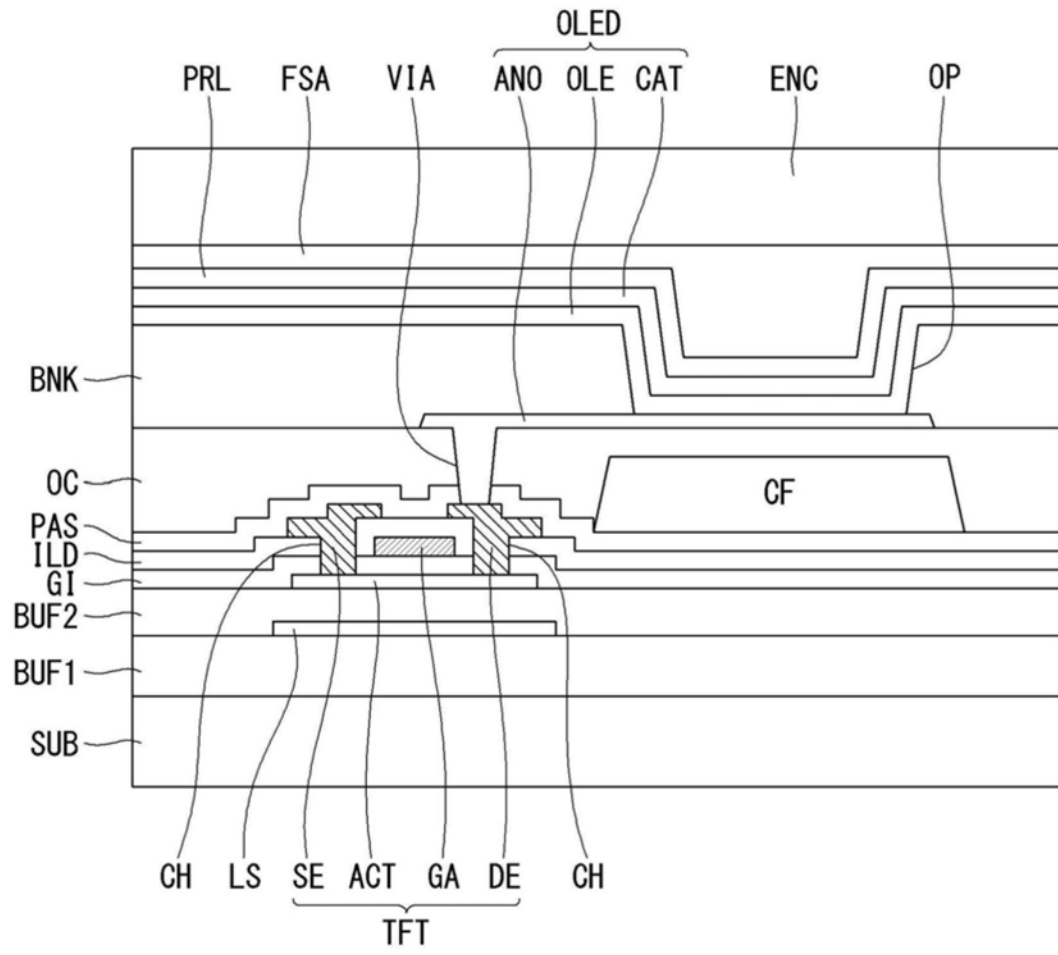


图6

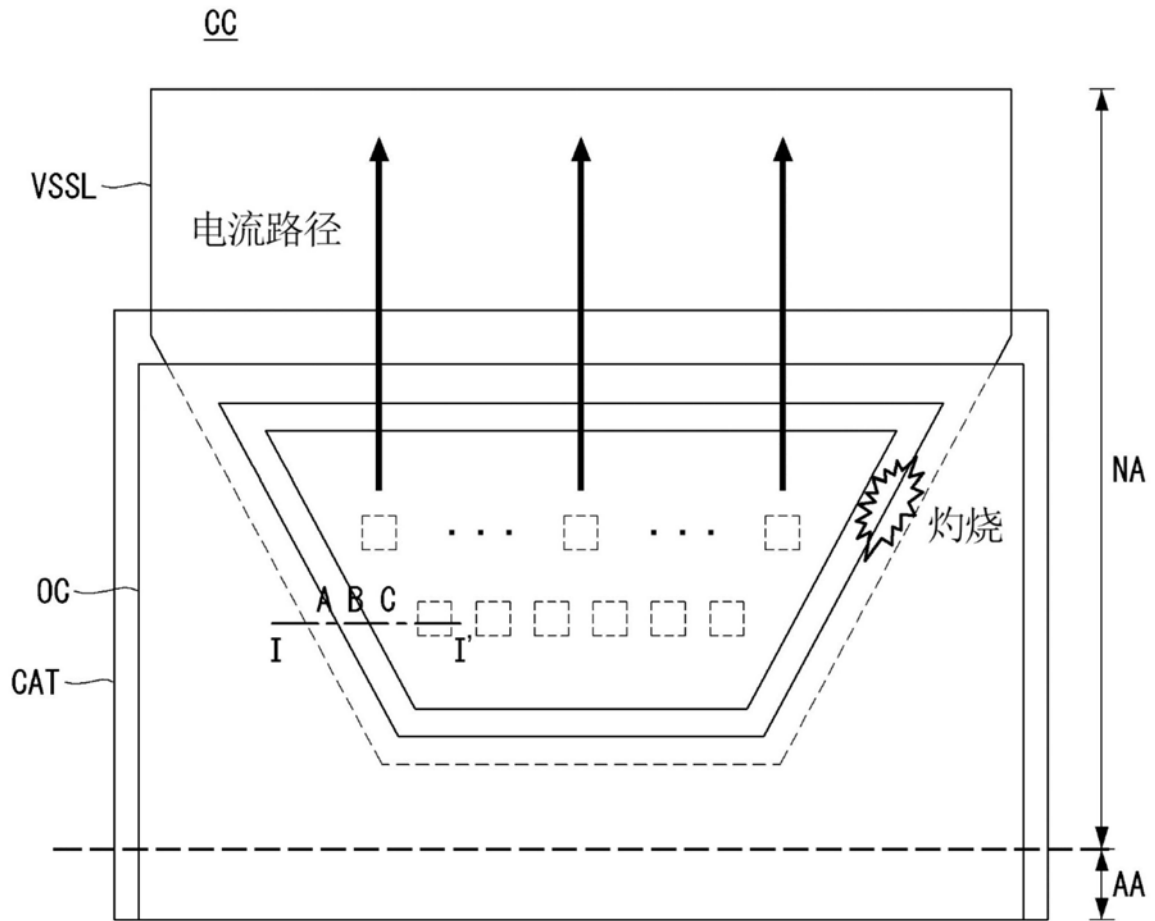


图7

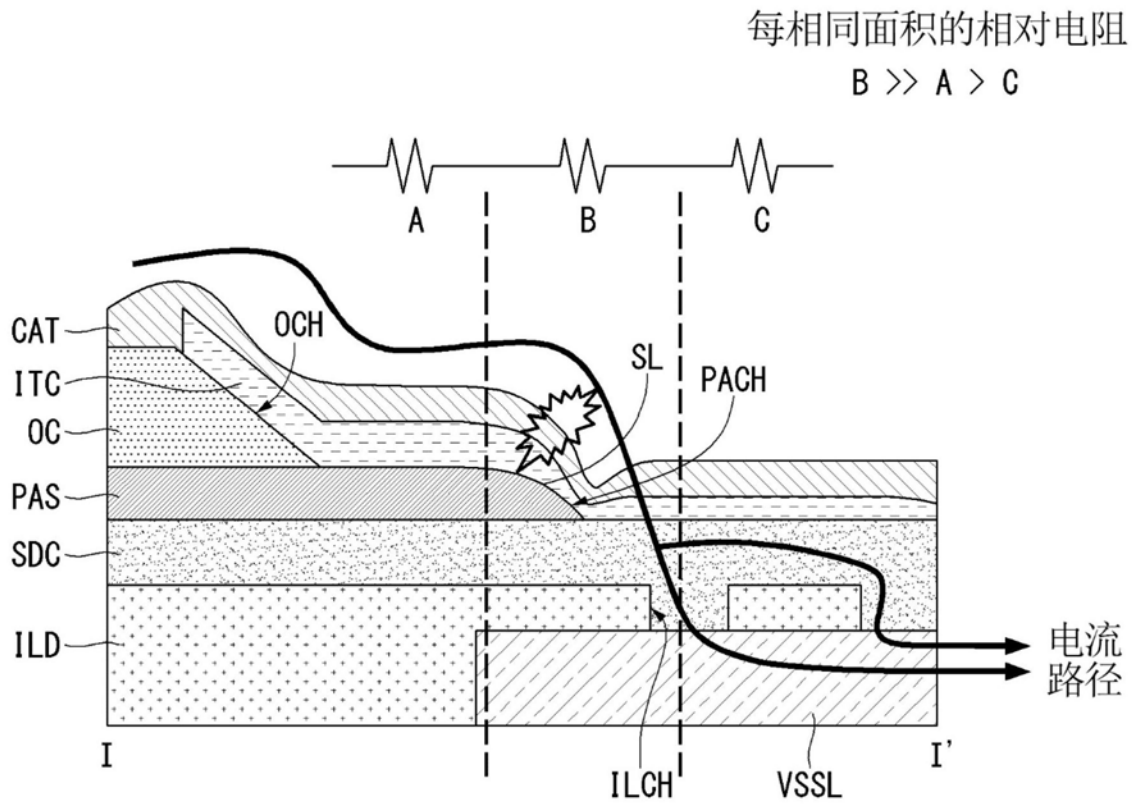


图8

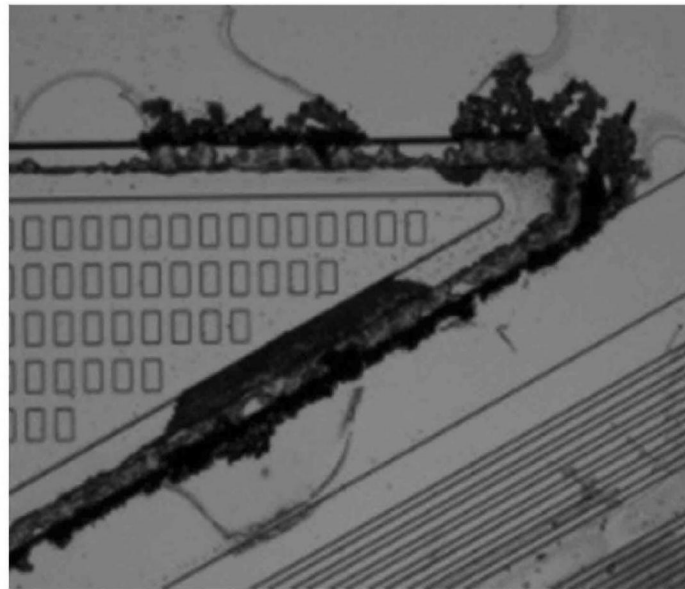


图9

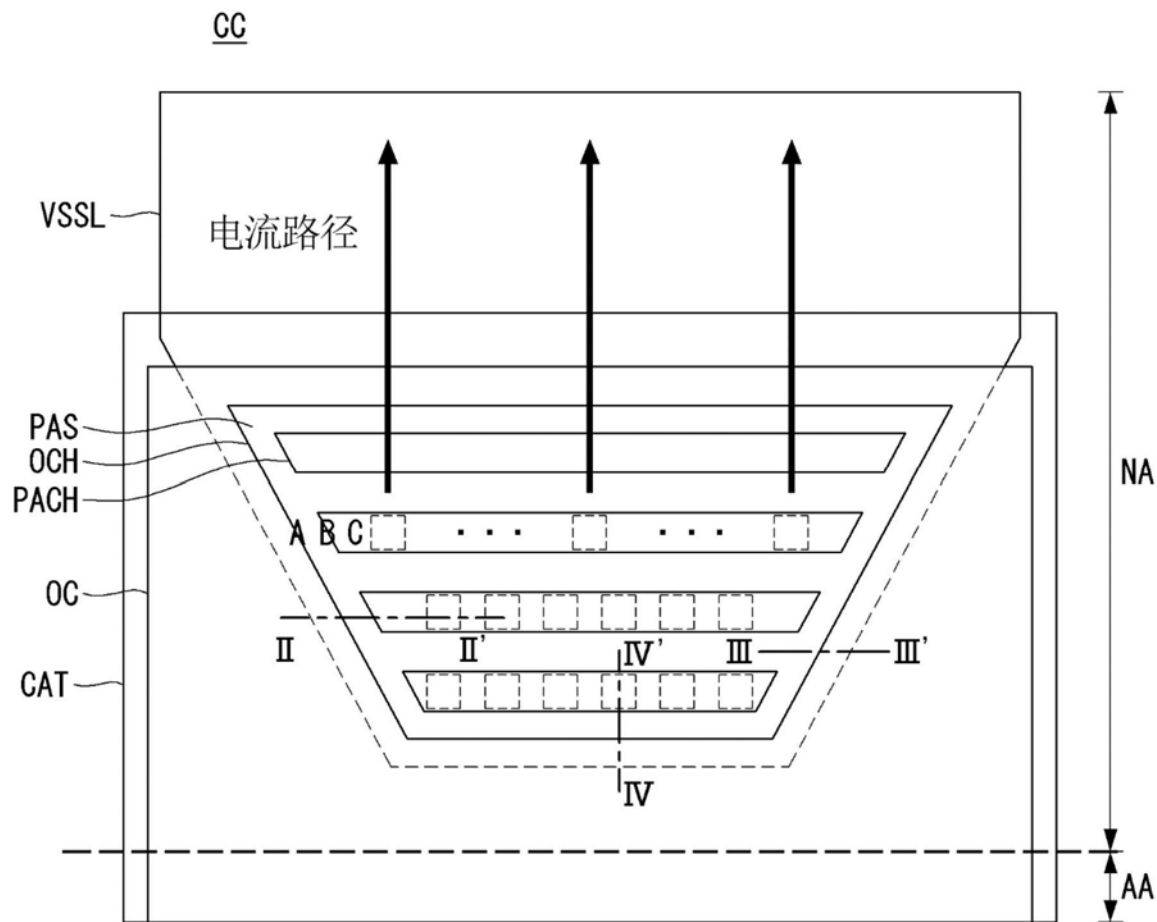


图10

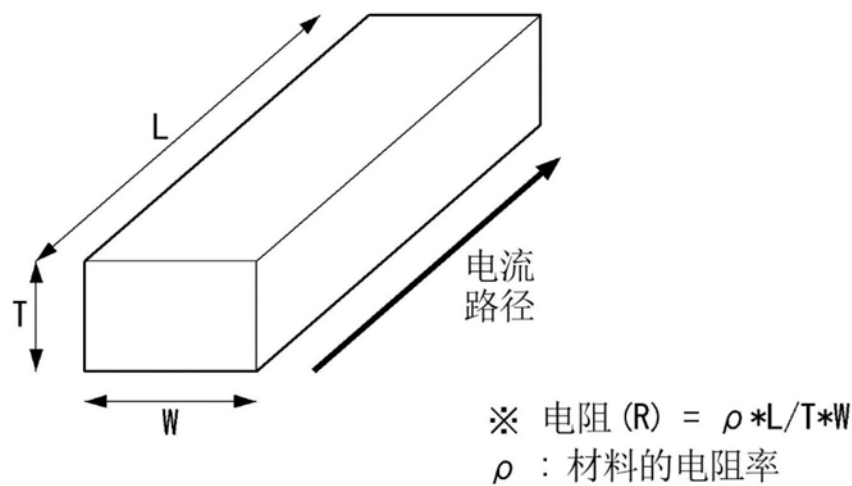


图11

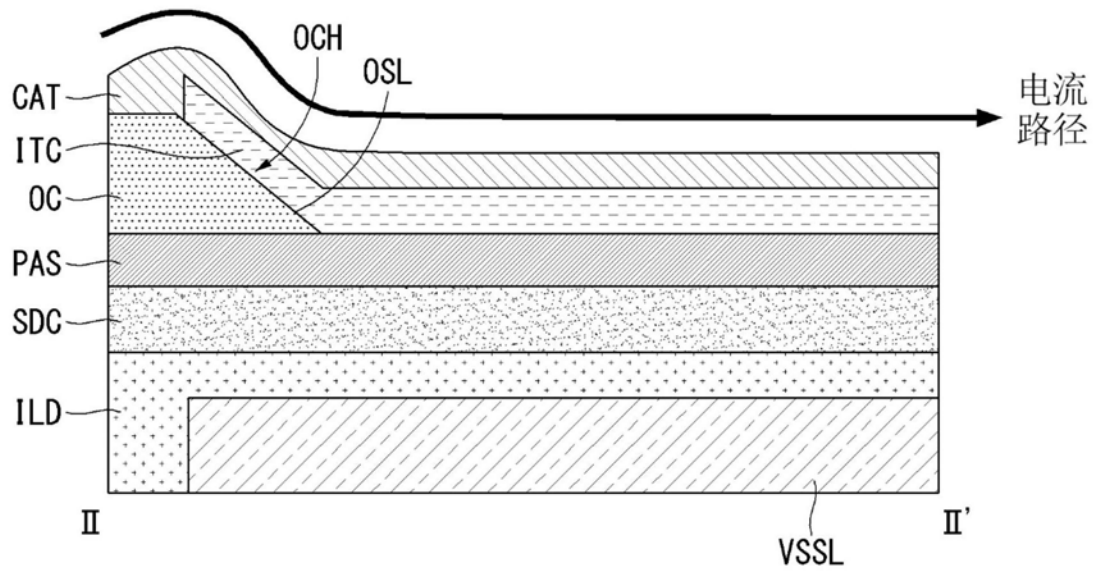


图12

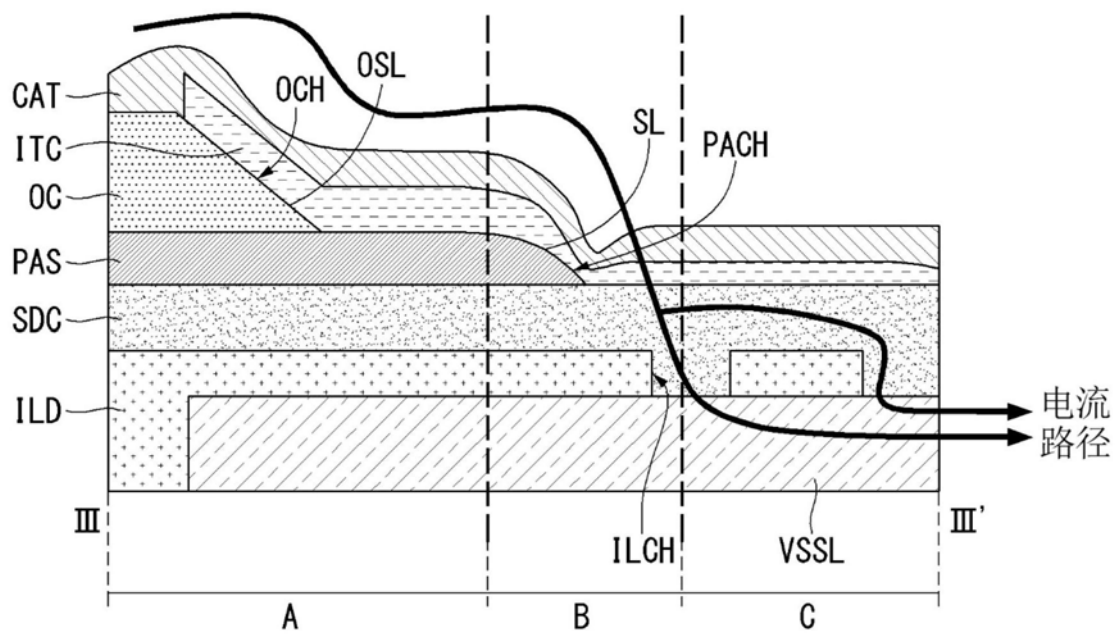


图13

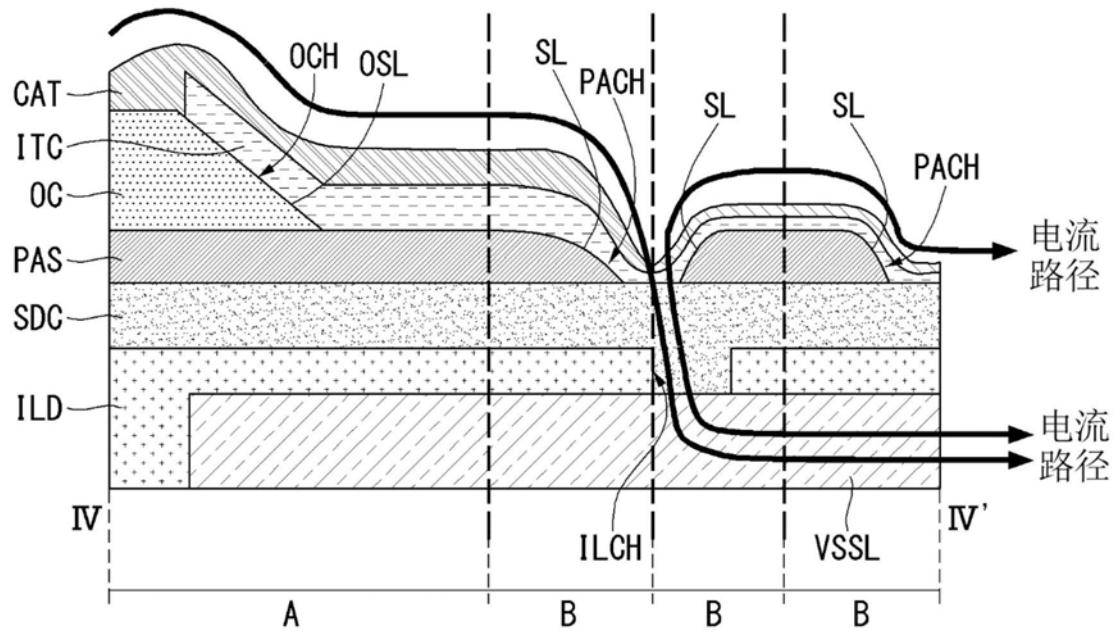


图14

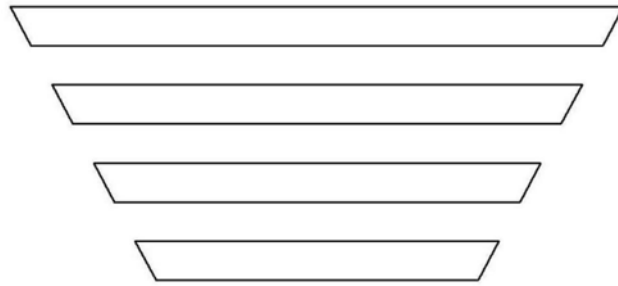


图15

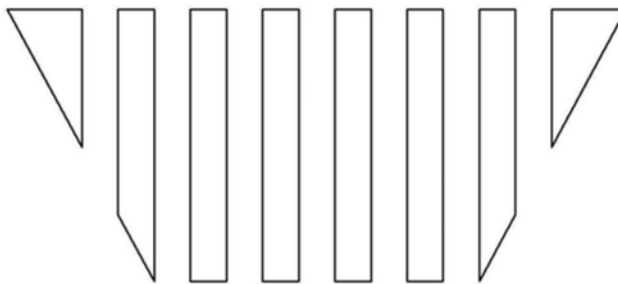


图16

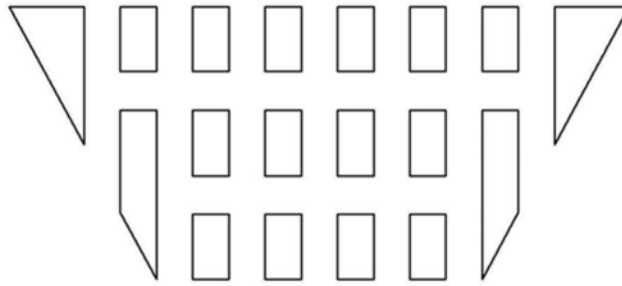


图17

专利名称(译)	显示装置		
公开(公告)号	CN109728034A	公开(公告)日	2019-05-07
申请号	CN201811195112.1	申请日	2018-10-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
发明人	朴建度		
IPC分类号	H01L27/32 H01L51/52 G09F9/33		
CPC分类号	G09G3/3233 H01L27/3246 H01L27/3276 H01L51/5228 H01L51/5253 G09G2310/0264 H01L51/56		
代理人(译)	徐金国		
优先权	1020170134180 2017-10-16 KR		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开一种显示装置，用于防止电极接触部分损坏。所述显示装置包括显示区域和非显示区域，包括第一电极、有机层和第二电极的有机发光二极管位于所述显示区域上，所述非显示区域位于所述显示区域的外部。所述非显示区域包括电极接触部分，在所述电极接触部分中所述第二电极和低电位电压线通过至少一个连接图案彼此连接。所述电极接触部分包括：钝化层，所述钝化层包括暴露所述至少一个连接图案的多个钝化孔；和包括暴露所述钝化层的涂覆孔的涂覆层。

