



(12)发明专利申请

(10)申请公布号 CN 110827754 A

(43)申请公布日 2020.02.21

(21)申请号 201911067191.2

(22)申请日 2019.11.04

(71)申请人 OPPO广东移动通信有限公司
地址 523860 广东省东莞市长安镇乌沙海
滨路18号

(72)发明人 聂诚磊

(74)专利代理机构 北京派特恩知识产权代理有
限公司 11270
代理人 崔晓岚 张颖玲

(51)Int.Cl.
G09G 3/3208(2016.01)

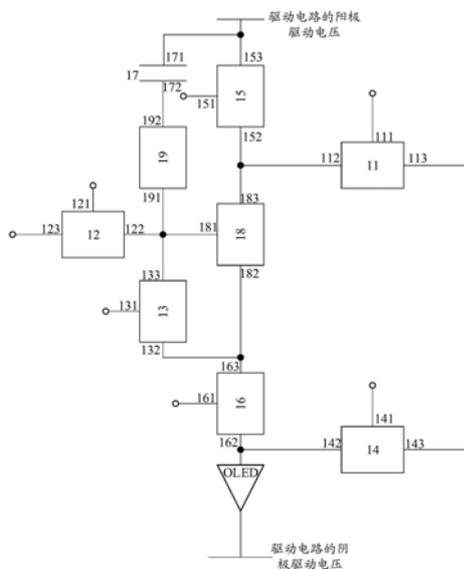
权利要求书2页 说明书8页 附图6页

(54)发明名称

一种OLED驱动电路的补偿电路和显示器

(57)摘要

本申请实施例公开了一种OLED驱动电路的补偿电路,包括:第一开关管,第二开关管,第三开关管,第四开关管,第五开关管,第六开关管,存储电容,驱动晶体管和控制电路,其中,控制电路的一端连接驱动晶体管的控制端,控制电路的另一端连接存储电容的另一端,用于:在第二开关管、第五开关管和第六开关管关闭,第一开关管、第三开关管和第四开关管导通时,控制断开存储电容所在支路,以补偿驱动晶体管的阈值电压,在第五开关管和第六开关管导通,第一开关管、第二开关管、第三开关管和第四开关管关闭时,导通存储电容所在支路,以使得OLED发光显示。本申请实施例还同时提供了一种显示器。



1. 一种OLED驱动电路的补偿电路,其特征在于,包括:第一开关管,第二开关管,第三开关管,第四开关管,第五开关管,第六开关管,存储电容,驱动晶体管和控制电路;其中,

所述驱动晶体管的控制端分别连接所述控制电路的一端、所述第二开关管的第一端和所述第三开关管的第二端,所述驱动晶体管的第一端分别连接所述第三开关管的第一端和所述第六开关管的第二端,所述驱动晶体管的第二端分别连接所述第五开关管的第一端和所述第一开关管的第一端;

所述第一开关管的控制端连接所述补偿电路的第一扫描信号,所述第一开关管的第二端连接所述补偿电路的数据信号;

所述第二开关管的控制端连接所述补偿电路的第二扫描信号,所述第二开关管的第二端连接所述补偿电路的参考信号;

所述第三开关管的控制端连接所述第一扫描信号;

所述第四开关管的控制端连接所述第一扫描信号,所述第四开关管的第一端分别连接所述第六开关管的第一端和所述OLED的阳极,所述第四开关管的第二端连接所述参考信号;

所述第五开关管的控制端连接所述补偿电路的第一控制信号,所述第五开关管的第二端分别连接所述OLED驱动电路的阳极驱动电压和所述存储电容的一端;

所述第六开关管的控制端连接所述第一控制信号;

所述控制电路的另一端连接所述存储电容的另一端,用于:

在所述第二开关管、所述第五开关管和所述第六开关管关闭,所述第一开关管、所述第三开关管和所述第四开关管导通时,控制断开所述存储电容所在支路,以补偿所述驱动晶体管的阈值电压;

在所述第五开关管和所述第六开关管导通,所述第一开关管、所述第二开关管、所述第三开关管和所述第四开关管关闭时,导通所述存储电容所在支路,以使得所述OLED发光显示。

2. 根据权利要求1所述的补偿电路,其特征在于,所述控制电路为第七开关管;其中,

所述第七开关管的控制端连接所述补偿电路的第二控制信号,所述第七开关管的第一端连接所述驱动晶体管的控制端,所述第七开关管的第二端连接所述存储电容的另一端。

3. 根据权利要求2所述的补偿电路,其特征在于,所述第一控制信号与所述第二控制信号相同。

4. 根据权利要求2所述的补偿电路,其特征在于,所述驱动晶体管,所述第一开关管,所述第二开关管,所述第三开关管,所述第四开关管,所述第五开关管,所述第六开关管和所述第七开关管的类型包括:三级管和MOS管。

5. 根据权利要求4所述的补偿电路,其特征在于,当所述驱动晶体管,所述第一开关管,所述第二开关管,所述第三开关管,所述第四开关管,所述第五开关管,所述第六开关管和所述第七开关管均为P沟道的MOS管时,相应地,

所述驱动晶体管的栅极分别连接所述第七开关管的漏极、所述第二开关管的漏极和所述第三开关管的源极,所述驱动晶体管的漏极分别连接所述第三开关管的漏极和所述第六开关管的源极,所述驱动晶体管的源极分别连接所述第五开关管的漏极和所述第一开关管的漏极;

所述第一开关管的栅极连接所述第一扫描信号,所述第一开关管的源极连接所述数据信号;

所述第二开关管的栅极连接所述第二扫描信号,所述第二开关管的源极连接所述参考信号;

所述第三开关管的栅极连接所述第一扫描信号;

所述第四开关管的栅极连接所述第一扫描信号,所述第四开关管的漏极分别连接所述第六开关管的漏极和所述OLED的阳极,所述第四开关管的源极连接所述参考信号;

所述第五开关管的栅极连接所述第一控制信号,所述第五开关管的源极分别连接所述OLED驱动电路的阳极驱动电压和所述存储电容的一端;

所述第六开关管的栅极连接所述第一控制信号;

所述第七开关管的栅极连接所述第二控制信号,所述第七开关管的漏极连接所述驱动晶体管的控制端,所述第七开关管的源极连接所述存储电容的另一端。

6. 根据权利要求5所述的补偿电路,其特征在于,所述补偿电路用于:

控制所述第二开关管导通,控制所述第一开关管,所述第三开关管,所述第四开关管,所述第五开关管和所述第六开关管关闭,以控制所述驱动晶体管的栅极电压为所述参考信号。

7. 根据权利要求5或6所述的补偿电路,其特征在于,所述补偿电路还用于:

控制所述第一开关管,所述第三开关管和所述第四开关管导通,控制所述第二开关管,所述第五开关管,所述第六开关管和所述第七开关管关闭,以补偿所述驱动晶体管的阈值电压。

8. 根据权利要求7所述的补偿电路,其特征在于,所述补偿电路还用于:

控制所述第五开关管,所述第六开关管和所述第七开关管导通,控制所述第一开关管,所述第二开关管,所述第三开关管和所述第四开关管关闭,以控制所述OLED的发光显示。

9. 根据权利要求1所述的补偿电路,其特征在于,所述第二扫描信号为所述第一扫描信号的下一级扫描信号。

10. 一种显示器,其特征在于,所述显示器中的OLED驱动电路的补偿电路为上述权利要求1-9任一项所述的补偿电路。

一种OLED驱动电路的补偿电路和显示器

技术领域

[0001] 本申请涉及驱动有机发光二极管 (OLED, Organic Light-Emitting Diode) 的补偿电路的技术, 尤其涉及一种OLED驱动电路的补偿电路和显示器。

背景技术

[0002] 目前, 驱动OLED的补偿电路为7T1C电路, 该补偿电路的主要目的是补偿由于制程原因导致的驱动薄膜晶体管 (TFT, Thin Film Transistors) 的阈值电压 V_{th} 不均, 而阈值电压 V_{th} 不均会产生显示器亮度不均匀, 最终造成各种痕迹现象, 阈值电压 V_{th} 漂移对于OLED发光器件的电流有影响, 进而影响发光品质; 由此可以看出, 现有的OLED驱动电路的补偿电路的补偿效果不佳。

发明内容

[0003] 本申请实施例提供一种OLED驱动电路的补偿电路和显示器, 能够提高对OLED驱动电路的补偿效果。

[0004] 本申请的技术方案是这样实现的:

[0005] 本申请实施例提供了一种OLED驱动电路的补偿电路, 包括: 第一开关管, 第二开关管, 第三开关管, 第四开关管, 第五开关管, 第六开关管, 存储电容, 驱动晶体管和电路; 其中,

[0006] 所述驱动晶体管的控制端分别连接所述控制电路的一端、所述第二开关管的第一端和所述第三开关管的第二端, 所述驱动晶体管的第一端分别连接所述第三开关管的第一端和所述第六开关管的第二端, 所述驱动晶体管的第二端分别连接所述第五开关管的第一端和所述第一开关管的第一端;

[0007] 所述第一开关管的控制端连接所述补偿电路的第一扫描信号, 所述第一开关管的第二端连接所述补偿电路的数据信号;

[0008] 所述第二开关管的控制端连接所述补偿电路的第二扫描信号, 所述第二开关管的第二端连接所述补偿电路的参考信号;

[0009] 所述第三开关管的控制端连接所述第一扫描信号;

[0010] 所述第四开关管的控制端连接所述第一扫描信号, 所述第四开关管的第一端分别连接所述第六开关管的第一端和所述OLED的阳极, 所述第四开关管的第二端连接所述参考信号;

[0011] 所述第五开关管的控制端连接所述补偿电路的第一控制信号, 所述第五开关管的第二端分别连接所述OLED驱动电路的阳极驱动电压和所述存储电容的一端;

[0012] 所述第六开关管的控制端连接所述第一控制信号;

[0013] 所述控制电路的另一端连接所述存储电容的另一端, 用于:

[0014] 在所述第二开关管、所述第五开关管和所述第六开关管关闭, 所述第一开关管、所述第三开关管和所述第四开关管导通时, 控制断开所述存储电容所在支路, 以补偿所述驱

动晶体管的阈值电压；

[0015] 在所述第五开关管和所述第六开关管导通，所述第一开关管、所述第二开关管、所述第三开关管和所述第四开关管关闭时，导通所述存储电容所在支路，以使得所述OLED发光显示。

[0016] 本申请实施例提供了一种显示器，所述显示器中的OLED驱动电路的补偿电路为上述一个或多个实施例所述的补偿电路。

[0017] 本申请实施例提供了一种OLED驱动电路的补偿电路和显示器，该补偿电路包括：第一开关管，第二开关管，第三开关管，第四开关管，第五开关管，第六开关管，存储电容，驱动晶体管和控制电路，其中，驱动晶体的控制端分别连接控制电路的一端、第二开关管的第一端和第三开关管的第二端，驱动晶体管的第一端分别连接第三开关管的第一端和第六开关管的第二端，驱动晶体的第二端分别连接第五开关管的第一端和第一开关管的第一端，第一开关管的控制端连接补偿电路的第一扫描信号，第一开关管的第二端连接补偿电路的数据信号，第二开关管的控制端连接补偿电路的第二扫描信号，第二开关管的第二端连接补偿电路的参考信号，第三开关管的控制端连接第一扫描信号，第四开关管的控制端连接第一扫描信号，第四开关管的第一端分别连接第六开关管的第一端和OLED的阳极，第四开关管的第二端连接参考信号，第五开关管的控制端连接补偿电路的第一控制信号，第五开关管的第二端分别连接OLED驱动电路的阳极驱动电压和存储电容的一端，第六开关管的控制端连接第一控制信号，控制电路的另一端连接存储电容的另一端，用于：在第二开关管、第五开关管和第六开关管关闭，第一开关管、第三开关管和第四开关管导通时，控制断开存储电容所在支路，以补偿驱动晶体管的阈值电压，在第五开关管和第六开关管导通，第一开关管、第二开关管、第三开关管和第四开关管关闭时，导通存储电容所在支路，以使得OLED发光显示；也就是说，在本申请实施例中，在原有的7T1C型的补偿电路中，在驱动晶体的控制端与存储电容之间增加了一个控制电路，用于在补偿电路处于补偿阶段时，控制电路控制存储电容所在的支路断开，以对驱动晶体管的阈值电压进行补偿，在补偿电路处于显示阶段时，控制电路控制存储电容所在的支路导通，以使得OLED稳定发光，这样，消除了驱动晶体管的阈值电压对OLED发光电流的影响，从而提高了对OLED驱动电路的补偿效果。

附图说明

[0018] 图1为本申请实施例提供的一种可选的OLED驱动电路的补偿电路的结构示意图；

[0019] 图2为传统的OLED驱动电路的补偿电路的结构示意图；

[0020] 图3a为传统的OLED驱动电路的补偿电路处于初始化阶段的时序图；

[0021] 图3b为传统的OLED驱动电路的补偿电路处于初始化阶段的结构示意图；

[0022] 图4a为传统的OLED驱动电路的补偿电路处于补偿阶段的时序图；

[0023] 图4b为传统的OLED驱动电路的补偿电路处于补偿阶段的结构示意图；

[0024] 图5a为传统的OLED驱动电路的补偿电路处于显示阶段的时序图；

[0025] 图5b为传统的OLED驱动电路的补偿电路处于显示阶段的结构示意图；

[0026] 图6为本申请实施例提供的一种可选的OLED补偿电路的实例的结构示意图；

[0027] 图7为本申请实施例提供的一种可选的显示器的结构示意图。

具体实施方式

[0028] 下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述。

[0029] 本申请实施例提供了一种OLED驱动电路的补偿电路,图1为本申请实施例提供了一种可选的OLED驱动电路的补偿电路的结构示意图,参考图1所示,该补偿电路包括:第一开关管11,第二开关管12,第三开关管13,第四开关管14,第五开关管15,第六开关管16,存储电容17,驱动晶体管18和控制电路19;其中,

[0030] 驱动晶体管18的控制端181分别连接控制电路19的一端191、第二开关管12的第一端122和第三开关管的第二端133,驱动晶体管18的第一端182分别连接第三开关管13的第一端132和第六开关管16的第二端163,驱动晶体管18的第二端183分别连接第五开关管15的第一端152和第一开关管11的第一端112;

[0031] 第一开关管11的控制端111连接补偿电路的第一扫描信号,第一开关管11的第二端113连接补偿电路的数据信号;

[0032] 第二开关管12的控制端121连接补偿电路的第二扫描信号,第二开关管12的第二端123连接补偿电路的参考信号;

[0033] 第三开关管13的控制端131连接第一扫描信号;

[0034] 第四开关管14的控制端141连接第一扫描信号,第四开关管14的第一端142分别连接第六开关管16的第一端162和OLED的阳极,第四开关管14的第二端143连接参考信号;

[0035] 第五开关管15的控制端151连接补偿电路的第一控制信号,第五开关管15的第二端153分别连接OLED驱动电路的阳极驱动电压和存储电容17的一端171;

[0036] 第六开关管16的控制端161连接第一控制信号;

[0037] 控制电路19的另一端192连接存储电容17的另一端172,用于:

[0038] 在第二开关管12、第五开关管15和第六开关管16关闭,第一开关管11、第三开关管13和第四开关管14导通时,控制断开存储电容17所在支路,以补偿驱动晶体管18的阈值电压;

[0039] 在第五开关管15和第六开关管16导通,第一开关管11、第二开关管12、第三开关管13和第四开关管14关闭时,导通存储电容17所在支路,以使得OLED发光显示。

[0040] 图2为传统的OLED驱动电路的补偿电路的结构示意图,如图2所示,传统的OLED驱动电路的补偿电路采用的是7T1C电路,具体来说,传统的OLED驱动电路的补偿电路可以包括:7个PMOS管和1个存储电容,7个PMOS管分别为T1,T2,T3,T4,T5,T6和T7,T1作为驱动晶体管,T2,T3,T4,T5,T6和T7作为开关管,其中,T1的栅极分别连接存储电容Cst的一端、T3的漏极和T4的源极,T1的漏极分别连接T4的漏极和T7的源极,T1的源极分别连接T6的漏极和T2的漏极,T2的栅极连接扫描信号Scan(n),T2的源极连接数据信号Data,T3的栅极连接扫描信号Scan(n-1),T3的源极连接参考信号Vref,T4的栅极连接Scan(n),T5的栅极连接Scan(n),T5的源极连接Vref,T5的漏极连接T7的漏极,T6的栅极连接控制信号EM,T6的源极分别连接OLED驱动电路的阳极驱动电压ELVDD和存储电容Cst的另一端,T7的栅极连接EM,OLED的阴极连接OLED驱动电路的阴极驱动电压ELVSS。

[0041] 为了实现OLED的稳定发光,需要对图2中传统的OLED驱动电路的补偿电路进行三个阶段的处理,第一个阶段为初始化阶段,图3a为传统的OLED驱动电路的补偿电路处于初

始化阶段的时序图,图3a给出了Scan (n-1)、Scan (n) 和EM的时序图,由图3a可以看出,Scan (n-1)为Scan (n)的下一级扫描信号,并且图3a的虚线框中圈出了初始化阶段的时序图,在初始化阶段,Scan (n-1)的信号为低电平,Scan (n)为高电平,EM为高电平,如此,图3b为传统的OLED驱动电路的补偿电路处于初始化阶段的结构示意图,如图3b所示,只有T3打开,T1,T2,T4,T5,T6和T7均关闭,此时驱动T1的栅极电压 $V_g = V_{ref}$,OLED停止发光,此阶段的主要作用是将驱动T1的栅极电压的电压复位为参考信号,消除上一帧信号可能产生的影响。

[0042] 在初始化阶段之后,进入补偿阶段(也可称之为编码阶段),图4a为传统的OLED驱动电路的补偿电路处于补偿阶段的时序图,图4a给出了Scan (n-1)、Scan (n) 和EM的时序图,由图4a可以看出,Scan (n-1)为Scan (n)的下一级扫描信号,并且图3a的虚线框中圈出了补偿阶段的时序图,在补偿阶段,Scan (n-1)的信号为高电平,Scan (n)为低电平,EM为高电平,如此,图4b为传统的OLED驱动电路的补偿电路处于补偿阶段的结构示意图,如图4b所示,T2,T4和T5打开,T3,T6和T7均关闭,此时驱动T1的栅极电压与T1的漏极电压相等,即 $V_g = V_d = V_{ref}$,T1的源极电压等于输入的数据信号电压,即 $V_s = V_{data}$,此时 $V_{gs} = V_g - V_s = V_{ref} - V_{data} < V_{th}$,T1打开,T1、T2、T4形成电流通路,此时相当于Data输出源在对 V_g 和 V_d 充电,直到 $V_g - V_s = V_{th}$ 为止,此时T1关闭,通路截断,那么, $V_g = V_d = V_s + V_{th} = V_{th} + V_{data}$ 。

[0043] 在补偿阶段之后,进入显示阶段,图5a为传统的OLED驱动电路的补偿电路处于显示阶段的时序图,图5a给出了Scan (n-1)、Scan (n) 和EM的时序图,由图5a可以看出,Scan (n-1)为Scan (n)的下一级扫描信号,并且图5a的虚线框中圈出了显示阶段的时序图,在显示阶段,Scan (n-1)的信号为高电平,Scan (n)为高电平,EM为低电平,如此,图5b为传统的OLED驱动电路的补偿电路处于显示阶段的结构示意图,如图5b所示,T6,T7打开,T2,T3,T4和T5关闭,驱动T1,控制电流从ELVDD流向ELVSS,流经OLED,使之发光,流经OLED的电流可以表示如下:

$$[0044] \quad I_{DS} = I_{OLED} = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2 = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{data} + V_{th} - V_{DD} - V_{th})^2 = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{data} - V_{DD})^2 \quad (1)$$

[0045] 其中, I_{DS} 表示T1的漏源电流, I_{OLED} 表示流经OLED的电流, μ 表示场效应迁移率, C_{ox} 表示单位面积的绝缘层电容,W表示T1管的沟道宽度,L表示T1管的沟道长度。

[0046] 由上述公式(1)可知,在理想情况下,OLED的电流表达式与T1管的阈值电压 V_{th} 无关,这样就消除了T1管的阈值电压对OLED电流的影响,实现了对 V_{th} 的补偿效果。

[0047] 然而,传统的OLED驱动电路的补偿电路在补偿阶段对T1管的 V_g 和 V_d 点的像素电压的充电速度会影响对阈值电压的补偿效果,尤其针对高帧率的显示图像,会引起显示器上的各种痕迹。

[0048] 为了提高显示器的显示品质,这里,本申请实施例提出了一种OLED驱动电路的补偿电路,如图1所示,与传统的OLED驱动电路的补偿电路相比,增加了控制电路19,该控制电路19放置于存储电容17的一端与驱动晶体管18的栅极之间,这样,在补偿电路处于补偿阶段,此时,第二开关管12、第五开关管15和第六开关管16关闭,第一开关管11、第三开关管13和第四开关管14导通,利用控制电路19切断存储电容17与驱动晶体管18的栅极之间的通路,那么,在补偿阶段能够提高驱动晶体管18的 V_g 和 V_d 点像素电压的充电速度,将存储电容17一侧关闭,避免data对存储电容17充电而影响 V_g 和 V_d 点的电压饱和性, V_g 与 V_d 点的电压

饱和程度直接关系到后续补偿效果,比如 V_g 和 V_d 点电压无法在规定时间内,充到 $V_{data}+V_{th}$,则后续在显示阶段,即第五开关管15和第六开关管16导通,第一开关管11、第二开关管12、第三开关管13和第四开关管14关闭,那么电流 I_{DS} 将 V_{th} 完全补偿掉,消除了T1的阈值电压对OLED电流的影响;所以,增加的控制电路19提高了补偿效果。

[0049] 其中,第二扫描信号为第一扫描信号的下一级扫描信号,这样,使得补偿电路在初始化阶段就可以消除上一帧信号对驱动晶体管18的栅极电压的影响,在补偿阶段能够补偿掉T1的阈值电压,以提高补偿效果。

[0050] 这里,OLED驱动电压的阳极驱动电压和阴极驱动电压是两根金属走线连接外部集成电路(IC,integrated circuit)的每个像素的接入点。

[0051] 为了实现控制电路19在补偿阶段断开存储电容17所在的支路,且在显示阶段,导通存储电容17所在的支路,在一种可选的实施例中,控制电路19为第七开关管;其中,

[0052] 第七开关管的控制端连接补偿电路的第二控制信号,第七开关管的第一端连接驱动晶体管18的控制端,第七开关管的第二端连接存储电容17的另一端。

[0053] 这里,控制电路19为一个开关管,利用开关管的控制端来控制开关管的导通和关闭,以控制存储电容17所在支路的导通和断开,仅仅采用一个开关管,结构简单,从而实现了对驱动晶体管18的阈值电压的补偿。

[0054] 其中,第一控制信号与第二控制信号相同,采用与第一控制信号相同的第二控制信号就可以使得在补偿阶段第七开关管关闭,以断开存储电容17所在的支路,在显示阶段第七开关管打开,以导通存储电容17所在的支路,以采用最便捷的方式实现对驱动晶体管18阈值电压的补偿,从而更好的使得OLED发光显示。

[0055] 在一种可选的实施例中,驱动晶体管18,第一开关管11,第二开关管12,第三开关管13,第四开关管14,第五开关管15,第六开关管16和第七开关管17的类型包括:三极管和MOS管。

[0056] 这里,三极管可以为PNP型的三极管,也可以为NPN型的三极管,金属氧化物半导体(MOS,Metal Oxide Semiconductor)管可以为PMOS管,也可以为NMOS管,这里,本申请实施例对此不作具体限定。

[0057] 在一种可选的实施例中,当驱动晶体管18,第一开关管11,第二开关管12,第三开关管13,第四开关管14,第五开关管15,第六开关管16和第七开关管17均为P沟道的MOS管时,相应地,

[0058] 驱动晶体管18的栅极分别连接第七开关管的漏极、第二开关管12的漏极和第三开关管13的源极,驱动晶体管18的漏极分别连接第三开关管13的漏极和第六开关管16的源极,驱动晶体管18的源极分别连接第五开关管15的漏极和第一开关管11的漏极;

[0059] 第一开关管11的栅极连接第一扫描信号,第一开关管11的源极连接数据信号;

[0060] 第二开关管12的栅极连接第二扫描信号,第二开关管12的源极连接参考信号;

[0061] 第三开关管13的栅极连接第一扫描信号;

[0062] 第四开关管14的栅极连接第一扫描信号,第四开关管14的漏极分别连接第六开关管16的漏极和OLED的阳极,第四开关管14的源极连接参考信号;

[0063] 第五开关管15的栅极连接第一控制信号,第五开关管15的源极分别连接OLED驱动电路的阳极驱动电压和存储电容17的一端;

[0064] 第六开关管16的栅极连接第一控制信号；

[0065] 第七开关管的栅极连接第二控制信号，第七开关管的漏极连接驱动晶体管的控制端，第七开关管的源极连接存储电容的另一端。

[0066] 这里，当每个开关管为PMOS管时，PMOS管的栅极作为每个开关管的控制端，PMOS管的漏极作为每个开关管的第一端，PMOS管的源极作为每个开关管的第二端，驱动晶体管为PMOS管时，PMOS管的栅极作为驱动晶体管的控制端，PMOS管的漏极作为驱动晶体管的第一端，PMOS管的源极作为驱动晶体管的第二端。

[0067] 另外，由于PMOS管的栅源电压小于阈值电压时，PMOS管处于导通状态，否则PMOS管处于关闭状态，那么，这里利用PMOS的特性，可以采用第一扫描信号，第二扫描信号，第一控制信号和第二控制信号对每个开关管进行控制，以将补偿电路处于初始化阶段，补偿阶段和显示阶段。

[0068] 在一种可选的实施例中，补偿电路还用于：

[0069] 控制第二开关管导通，控制第一开关管，第三开关管，第四开关管，第五开关管和第六开关管关闭，以控制驱动晶体管的栅极电压为参考信号。

[0070] 举例来说，如图3a所示，第一扫描信号为Scan (n) 时，第二扫描信号为Scan (n-1) 时，第一控制信号为EM，在初始化阶段，Scan (n) 为高电平，Scan (n-1) 为低电平，EM为高电平，此时第二开关管导通，第一开关管，第三开关管，第四开关管，第五开关管和第六开关管关闭，第二控制信号控制第七开关管可以是导通也可以是关闭，这样，使得驱动晶体管的栅极电压为参考电压。

[0071] 在一种可选的实施例中，补偿电路还用于：

[0072] 控制第一开关管，第三开关管和第四开关管导通，控制第二开关管，第五开关管，第六开关管和第七开关管关闭，以补偿驱动晶体管的阈值电压。

[0073] 举例来说，如图4a所示，第一扫描信号为Scan (n) 时，第二扫描信号为Scan (n-1) 时，第一控制信号为EM，在补偿阶段，Scan (n) 为低电平，Scan (n-1) 为高电平，EM为高电平，此时第一开关管，第三开关管和第四开关管导通，第二开关管，第五开关管和第六开关管关闭，第二控制信号控制第七开关管关闭，这样，能够补偿驱动晶体管的阈值电压，以消除阈值电压对流经OLED的电流的影响。

[0074] 在一种可选的实施例中，补偿电路还用于：

[0075] 控制第五开关管，第六开关管和第七开关管导通，控制第一开关管，第二开关管，第三开关管和第四开关管关闭，以控制OLED的发光。

[0076] 举例来说，如图5a所示，第一扫描信号为Scan (n) 时，第二扫描信号为Scan (n-1) 时，第一控制信号为EM，在显示阶段，Scan (n) 为高电平，Scan (n-1) 为高电平，EM为低电平，此时，第五开关管和第六开关管导通，第一开关管，第二开关管，第三开关管和第四开关管关闭，第二控制信号控制第七开关管导通，这样，能够在补偿掉补偿驱动晶体管的阈值电压的基础上，能够实现OLED的稳定发光。

[0077] 在实际应用中，第一控制信号和第二控制信号均为EM信号，这样，在不增加信号的基础上就可以补偿掉驱动晶体管的阈值电压，从而提高补偿电路的补偿效果。

[0078] 也就是说，在存储电容电极一侧，引入第二控制信号，补偿阶段控制驱动晶体管关闭，不对存储电容充电，提高驱动晶体管的栅极电压的充电性能，在发光阶段，驱动晶体管

打开,OLED正常发光,这样,使得阈值电压 V_{th} 补偿作用更强,在补偿时间有限的情况下,比如高帧率驱动时,提高补偿电路对 V_{th} 的作用,从而实现OLED画面品质更好。

[0079] 下面举实例来对上述一个或多个实施例所述的OLED驱动电路的补偿电路进行说明。

[0080] 图6为本申请实施例提供的一种可选的OLED驱动电路的补偿电路的实例的结构示意图,如图6所示,该补偿电路可以包括:薄膜晶体管T1,T2,T3,T4,T5,T6,T7和T8和存储电容Cst;其中,T1作为驱动晶体管,T1的栅极分别连接T3的漏极、T8的漏极和T4的源极,T1的漏极分别连接T4的漏极和T7的源极,T1的源极分别连接T6的漏极和T2的漏极,T2的栅极连接扫描信号Scan(n),T2的源极连接数据信号Data,T3的栅极连接扫描信号Scan(n-1),T3的源极连接参考信号Vref,T4的栅极连接扫描信号Scan(n),T5的栅极连接扫描信号Scan(n),T5的漏极分别连接T7的漏极和OLED的阳极,T5的源极连接参考信号Vref,T6的栅极连接控制信号EM,T6的源极分别连接OLED驱动电路的阳极驱动电压ELVDD和存储电容Cst的一端,T7的栅极连接控制信号EM,T8的栅极连接控制信号EM,T8的源极连接存储电容Cst的另一端,OLED的阴极连接OLED驱动电路的阴极驱动电压ELVSS。

[0081] 其中,扫描信号为Scan(n),扫描信号为Scan(n-1),控制信号为EM如图3a-图5a所示,在初始化阶段,Scan(n)为高电平,Scan(n-1)为低电平,EM为高电平,此时T3导通,T2管,T4管,T5管,T6、T7和T8关闭,这样,使得驱动晶体管的栅极电压为参考电压;

[0082] 在补偿阶段,Scan(n)为低电平,Scan(n-1)为高电平,EM为高电平,此时T2管,T4和T5导通,T3,T6,T7和T8关闭,这样,能够补偿驱动晶体管的阈值电压,以消除阈值电压对流经OLED的电流的影响;

[0083] 在显示阶段,Scan(n)为高电平,Scan(n-1)为高电平,EM为低电平,此时T6,T7和T8导通,T2,T3,T4和T5关闭,这样,能够在补偿掉补偿驱动晶体管的阈值电压的基础上,能够实现OLED的稳定发光。

[0084] 本申请实施例提供了一种OLED驱动电路的补偿电路,该补偿电路包括:第一开关管,第二开关管,第三开关管,第四开关管,第五开关管,第六开关管,存储电容,驱动晶体管和驱动电路,其中,驱动晶体管的控制端分别连接控制电路的一端、第二开关管的第一端和第三开关管的第二端,驱动晶体管的第一端分别连接第三开关管的第一端和第六开关管的第二端,驱动晶体管的第二端分别连接第五开关管的第一端和第一开关管的第一端,第一开关管的控制端连接补偿电路的第一扫描信号,第一开关管的第二端连接补偿电路的数据信号,第二开关管的控制端连接补偿电路的第二扫描信号,第二开关管的第二端连接补偿电路的参考信号,第三开关管的控制端连接第一扫描信号,第四开关管的控制端连接第一扫描信号,第四开关管的第一端分别连接第六开关管的第一端和OLED的阳极,第四开关管的第二端连接参考信号,第五开关管的控制端连接补偿电路的第一控制信号,第五开关管的第二端分别连接OLED驱动电路的阳极驱动电压和存储电容的一端,第六开关管的控制端连接第一控制信号,控制电路的另一端连接存储电容的另一端,用于:在第二开关管、第五开关管和第六开关管关闭,第一开关管、第三开关管和第四开关管导通时,控制断开存储电容所在支路,以补偿驱动晶体管的阈值电压,在第五开关管和第六开关管导通,第一开关管、第二开关管、第三开关管和第四开关管关闭时,导通存储电容所在支路,以使得OLED发光显示;也就是说,在本申请实施例中,在原有的7T1C型的补偿电路中,在驱动晶体管的控

制端与存储电容之间增加了一个控制电路,用于在补偿电路处于补偿阶段时,控制电路控制存储电容所在的支路断开,以对驱动晶体管的阈值电压进行补偿,在补偿电路处于显示阶段时,控制电路控制存储电容所在的支路导通,以使得OLED稳定发光,这样,消除了驱动晶体管的阈值电压对OLED发光电流的影响,从而提高了对OLED驱动电路的补偿效果。

[0085] 图7为本申请实施例提供的一种可选的显示器的结构示意图,如图7所示,本申请实施例提供了一种显示器700,该显示器700的OLED驱动电路的补偿电路为上述一个或多个实施例所述的补偿电路。

[0086] 其中,计算机可读存储介质可以是磁性随机存取存储器(ferromagnetic random access memory,FRAM)、只读存储器(Read Only Memory,ROM)、可编程只读存储器(Programmable Read-Only Memory,PROM)、可擦除可编程只读存储器(Erasable Programmable Read-Only Memory,EPRAM)、电可擦除可编程只读存储器(Electrically Erasable Programmable Read-Only Memory,EEPROM)、快闪存储器(Flash Memory)、磁表面存储器、光盘、或只读光盘(Compact Disc Read-Only Memory,CD-ROM)等存储器。

[0087] 本领域内的技术人员应明白,本申请的实施例可提供为方法、系统、或计算机程序产品。因此,本申请可采用硬件实施例、软件实施例、或结合软件和硬件方面的实施例的形式。而且,本申请可采用在一个或多个其中包含有计算机可用程序代码的计算机可用存储介质(包括但不限于磁盘存储器和光学存储器等)上实施的计算机程序产品的形式。

[0088] 本申请是参照根据本申请实施例的方法、设备(系统)、和计算机程序产品的流程图和/或方框图来描述的。应理解可由计算机程序指令实现流程图和/或方框图中的每一流程和/或方框、以及流程图和/或方框图中的流程和/或方框的结合。可提供这些计算机程序指令到通用计算机、专用计算机、嵌入式处理机或其他可编程数据处理设备的处理器以产生一个机器,使得通过计算机或其他可编程数据处理设备的处理器执行的指令产生用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的装置。

[0089] 这些计算机程序指令也可存储在能引导计算机或其他可编程数据处理设备以特定方式工作的计算机可读存储器中,使得存储在该计算机可读存储器中的指令产生包括指令装置的制造品,该指令装置实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能。

[0090] 这些计算机程序指令也可装载到计算机或其他可编程数据处理设备上,使得在计算机或其他可编程设备上执行一系列操作步骤以产生计算机实现的处理,从而在计算机或其他可编程设备上执行的指令提供用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的步骤。

[0091] 以上所述,仅为本申请的较佳实施例而已,并非用于限定本申请的保护范围。

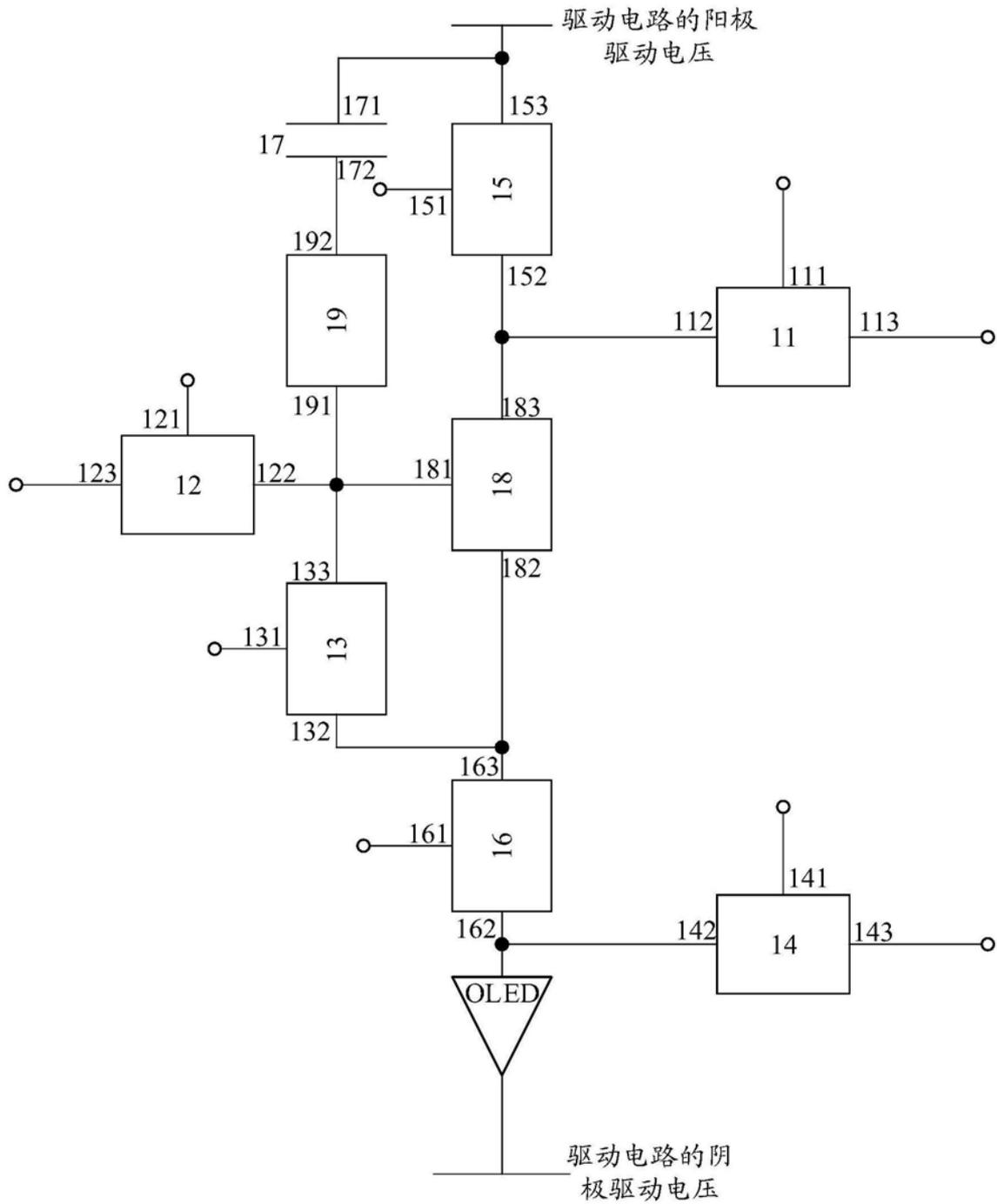


图1

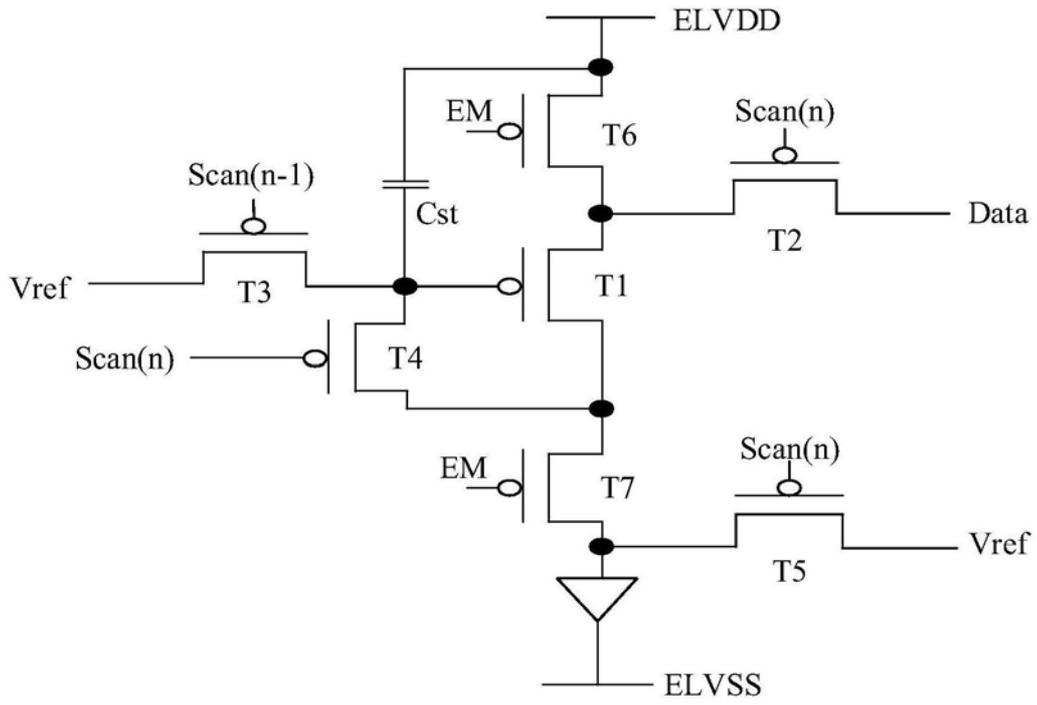


图2

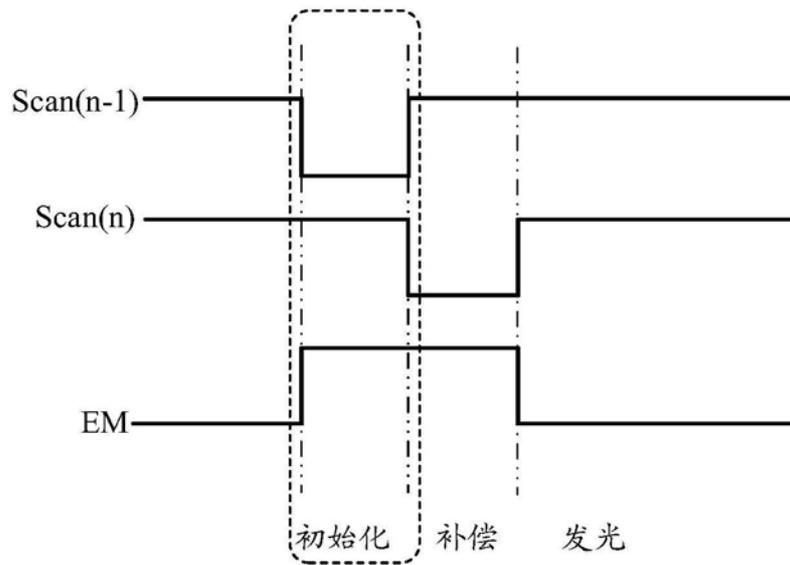


图3a

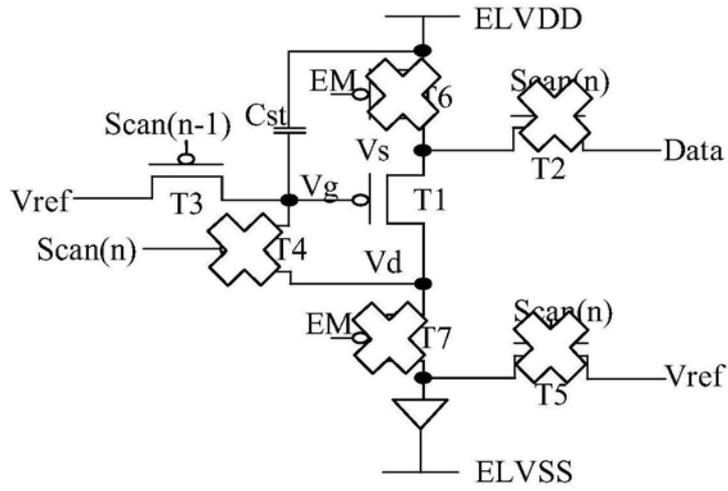


图3b

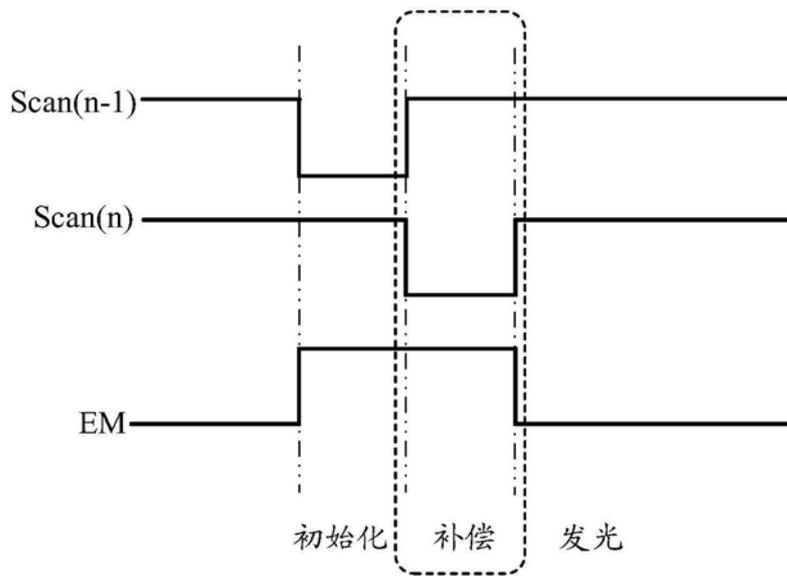


图4a

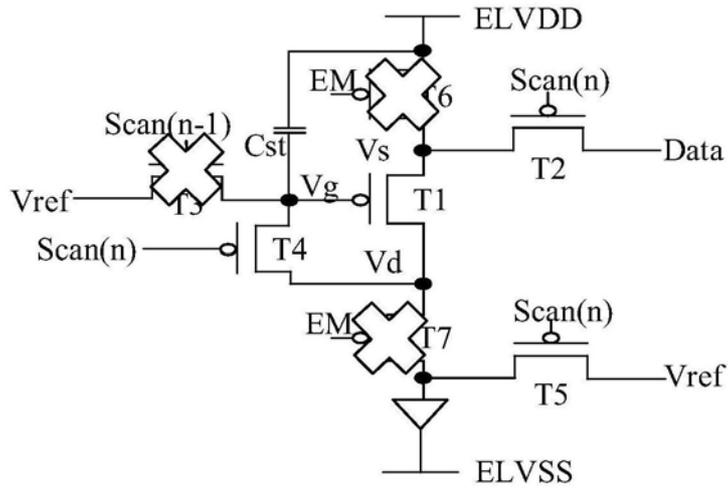


图4b

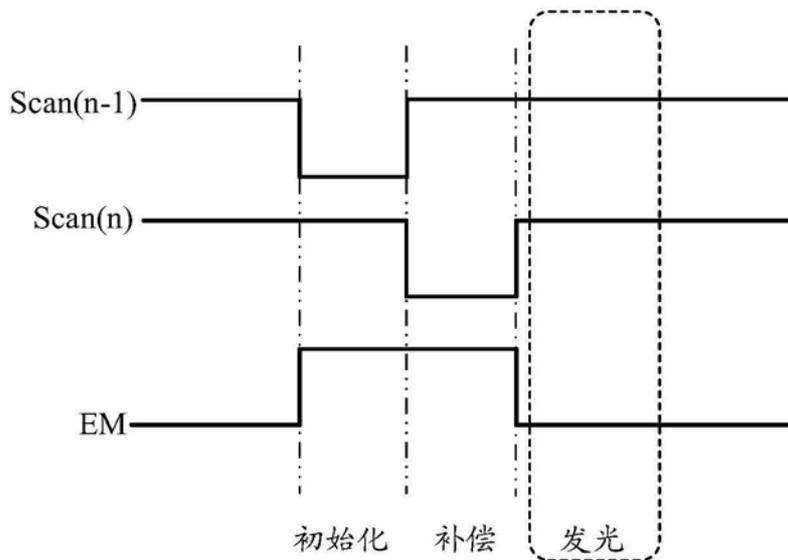


图5a

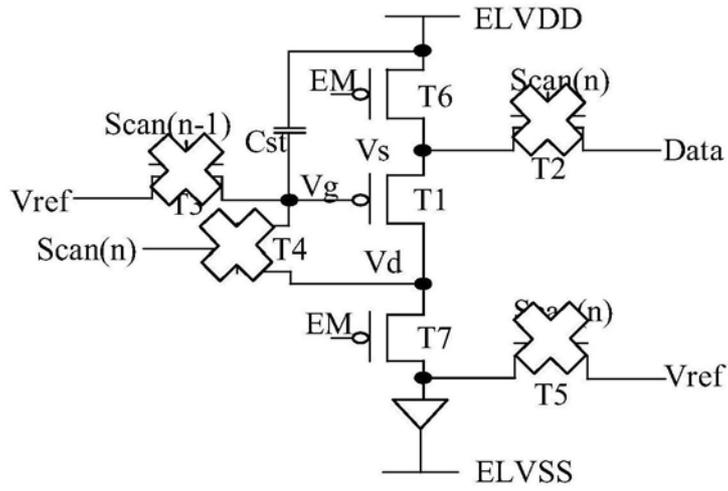


图5b

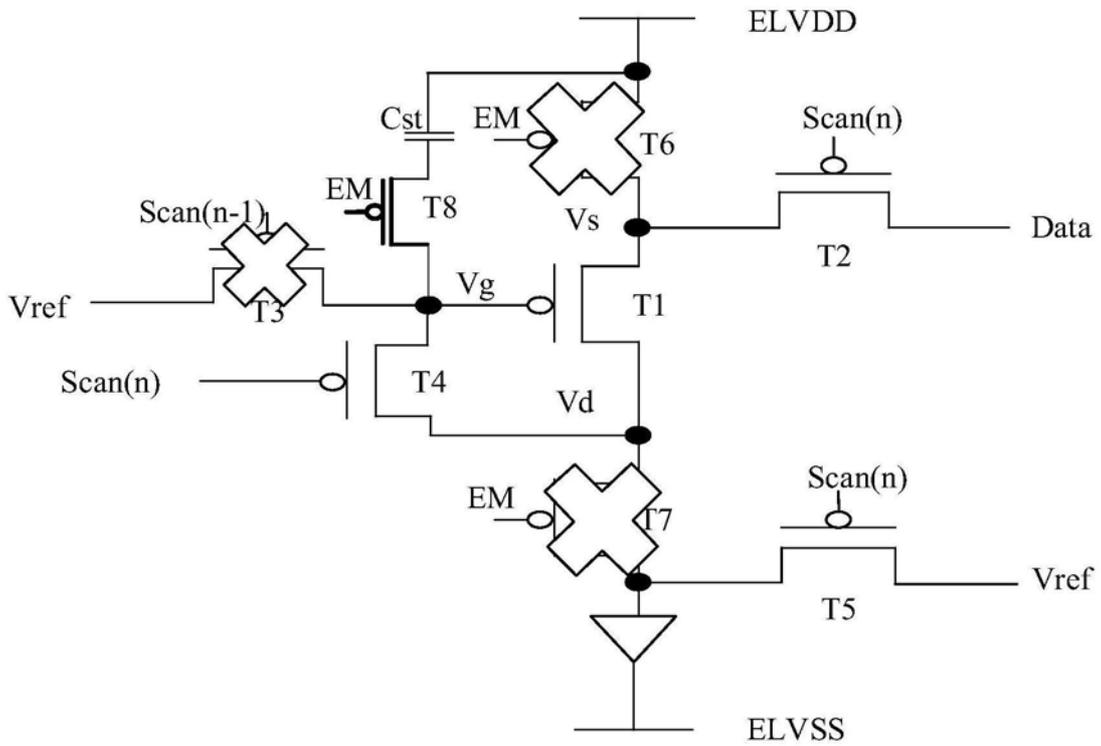


图6



图7

专利名称(译)	一种OLED驱动电路的补偿电路和显示器		
公开(公告)号	CN110827754A	公开(公告)日	2020-02-21
申请号	CN201911067191.2	申请日	2019-11-04
[标]申请(专利权)人(译)	广东欧珀移动通信有限公司		
[标]发明人	聂诚磊		
发明人	聂诚磊		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3208		
外部链接	Espacenet SIPO		

摘要(译)

本申请实施例公开了一种OLED驱动电路的补偿电路，包括：第一开关管，第二开关管，第三开关管，第四开关管，第五开关管，第六开关管，存储电容，驱动晶体管和控制电路，其中，控制电路的一端连接驱动晶体管的控制端，控制电路的另一端连接存储电容的另一端，用于：在第二开关管、第五开关管和第六开关管关闭，第一开关管、第三开关管和第四开关管导通时，控制断开存储电容所在支路，以补偿驱动晶体管的阈值电压，在第五开关管和第六开关管导通，第一开关管、第二开关管、第三开关管和第四开关管关闭时，导通存储电容所在支路，以使得OLED发光显示。本申请实施例还同时提供了一种显示器。

