



(12)发明专利

(10)授权公告号 CN 106920812 B

(45)授权公告日 2019.10.25

(21)申请号 201510996394.5

(22)申请日 2015.12.25

(65)同一申请的已公布的文献号
申请公布号 CN 106920812 A

(43)申请公布日 2017.07.04

(73)专利权人 上海和辉光电有限公司
地址 201506 上海市金山区金山工业区大
道100号1幢二楼208室

(72)发明人 丁汉锴 劳浔 郭美

(74)专利代理机构 上海申新律师事务所 31272
代理人 俞滢炯

(51) Int.Cl.
H01L 27/32(2006.01)
H01L 21/77(2017.01)
H01L 21/768(2006.01)

(56)对比文件

CN 103531445 A, 2014.01.22,
CN 104465674 A, 2015.03.25,
US 2003207482 A1, 2003.11.06,
CN 105161512 A, 2015.12.16,

审查员 赵端

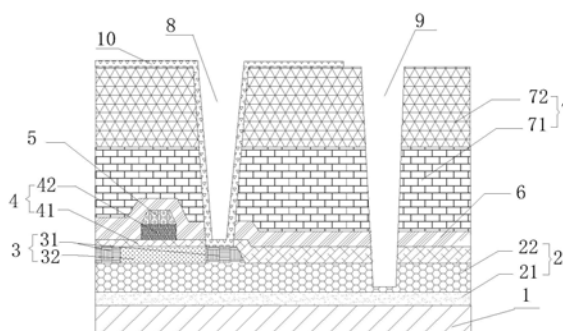
权利要求书2页 说明书7页 附图5页

(54)发明名称

一种OLED显示面板及其制备方法

(57)摘要

本发明涉及显示器技术领域,尤其涉及一种OLED显示面板及其制备方法,以源漏极层作为掩膜,以HF药液对位于封装区的接触孔结构底部的缓冲层进行蚀刻的方法,不需要额外的一个光罩即可蚀刻出位于封装区的第二接触孔达到封装的目的,可以在简化工艺的同时节约生产成本,同时本发明将接触氮化硅层设置在接触氧化硅层的上方,即先蚀刻接触氮化硅层,后蚀刻接触氧化硅层,避免接触层的损伤过大造成产品良率的损失。



1. 一种OLED显示面板,其特征在于,包括:

一基板,设置有封装区域和显示区域;

缓冲层,设置于所述基板之上;

半导体层,设置于所述显示区域的所述缓冲层之上,且所述半导体层中设置有源极区/漏极区和沟道区;

第一栅极绝缘层,设置于所述半导体层和部分所述缓冲层之上;

栅极层,与所述沟道区相对应设置于所述第一栅极绝缘层之上;

第二栅极绝缘层,设置于所述栅极层和部分所述第一栅极绝缘层之上;

接触层,设置于所述第二栅极绝缘层之上;

第一接触孔,位于所述显示区域中,且贯穿所述接触层至所述源极区或漏极区的上表面以用于连接所述显示区域的电路;

第二接触孔,位于所述封装区域中,且贯穿所述接触层至所述缓冲层中以用于连接所述封装区域的电路;

源漏极层,设置于所述接触层的部分上表面及所述第一接触孔的底部及其侧壁。

2. 根据权利要求1所述的OLED显示面板,其特征在于,所述缓冲层包括缓冲氮化硅层和缓冲氧化硅层;

其中,所述缓冲氧化硅层位于所述缓冲氮化硅层的上方或所述缓冲氮化硅层位于所述缓冲氧化硅层的上方。

3. 根据权利要求1所述的OLED显示面板,其特征在于,所述第一栅极绝缘层包括栅极氧化硅层和位于所述栅极氧化硅层之上的栅极氮化硅层,所述栅极氮化硅层位于所述显示区域内沟道区的正上方。

4. 根据权利要求1所述的OLED显示面板,其特征在于,所述栅极层的材质为钼。

5. 根据权利要求1所述的OLED显示面板,其特征在于,所述第二栅极绝缘层的材质为氮化硅。

6. 根据权利要求1所述的OLED显示面板,其特征在于,所述接触层包括接触氧化硅层和位于所述接触氧化硅层上表面的接触氮化硅层。

7. 一种OLED显示面板的制备方法,其特征在于,所述方法包括如下步骤:

提供一设置有封装区域和显示区域的基板;

于所述基板之上形成缓冲层;

于所述显示区域的所述缓冲层之上形成具有源极区/漏极区和沟道区的半导体层;

于所述半导体层和所述缓冲层暴露的上表面形成第一栅极绝缘层;

于所述第一栅极绝缘层上表面形成与所述沟道区相对应的栅极层;

于所述栅极层暴露的表面和部分所述第一栅极绝缘层暴露的表面沉积形成第二栅极绝缘层;

于部分所述第二栅极绝缘层的表面形成接触层;

按照从上至下的顺序依次刻蚀所述接触层、所述第二栅极绝缘层和所述第一栅极绝缘层,以在所述显示区域中形成位于所述源极区或漏极区上表面用于连接所述显示区域电路的第一接触孔,及在所述封装区域中形成位于所述缓冲层上方的接触孔结构;

于所述接触层的部分上表面形成源漏极层,且所述源漏极层覆盖所述第一接触孔的底

部及其侧壁,并将所述接触孔结构予以暴露;

以所述源漏极层为掩膜,刻蚀位于所述接触孔结构底部的所述缓冲层,以形成用于连接所述封装区域中电路的第二接触孔。

8.根据权利要求7所述的OLED显示面板的制备方法,其特征在于,通过HF药液刻蚀形成所述第二接触孔。

9.根据权利要求7所述的OLED显示面板的制备方法,其特征在于,所述接触层包括接触氧化硅层和位于所述接触氧化硅层上表面的接触氮化硅层;

所述方法中,于部分所述第二栅极绝缘层的表面形成所述接触层的步骤包括:

于部分所述第二栅极绝缘层的表面沉积形成所述接触氧化硅层;

于所述接触氧化硅层的上表面沉积形成所述接触氮化硅层。

10.根据权利要求8所述的OLED显示面板的制备方法,其特征在于,于所述接触氧化硅层的上表面沉积形成接触氮化硅层时,所采用的 NH_3 和 SiH_4 的配比为1:1。

11.根据权利要求7所述的OLED显示面板的制备方法,其特征在于,所述缓冲层包括缓冲氮化硅层和缓冲氧化硅层;

其中,所述缓冲氧化硅层位于所述缓冲氮化硅层的上方或所述缓冲氮化硅层位于所述缓冲氧化硅层的上方。

12.根据权利要求7所述的OLED显示面板的制备方法,其特征在于,所述第一栅极绝缘层包括栅极氧化硅层和位于所述栅极氧化硅层之上的栅极氮化硅层,所述栅极氮化硅层位于所述显示区域内沟道区的正上方。

13.根据权利要求7所述的OLED显示面板的制备方法,其特征在于,所述栅极层的材质为钼。

14.根据权利要求7所述的OLED显示面板的制备方法,其特征在于,所述第二栅极绝缘层的材质为氮化硅。

一种OLED显示面板及其制备方法

技术领域

[0001] 本发明涉及显示器技术领域,尤其涉及一种OLED显示面板及其制备方法。

背景技术

[0002] 第二接触孔(CT2)是低温多晶硅(Low Temperature Poly Silicon,简称LTPS)中一项重要的制程,CT2的导入会导致生产成本的增加,CT2光罩的设计和制作需要人力和资金的投入,而黄光和蚀刻工序的导入,也会增加生产间接材料的使用量,这对于大规模生产是不利的。

[0003] 近年来,第二接触孔(CT2)的蚀刻工艺,是在SP(Spacer,源漏极层)层之后上光阻并用CT2的光罩进行曝光显影,再使用湿法(WET)+干法(DRY)刻蚀的方式蚀刻出CT2的孔。这种做法的缺点在于:每支产品都需要多开一张CT2的光罩,提高了生产的固定成本;除此之外,还需要黄光进行上光阻/曝光/显影,增大光阻和显影液的使用量;而蚀刻需要使用HF液和CF₄气体,同样会提高成本;同时,多一个层(Layer)会使制程复杂化,增大良率损失(Yield Loss)的可能性,这是本领域技术人员所不愿意看到的。

发明内容

[0004] 针对上述存在的问题,本发明公开一种OLED显示面板,包括:

[0005] 一基板,设置有封装区域(Frit区域)和显示区域;

[0006] 缓冲层(Buffer),设置于所述基板之上;

[0007] 半导体层,设置于所述显示区域的所述缓冲层之上,且所述半导体层中设置有源极区/漏极区和沟道区;

[0008] 第一栅极绝缘层,设置于所述半导体层和部分所述缓冲层之上;

[0009] 栅极层,与所述沟道区相对应设置于所述第一栅极绝缘层之上;

[0010] 第二栅极绝缘层,设置于所述栅极层和部分所述第一栅极绝缘层之上;

[0011] 接触层,设置于所述第二栅极绝缘层之上;

[0012] 第一接触孔,位于所述显示区域中,且贯穿所述接触层至所述源极区或漏极区的上表面以用于连接所述显示区域的电路;

[0013] 第二接触孔,位于所述封装区域中,且贯穿所述接触层至所述缓冲层中以用于连接所述封装区域的电路;

[0014] 源漏极层(Data Line,简称DL),设置于所述接触层的部分上表面及所述第一接触孔的底部及其侧壁;

[0015] 上述的OLED显示面板,其中,所述缓冲层包括缓冲氮化硅层和缓冲氧化硅层;

[0016] 其中,所述缓冲氧化硅层位于所述缓冲氮化硅层的上方或所述缓冲氮化硅层位于所述缓冲氧化硅层的上方。

[0017] 上述的OLED显示面板,其中,所述第一栅极绝缘层包括栅极氧化硅层和位于所述栅极氧化硅层之上的栅极氮化硅层,所述栅极氮化硅层位于所述显示区域内沟道区的正上

方。

[0018] 上述的OLED显示面板,其中,所述栅极层的材质为钼(Mo)。

[0019] 上述的OLED显示面板,其中,所述第二栅极绝缘层的材质为氮化硅。

[0020] 上述的OLED显示面板,其中,所述接触层包括接触氧化硅层和位于所述接触氧化硅层上表面的接触氮化硅层。

[0021] 本发明还公开了一种OLED显示面板的制备方法,所述方法包括如下步骤:

[0022] 提供一设置有封装区域和显示区域的基板;

[0023] 于所述基板之上形成缓冲层;

[0024] 于所述显示区域的所述缓冲层之上形成具有源极区/漏极区和沟道区的半导体层;

[0025] 于所述半导体层和所述缓冲层暴露的上表面形成第一栅极绝缘层;

[0026] 于所述第一栅极绝缘层上表面形成与所述沟道区相对应的栅极层;

[0027] 于所述栅极层暴露的表面和部分所述第一栅极绝缘层暴露的表面沉积形成第二栅极绝缘层;

[0028] 于部分所述第二栅极绝缘层的表面形成接触层;

[0029] 按照从上至下的顺序依次刻蚀所述接触层、所述第二栅极绝缘层和所述第一栅极绝缘层,以在所述显示区域中形成位于所述源极区或漏极区上表面用于连接所述显示区域电路的第一接触孔,及在所述封装区域中形成位于所述缓冲层上方的接触孔结构;

[0030] 于所述接触层的部分上表面形成源漏极层,且所述源漏极层覆盖所述第一接触孔的底部及其侧壁,并将所述接触孔结构予以暴露;

[0031] 以所述源漏极层为掩膜,刻蚀位于所述接触孔结构底部的所述缓冲层,以形成用于连接所述封装区域中电路的第二接触孔。

[0032] 上述的OLED显示面板的制备方法,其中,通过HF药液刻蚀形成所述第二接触孔。

[0033] 上述的OLED显示面板的制备方法,其中,所述接触层包括接触氧化硅层和位于所述接触氧化硅层上表面的接触氮化硅层;

[0034] 所述方法中,于部分所述第二栅极绝缘层的表面形成所述接触层的步骤包括:

[0035] 于部分所述第二栅极绝缘层的表面沉积形成所述接触氧化硅层;

[0036] 于所述接触氧化硅层的上表面沉积形成所述接触氮化硅层。

[0037] 上述的OLED显示面板的制备方法,其中,于所述接触氧化硅层的上表面沉积形成接触氮化硅层时,所采用的 NH_3 和 SiH_4 的配比为1:1。

[0038] 上述的OLED显示面板的制备方法,其中,所述缓冲层包括缓冲氮化硅层和缓冲氧化硅层;

[0039] 其中,所述缓冲氧化硅层位于所述缓冲氮化硅层的上方或所述缓冲氮化硅层位于所述缓冲氧化硅层的上方。

[0040] 上述的OLED显示面板的制备方法,其中,所述第一栅极绝缘层包括栅极氧化硅层和位于所述栅极氧化硅层之上的栅极氮化硅层,所述栅极氮化硅层位于所述显示区域内沟道区的正上方。

[0041] 上述的OLED显示面板的制备方法,其中,所述栅极层的材质为钼。

[0042] 上述的OLED显示面板的制备方法,其中,所述第二栅极绝缘层的材质为氮化硅。

[0043] 上述发明具有如下优点或者有益效果：

[0044] 本发明公开了一种OLED显示面板及其制备方法，以源漏极层(DL层)作为掩膜(Mask)，以HF药液对位于封装区的接触孔结构底部的缓冲层进行蚀刻的方法，不需要额外的一个光罩即可蚀刻出位于封装区的第二接触孔(CT2)达到封装的目的，可以在简化工艺的同时节约生产成本，同时本发明将接触氮化硅层设置在接触氧化硅层的上方，即先蚀刻接触氮化硅层，后蚀刻接触氧化硅层，避免接触层的损伤过大造成产品良率的损失(loss)。

附图说明

[0045] 通过阅读参照以下附图对非限制性实施例所作的详细描述，本发明及其特征、外形和优点将会变得更加明显。在全部附图中相同的标记指示相同的部分。并未可以按照比例绘制附图，重点在于示出本发明的主旨。

[0046] 图1是本发明实施例中OLED显示面板的结构示意图；

[0047] 图2~12是本发明实施例中OLED显示面板的制备方法的流程结构示意图。

具体实施方式

[0048] 下面结合附图和具体的实施例对本发明作进一步的说明，但是不作为本发明的限定。

[0049] 实施例一：

[0050] 本发明公开一种OLED显示面板，该OLED显示面板包括设置有封装区域和显示区域的基板、设置于基板之上的缓冲层、设置于显示区域的缓冲层之上，且设置有源极区/漏极区和沟道区的半导体层、设置于半导体层和部分缓冲层之上的第一栅极绝缘层、与沟道区相对应设置于第一栅极绝缘层之上的栅极层、设置于栅极层和部分第一栅极绝缘层之上的第二栅极绝缘层、设置于第二栅极绝缘层之上的接触层、位于显示区域中，且贯穿接触层至源极区或漏极区的上表面以用于连接显示区域的电路的第一接触孔、位于封装区域中，且贯穿接触层至缓冲层中以用于连接封装区域的电路的第二接触孔以及设置于接触层的部分上表面及第一接触孔的底部及其侧壁的源漏极层。

[0051] 在本发明一个优选的实施例中，上述缓冲层包括缓冲氮化硅层和缓冲氧化硅层；其中，所述缓冲氧化硅层位于所述缓冲氮化硅层的上方或所述缓冲氮化硅层位于所述缓冲氧化硅层的上方。

[0052] 在本发明一个优选的实施例中，上述第一栅极绝缘层包括栅极氧化硅层和位于栅极氧化硅层之上的栅极氮化硅层，栅极氮化硅层位于显示区域内沟道区的正上方。

[0053] 在本发明一个优选的实施例中，上述栅极层的材质为钼(Mo)。

[0054] 在本发明一个优选的实施例中，上述第二栅极绝缘层的材质为氮化硅。

[0055] 在本发明一个优选的实施例中，上述接触层包括接触氧化硅层和位于接触氧化硅层上表面的接触氮化硅层。

[0056] 下面结合附图以具体的实施例对本发明OLED显示面板作进一步的阐述：

[0057] 如图1所示，本实施例涉及一种OLED显示面板，该OLED显示面板包括设置有封装区域和显示区域的基板1、设置于基板1之上的缓冲层2、设置于显示区域的缓冲层2之上，且设置有源极区/漏极区31和沟道区32的半导体层3、设置于半导体层3和部分缓冲层2之上的第

一栅极绝缘层4、与沟道区32相对应设置于第一栅极绝缘层4之上的栅极层5、设置于栅极层5和部分第一栅极绝缘层4之上的第二栅极绝缘层6、设置于第二栅极绝缘层6之上的接触层7、位于显示区域中,且贯穿接触层7至源极区或漏极区31的上表面以用于连接显示区域的电路的第一接触孔8、位于封装区域中,且贯穿接触层7至缓冲层2中以用于连接封装区域的电路的第二接触孔11以及设置于接触层7的部分上表面及第一接触孔8的底部及其侧壁的源漏极层10。

[0058] 在本发明的实施例中,接触层7包括接触氧化硅层71(可以为二氧化硅)和接触氮化硅层72,接触氧化硅层71设置于第二栅极绝缘层6之上,接触氮化硅层72设置于接触氧化硅层71的上表面,这是由于虽然接触层7的部分上表面及第一接触孔8的底部及其侧壁被源漏极层10保护着,但是接触层7仍大部分裸露在外,在后续采用HF药液刻蚀形成第二接触孔11时与HF药液接触,且HF药液对氧化物的蚀刻率远高于对氮化硅的蚀刻率,因此,若接触层7仍然是氧化物在上,氮化硅在下,则接触层7在蚀刻过程中会有较大的损失,而本实施例将氧化物和氮化硅进行倒置,使得接触氮化硅层位于接触氧化硅层之上,以避免接触层7的损失量过大造成产品的良率损失。

[0059] 在本发明的实施例中,上述缓冲层2包括缓冲氮化硅层21和覆盖缓冲氮化硅层21上表面的缓冲氧化硅层22(该缓冲氧化硅层22可以为二氧化硅),在本发明的其他实施例中,该缓冲层2中也可以缓冲氮化硅层21在上,缓冲氧化硅层22在下,这并不影响本发明的目的。

[0060] 在本发明的实施例中,上述第一栅极绝缘层4包括栅极氧化硅层41和位于栅极氧化硅层之上的栅极氮化硅层42,且栅极氮化硅层42位于显示区域内沟道区32的正上方。

[0061] 在本发明的实施例中,上述栅极层5的材质为钼(Mo),也可以为其他导电材料。

[0062] 在本发明的实施例中,上述第二栅极绝缘层6的材质为氮化硅。

[0063] 在本发明的实施例中,上述源漏极层10为复合结构,优选的,源漏极层10为包括第一钛层(Ti)、铝层(Al)和第二钛层的三明治结构(第一钛层、铝层和第二钛层图中未示出),即两层钛层将铝层夹在中间的结构,当然该源漏极层10也可以为其他导电材料、其他结构,只要能够实现本发明的目的即可。

[0064] 在本发明的一个实施例中,上述缓冲氮化硅层21的厚度为500 Å、缓冲氧化硅层22的厚度为2500 Å,栅极氧化硅层41的厚度为700 Å,栅极氮化硅层42的厚度为1000 Å,接触氮化硅层72的厚度为3200 Å,接触氧化硅层71的厚度为3000 Å,且第二接触孔11底部和缓冲氮化硅层21底部之间的距离为1200 Å,当然根据具体产品要求,各层膜厚可以不同,这对本发明并无影响。

[0065] 实施例二:

[0066] 本发明还公开了一种OLED显示面板的制备方法,该方法包括如下步骤:

[0067] 提供一设置有封装区域和显示区域的基板;

[0068] 于基板之上形成缓冲层;

[0069] 于显示区域的缓冲层之上形成具有源极区/漏极区和沟道区的半导体层;

[0070] 于半导体层和缓冲层暴露的上表面形成第一栅极绝缘层;

[0071] 于第一栅极绝缘层上表面形成与沟道区相对应的栅极层;

[0072] 于栅极层暴露的表面和部分第一栅极绝缘层暴露的表面沉积形成第二栅极绝缘层；

[0073] 于部分第二栅极绝缘层的表面形成接触层；

[0074] 按照从上至下的顺序依次刻蚀接触层、第二栅极绝缘层和第一栅极绝缘层，以在显示区域中形成位于源极区或漏极区上表面用于连接显示区域电路的第一接触孔，及在封装区域中形成位于缓冲层上方的接触孔结构；

[0075] 于接触层的部分上表面形成源漏极层，且源漏极层覆盖第一接触孔的底部及其侧壁，并将接触孔结构予以暴露；

[0076] 以源漏极层为掩膜，刻蚀位于接触孔结构底部的缓冲层，以形成用于连接封装区域中电路的第二接触孔。

[0077] 在本发明一个优选的实施例中，通过HF药液刻蚀形成上述第二接触孔。

[0078] 在本发明一个优选的实施例中，上述接触层包括接触氧化硅层和位于接触氧化硅层上表面的接触氮化硅层；

[0079] 上述方法中，于部分第二栅极绝缘层的表面形成接触层的步骤包括：

[0080] 于部分第二栅极绝缘层的表面沉积形成接触氧化硅层；

[0081] 于接触氧化硅层的上表面沉积形成接触氮化硅层。

[0082] 在本发明一个优选的实施例中，于接触氧化硅层的上表面沉积形成接触氮化硅层时，所采用的 NH_3 和 SiH_4 的配比为1:1。

[0083] 在本发明一个优选的实施例中，上述缓冲层包括缓冲氮化硅层和缓冲氧化硅层；

[0084] 其中，所述缓冲氧化硅层位于所述缓冲氮化硅层的上方或所述缓冲氮化硅层位于所述缓冲氧化硅层的上方。

[0085] 在本发明一个优选的实施例中，上述第一栅极绝缘层包括栅极氧化硅层和位于栅极氧化硅层之上的栅极氮化硅层，栅极氮化硅层位于显示区域内沟道区的正上方。

[0086] 在本发明一个优选的实施例中，上述栅极层的材质为钼。

[0087] 在本发明一个优选的实施例中，上述第二栅极绝缘层的材质为氮化硅。

[0088] 下面结合附图以具体的实施例对本发明OLED显示面板的制备方法作进一步的阐述：

[0089] 本实施例涉及一种OLED显示面板的制备方法，该方法包括如下步骤：

[0090] 步骤S1，提供一设置有封装区域和显示区域（该封装区域和显示区域并未于图中标示出）的基板1，优选的，该基板1为玻璃基板，如图2所示的结构。

[0091] 步骤S2，于基板1上形成缓冲层2，该缓冲层2包括缓冲氮化硅层21和位于缓冲氮化硅层21上表面的缓冲氧化硅层22（该缓冲氧化硅层22可以为二氧化硅），在本发明的其他实施例中，该缓冲层2中也可以缓冲氮化硅层21在上，缓冲氧化硅层22在下，这并不影响本发明的目的。在本发明的实施例中，形成该缓冲层2的步骤具体为，按照从下至上的顺序于基板1依次沉积缓冲氮化硅层21和缓冲氧化硅层22，该沉积方式可以为化学气相沉积等；如图3所示的结构。

[0092] 步骤S3，于显示区域内部分缓冲层2之上形成具有源极区/漏极区31及沟道区32的半导体层3；该步骤具体为：首先于区域显示内部分缓冲氧化硅层22的上表面形成半导体材料层之后，该半导体材料层仅覆盖部分缓冲氧化硅层22的上表面，于该半导体材料层进行

源漏注入工艺形成该具有源极区/漏极区31及沟道区32的半导体层3,如图4所示的结构。

[0093] 步骤S4,于半导体层3和缓冲层2暴露的上表面形成第一栅极绝缘层4,在本发明的实施例中,第一栅极绝缘层4包括栅极氧化硅层41和位于栅极氧化硅层41之上的栅极氮化硅层42,栅极氮化硅层42位于显示区域内沟道区32的正上方,如图5所示的结构。

[0094] 步骤S5,于第一栅极绝缘层4上表面形成与沟道区32相对应的栅极层5,优选的,栅极层5为钼,该栅极层5也可以为其他导电材料,这并不影响本发明的目的。如图6所示的结构。

[0095] 步骤S6,继续沉积第二栅极绝缘层6以将栅极层5暴露的表面和部分第一栅极绝缘层4暴露的表面予以覆盖,该第二栅极绝缘层6的材质为氮化硅,如图7所示的结构。

[0096] 步骤S7,于第二栅极绝缘层6上表面沉积形成接触氧化硅层71(该接触氧化硅层71可以为二氧化硅),如图8所示的结构。

[0097] 步骤S8,于接触氧化硅层71表面沉积形成接触氮化硅层72;该接触氧化硅层71和接触氮化硅层72形成接触层7,且在本发明的实施例中,于接触氧化硅层表面沉积形成接触氮化硅层时, NH_3 和 SiH_4 的配比为1:1,也可以为其他配比,只要能实现本发明的目的即可;如图9所示的结构。

[0098] 步骤S9,按照从上至下的顺序依次刻蚀接触氮化硅层72、接触氧化硅层71、第二栅极绝缘层6和第一栅极绝缘层4,以在显示区域中形成位于源极区/漏极区4上表面以用于连接显示区域电路的第一接触孔8,及在封装区域中形成位于缓冲层2上方的接触孔结构9;如图10所示的结构。

[0099] 步骤S10,于接触氮化硅层72的部分上表面形成源漏极层10,且源漏极层10覆盖第一接触孔8的底部及其侧壁,即部分源漏极层10与半导体层3中的源极区或漏极区4相接触,与源极区或漏极区4相接触的部分源漏极层10也就是OLED显示面板中的源极或漏极。该源漏极层10将接触孔结构9予以暴露;优选的,该源漏极层10为包括第一钛层(Ti)、铝层(Al)和第二钛层的三明治结构(该源漏极层10具体的结构并未于图中标示出);如图11所示的结构。

[0100] 步骤S11,以源漏极层10为掩膜,通过HF药液刻蚀位于接触孔结构9底部的缓冲层2以形成用于连接封装区域电路的第二接触孔11,且该第二接触孔11在后续封装的过程中可以使框胶与基板1更好的贴合在一起,防止产品在封装后进行RA(Reliability Analysis,可靠性分析(高温/高湿/高压))时在封装(frit)区域出现严重的金属裂痕(metal crack)或轻微的水纹状褶皱而导致封装失败(Fail),从而达到更好地封装效果;如图12所示的结构。

[0101] 其中,在本发明的实施例中,上述缓冲氮化硅层21的厚度为500 Å、缓冲氧化硅层22的厚度为2500 Å,栅极氧化硅层41的厚度为700 Å,栅极氮化硅层42的厚度为1000 Å,接触氮化硅层72的厚度为3200 Å,接触氧化硅层71的厚度为3000 Å,且第二接触孔11底部和缓冲氮化硅层21底部之间的距离为1200 Å,当然根据具体产品要求,各层膜厚可以不同,这对本发明并无影响。

[0102] 在此需要说明的是,参见上述步骤S7和步骤S8,之所以先制备接触氧化硅层71,再制备接触氮化硅层72是由于虽然接触层7的上表面及第一接触孔8的底部及其侧壁被源漏

极层10保护着,但是接触层7仍大部分裸露在外,在采用HF药液刻蚀形成第二接触孔时与HF药液接触,且HF药液对氧化物的蚀刻率远高于对氮化硅的蚀刻率,因此,若接触层仍然是氧化物在上,氮化硅在下,则接触层7在蚀刻过程中会有较大的损失,而本实施例将氧化物和氮化硅进行倒置,以避免接触层7的损失量过大造成产品的良率损失。

[0103] 此外,参见步骤S8,在本发明的实施例中,于接触氧化硅层表面沉积形成接触氮化硅层时,之所以采用的 NH_3 和 SiH_4 的配比为1:1,是由于HF药液对接触氮化硅层的蚀刻率只是较接触氧化硅层更小,所以在进行第二接触孔的蚀刻时,其也会受到HF药液的蚀刻而导致部分的接触层损失。为此,本发明通过改变化学气相沉积(CVD)成膜的 NH_3 和 SiH_4 的气体配比,从而调整接触氮化硅层的膜质,改变HF药液对接触氮化硅层的蚀刻率。从实际的验证结果看,接触氮化硅层的蚀刻率可以从1374Å/min调整至279Å/min,改善明显,当然 NH_3 和 SiH_4 也可以采用其他配比,只要能调整接触氮化硅层的膜质,降低HF药液对接触氮化硅层的蚀刻率即可。

[0104] 不难发现,本实施例为与上述OLED显示面板的实施例相对应的方法实施例,本实施例可与上述OLED显示面板的实施例互相配合实施。上述OLED显示面板的实施例中提到的相关技术细节在本实施例中依然有效,为了减少重复,这里不再赘述。相应地,本实施方式中提到的相关技术细节也可应用在上述OLED显示面板的实施例中。

[0105] 本领域技术人员应该理解,本领域技术人员在结合现有技术以及上述实施例可以实现变化例,在此不做赘述。这样的变化例并不影响本发明的实质内容,在此不予赘述。

[0106] 以上对本发明的较佳实施例进行了描述。需要理解的是,本发明并不局限于上述特定实施方式,其中未尽详细描述的设备 and 结构应该理解为用本领域中的普通方式予以实施;任何熟悉本领域的技术人员,在不脱离本发明技术方案范围情况下,都可利用上述揭示的方法和技术内容对本发明技术方案作出许多可能的变动和修饰,或修改为等同变化的等效实施例,这并不影响本发明的实质内容。因此,凡是未脱离本发明技术方案的内容,依据本发明的技术实质对以上实施例所做的任何简单修改、等同变化及修饰,均仍属于本发明技术方案保护的范围内。

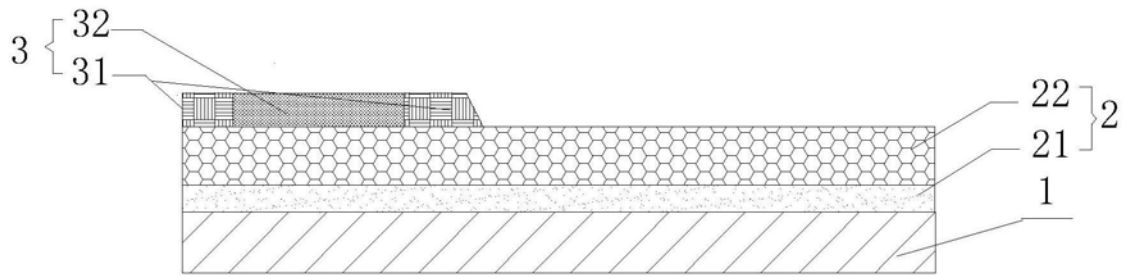


图4

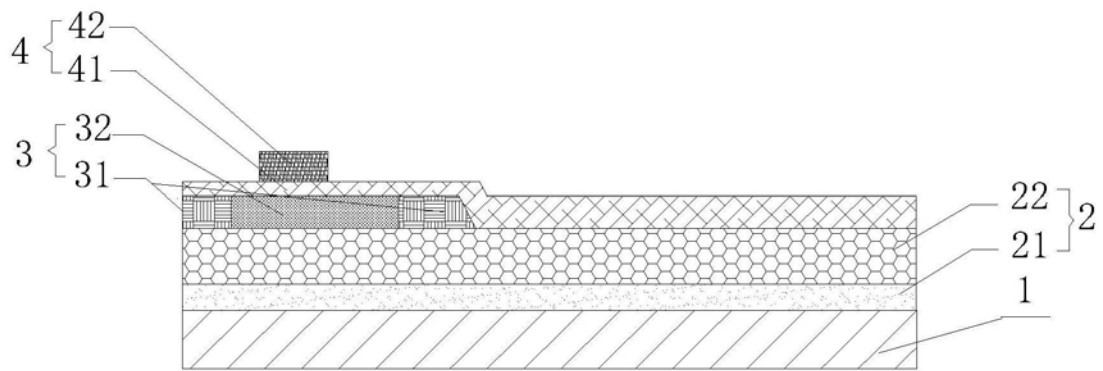


图5

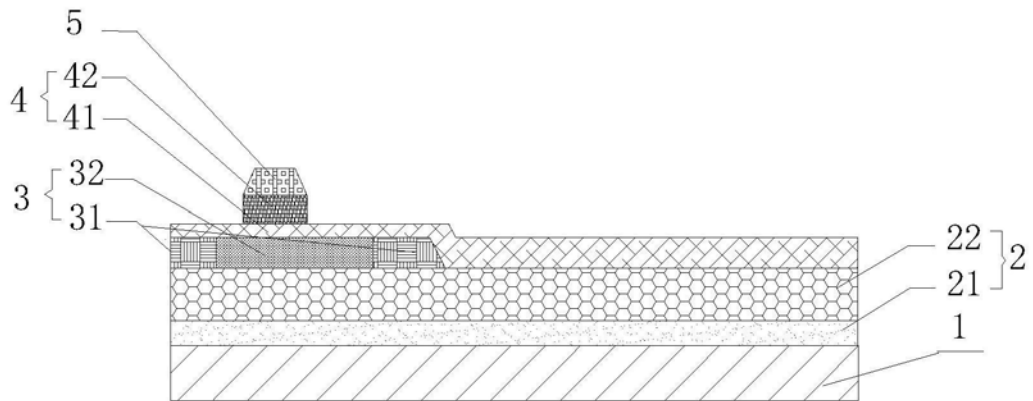


图6

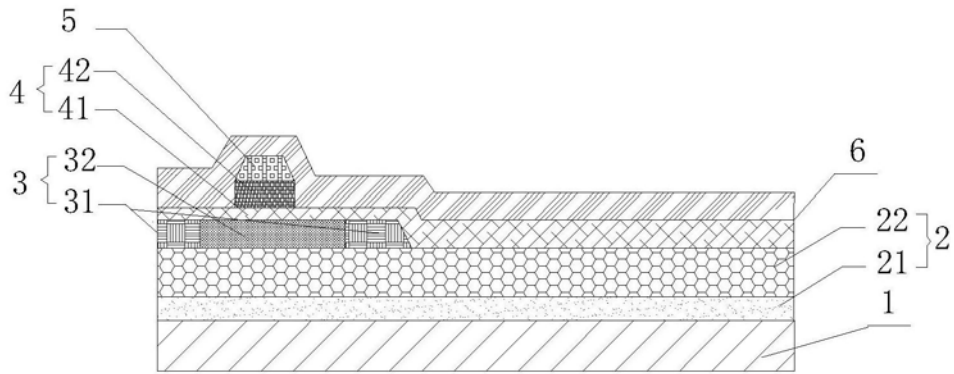


图7

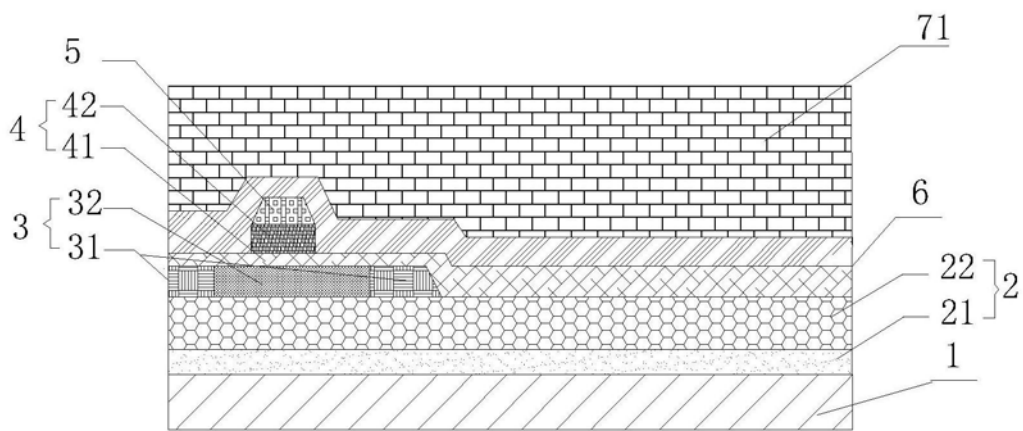


图8

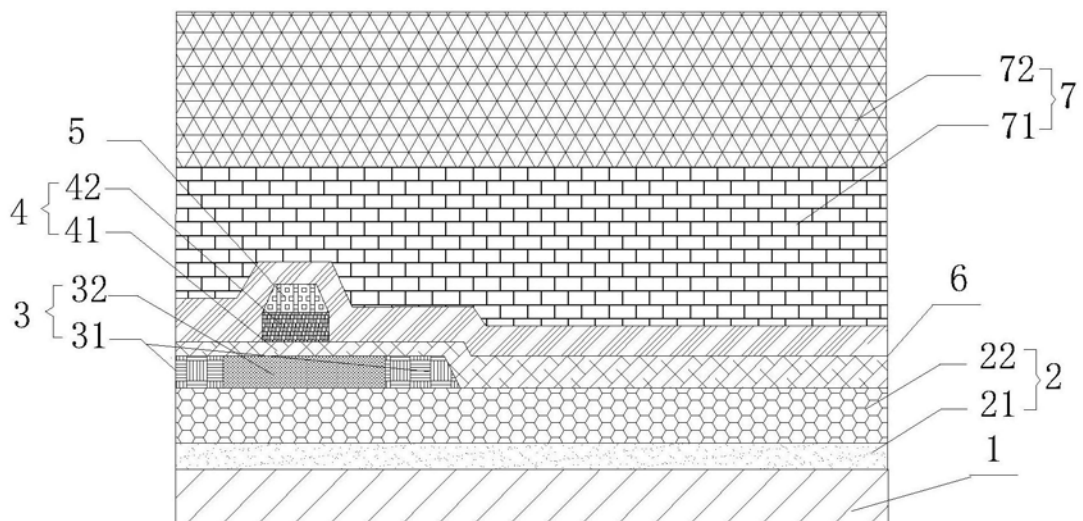


图9

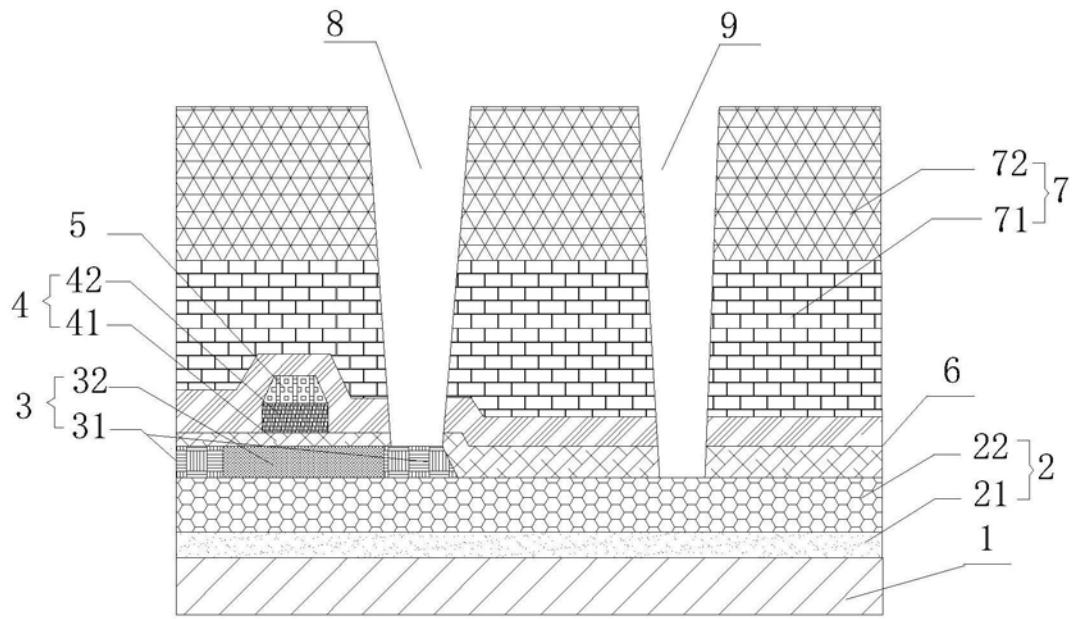


图10

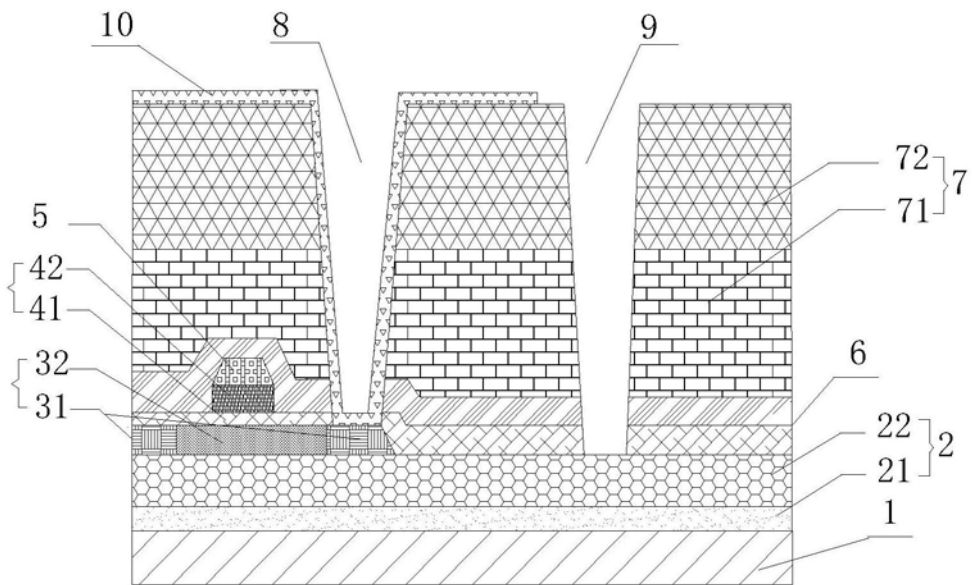


图11

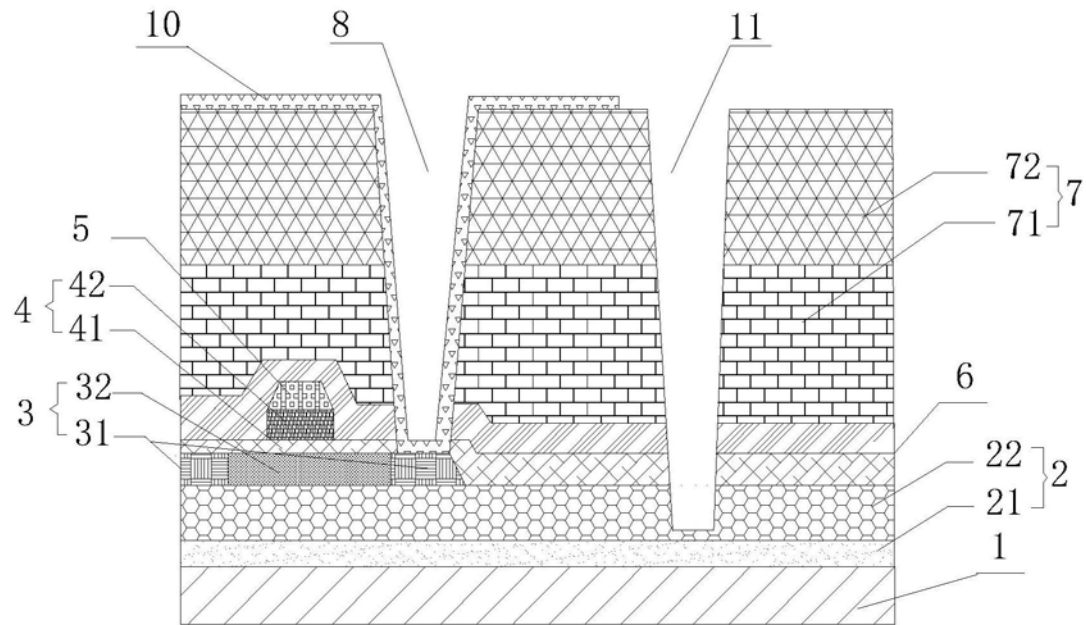


图12

专利名称(译)	一种OLED显示面板及其制备方法		
公开(公告)号	CN106920812B	公开(公告)日	2019-10-25
申请号	CN201510996394.5	申请日	2015-12-25
[标]申请(专利权)人(译)	上海和辉光电有限公司		
申请(专利权)人(译)	上海和辉光电有限公司		
当前申请(专利权)人(译)	上海和辉光电有限公司		
[标]发明人	丁汉锜 劳浔 郭美		
发明人	丁汉锜 劳浔 郭美		
IPC分类号	H01L27/32 H01L21/77 H01L21/768		
CPC分类号	H01L21/76816 H01L27/3276 H01L2221/101 H01L2227/323		
审查员(译)	赵端		
其他公开文献	CN106920812A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及显示器技术领域，尤其涉及一种OLED显示面板及其制备方法，以源漏极层作为掩膜，以HF药液对位于封装区的接触孔结构底部的缓冲层进行蚀刻的方法，不需要额外的一个光罩即可蚀刻出位于封装区的第二接触孔达到封装的目的，可以在简化工艺的同时节约生产成本，同时本发明将接触氮化硅层设置在接触氧化硅层的上方，即先蚀刻接触氮化硅层，后蚀刻接触氧化硅层，避免接触层的损伤过大造成产品良率的损失。

