



(12)实用新型专利

(10)授权公告号 CN 207704836 U

(45)授权公告日 2018.08.07

(21)申请号 201721708306.8

(22)申请日 2017.12.11

(73)专利权人 成都晶砂科技有限公司

地址 610000 四川省成都市高新区天仁路  
222号1幢2单元5层38号

(72)发明人 吴素华 黎守新 余有勇

(74)专利代理机构 成都知集市专利代理事务所  
(普通合伙) 51236

代理人 李位全

(51)Int.Cl.

G09G 3/32(2016.01)

G09G 3/3225(2016.01)

(ESM)同样的发明创造已同日申请发明专利

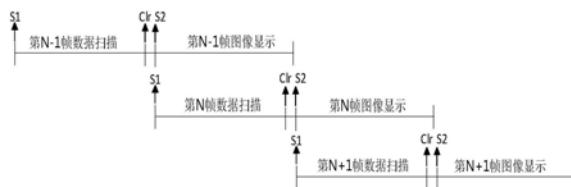
权利要求书1页 说明书6页 附图4页

(54)实用新型名称

一种全局显示驱动电路

(57)摘要

本实用新型公开了一种全局显示驱动电路，通过逐行扫描或隔行扫描将灰度值转为模拟电压加载到子像素单元，采用第一电容、第二电容分别用于扫描电压和驱动显示，并在扫描完一帧图像后进行全局显示利用子像素电压与该子像素对应的灰阶值具有线性关系实现全局显示，实现全局显示，所述方法适用范围包括自发光显示器件和设备。



1. 一种全局显示驱动电路，其特征在于：采用有源驱动的方式，子像素单元的储能电容的电压与该单元对应的灰阶值具有线性关系，包括：

第一开关，用于将一帧图像有效数据引入第一电容进行存储，在一帧有效数据来临时闭合第一开关；第一电容，用于存储由第一开关引入的有效数据；

第二电容，用于存储第一电容所存储的有效数据并驱动驱动管；

第二开关，用于连接第一电容和第二电容；

驱动管，用于驱动子像素；

第三开关，用于释放第二电容上多余数据；

所述第一、第二、第三开关均设置为PMOS管、NMOS管或传输门；

所述驱动电路结构关系：

第一开关的一端作为模拟电压的输入端，另一端分别与第一电容和第二开关的一端连接；

第一电容的另一端连接电路参考电压，第二开关的另一端同时连接第二电容的一端、驱动管的栅极和第三开关的一端；

第二电容的另一端和第三开关的另一端分别连接电路参考电压，驱动管的电源端连接工作电压，

驱动管的另一端作为整个驱动电路的输出端连接主动发光器件。

2. 根据权利要求1所述的一种全局显示驱动电路，其特征在于：所述驱动管设置为PMOS管、NMOS管。

3. 根据权利要求1所述的一种全局显示驱动电路，其特征在于：所述第一电容和第二电容具有相同充放电特性。

4. 根据权利要求1所述的一种全局显示驱动电路，其特征在于：所述驱动电路还包括连接至所述驱动管输出端的分流管。

5. 根据权利要求4所述的一种全局显示驱动电路，其特征在于：所述分流管设置为PMOS管或NMOS管。

## 一种全局显示驱动电路

### 技术领域

[0001] 本实用新型涉及一种显示方法及驱动电路,尤其是涉及一种适用于显示屏显示的全局显示方法和一种驱动显示屏像素单元中具体子像素显示的全局显示驱动电路。

### 背景技术

[0002] OLED、LED、QLED、Micro-OLED/LED等主动发光的显示设备是由像素阵列构成,每个像素包含若干个子像素,常见的有RGB系统和RGBW系统。RGB系统中,每个像素包含一个红色子像素、一个绿色子像素、一个蓝色子像素;RGBW系统中,每个像素包含一个红色子像素、一个绿色子像素、一个蓝色子像素和一个白色子像素。有效的控制像素单元各子像素的亮度以此实现所需要显示的色彩。

[0003] 典型的显示控制方法采用扫描一行、点亮一行的方式进行图像显示。子像素的亮度与加载在其两端的电流大小呈线性关系,通过控制流经子像素的电流大小来实现不同亮度的显示。

[0004] DAC转换得到的模拟电压值与灰度的关系如图1。门驱动控制模块选中像素阵列的某一行,将视频数据经过DAC模块得到模拟电压Vdata,加载至图2子像素单元驱动电路的储能第一电容C1中,并点亮该行。待所有行都扫描完毕,一幅完整的图像便显示出来。逐行扫描或隔行扫描并点亮的显示控制方法保证了每一像素的点亮时间为一帧的时间,但在扫描至本一帧的某一行时,本帧中未加载的数据所对应的像素阵列仍维持着显示上一帧的数据,整幅图像出现了一部分是本帧的数据图像,一部分是上一帧的数据图像的现象。此现象在低帧率显示高动态变化的图像时尤为明显,如高速运动的汽车、火车等动态图像,这不是所期待看到的图像。

### 实用新型内容

[0005] 为了解决现有技术中所存在的问题,本实用新型在此的目的是提供一种全局显示的驱动电路,该驱动电路能够在有效的一帧或近似一帧的时间显示出一幅完整的图像,避免一副整幅图像出现了一部分是本帧的数据图像,一部分是上一帧的数据图像的现象。该方法适用于OLED/LED、QLED、Micro-OLED/LED等自发光显示器件和设备。

[0006] 本实用新型在此的目的是提供一种全局显示驱动电路,采用有源驱动的方式,子像素单元的储能电容的电压与该单元对应的灰阶值具有线性关系,包括:

[0007] 第一开关,用于将一帧图像有效数据引入第一电容进行存储,在一帧有效数据来临时闭合第一开关;

[0008] 第一电容,用于存储由第一开关引入的有效数据;

[0009] 第二电容,用于存储第一电容所存储的有效数据并驱动驱动管;

[0010] 第二开关,用于连接第一电容和第二电容;

[0011] 驱动管,用于驱动子像素;

[0012] 第三开关,用于释放第二电容上多余数据;

- [0013] 所述第一、第二、第三开关均设置为PMOS管、NMOS管或传输门
- [0014] 进一步的,所述驱动电路的连接关系第一开关的一端作为模拟电压的输入端,另一端分别与第一电容和第二开关的一端连接;
- [0015] 第一电容的另一端连接电路参考电压,第二开关的另一端为同时连接第二电容的一端、驱动管的栅极和第三开关的一端;第二电容的另一端和第三开关的另一端分别连接电路参考电压,驱动管的电源端接工作电压,驱动管的另一端作为整个驱动电路的输出端连接主动发光器件。
- [0016] 进一步,所述驱动电路结构连接关系:第一开关的一端作为模拟电压的输入端,另一端分别与第一电容和第二开关的一端连接;第一电容的另一端连接电路参考电压,第二开关的另一端同时连接第二电容的一端、驱动管的栅极和第三开关的一端;第二电容的另一端和第三开关的另一端分别连接电路参考电压,驱动管的电源端连接工作电压,驱动管的另一端作为整个驱动电路的输出端连接主动发光器件。
- [0017] 进一步,所述驱动管设置为PMOS管、NMOS管。
- [0018] 进一步,所述第一电容和第二电容具有相同充放电特性。
- [0019] 进一步,该电路还包括连接至所述驱动管输出端的分流管。
- [0020] 进一步,所述分流管设置为PMOS管或NMOS管。
- [0021] 本实用新型所提供的全局显示驱动电路的有益效果是:有效地解决了现有显示中所出现的一副整幅图像出现了一部分是本帧的数据图像,一部分是上一帧的数据图像的现象;同时既保证了加载数据的正确性,又保证了有足够的充放电时间。

## 附图说明

- [0022] 图1为模拟电压与灰度的关系图;
- [0023] 图2为一种常见的OLED/LED像素单元驱动电路原理图;
- [0024] 图3为本实用新型所记载的一种OLED/LED的全局显示像素单元N型驱动电路原理图;图4为本实用新型所记载的一种带分流功能的OLED/LED的全局显示像素单元N型驱动电路原理图;
- [0025] 图5为本实用新型所记载的一种OLED/LED的全局显示像素单元P型驱动电路原理图;图6为本实用新型所记载的一种带分流功能的OLED/LED的全局显示像素单元P型驱动电路原理图;
- [0026] 图7为本实用新型所记载的电容充放电特性曲线图;
- [0027] 图8为本实用新型所记载的OLED/LED的全局显示原理图;
- [0028] 图9为本实用新型所记载的子像素单元驱动电路的控制信号图。

## 具体实施方式

- [0029] 在此结合附图对本实用新型所要求的保护的技术方案作进一步详细说明。
- [0030] 本申请所要求保护的技术方案包括一种全局显示方法和一种全局显示驱动电路。其中全局显示驱动电路包括但不限于以下几种结构:
- [0031] 第一种结构:OLED/LED的全局显示像素单元N型驱动电路,其电路原理图如图3所示。

[0032] 该结构包括第一开关S1、第一电容C1、第二开关S2、第二电容C2、驱动管M1以及第三开关S3，其中第一开关S1的一端作为有效数据模拟电压Vdata (gamma转换后的模拟电压信号)输入端，另一端分别与第一电容C1和第二开关S2的一端连接；第一电容C1的另一端连接电路参考电压Vref，第二开关S2的另一端为同时连接第二电容C2的一端、驱动管M1的栅极和第三开关S3的一端，第二电容C2的另一端和第三开关S3的另一端分别连接电路参考电压Vref，驱动管M1的电源端接工作电压Vdd，驱动管M1的另一端作为整个驱动电路的输出端连接具体的某一子像素(发光二极管)。

[0033] 该电路结构的工作过程为：通过第一开关S1和第二开关S2控制第一电容C1和第二电容C2的充电过程，第一电容C1和第二电容C2上所存储的电压即为待显示图像中子像素的灰度值。本实用新型实现全局显示的驱动方法的具体步骤如下：

[0034] 步骤1：扫描电压，选取两个具有相同充放电特性的储能第一电容C1和C2，控制单元通过对待显示图像或视频进行逐行或者隔行扫描，获取待显示图像中每个子像素的灰度值；将获取的灰度值转换成对应的模拟电压，在一帧有效数据来临时闭合第一开关S1，将扫描的模拟电压存储在第一电容C1中；

[0035] 步骤2：释放多余电量，第一电容C1充电完毕，断开第一开关S1，通过C1r信号控制第三开关S3放掉第二电容C2上多余的电量，保证加载至各个子像素单元驱动电路的电压的准确性；

[0036] 步骤3：驱动显示，释放完第二电容C2电量后，闭合第二开关S2，由C1向C2充电，并驱动驱动管M1使其驱动子像素显示，显示一幅完整而正确的图像，待C1向C2充电完毕，断开第二开关S2，为下一帧显示做准备；

[0037] 步骤4：持续循环步骤1～步骤3。

[0038] 第二种子像素单元电路结构：带分流功能的OLED/LED的全局显示像素单元N型驱动电路，其电路原理图如图4所示。

[0039] 该结构包括第一开关S1、第一电容C1、第二开关S2、第二电容C2、驱动管M1、第三开关S3、以及分流管M2，其中第一开关S1的一端作为有效数据模拟电压Vdata (gamma转换后的模拟电压信号)输入端，另一端分别与第一电容C1和第二开关S2的一端连接；第一电容C1的另一端连接电路参考电压Vref，第二开关S2的另一端同时连接第二电容C2的一端、驱动管M1的栅极和第三开关S3的一端，第二电容C2的另一端和第三开关S3的另一端分别连接电路参考电压Vref，驱动管M1的电源端接工作电压Vdd，驱动管M1的另一端作为整个驱动电路的输出端连接具体的某一子像素(发光二极管)；分流管M2一端连接于驱动管M1的输出端，另一端连接电路地端GND，分流管M2的栅极连接控制信号Vbias。

[0040] 该电路结构与第一种电路结构相比，增加了一分流管M2，该分流管M2保证了驱动管M1在驱动子像素显示时始终工作于饱和区，使图像显示更为连续清晰。

[0041] 而此种电路结构的工作过程与第一种电路结构相同，只是在驱动子像素显示过程中通过分流管M2实现了分流作用，保证了M1在驱动子像素显示时始终工作于饱和区。本实用新型实现全局显示的驱动方法的具体步骤如下：

[0042] 步骤1：扫描电压，选取两个具有相同充放电特性的储能第一电容C1和C2，控制单元通过对待显示图像或视频进行逐行或者隔行扫描，获取待显示图像中每个子像素的灰度值；将获取的灰度值转换成对应的模拟电压，在一帧有效数据来临时闭合第一开关S1，将扫

描的模拟电压存储在第一电容C1中；

[0043] 步骤2：释放多余电量，第一电容C1充电完毕，断开第一开关S1，通过C1r信号控制第三开关S3放掉第二电容C2上多余的电量，保证加载至各个子像素单元驱动电路的电压的准确性；

[0044] 步骤3：驱动显示，释放完C2电量后，闭合第二开关S2，由第一电容C1向第二电容C2充电，并驱动驱动管M1使其驱动子像素显示，显示一幅完整而正确的图像，待第一电容C1向第二电容C2充电完毕，断开第二开关S2，为下一帧显示做准备；

[0045] 步骤4：持续循环步骤1～步骤3。

[0046] 第三种结构：OLED/LED的全局显示像素单元P型驱动电路，该电路结构原理图如图5所示。

[0047] 该结构包括第一开关S1、第一电容C1、第二开关S2、第二电容C2、驱动管M1、以及第三开关S3。其中第一开关S1的一端作为有效数据模拟电压Vdata (gamma模转换后的模拟电压信号)输入端，另一端分别与第一电容C1和第二开关S2的一端连接；第一电容C1的另一端连接工作电压Vdd，第二开关S2的另一端为同时连接第二电容C2的一端、驱动管M1的栅极和第三开关S3的一端，第二电容C2的另一端、驱动管M1的电源端以及第三开关S3的另一端分别接工作电压Vdd，驱动管M1的另一端作为整个驱动电路的输出端连接具体的某一子像素(发光二极管)。

[0048] 此种电路结构的工作过程与第一种电路结构的工作过程相同，其两者只是电路结构不同，工作原理及过程相同，本实用新型实现全局显示的驱动方法的具体步骤如下：

[0049] 步骤1：扫描电压，选取两个具有相同充放电特性的储能第一电容C1和C2，控制单元通过对待显示图像或视频进行逐行或者隔行扫描，获取待显示图像中每个子像素的灰度值；将获取的灰度值转换成对应的模拟电压，在一帧有效数据来临时闭合第一开关S1，将扫描的模拟电压存储在C1中；

[0050] 步骤2：释放多余电量，C1充电完毕，断开第一开关S1，通过C1r信号控制第三开关S3放掉C2上多余的电量，保证加载至各个子像素单元驱动电路的电压的准确性；

[0051] 步骤3：驱动显示，释放完C2电量后，闭合第二开关S2，由C1向C2充电，并驱动驱动管M1使其驱动子像素显示，显示一幅完整而正确的图像，待C1向C2充电完毕，断开第二开关S2，为下一帧显示做准备；

[0052] 步骤4：持续循环步骤1～步骤3。

[0053] 第四种结构：带分流功能的OLED/LED的全局显示像素单元P型驱动电路，其电路原理图如图6所示。

[0054] 该结构包括第一开关S1、第一电容C1、第二开关S2、第二电容C2、驱动管M1、第三开关S3以及分流管M2。其中第一开关S1的一端作为有效数据模拟电压Vdata (gamma转换后的模拟电压信号)输入端，另一端分别与第一电容C1和第二开关S2的一端连接；第一电容C1的另一端连接工作电压Vdd，第二开关S2的另一端为同时连接第二电容C2的一端、驱动管M1的栅极和第三开关S3的一端，第二电容C2的另一端、驱动管M1的电源端以及第三开关S3的另一端分别连接工作电压Vdd，驱动管M1的另一端作为整个驱动电路的输出端连接具体的某一子像素(发光二极管)；分流管M2一端连接于驱动管M1的输出端，另一端连接电路地端GND，分流管M2的栅极连接控制信号Vbias。

[0055] 该电路结构的工作过程为:通过第一开关S1和第二开关S2控制第一电容C1和第二电容C2的充电过程,第一电容C1和第二电容C2上所存储的电压即为待显示图像中子像素的灰度值。本实用新型实现全局显示的驱动方法的具体步骤如下:

[0056] 步骤1:扫描电压,选取两个具有相同充放电特性的储能第一电容C1和C2,控制单元通过对待显示图像或视频进行逐行或者隔行扫描,获取待显示图像中每个子像素的灰度值;将获取的灰度值转换成对应的模拟电压,在一帧有效数据来临时闭合第一开关S1,将扫描的模拟电压存储在C1中;

[0057] 步骤2:释放多余电量,C1充电完毕,断开第一开关S1,通过Clr信号控制第三开关S3放掉C2上多余的电量,保证加载至各个子像素单元驱动电路的电压的准确性;

[0058] 步骤3:驱动显示,释放完C2电量后,闭合第二开关S2,由C1向C2充电,并驱动驱动管M1使其驱动子像素显示,显示一幅完整而正确的图像,待C1向C2充电完毕,断开第二开关S2,为下一帧显示做准备;

[0059] 步骤4:持续循环步骤1~步骤3。

[0060] 其中,在步骤3时:为了让OLED/LED显示驱动管M1始终工作在饱和区,增加分流管M2。分流管M2在受控条件下工作,实现分流功能。此电路结构在驱动子像素显示过程中通过分流管M2对驱动管M1输出端上的电流进行分流,保证了驱动管M1在整个驱动过程中始终工作于饱和区,使图像显示更为连续清晰。

[0061] 本申请实施例所记载的子像素单元为图中所表示的OLED或LED驱动的像素单元。该方法适用于OLED/LED、QLED、Micro-OLED/LED等自发光显示器件和设备。

[0062] 以上四种电路结构中,第一开关S1、第二开关S2、第三开关S3可以采用PMOS管、NMOS管或者传输门。驱动管M1、分流管M2可以采用PMOS管、NMOS管。第一开关S1、第二开关S2、第三开关S3的栅极分别与控制信号N信号、GS信号、Clr信号连通,第一开关S1、第二开关S2、第三开关S3的控制信号分别为N信号、GS信号、Clr信号。

[0063] 本领域的技术人员应该理解,本实用新型采用两个第一电容C1、第二电容C2分别用于扫描电压和驱动显示。如图3中,本实用新型提供的子像素单元驱动电路仅为更好的理解本实用新型的实现全局显示的方法,但并不限于该特定驱动电路,本实用新型的全局显示方法的应用也包括其他子像素单元驱动电路,与现有技术的子像素单元驱动电路相比,本实用新型子像素单元驱动电路同时包括两个储能第一电容C1、第二电容C2。

[0064] 第一电容C1向第二电容C2充电的时间由两电容的充电特性决定。其充放电特性如图7所示,电容由0充电至某一电压或由某一电压放电至0的时间 $\Delta t$ 与电容的容值C以及电路的阻值R有关。所述第一电容C1向第二电容C2均为储能电容。

[0065] 为了保证加载于子像素上的数据更为准确,本申请实施例中采用的第一电容C1、第二电容C2具有相同特性的电容,本领域技术人员应该理解,所述第一电容C1、第二电容C2也可以采用具备不同的充放电特性的储能电容。作为优选的实施例,第一电容C1、第二电容C2采用相同特性除保证了数据准确性,又保证了足够的充放电时间,且此时在向第一电容C1充电的模拟电压应该为传统方式驱动电路(图2)的2倍或稍大于2倍。为了保证第二电容C2上的电压能够释放干净,控制第三开关S3的Clr信号前后间隔应设置充分。

[0066] 结合前述实施例电路结构,本申请所要求保护的全局显示驱动电路的全局显示原理如图8所示。其具体过程为:控制单元通过逐行扫描或隔行扫描方式扫描待显示图像的图

像或视频数据,经过gamma转换为模拟电压,加载至储能第一电容C1中。待所有行扫描完毕,通过时钟信号(C1r信号)控制第三开关S3的导通而释放掉第二电容C2上所存储的上一帧子像素单元的电压后,将储能第一电容C1中的电压充电至储能第二电容C2,并驱动子像素单元进行显示。

[0067] 以上驱动电路结合控制单元即可实现子像素显示的控制,驱动电路所输出的控制信号如图9所示。结合附图9对以上实施例中的电路结构的工作过程进行说明,一帧开始,N信号由低电平跳转为高电平控制开关S1导通,GS信号低电平控制第二开关S2关闭和C1r信号低电平控制第三开关S3关闭,模拟电压Vdata通过开关S1加载于第一电容C1的第一极板上,待一帧图像的数据全部加载于第一电容C1的第一极板上后,N信号由高电平跳转为低电平,此时GS信号持续低电平,C1r信号由低电平跳转为高电平,开关S1截止,禁止第N+1帧数据输入,开关S2截止,开关S3导通,将参考电压Vref加载于第二电容C2的第一极板上,将残留于第二电容C2的第一极板上的第N-1帧数据进行清除,避免了在显示时出现第N-1帧图像的现象;清除完后,N信号持续为低电平,GS信号由低电平转为高电平,C1r信号高电平跳转为低电平,使开关S1和开关S3截止,开关S2导通;通过导通的开关S2使第一电容C1的第一极板与第二电容C2的第一极板连通,第一电容C1的第一极板上的模拟电压Vdata向第二电容C2的第一极板写入,同时将电压加载于驱动管M1的栅极上,使驱动管M1导通,使驱动管M1产生驱动电流,驱动连接于公共接地Vss与驱动管M1输出端之间的发光器件发光。

[0068] 本实用新型的具体实施方式中所记载的Vref表示电路的参考电压;Vbias表示偏置电源控制信号,用于控制分流管M2导通;N信号,GS信号控制第一开关S1和S2的开启和闭合,C1r为时钟信号,用于控制第三开关S3的导通;Vsync表示场同步信号,上述信号均由外部电路(如外部DC)产生后引入实用新型所提供的电路使用。

[0069] 以上实施例仅用以说明本实用新型的技术方案而非限制,本领域普通技术人员对本实用新型的技术方案所做的修改或等同替换,只要不脱离本实用新型的技术方案的精神和范围,均涵盖在本实用新型的权利要求范围内。

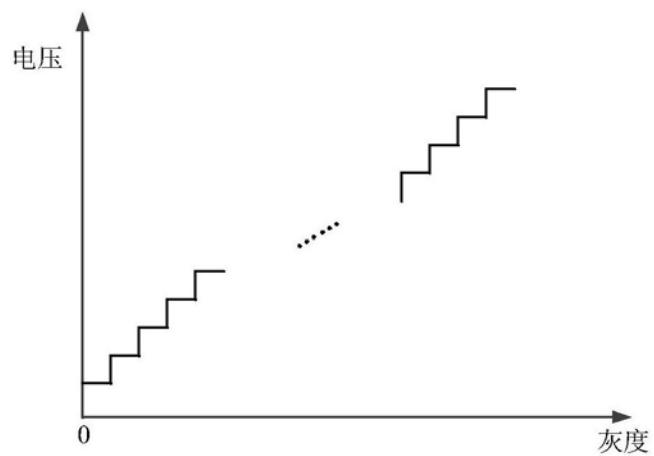


图1

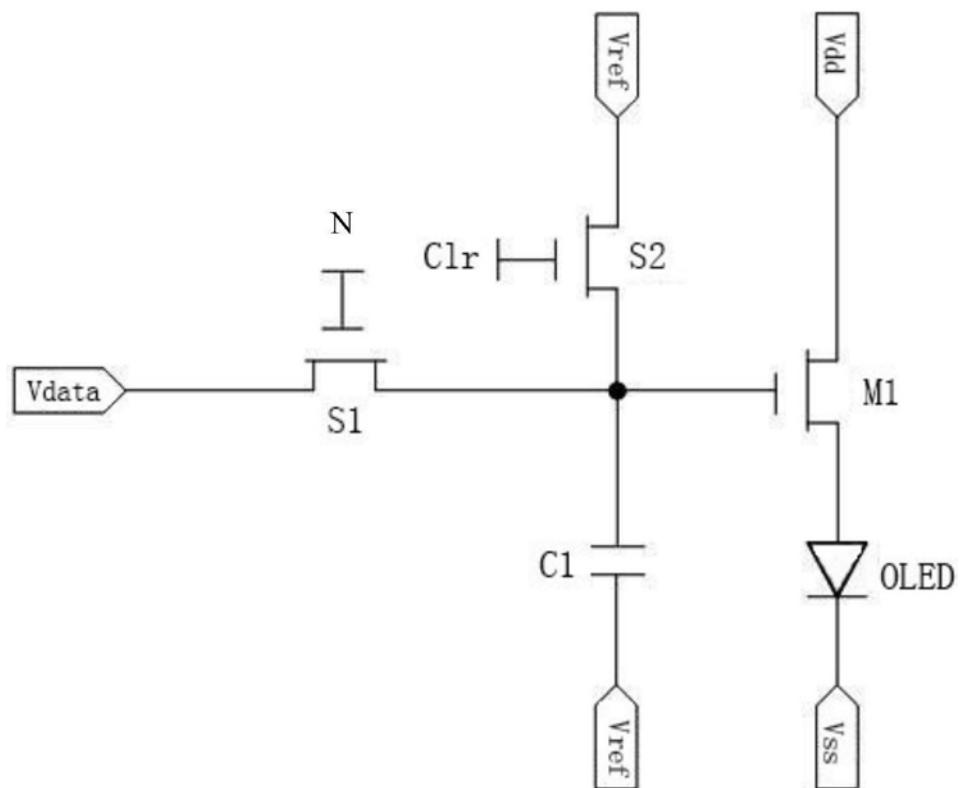


图2

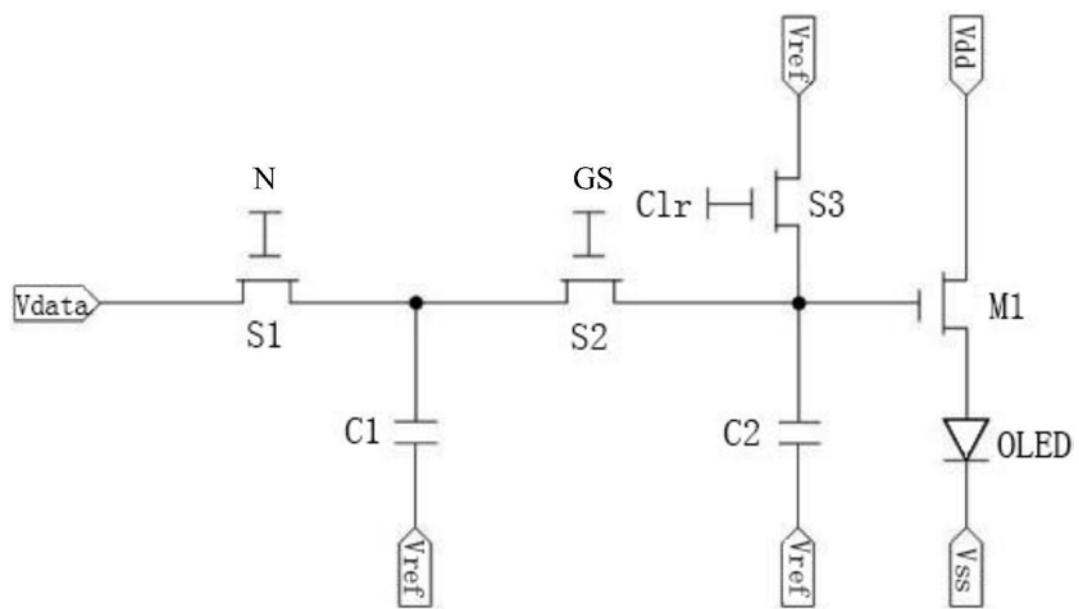


图3

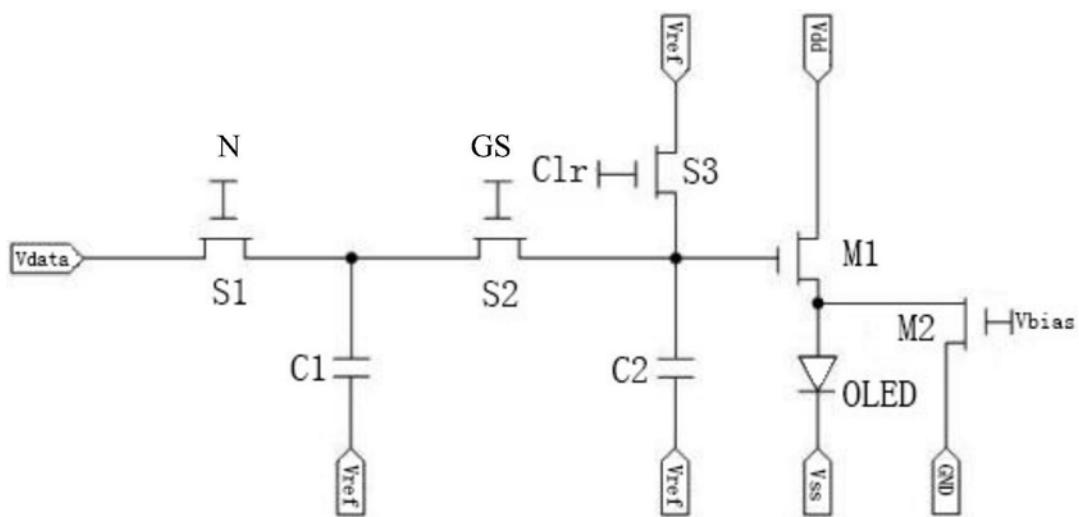


图4

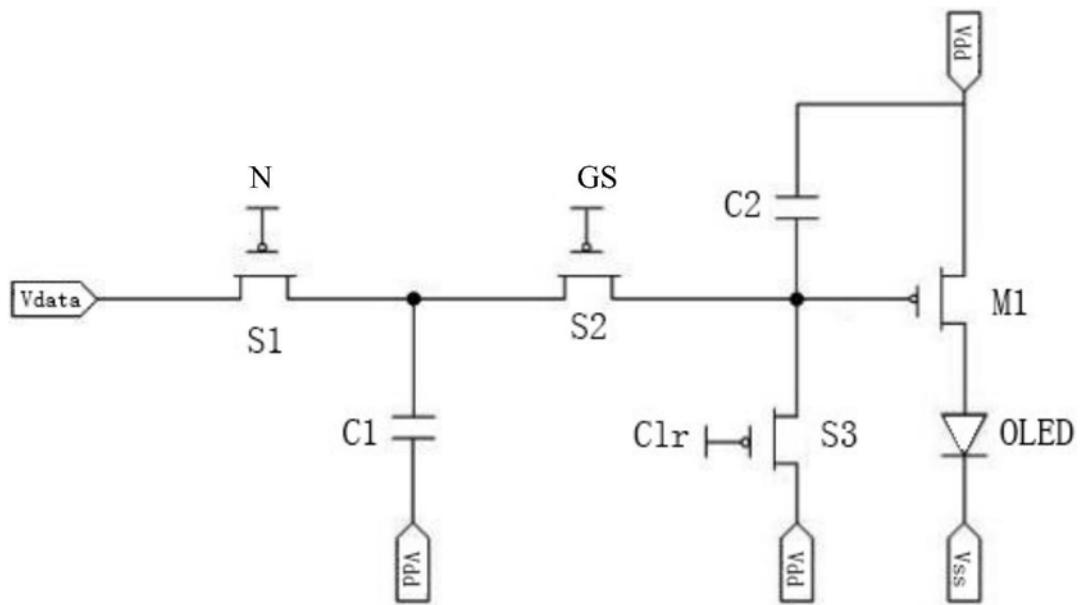


图5

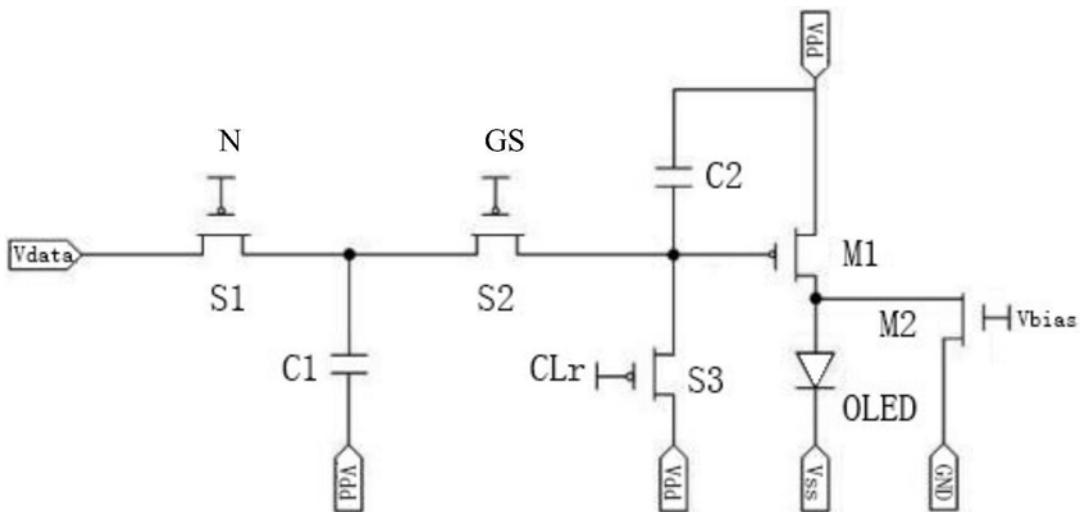


图6

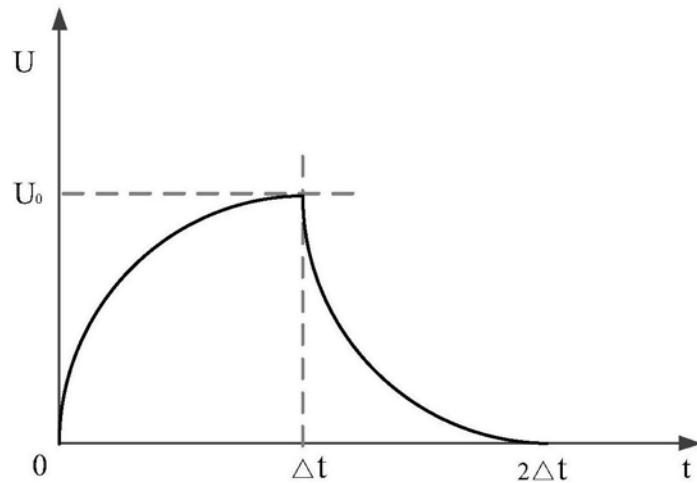


图7

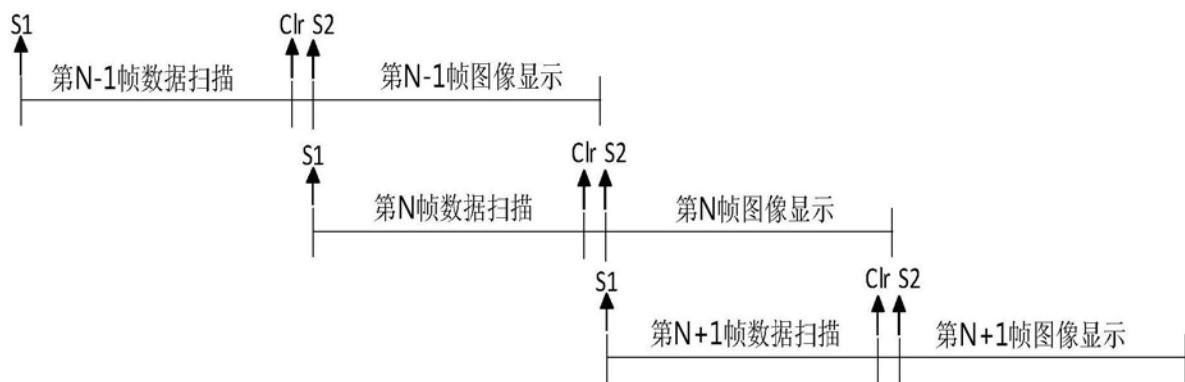


图8

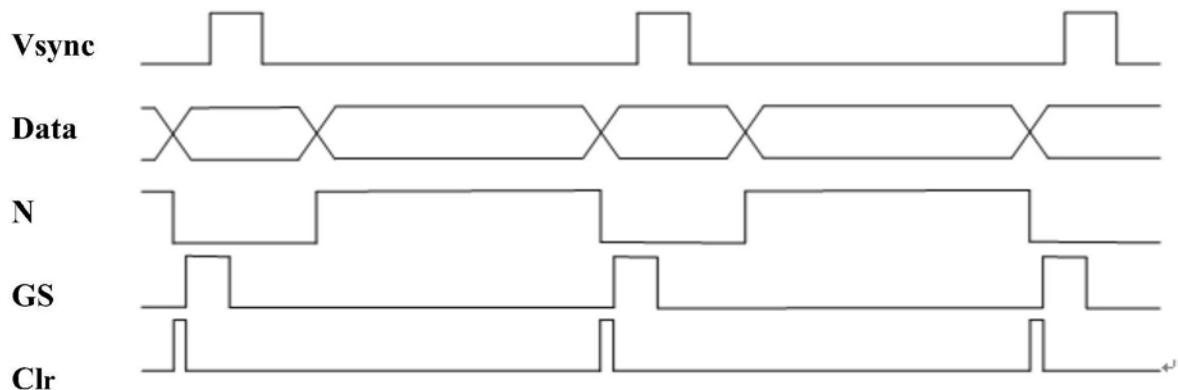


图9

专利名称(译)	一种全局显示驱动电路		
公开(公告)号	<a href="#">CN207704836U</a>	公开(公告)日	2018-08-07
申请号	CN201721708306.8	申请日	2017-12-11
[标]申请(专利权)人(译)	成都晶砂科技有限公司		
申请(专利权)人(译)	成都晶砂科技有限公司		
当前申请(专利权)人(译)	成都晶砂科技有限公司		
[标]发明人	吴素华 黎守新 余有勇		
发明人	吴素华 黎守新 余有勇		
IPC分类号	G09G3/32 G09G3/3225		
代理人(译)	李位全		
外部链接	<a href="#">Espacenet</a> <a href="#">Sipo</a>		

### 摘要(译)

本实用新型公开了一种全局显示驱动电路，通过逐行扫描或隔行扫描将灰度值转为模拟电压加载到子像素单元，采用第一电容、第二电容分别用于扫描电压和驱动显示，并在扫描完一帧图像后进行全局显示利用子像素电压与该子像素对应的灰阶值具有线性关系实现全局显示，实现全局显示，所述方法适用范围包括自发光显示器件和设备。

