



(12)实用新型专利

(10)授权公告号 CN 206564254 U

(45)授权公告日 2017. 10. 17

(21)申请号 201720216513.5

(22)申请日 2017.03.07

(73)专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

专利权人 成都京东方光电科技有限公司

(72)发明人 杨忠英 吴建鹏 梁逸南

(74)专利代理机构 北京天昊联合知识产权代理有限公司 11112

代理人 罗瑞芝 陈源

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 51/56(2006.01)

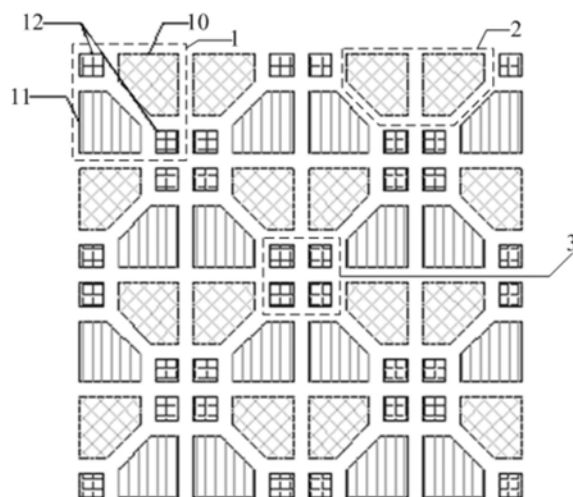
权利要求书2页 说明书7页 附图3页

(54)实用新型名称

一种OLED阵列基板和显示装置

(57)摘要

本实用新型提供一种OLED阵列基板和显示装置。该OLED阵列基板包括多个像素单元,多个像素单元排布呈阵列,像素单元包括多个子像素,像素单元阵列中,相邻的相同子像素排布形成的图形能通过一个掩膜图形开口形成。该OLED阵列基板能使掩膜板上掩膜图形开口的尺寸增大,并使相邻子像素之间的间隙减小,从而能在不增加掩膜板的制作难度的条件下,提高OLED显示产品的分辨率和开口率,也即能在保证OLED显示产品相同分辨率和开口率的条件下降低掩膜板的制作工艺难度,进而降低子像素的蒸镀工艺难度,提高OLED显示产品良率;还提升了OLED显示产品的亮度和寿命,同时降低了OLED显示产品的制备成本。



1. 一种OLED阵列基板,包括多个像素单元,多个所述像素单元排布呈阵列,所述像素单元包括多个子像素,其特征在于,所述像素单元阵列中,相邻的相同所述子像素排布形成的图形能通过一个掩膜图形开口形成。

2. 根据权利要求1所述的OLED阵列基板,其特征在于,所述像素单元包括一个第一子像素、一个第二子像素和两个第三子像素;

所述第一子像素和所述第二子像素对角设置,两个所述第三子像素对角设置,且所述第一子像素和所述第二子像素之间的连线与两个所述第三子像素之间的连线相互交叉。

3. 根据权利要求2所述的OLED阵列基板,其特征在于,所述第一子像素与所述第二子像素的大小形状相同,两个所述第三子像素的大小形状相同。

4. 根据权利要求3所述的OLED阵列基板,其特征在于,沿所述像素单元排布的行方向,任意相邻的两个所述像素单元中的两个所述第一子像素沿所述行方向相邻或两个所述第二子像素沿所述行方向相邻,相邻的两个所述第一子像素和相邻的两个所述第二子像素均排布形成第一图形;

沿所述像素单元排布的所述行方向和列方向均两两相邻的四个所述像素单元中,行相邻的两个所述像素单元中的两个所述第三子像素沿所述行方向相邻,列相邻的两个所述像素单元中的两个所述第三子像素沿所述列方向相邻,且既行相邻又列相邻的四个所述第三子像素彼此相邻且排布形成第二图形。

5. 根据权利要求3所述的OLED阵列基板,其特征在于,沿所述像素单元排布的行方向和列方向均两两相邻的四个所述像素单元中,行相邻的两个所述像素单元中的两个所述第三子像素沿所述行方向相邻,列相邻的两个所述像素单元中的两个所述第三子像素沿所述列方向相邻,且既行相邻又列相邻的四个所述第三子像素彼此相邻且排布形成第二图形;

沿所述像素单元排布的所述行方向和所述列方向,任意相邻的两个所述像素单元中的所述第一子像素和所述第二子像素沿所述行方向和所述列方向分别相邻。

6. 根据权利要求3所述的OLED阵列基板,其特征在于,沿所述像素单元排布的行方向或列方向,任意相邻的两个所述像素单元中的两个所述第三子像素沿所述行方向或所述列方向相邻,且相邻的两个所述第三子像素排布形成第三图形;

沿所述像素单元排布的所述行方向,任意相邻的两个所述像素单元中的所述第一子像素和所述第二子像素沿所述行方向相邻;

沿所述像素单元排布的所述列方向,任意相邻的两个所述像素单元中的所述第一子像素和所述第二子像素对角相邻。

7. 根据权利要求3所述的OLED阵列基板,其特征在于,沿所述像素单元排布的行方向和列方向均两两相邻的四个所述像素单元中,行相邻的两个所述像素单元中的两个所述第一子像素沿所述行方向相邻,列相邻的两个所述像素单元中的两个所述第一子像素沿所述列方向相邻,且既行相邻又列相邻的四个所述第一子像素彼此相邻且排布形成第四图形;

沿所述像素单元排布的所述行方向和所述列方向均两两相邻的四个所述像素单元中,行相邻的两个所述像素单元中的两个所述第二子像素沿所述行方向相邻,列相邻的两个所述像素单元中的两个所述第二子像素沿所述列方向相邻,且既行相邻又列相邻的四个所述第二子像素彼此相邻且排布形成所述第四图形;

沿所述像素单元排布的所述行方向和所述列方向均两两相邻的四个所述像素单元中,

行相邻的两个所述像素单元中的两个所述第三子像素沿所述行方向相邻,列相邻的两个所述像素单元中的两个所述第三子像素沿所述列方向相邻,且既行相邻又列相邻的四个所述第三子像素彼此相邻且排布形成第二图形。

8. 根据权利要求3所述的OLED阵列基板,其特征在于,所述第一子像素和所述第二子像素的形状包括三角形、五边形、梯形、半圆形或六边形;所述第三子像素的形状包括矩形、圆形、扇形、三角形、梯形或六边形。

9. 根据权利要求2或3所述的OLED阵列基板,其特征在于,所述第一子像素为红色子像素,所述第二子像素为绿色子像素,所述第三子像素为蓝色子像素。

10. 一种显示装置,其特征在于,包括权利要求1-9任意一项所述的OLED阵列基板。

一种OLED阵列基板和显示装置

技术领域

[0001] 本实用新型涉及显示技术领域,具体地,涉及一种OLED阵列基板和显示装置。

背景技术

[0002] 随着显示技术的发展,人们对有机发光二极管(Organic Light emitting Diode, OLED)显示产品显示效果的要求越来越高,因此制作高分辨率(Pixels Per Inch,PPI)、高亮度、长寿命的显示器件尤为重要。

[0003] 目前有机发光材料成膜技术主要以真空蒸镀的方式为主,蒸镀过程中采用高精度金属掩模板(Fine Metal Mask,FMM)来限制不同颜色发光材料的蒸镀区域。因此在蒸镀过程中,不仅需要考虑工艺对位对蒸镀工艺的限制,而且最主要的需要考虑FMM的制作精度对真空蒸镀工艺的影响。目前,随着OLED显示产品PPI的提升,要求FMM的蒸镀图形开口尺寸逐渐缩小,加之蒸镀工艺和材料性能的限制,FMM的制作精度逐渐达到极限,因此,无法继续靠缩小FMM的蒸镀图形开口尺寸来提高显示产品的PPI。另外,现有技术中,由于两个子像素的距离比较小,所以蒸镀过程中容易造成一种颜色的发光材料偏移到另外一种颜色的发光材料的位置上,使该处子像素实际显示的颜色并不是预计的颜色,造成屏幕的混色不良。

[0004] 因此,如何在现有工艺条件且不增加FMM的制作难度的情况下有效提升OLED显示器件的分辨率和开口率,减轻显示器件的混色不良的发生率已成为目前亟待解决的问题。

实用新型内容

[0005] 本实用新型针对现有技术中存在的上述技术问题,提供一种OLED阵列基板和显示装置。该OLED阵列基板能使掩膜板上掩膜图形开口的尺寸增大,并使相邻子像素之间的间隙减小,从而能在不增加掩膜板的制作难度的条件下,提高OLED显示产品的分辨率和开口率,进而降低子像素的蒸镀工艺难度,提高OLED显示产品良率;还提升了OLED显示产品的亮度和寿命,同时降低了OLED显示产品的制备成本。

[0006] 本实用新型提供一种OLED阵列基板,包括多个像素单元,多个所述像素单元排布呈阵列,所述像素单元包括多个子像素,所述像素单元阵列中,相邻的相同所述子像素排布形成的图形能通过一个掩膜图形开口形成。

[0007] 优选地,所述像素单元包括一个第一子像素、一个第二子像素和两个第三子像素;

[0008] 所述第一子像素和所述第二子像素对角设置,两个所述第三子像素对角设置,且所述第一子像素和所述第二子像素之间的连线与两个所述第三子像素之间的连线相互交叉。

[0009] 优选地,所述第一子像素与所述第二子像素的大小形状相同,两个所述第三子像素的大小形状相同。

[0010] 优选地,沿所述像素单元排布的行方向,任意相邻的两个所述像素单元中的两个所述第一子像素沿所述行方向相邻或两个所述第二子像素沿所述行方向相邻,相邻的两个所述第一子像素和相邻的两个所述第二子像素均排布形成第一图形;

[0011] 沿所述像素单元排布的所述行方向和列方向均两两相邻的四个所述像素单元中,行相邻的两个所述像素单元中的两个所述第三子像素沿所述行方向相邻,列相邻的两个所述像素单元中的两个所述第三子像素沿所述列方向相邻,且既行相邻又列相邻的四个所述第三子像素彼此相邻且排布形成第二图形。

[0012] 优选地,沿所述像素单元排布的行方向和列方向均两两相邻的四个所述像素单元中,行相邻的两个所述像素单元中的两个所述第三子像素沿所述行方向相邻,列相邻的两个所述像素单元中的两个所述第三子像素沿所述列方向相邻,且既行相邻又列相邻的四个所述第三子像素彼此相邻且排布形成第二图形;

[0013] 沿所述像素单元排布的所述行方向和所述列方向,任意相邻的两个所述像素单元中的所述第一子像素和所述第二子像素沿所述行方向和所述列方向分别相邻。

[0014] 优选地,沿所述像素单元排布的行方向或列方向,任意相邻的两个所述像素单元中的两个所述第三子像素沿所述行方向或所述列方向相邻,且相邻的两个所述第三子像素排布形成第三图形;

[0015] 沿所述像素单元排布的所述行方向,任意相邻的两个所述像素单元中的所述第一子像素和所述第二子像素沿所述行方向相邻;

[0016] 沿所述像素单元排布的所述列方向,任意相邻的两个所述像素单元中的所述第一子像素和所述第二子像素对角相邻。

[0017] 优选地,沿所述像素单元排布的行方向和列方向均两两相邻的四个所述像素单元中,行相邻的两个所述像素单元中的两个所述第一子像素沿所述行方向相邻,列相邻的两个所述像素单元中的两个所述第一子像素沿所述列方向相邻,且既行相邻又列相邻的四个所述第一子像素彼此相邻且排布形成第四图形;

[0018] 沿所述像素单元排布的所述行方向和所述列方向均两两相邻的四个所述像素单元中,行相邻的两个所述像素单元中的两个所述第二子像素沿所述行方向相邻,列相邻的两个所述像素单元中的两个所述第二子像素沿所述列方向相邻,且既行相邻又列相邻的四个所述第二子像素彼此相邻且排布形成所述第四图形;

[0019] 沿所述像素单元排布的所述行方向和所述列方向均两两相邻的四个所述像素单元中,行相邻的两个所述像素单元中的两个所述第三子像素沿所述行方向相邻,列相邻的两个所述像素单元中的两个所述第三子像素沿所述列方向相邻,且既行相邻又列相邻的四个所述第三子像素彼此相邻且排布形成第二图形。

[0020] 优选地,所述第一子像素和所述第二子像素的形状包括三角形、五边形、梯形、半圆形或六边形;所述第三子像素的形状包括矩形、圆形、扇形、三角形、梯形或六边形。

[0021] 优选地,所述第一子像素为红色子像素,所述第二子像素为绿色子像素,所述第三子像素为蓝色子像素。

[0022] 本实用新型还提供一种显示装置,包括上述OLED阵列基板。

[0023] 本实用新型的有益效果:本实用新型所提供的OLED阵列基板,通过使相邻的相同子像素排布形成的图形能通过一个掩膜图形开口形成,能使掩膜板上掩膜图形开口的尺寸增大,并使相邻子像素之间的间隙减小,从而能在不增加掩膜板的制作难度的条件下,提高OLED显示产品的分辨率和开口率,也即能在保证OLED显示产品相同分辨率和开口率的条件下降低掩膜板的制作工艺难度,进而降低子像素的蒸镀工艺难度,提高OLED显示产品良率;

还提升了OLED显示产品的亮度和寿命,同时降低了OLED显示产品的制备成本。

[0024] 本实用新型所提供的显示装置,通过采用上述OLED阵列基板,降低了该显示装置的制作难度,提高了该显示装置的分辨率和开口率,从而提升了该显示装置的亮度和寿命,并降低了该显示装置的制备成本。

附图说明

[0025] 图1为本实用新型实施例1中OLED阵列基板的结构俯视图;

[0026] 图2为本实用新型实施例1中掩膜图形开口为第一图形的掩膜板的结构俯视图;

[0027] 图3为本实用新型实施例1中掩膜图形开口为第二图形的掩膜板的结构俯视图;

[0028] 图4为本实用新型实施例2中OLED阵列基板的结构俯视图;

[0029] 图5为本实用新型实施例3中OLED阵列基板的结构俯视图;

[0030] 图6为本实用新型实施例4中OLED阵列基板的结构俯视图。

[0031] 其中的附图标记说明:

[0032] 1.像素单元;10.第一子像素;11.第二子像素;12.第三子像素;2.第一图形;3.第二图形;4.第四图形;5.第三图形;6.掩膜板。

具体实施方式

[0033] 为使本领域的技术人员更好地理解本实用新型的技术方案,下面结合附图和具体实施方式对本实用新型所提供的一种OLED阵列基板和显示装置作进一步详细描述。

[0034] 实施例1:

[0035] 本实施例提供一种OLED阵列基板,如图1所示,包括多个像素单元1,多个像素单元1排布呈阵列,像素单元1包括多个子像素,像素单元1阵列中,相邻的相同子像素排布形成的图形能通过一个掩膜图形开口形成。

[0036] 其中,该OLED阵列基板中的子像素采用有机发光材料并通过真空蒸镀的方式形成,在蒸镀过程中通过掩膜板上开设的掩膜图形开口相应形成子像素的图形。通过使相邻的相同子像素排布形成的图形能通过一个掩膜图形开口形成,能使掩膜板上掩膜图形开口的尺寸增大,并使相邻子像素之间的间隙减小,从而能在不增加掩膜板的制作难度的条件下,提高OLED显示产品的分辨率和开口率,也即能在保证OLED显示产品相同分辨率和开口率的条件下降低掩膜板的制作工艺难度,进而降低了子像素的蒸镀工艺难度,提高了OLED显示产品良率;还提升了OLED显示产品的亮度和寿命,同时降低了OLED显示产品的制备成本。

[0037] 本实施例中,像素单元1包括一个第一子像素10、一个第二子像素11和两个第三子像素12。第一子像素10和第二子像素11对角设置,两个第三子像素12对角设置,且第一子像素10和第二子像素11之间的连线与两个第三子像素12之间的连线相互交叉。如此设置,便于后续相邻像素单元1中相邻的相同子像素排布形成尺寸较大的图形,从而便于能够通过一个掩膜图形开口即可一次形成多个相同的子像素图形,不仅节约OLED阵列基板的制备成本,而且不增加掩膜板的制作难度,且降低了子像素的蒸镀工艺难度,并提高了OLED显示产品的分辨率和开口率,从而提升了OLED显示产品的亮度和寿命。

[0038] 优选的,本实施例中,第一子像素10与第二子像素11的大小形状相同,两个第三子

像素12的大小形状相同。如此设置,便于相邻的相同子像素排布形成比较规则的图形,从而不仅降低了掩膜板的制作难度,而且能使OLED显示产品的显示亮度均匀,提升OLED显示产品的显示效果。

[0039] 需要说明的是,第一子像素10与第二子像素11的大小和形状也可以不同,两个第三子像素12的大小和形状也可以不同,即第一子像素10、第二子像素11和第三子像素12的大小和形状设置不局限于本实施例中的上述优选方式,可以随意设置,只要能够确保相邻像素单元1中相邻的相同子像素能够排布形成尺寸较大的图形即可。

[0040] 优选地,本实施例中,沿像素单元1排布的行方向,任意相邻的两个像素单元1中的两个第一子像素10沿行方向相邻或两个第二子像素11沿行方向相邻,相邻的两个第一子像素10和相邻的两个第二子像素11均排布形成第一图形2(如图2所示)。第一图形2的图形尺寸为两个相邻第一子像素10的图形尺寸以及其二者之间间隙的图形尺寸之和,即第一图形2的图形尺寸远大于第一子像素10的图形尺寸,从而使掩膜板6上用于对应形成第一子像素10或第二子像素11的掩膜图形开口的图形尺寸相比于现有技术中的掩膜图形开口的图形尺寸增大,进而降低了掩膜板6的制作难度,同时降低了蒸镀工艺难度,提升了OLED显示产品的寿命;同时,相比于现有技术中的掩膜图形开口,相邻两第一子像素10或第二子像素11之间的间隙宽度减小,从而提高了OLED显示产品的分辨率和开口率,进而提升了OLED显示产品的亮度。沿像素单元1排布的行方向和列方向均两两相邻的四个像素单元1中,行相邻的两个像素单元1中的两个第三子像素12沿行方向相邻,列相邻的两个像素单元1中的两个第三子像素12沿列方向相邻,且既行相邻又列相邻的四个第三子像素12彼此相邻且排布形成第二图形3(如图3所示)。第二图形3的图形尺寸为四个相邻第三子像素12的图形尺寸以及其四者之间间隙的图形尺寸之和,即第二图形3的图形尺寸远大于第三子像素12的图形尺寸,从而使掩膜板6上用于对应形成第三子像素12的掩膜图形开口的图形尺寸相比于现有技术中的掩膜图形开口的图形尺寸增大,进而降低了掩膜板6的制作难度,同时降低了蒸镀工艺难度,提升了OLED显示产品的寿命;同时,相比于现有技术中的掩膜图形开口,相邻四个第三子像素12之间的间隙宽度减小,从而提高了OLED显示产品的分辨率和开口率,进而提升了OLED显示产品的亮度;另外,还降低了掩膜板6成本。

[0041] 需要说明的是,在蒸镀时,由相邻的两个第一子像素10排布形成的第一图形2只要旋转180°,即可转换为由相邻的两个第二子像素11排布形成的第一图形2,也即通过采用一张开设有第一图形2的掩膜板6,即可实现对第一子像素10和第二子像素11的蒸镀,从而节约了掩膜板6成本。

[0042] 另外需要说明的是,第一图形2中无需预留两相邻第一子像素10或两相邻第二子像素11之间的间隙,第二图形3中也无需预留四个相邻第三子像素12之间的间隙,从而相对于现有技术中的掩膜图形开口,本实施例中用于形成各个子像素的掩膜图形开口的图形尺寸进一步增加,进而降低了掩膜板6的制作难度,最终降低了蒸镀工艺难度。相邻两第一子像素10或第二子像素11之间的间隙区域在显示驱动时不会加电,从而实现了相邻两第一子像素10或第二子像素11之间的绝缘;同理,相邻四个第三子像素12之间的间隙区域在显示驱动时不会加电,从而实现了相邻四个第三子像素12之间的绝缘。

[0043] 优选的,本实施例中,第一子像素10和第二子像素11的形状为五边形;第三子像素12的形状为矩形。

[0044] 需要说明的是,第一子像素10和第二子像素11的形状也可以为三角形、五边形、梯形、半圆形或六边形等其他形状;第三子像素12的形状也可以为矩形、圆形、扇形、三角形、梯形或六边形等其他形状。

[0045] 本实施例中,第一子像素10为红色子像素,第二子像素11为绿色子像素,第三子像素12为蓝色子像素。三种颜色的子像素可以按照实际需求确定其面积的大小比例,只要能达到其预计的显示效果即可,对三种颜色子像素的面积大小比例不做限定。

[0046] 本实施例中像素单元1中三色子像素的设置,不仅能使该像素单元1按照实际的三色子像素的排布方式进行像素单元1的实际颜色显示,而且还可以通过算法渲染的方式实现像素单元1的颜色显示,即一个像素单元1中可以通过互相借用子像素实现两个像素单元1的显示功能,从而优化显示效果;如一个像素单元1中,一个第一子像素10和一个第三子像素12,再借用一个第二子像素11可以实现一个像素单元1的显示功能;同时,一个第二子像素11和一个第三子像素12,再借用一个第一子像素10可以实现另一个像素单元1的显示功能。

[0047] 实施例2:

[0048] 本实施例提供一种OLED阵列基板,与实施例1不同的是,如图4所示,沿像素单元1排布的行方向和列方向均两两相邻的四个像素单元1中,行相邻的两个像素单元1中的两个第一子像素10沿行方向相邻,列相邻的两个像素单元1中的两个第一子像素10沿列方向相邻,且既行相邻又列相邻的四个第一子像素10彼此相邻且排布形成第四图形4。沿像素单元1排布的行方向和列方向均两两相邻的四个像素单元1中,行相邻的两个像素单元1中的两个第二子像素11沿行方向相邻,列相邻的两个像素单元1中的两个第二子像素11沿列方向相邻,且既行相邻又列相邻的四个第二子像素11彼此相邻且排布形成第四图形4。沿像素单元1排布的行方向和列方向均两两相邻的四个像素单元1中,行相邻的两个像素单元1中的两个第三子像素12沿行方向相邻,列相邻的两个像素单元1中的两个第三子像素12沿列方向相邻,且既行相邻又列相邻的四个第三子像素12彼此相邻且排布形成第二图形3(如图3所示)。

[0049] 第四图形4的图形尺寸为四个相邻第一子像素10或四个相邻第二子像素11的图形尺寸以及其四者之间间隙的图形尺寸之和,即第四图形4的图形尺寸远大于第一子像素10或第二子像素11的图形尺寸,从而使掩膜板上用于对应形成第一子像素10或第二子像素11的掩膜图形开口的图形尺寸相比于现有技术中的掩膜图形开口的图形尺寸增大,进而降低了掩膜板的制作难度,同时降低了蒸镀工艺难度,提升了OLED显示产品的寿命;同时,相比于现有技术中的掩膜图形开口,相邻四个第一子像素10或第二子像素11之间的间隙宽度减小,从而提高了OLED显示产品的分辨率和开口率,进而提升了OLED显示产品的亮度。同理,第二图形3的图形尺寸为四个相邻第三子像素12的图形尺寸以及其四者之间间隙的图形尺寸之和,即第二图形3的图形尺寸远大于第三子像素12的图形尺寸,从而使掩膜板上用于对应形成第三子像素12的掩膜图形开口的图形尺寸相比于现有技术中的掩膜图形开口的图形尺寸增大,进而降低了掩膜板的制作难度,同时降低了蒸镀工艺难度,提升了OLED显示产品的寿命;同时,相比于现有技术中的掩膜图形开口,相邻四个第三子像素12之间的间隙宽度减小,从而提高了OLED显示产品的分辨率和开口率,进而提升了OLED显示产品的亮度;另外,还降低了掩膜板成本。

[0050] 本实施例中OLED阵列基板的其他结构设置与实施例1中相同,此处不再赘述。

[0051] 实施例3:

[0052] 本实施例中提供一种OLED阵列基板,与实施例1-2不同的是,如图5所示,沿像素单元1排布的行方向和列方向均两两相邻的四个像素单元1中,行相邻的两个像素单元1中的两个第三子像素12沿行方向相邻,列相邻的两个像素单元1中的两个第三子像素12沿列方向相邻,且既行相邻又列相邻的四个第三子像素12彼此相邻且排布形成第二图形3(如图3所示)。沿像素单元1排布的行方向和列方向,任意相邻的两个像素单元1中的第一子像素10和第二子像素11沿行方向和列方向分别相邻。

[0053] 其中,第二图形3的图形尺寸为四个相邻第三子像素12的图形尺寸以及其四者之间间隙的图形尺寸之和,即第二图形3的图形尺寸远大于第三子像素12的图形尺寸,从而使掩膜板上用于对应形成第三子像素12的掩膜图形开口的图形尺寸相比于现有技术中的掩膜图形开口的图形尺寸增大,进而降低了掩膜板的制作难度,同时降低了蒸镀工艺难度,提升了OLED显示产品的寿命;同时,相比于现有技术中的掩膜图形开口,相邻四个第三子像素12之间的间隙宽度减小,从而提高了OLED显示产品的分辨率和开口率,进而提升了OLED显示产品的亮度;另外,还降低了掩膜板成本。

[0054] 另外,第一子像素10和第二子像素11在蒸镀时可以通过对应各自实际图形的掩膜板分别蒸镀形成。由于第一子像素10和第二子像素11的图形及大小均相同,所以在蒸镀时,只要采用一张设置有第一子像素10图形的掩膜板即可分别形成第一子像素10和第二子像素11的图形,只要在形成第二子像素11的图形时,将形成第一子像素10图形的掩膜板旋转180°即可形成第二子像素11的图形,从而节约了掩膜板成本。

[0055] 本实施例中OLED阵列基板的其他结构设置与实施例1或2中相同,此处不再赘述。

[0056] 实施例4:

[0057] 本实施例中提供一种OLED阵列基板,与实施例1-3不同的是,如图6所示,沿像素单元1排布的行方向或列方向,任意相邻的两个像素单元1中的两个第三子像素12沿行方向或列方向相邻,且相邻的两个第三子像素12排布形成第三图形5。沿像素单元1排布的行方向,任意相邻的两个像素单元1中的第一子像素10和第二子像素11沿行方向相邻。沿像素单元1排布的列方向,任意相邻的两个像素单元1中的第一子像素10和第二子像素11对角相邻。

[0058] 其中,第三图形5的图形尺寸为两个相邻第三子像素12的图形尺寸以及其二者之间间隙的图形尺寸之和,即第三图形5的图形尺寸远大于第三子像素12的图形尺寸,从而使掩膜板上用于对应形成第三子像素12的掩膜图形开口的图形尺寸相比于现有技术中的掩膜图形开口的图形尺寸增大,进而降低了掩膜板的制作难度,同时降低了蒸镀工艺难度,提升了OLED显示产品的寿命;同时,相比于现有技术中的掩膜图形开口,相邻两第三子像素12之间的间隙宽度减小,从而提高了OLED显示产品的分辨率和开口率,进而提升了OLED显示产品的亮度。

[0059] 另外,第一子像素10和第二子像素11在蒸镀时可以通过对应各自实际图形的掩膜板分别蒸镀形成。由于第一子像素10和第二子像素11的图形及大小均相同,所以在蒸镀时,只要采用一张设置有第一子像素10图形的掩膜板即可分别形成第一子像素10和第二子像素11的图形,只要在形成第二子像素11的图形时,将形成第一子像素10图形的掩膜板旋转180°即可形成第二子像素11的图形,从而节约了掩膜板成本。

[0060] 本实施例中OLED阵列基板的其他结构设置与实施例1-3中任意一个相同,此处不再赘述。

[0061] 实施例1-4的有益效果:实施例1-4所提供的OLED阵列基板,通过使相邻的相同子像素排布形成的图形能通过一个掩膜图形开口形成,能使掩膜板上掩膜图形开口的尺寸增大,并使相邻子像素之间的间隙减小,从而能在不增加掩膜板的制作难度的条件下,提高OLED显示产品的分辨率和开口率,也即能在保证OLED显示产品相同分辨率和开口率的条件下降低掩膜板的制作工艺难度,进而降低子像素的蒸镀工艺难度,提高OLED显示产品良率;还提升了OLED显示产品的亮度和寿命,同时降低了OLED显示产品的制备成本。

[0062] 实施例5:

[0063] 本实施例提供一种显示装置,包括实施例1-4任意一个中的OLED阵列基板。

[0064] 通过采用实施例1-4任意一个中的OLED阵列基板,降低了该显示装置的制作难度,提高了该显示装置的分辨率和开口率,从而提升了该显示装置的亮度和寿命,并降低了该显示装置的制备成本。

[0065] 本实用新型所提供的显示装置可以为,OLED面板、OLED电视、显示器、手机、导航仪等任何具有有机电致发光显示功能的产品或部件。

[0066] 可以理解的是,以上实施方式仅仅是为了说明本实用新型的原理而采用的示例性实施方式,然而本实用新型并不局限于此。对于本领域内的普通技术人员而言,在不脱离本实用新型的精神和实质的情况下,可以做出各种变型和改进,这些变型和改进也视为本实用新型的保护范围。

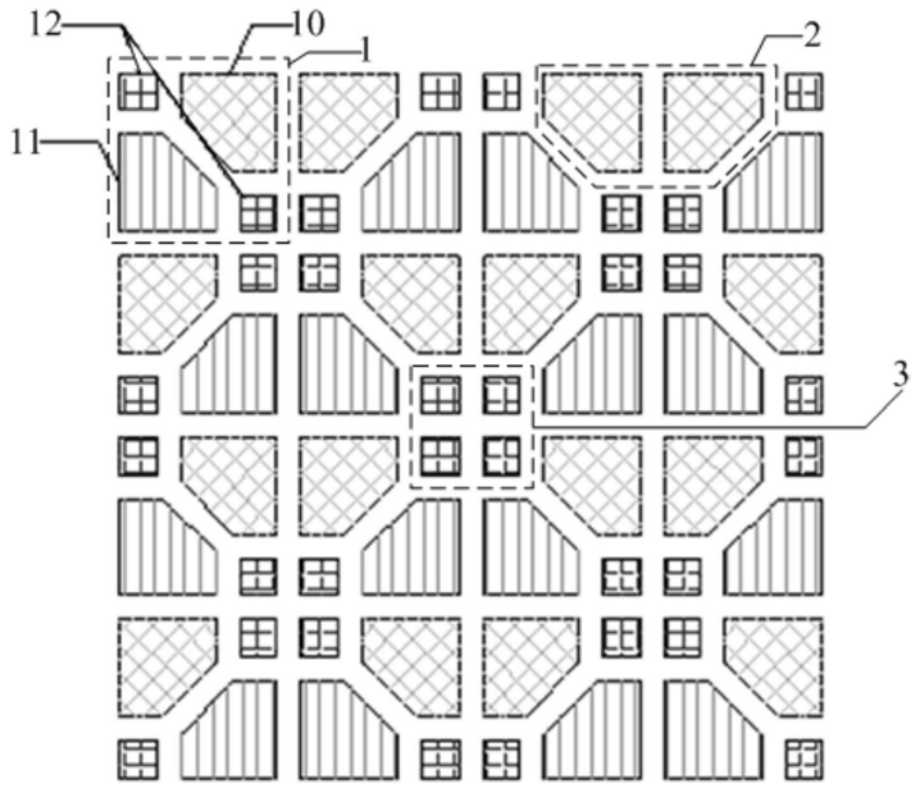


图1

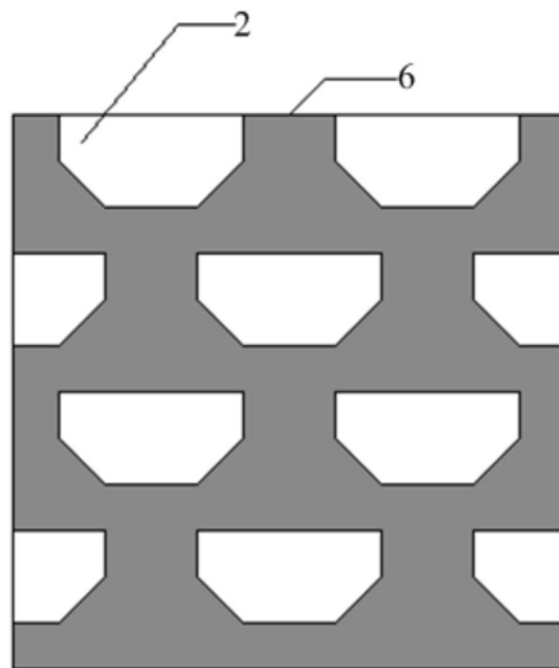


图2

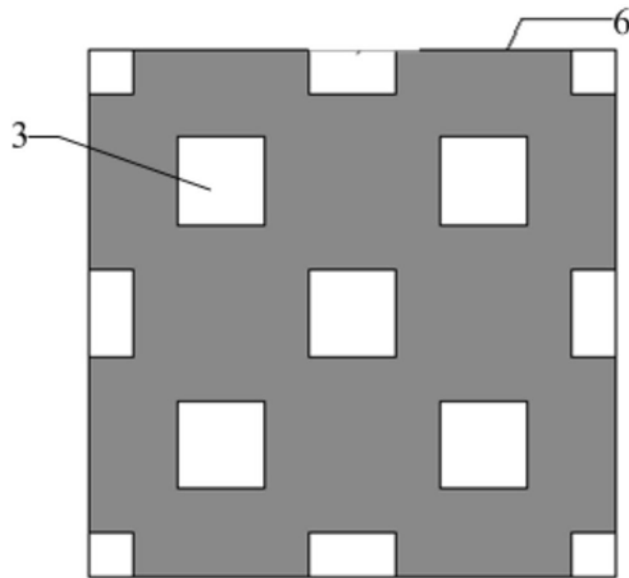


图3

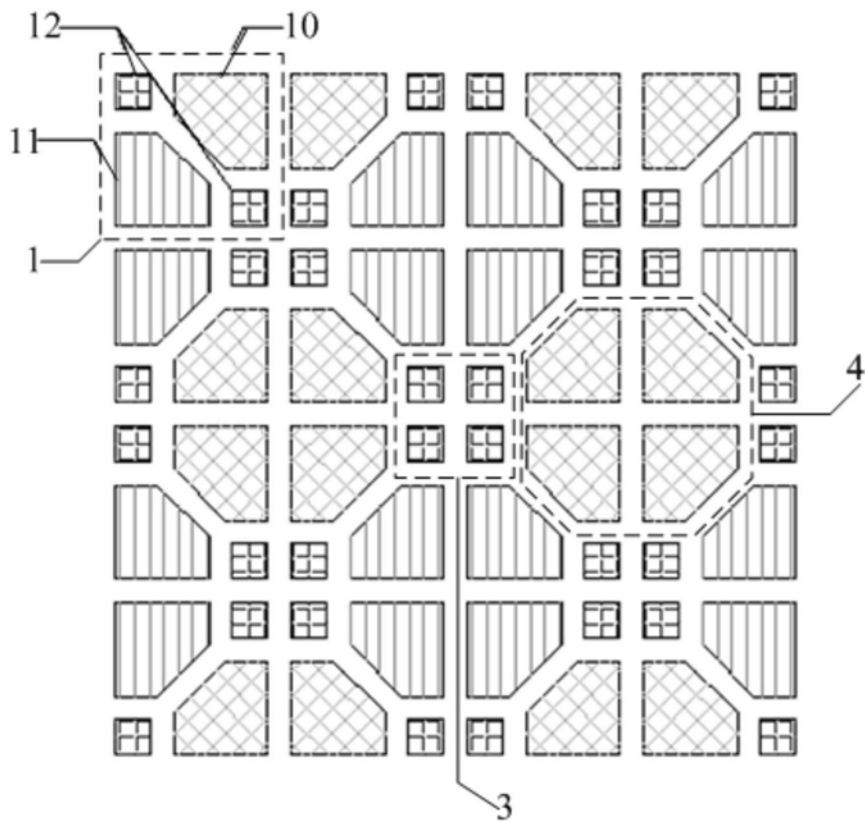


图4

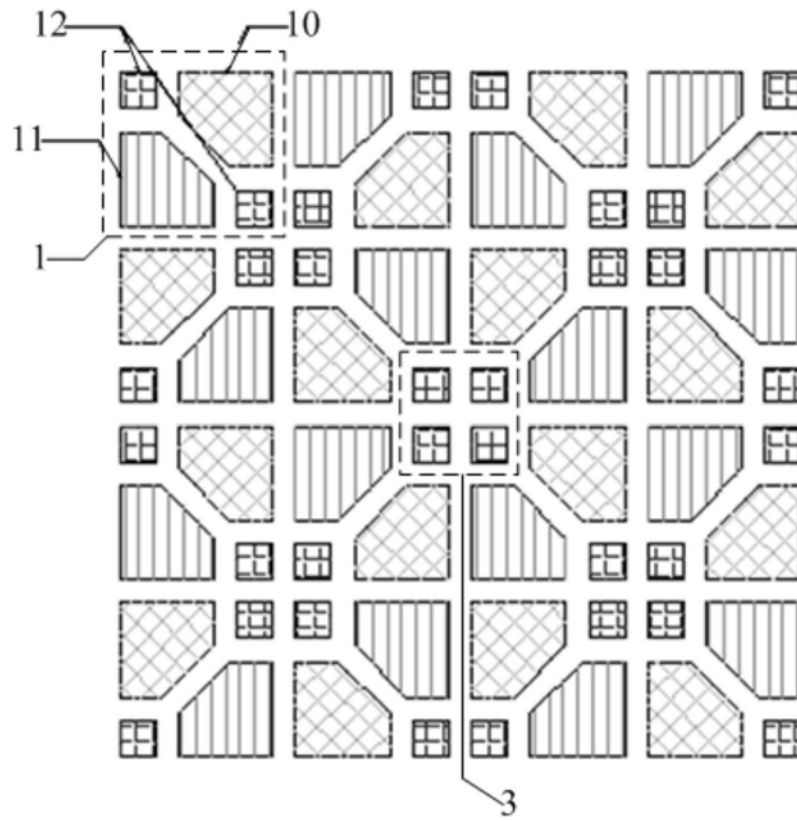


图5

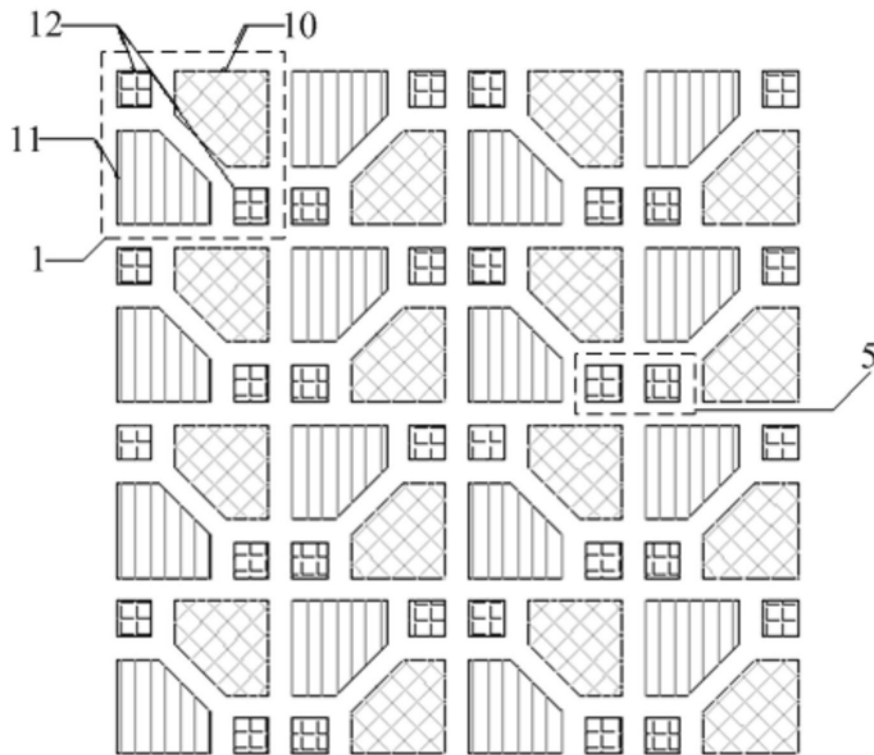


图6

专利名称(译)	一种OLED阵列基板和显示装置		
公开(公告)号	CN206564254U	公开(公告)日	2017-10-17
申请号	CN201720216513.5	申请日	2017-03-07
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	杨忠英 吴建鹏 梁逸南		
发明人	杨忠英 吴建鹏 梁逸南		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/3213 H01L27/3216 H01L27/3218 H01L27/3211 H01L51/56		
代理人(译)	罗瑞芝 陈源		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型提供一种OLED阵列基板和显示装置。该OLED阵列基板包括多个像素单元，多个像素单元排布呈阵列，像素单元包括多个子像素，像素单元阵列中，相邻的相同子像素排布形成的图形能通过一个掩膜图形开口形成。该OLED阵列基板能使掩膜板上掩膜图形开口的尺寸增大，并使相邻子像素之间的间隙减小，从而能在不增加掩膜板的制作难度的条件下，提高OLED显示产品的分辨率和开口率，也即能在保证OLED显示产品相同分辨率和开口率的条件下降低掩膜板的制作工艺难度，进而降低子像素的蒸镀工艺难度，提高OLED显示产品良率；还提升了OLED显示产品的亮度和寿命，同时降低了OLED显示产品的制备成本。

