



(12)发明专利申请

(10)申请公布号 CN 110610975 A

(43)申请公布日 2019.12.24

(21)申请号 201910901604.6

(22)申请日 2019.09.23

(71)申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 杨盛际 陈小川 王辉 黄冠达
卢鹏程 赵云翠 谢东妹

(74)专利代理机构 北京安信方达知识产权代理
有限公司 11262

代理人 曲鹏 解婷婷

(51) Int. Cl.

H01L 27/32(2006.01)

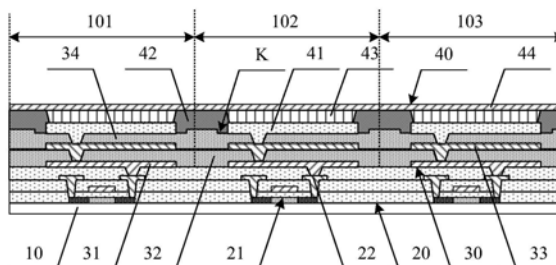
权利要求书2页 说明书11页 附图7页

(54)发明名称

显示基板及其制备方法、显示装置

(57)摘要

本发明提供了一种显示基板及其制备方法、显示装置。显示基板包括叠设的微腔结构层和发光结构层,所述微腔结构层中设置有反射电极,所述微腔结构层的表面上设置有凹槽,所述发光结构层包括设置在所述凹槽内的第一电极,所述第一电极与所述反射电极连接。本发明通过在微腔结构层上形成凹槽,发光结构层的第一电极设置在凹槽内,有效控制了第一电极与微腔结构层之间的断差,不仅解决了现有硅基OLED微显示器制备过程中存在阴极与阳极短路的问题,而且保证了后续蒸镀的表面平整度和均一性要求。



1. 一种显示基板,其特征在于,包括叠设的微腔结构层和发光结构层,所述微腔结构层中设置有反射电极,所述微腔结构层的表面上设置有凹槽,所述发光结构层包括设置在所述凹槽内的第一电极,所述第一电极与所述反射电极连接。

2. 根据权利要求1所述的显示基板,其特征在于,还包括:设置在硅基衬底上的驱动电路层,所述驱动电路层包括驱动晶体管,所述驱动电路层上设置有暴露出所述驱动晶体管的漏电极的第一过孔。

3. 根据权利要求2所述的显示基板,其特征在于,所述微腔结构层包括:

设置在所述驱动电路层上的连接电极,所述连接电极通过所述第一过孔与所述驱动晶体管的漏电极连接;

覆盖所述连接电极的第一绝缘层,所述第一绝缘层上设置有暴露出所述连接电极的第二过孔;

设置在所述第一绝缘层上的反射电极,所述反射电极通过所述第二过孔与连接电极连接;

覆盖所述反射电极的第二绝缘层,所述第二绝缘层远离硅基衬底的表面上设置有凹槽,所述凹槽内设置有暴露出所述反射电极的第三过孔。

4. 根据权利要求3所述的显示基板,其特征在于,所述第一电极设置在所述第二绝缘层的凹槽内,通过所述第三过孔与反射电极连接;所述发光结构层还包括:设置在所述第一电极上出射白光的发光层,以及设置在所述发光层上的第二电极。

5. 根据权利要求1~4任一所述的显示基板,其特征在于,所述凹槽的深度为200埃~600埃。

6. 根据权利要求1~4任一所述的显示基板,其特征在于,所述凹槽在硅基衬底上的正投影包含所述第一电极在硅基衬底上的正投影。

7. 一种显示装置,其特征在于,包括权利要求1~6任一所述的显示基板。

8. 一种显示基板的制备方法,其特征在于,包括:

形成微腔结构层,所述微腔结构层中形成有反射电极,所述微腔结构层的表面上形成有凹槽;

在所述微腔结构层上形成发光结构层,所述发光结构层的第一电极形成在所述凹槽内,且与所述反射电极连接。

9. 根据权利要求8所述的制备方法,其特征在于,形成微腔结构层之前,还包括:

在硅基衬底上形成驱动电路层,所述驱动电路层包括驱动晶体管,所述驱动电路层上形成有暴露出驱动晶体管的漏电极的第一过孔。

10. 根据权利要求9所述的制备方法,其特征在于,形成微腔结构层包括:

在所述驱动电路层上形成连接电极,所述连接电极通过所述第一过孔与驱动晶体管的漏电极连接;

形成覆盖所述连接电极的第一绝缘层,所述第一绝缘层上形成有暴露出所述连接电极的第二过孔;

在所述第一绝缘层上形成反射电极,所述反射电极通过所述第二过孔与连接电极连接;

形成覆盖所述反射电极的第二绝缘层,所述第二绝缘层远离硅基衬底的表面上形成有

凹槽,所述凹槽内形成有暴露出所述反射电极的第三过孔。

11.根据权利要求10所述的制备方法,其特征在于,在所述微腔结构层上形成发光结构层,包括:

在所述第二绝缘层的凹槽内形成第一电极,所述第一电极通过所述第三过孔与反射电极连接;

在所述第一电极上形成出射白光的发光层;

在所述发光层形成第二电极。

12.根据权利要求8~11任一所述的制备方法,其特征在于,所述凹槽的深度为200埃~600埃。

13.根据权利要求8~11任一所述的制备方法,其特征在于,所述凹槽在硅基衬底上的正投影包含所述第一电极在硅基衬底上的正投影。

显示基板及其制备方法、显示装置

技术领域

[0001] 本发明涉及显示技术领域,具体涉及一种有机发光显示基板及其制备方法、显示装置。

背景技术

[0002] 微显示器具有广阔的市场应用空间,特别适合应用于头盔显示器、立体显示镜以及眼睛式显示器等。微显示器处于微电子技术和光电子技术的交叉领域,涉及的技术非常广泛,包括光电子学、微电子学、电子信息学和光学等,是一个涉及物理学、化学、材料学和电子学等多学科的技术领域。其中,有机发光二极管(Organic Light Emitting Diode, OLED)技术和互补金属氧化物半导体(Complementary Metal Oxide Semiconductor, CMOS)技术相结合的硅基OLED微显示器,是光电子产业和微电子产业交叉集成的产品,既可以促进新一代的微型显示的发展,也可以推进硅上有机电子甚至是硅上分子电子的研究和发展。

[0003] 与数字微镜元件(Digital Micromirror Device, DMD)和硅基液晶(Liquid Crystal on Silicon, LCOS)微显示器相比,硅基OLED微显示器具有非常优秀的显示特性,包括亮度高、色彩丰富、驱动电压低、响应速度快、功耗低等,具有非常优秀的用户体验。此外,由于OLED是一种全固态型器件,抗震性能好,工作温度范围宽(-40℃~85℃),非常适合于军事和特殊应用。进一步地,由于OLED属于自发光器件,不需要背光源,视角范围大,厚度薄,有利于减小系统体积,尤其适用于近眼显示系统。

[0004] 实际使用表明,现有硅基OLED微显示器制备过程中存在阴极与阳极短路的问题,且难以修复,降低了产品良品率,增加了生产成本。

发明内容

[0005] 本发明实施例所要解决的技术问题是,提供一种显示基板及其制备方法、显示装置,以解决现有硅基OLED微显示器制备过程中存在阴极与阳极短路的问题。

[0006] 为了解决上述技术问题,本发明实施例提供了一种显示基板,包括叠设的微腔结构层和发光结构层,所述微腔结构层中设置有反射电极,所述微腔结构层的表面上设置有凹槽,所述发光结构层包括设置在所述凹槽内的第一电极,所述第一电极与所述反射电极连接。

[0007] 可选地,还包括:设置在硅基衬底上的驱动电路层,所述驱动电路层包括驱动晶体管,所述驱动电路层上设置有暴露出所述驱动晶体管的漏电极的第一过孔。

[0008] 可选地,所述微腔结构层包括:

[0009] 设置在所述驱动电路层上的连接电极,所述连接电极通过所述第一过孔与所述驱动晶体管的漏电极连接;

[0010] 覆盖所述连接电极的第一绝缘层,所述第一绝缘层上设置有暴露出所述连接电极的第二过孔;

[0011] 设置在所述第一绝缘层上的反射电极,所述反射电极通过所述第二过孔与连接电极连接;

[0012] 覆盖所述反射电极的第二绝缘层,所述第二绝缘层远离硅基衬底的表面上设置有凹槽,所述凹槽内设置有暴露出所述反射电极的第三过孔。

[0013] 可选地,所述第一电极设置在所述第二绝缘层的凹槽内,通过所述第三过孔与反射电极连接;所述发光结构层还包括:设置在所述第一电极上出射白光的发光层,以及设置在所述发光层上的第二电极。

[0014] 可选地,所述凹槽的深度为200埃~600埃。

[0015] 可选地,所述凹槽在硅基衬底上的正投影包含所述第一电极在硅基衬底上的正投影。

[0016] 本发明实施例还提供了一种显示装置,包括前述的显示基板。

[0017] 为了解决上述技术问题,本发明实施例还提供了一种显示基板的制备方法,包括:

[0018] 形成微腔结构层,所述微腔结构层中形成有反射电极,所述微腔结构层的表面上形成有凹槽;

[0019] 在所述微腔结构层上形成发光结构层,所述发光结构层的第一电极形成在所述凹槽内,且与所述反射电极连接。

[0020] 可选地,形成微腔结构层之前,还包括:

[0021] 在硅基衬底上形成驱动电路层,所述驱动电路层包括驱动晶体管,所述驱动电路层上形成有暴露出驱动晶体管的漏电极的第一过孔。

[0022] 可选地,形成微腔结构层包括:

[0023] 在所述驱动电路层上形成连接电极,所述连接电极通过所述第一过孔与驱动晶体管的漏电极连接;

[0024] 形成覆盖所述连接电极的第一绝缘层,所述第一绝缘层上形成有暴露出所述连接电极的第二过孔;

[0025] 在所述第一绝缘层上形成反射电极,所述反射电极通过所述第二过孔与连接电极连接;

[0026] 形成覆盖所述反射电极的第二绝缘层,所述第二绝缘层远离硅基衬底的表面上形成有凹槽,所述凹槽内形成有暴露出所述反射电极的第三过孔。

[0027] 可选地,在所述微腔结构层上形成发光结构层,包括:

[0028] 在所述第二绝缘层的凹槽内形成第一电极,所述第一电极通过所述第三过孔与反射电极连接;

[0029] 在所述第一电极上形成出射白光的发光层;

[0030] 在所述发光层形成第二电极。

[0031] 可选地,所述凹槽的深度为200埃~600埃。

[0032] 可选地,所述凹槽在硅基衬底上的正投影包含所述第一电极在硅基衬底上的正投影。

[0033] 本发明实施例提供了一种显示基板及其制备方法、显示装置,通过在微腔结构层上形成凹槽,发光结构层的第一电极设置在凹槽内,有效控制了第一电极与微腔结构层之间的断差,不仅解决了现有硅基OLED微显示器制备过程中存在阴极与阳极短路的问题,而

且保证了后续蒸镀的表面平整度和均一性要求,提高了产品良品率,降低了生产成本。

[0034] 当然,实施本发明的任一产品或方法并不一定需要同时达到以上所述的所有优点。本发明的其它特征和优点将在随后的说明书实施例中阐述,并且,部分地从说明书实施例中变得显而易见,或者通过实施本发明而了解。本发明实施例的目的和其他优点可通过在说明书、权利要求书以及附图中所特别指出的结构来实现和获得。

附图说明

[0035] 附图用来提供对本发明技术方案的进一步理解,并且构成说明书的一部分,与本申请的实施例一起用于解释本发明的技术方案,并不构成对本发明技术方案的限制。附图中各部件的形状和大小不反映真实比例,目的只是示意说明本发明内容。

[0036] 图1为现有硅基OLED微显示器的结构示意图;

[0037] 图2~5为现有工艺制备阳极和阴极的示意图;

[0038] 图6为本发明实施例显示基板结构示意图;

[0039] 图7为本发明实施例形成驱动电路层图案后的示意图;

[0040] 图8为本发明实施例形成连接电极图案后的示意图;

[0041] 图9为本发明实施例形成第一绝缘层图案后的示意图;

[0042] 图10为本发明实施例形成形成反射电极图案后的示意图;

[0043] 图11为本发明实施例形成第二绝缘层图案后的示意图;

[0044] 图12为本发明实施例形成透明导电薄膜后的示意图;

[0045] 图13为本发明实施例形成光刻胶图案后的示意图;

[0046] 图14为本发明实施例形成形成第一电极图案后的示意图;

[0047] 图15为本发明实施例剥离光刻胶后的示意图;

[0048] 图16为本发明实施例形成发光层和第二电极图案后的示意图;

[0049] 图17为本发明实施例发光层的结构示意图;

[0050] 图18为本发明实施例形成封装层和彩膜层图案后的示意图;

[0051] 图19为本发明实施例显示基板另一实施结构的示意图。

[0052] 附图标记说明:

[0053] 10—硅基衬底; 20—驱动电路层; 21—驱动晶体管;

[0054] 22—漏电极; 30—微腔结构层; 31—连接电极;

[0055] 32—第一绝缘层; 33—反射电极; 34—第三绝缘层;

[0056] 40—发光结构层; 41—第一电极; 42—像素定义层;

[0057] 43—发光层; 44—第二电极; 50—彩膜层;

[0058] 60—引线焊盘; 61—第一连接电极; 62—第二连接电极;

[0059] 101—第一子像素; 102—第二子像素; 103—第三子像素;

[0060] 431—第一发光子层; 432—第一电荷产生层; 433—第二发光子层;

[0061] 434—第二电荷产生层; 435—第三发光子层。

具体实施方式

[0062] 下面结合附图和实施例对本发明的具体实施方式作进一步详细描述。以下实施例

用于说明本发明,但不用来限制本发明的范围。需要说明的是,在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互任意组合。

[0063] 图1为现有硅基OLED微显示器的结构示意图。目前,OLED作为微显示应用时,实现全彩是采用白光+彩膜的方式。如图1所示,硅基OLED微显示器的主体结构包括:硅基衬底、驱动电路层、发光结构层、封装层、彩膜层以及盖板。其中,硅基衬底也称之为IC晶片(IC wafer);驱动电路层包括像素驱动电路、像素电极、阵列栅极驱动电路(Gate Driver on Array,GOA)以及相应的IC驱动电路等,直接制备在硅基衬底上;发光结构层设置在驱动电路层上,包括第一电极、出射白光的发光层和第二电极;封装层覆盖发光结构层;彩膜层设置在封装层上,包括黑矩阵、红(R)色滤光片(Color Filter,CF)、绿(G)色滤光片和蓝(B)色滤光片;盖板覆盖上述结构。硅基OLED微显示器采用白光+彩膜的方式主要是为了实现高分辨率(Pixels Per Inch,PPI),以满足作为头盔显示器PPI大于2000的要求。虽然高精度掩膜板(Fine Metal Mask,FMM)工艺也能够实现全彩,但该工艺只能实现PPI小于800的OLED,无法适用于高PPI的硅基OLED微显示器。

[0064] 经本申请发明人研究发现,现有硅基OLED微显示器制备过程中存在阴极与阳极短路的问题,是由于制备过程中出现较大断差造成的。图2~5为现有工艺制备阳极和阴极的示意图。现有制备阳极和阴极的流程包括:在绝缘层100上沉积一层透明导电薄膜200,在透明导电薄膜200上涂覆一层光刻胶300,如图2所示。随后,通过掩膜、曝光和显影,形成光刻胶图案,如图3所示。随后,采用干刻工艺刻蚀未被光刻胶300遮挡的透明导电薄膜200,形成阳极400图案,刻蚀过程会造成刻蚀区域的绝缘层100出现刻蚀损耗(loss etch),通常刻蚀损耗的深度h约为200埃~300埃,如图4所示。这样,加上透明导电薄膜自身的厚度,便使得阳极400与绝缘层100之间的断差将达到900埃~1000埃左右。然后,依次形成像素定义层500和发光层600,最后形成阴极700时,由于阴极700很薄,当阳极400与绝缘层100之间的断差较大时,会导致像素定义层500未能完全覆盖住阳极400,使后续形成的阴极700在坡度位置会搭接在阳极400的边缘尖角处,造成阳极400和阴极600短路,如图5所示。

[0065] 为了解决现有硅基OLED微显示器制备过程中存在阴极与阳极短路的问题,本发明实施例提供了一种应用于硅基OLED微显示器的有机发光显示基板。本发明实施例显示基板包括叠设的微腔结构层和发光结构层,所述微腔结构层中设置有反射电极,所述微腔结构层的表面上设置有凹槽,所述发光结构层包括设置在所述凹槽内的第一电极,所述第一电极与所述反射电极连接。

[0066] 图6为本发明实施例显示基板的结构示意图,示意了一种顶发射结构有机发光显示基板的三个子像素。三个子像素包括周期性排列的第一子像素101、第二子像素102和第三子像素103,第一子像素101、第二子像素102和第三子像素103分别用于出射第一颜色光、第二颜色光和第三颜色光,构成一个像素单元。如图6所示,本发明实施例显示基板包括:

[0067] 硅基衬底10;

[0068] 设置在硅基衬底10上的驱动电路层20,每个子像素的驱动电路层20包括驱动晶体管21,每个子像素的驱动电路层20上设置有暴露出该子像素的驱动晶体管21的漏电极22的第一过孔;

[0069] 设置在驱动电路层20上的微腔结构层30,微腔结构层30包括:设置在每个子像素的驱动电路层20上的连接电极31,每个子像素的连接电极31通过该子像素的第一过孔与该

子像素的驱动晶体管21的漏电极22连接；覆盖连接电极31的第一绝缘层32，每个子像素的第一绝缘层32上设置有第二过孔，每个子像素的第二过孔暴露出该子像素的连接电极31；设置在每个子像素的第一绝缘层32上的反射电极33，每个子像素的反射电极33通过该子像素的第二过孔与该子像素的连接电极31连接；覆盖反射电极33的第二绝缘层34，每个子像素的第二绝缘层34上设置有凹槽K和第三过孔，第三过孔开设在凹槽K内，每个子像素的第三过孔暴露出该子像素的反射电极33；

[0070] 设置在微腔结构层30上的发光结构层40，发光结构层40包括：设置在第二绝缘层34的凹槽K内的透明的第一电极41，每个子像素的第一电极41通过第三过孔与该子像素的反射电极33连接；设置在第二绝缘层34上的像素定义层42，像素定义层42在每个子像素限定出开口区域，开口区域露出第一电极41；设置在开口区域的出射白光的发光层43；设置在发光层43上的半透半反的第二电极44。

[0071] 其中，凹槽K在硅基衬底10上的正投影包含反射电极33在硅基衬底10上的正投影。

[0072] 本发明实施例提供了一种显示基板，通过在微腔结构层上形成凹槽，发光结构层的第一电极设置在凹槽内，有效控制了第一电极与微腔结构层之间的断差，不仅解决了现有硅基OLED微显示器制备过程中存在阴极与阳极短路的问题，而且保证了后续蒸镀的表面平整度和均一性要求，提高了产品良品率，降低了生产成本。

[0073] 下面通过本发明实施例显示基板的制备过程详细说明本发明实施例的技术方案。本发明实施例中所说的“构图工艺”包括沉积膜层、涂覆光刻胶、掩模曝光、显影、刻蚀、剥离光刻胶等处理，是相关技术中成熟的制备工艺。沉积可采用溅射、蒸镀、化学气相沉积等已知工艺，涂覆可采用已知的涂覆工艺，刻蚀可采用已知的方法，在此不做具体的限定。在本发明实施例的描述中，需要理解的是，“薄膜”是指将某一种材料在基底上利用沉积或涂覆工艺制作出的一层薄膜。若在整个制作过程当中该“薄膜”无需构图工艺或光刻工艺，则该“薄膜”还可以称为“层”。若在整个制作过程当中该“薄膜”还需构图工艺或光刻工艺，则在构图工艺前称为“薄膜”，构图工艺后称为“层”。经过构图工艺或光刻工艺后的“层”中包含至少一个“图案”。

[0074] (1) 形成硅基衬底10，形成硅基衬底10的制程可以采用相关技术成熟的IC晶片制程，这里不再赘述。

[0075] (2) 形成驱动电路层20。本实施例驱动电路层20的结构与现有像素驱动电路的结构相同，驱动电路层20包括多条栅线和多条数据线，多条栅线和多条数据线垂直交叉限定出多个矩阵排布的子像素，3个子像素组合一个像素单元，每个子像素包括驱动晶体管21在内的多个薄膜晶体管(Thin Film Transistor, TFT)。本实施例中，一个像素单元包括第一子像素101、第二子像素102和第三子像素103。当然，本实施例方案也适用于一个像素单元包括4个子像素情形。本实施例中，形成驱动电路层20可以采用相关成熟的像素驱动电路制备过程。例如，制备过程可以包括：通过构图工艺在每个子像素的硅基衬底10上制备出有源层，随后形成覆盖有源层的第一绝缘层，在每个子像素的第一绝缘层上形成栅线和栅电极，随后形成覆盖栅线和栅电极的第二绝缘层，在每个子像素的第二绝缘层上形成数据线、源电极和漏电极，形成覆盖数据线、源电极和漏电极的第三绝缘层，每个子像素的第三绝缘层上开设有暴露出驱动晶体管21的漏电极22的第一过孔K1，如图7所示。其中，栅电极、有源层、源电极和漏电极构成薄膜晶体管，薄膜晶体管可以是底栅结构，也可以是顶栅结构，在

此不做具体的限定。

[0076] (3) 形成连接电极图案。形成连接电极图案包括：在形成前述图案的衬底上沉积第一金属薄膜，通过构图工艺对第一金属薄膜进行构图，在每个子像素的驱动电路层20上形成连接电极31图案，每个子像素的连接电极31通过该子像素的第一过孔K1与该子像素的驱动晶体管21的漏电极22连接，如图8所示。其中，第一金属薄膜可以采用金属材料，如银Ag、铜Cu、铝Al、钼Mo等，或上述金属的合金材料。本实施例中，第一金属薄膜采用Cu/Al/Cu多层金属结构。

[0077] (4) 形成第一绝缘层图案。形成第一绝缘层图案包括：在形成前述图案的衬底上沉积第一绝缘薄膜，通过构图工艺对第一绝缘薄膜进行构图，形成覆盖连接电极31的第一绝缘层32图案，每个子像素的第一绝缘层32上形成有第二过孔K2，每个子像素的第二过孔K2暴露出该子像素的连接电极31，如图9所示。

[0078] (5) 形成反射电极图案。形成反射电极图案包括：在形成前述图案的衬底上沉积第二金属薄膜，通过构图工艺对第二金属薄膜进行构图，在第一绝缘层32上形成反射电极33图案，每个子像素的反射电极33通过该子像素的第二过孔K2与该子像素的连接电极31连接，如图10所示。其中，第二金属薄膜可以采用金属材料，如银Ag、铜Cu、铝Al、钼Mo等，或上述金属的合金材料。本实施例中，第二金属薄膜采用铝Al。

[0079] (6) 形成第二绝缘层图案。形成第二绝缘层图案包括：在形成前述图案的衬底上沉积第二绝缘薄膜，通过构图工艺对第二绝缘薄膜进行构图，形成覆盖反射电极33的第二绝缘层34图案，第二绝缘层34上形成有凹槽K和第三过孔K3，每个子像素的凹槽K开设在反射电极33所在区域，每个子像素的第三过孔K3开设在凹槽K内，每个子像素的第三过孔K3暴露出该子像素的反射电极33，如图11所示。其中，凹槽K开设在反射电极33所在区域是指，凹槽K在硅基衬底10上的正投影包含反射电极33在硅基衬底10上的正投影。由于后续形成第一电极过程中，会造成相邻第一电极之间区域的第二绝缘层损失一定厚度，导致第一电极与第二绝缘层之间较大的断差，为了消除或减小后续工艺因刻蚀损耗造成的断差，本发明实施例提出了在第二绝缘层34上开设凹槽K的方案。本发明实施例在第二绝缘层34上开设凹槽K，相当于在微腔结构层中的第二绝缘层34上进行了增高处理工艺，对于凹槽K的底部表面，相当于在凹槽K之间形成了凸起结构，凸起结构位于后续形成的第一电极之间，即在形成第一电极之前预先在第一电极之间的区域形成凸起结构，利用凸起结构较厚的绝缘层，弥补后续制备第一电极工艺的刻蚀损耗。本发明实施例中，凹槽K的深度（即凸起的高度）H可以为200埃~600埃，凹槽K的宽度L可以为反射电极33宽度的1.1倍~1.3倍。优选地，凹槽K的深度H为300埃~500埃，凹槽K的宽度为反射电极33宽度的1.15~1.2倍。其中，第一绝缘薄膜和第二绝缘薄膜可以采用硅氧化物SiO_x或硅氮化物SiN_x，优选地采用二氧化硅SiO₂。本发明实施例中，连接电极31、第一绝缘层32、反射电极33和第二绝缘层34一起作为微腔结构层。

[0080] 本发明实施例中，每个子像素微腔结构层中的反射电极用于与后续形成的第二电极构成微腔结构。由于反射电极的强反射效应，使得发光层直接出射的光线与反射电极反射的光线相互干涉，不仅可以提高出射光的色域，而且可以强化出射光的亮度。微腔效应需满足 $\delta = 2j(\lambda/2) = 2nd\cos\theta$ ，其中， δ 为微腔相位差， j 为整数， λ 为出射光波长， n 为微腔中介质的平均折射率， d 为微腔腔长， θ 为反射角。从上述微腔光程差的公式可以看出，微腔腔

长 d 与出射光波长 λ 呈正比,微腔腔长随着对应子像素出射光线的波长的增大而增大,由于光线的波长又与光线的颜色相对应,进而可以获得不同出光色的子像素发生强微腔效应时所需的微腔腔长。在具体实施时,可以根据实际需要来设置微腔腔长,此处并不对微腔腔长的长度进行限定,可以通过光学模拟计算出不同出光色在形成强微腔效应时需要的微腔腔长。此外,可以设置发光层的位置满足:发光层至反射电极间往返光程的相位变化为 2π 的整数倍,以获得增强干涉并使出光最优化。

[0081] (7) 形成第一电极图案。形成第一电极图案包括:在形成前述图案的衬底上沉积一层透明导电薄膜200,在透明导电薄膜200上涂覆一层光刻胶300,如图12所示。随后,通过掩膜、曝光和显影,形成光刻胶图案,如图13所示。随后,采用干刻工艺刻蚀未被光刻胶300遮挡的透明导电薄膜200,形成第一电极41图案,如图14所示。最后,剥离剩余的光刻胶,完成第一电极41图案的制备,如图15所示。本实施例中,第一电极为透明阳极。

[0082] 如图12~15所示,考虑到在刻蚀第一电极过程中,未被光刻胶遮挡的区域(第一电极之间区域)的第二绝缘层34会被刻蚀掉部分厚度,本发明实施例在第一电极之间区域预先设置了较厚的第二绝缘层34,较厚的第二绝缘层34部分形成凸起结构,刻蚀第一电极过程中,只是凸起结构的大部分被刻蚀掉或完全被刻蚀掉,因此第二绝缘层34的这种刻蚀损耗并未增加第一电极41与第二绝缘层34之间的断差,因而可以有效消除因较大断差导致的第一电极和第二电极出现短路情况。在凹槽内形成第一电极,通过设计凹槽的深度,还可以进一步减小断差,将断差控制在300~400埃以下,甚至可以设计第一电极刻蚀完成后,第一电极之间的第二绝缘层的表面与第一电极的表面平齐,即第一电极与第二绝缘层之间没有断差。

[0083] (8) 形成发光层和第二电极图案。形成发光层和第二电极图案包括:在形成前述图案的衬底上涂覆像素定义薄膜,采用掩膜、曝光和显影后形成像素定义层(Pixel Define Layer, PDL) 42图案,像素定义层42在每个子像素限定出开口区域,开口区域露出第一电极41。随后,在每个子像素的开口区域形成发光层43,每个子像素的发光层43的结构相同。最后,在形成前述图案的衬底上沉积半透半反金属薄膜,形成第二电极44,如图16所示。本申请实施例形成像素定义层、发光层和第二电极图案的过程与相关成熟的制备过程相同,这里不再赘述。本实施例中,第二电极为半透半反阴极。

[0084] 由于本发明实施例通过前序工艺控制了第一电极41与第二绝缘层34之间较小的断差,因而使得后续形成的像素定义层42可以完全覆盖住第一电极41,避免了第一电极41的外露,进而使得后续形成的第二电极44不会与第一电极41接触,避免了第一电极41和第二电极43出现短路情况。此外,第一电极41与第二绝缘层34之间较小的断差,使得显示基板的表面平整度比较好,保证了后续蒸镀的表面平整度和均一性要求,能够获得蒸镀的最佳效果,提高了显示品质。

[0085] 图17为本发明实施例发光层的结构示意图。如图17所示,本实施例发光层的主体结构包括在第一电极41与第二电极44之间依次叠设的第一发光子层431、第一电荷产生层432、第二发光子层433、第二电荷产生层434和第三发光子层435。其中,第一发光子层431用于出射第一颜色光,包括依次叠设的第一空穴传输层(HTL) 4311、第一发光材料层(EML) 4312和第一电子传输层(ETL) 4313。第二发光子层433用于出射第二颜色光,包括依次叠设的第二空穴传输层4331、第二发光材料层4332和第二电子传输层4333。第三发光子层435用

于出射第三颜色光,包括依次叠设的第三空穴传输层4351、第三发光材料层4352和第三电子传输层4353。第一电荷产生层432设置在第一发光子层431与第二发光子层433之间,用于将两个发光子层串联起来,实现载流子的传递。第二电荷产生层434设置在第二发光子层433与第三发光子层435之间,用于将两个发光子层串联起来,实现载流子的传递。由于本实施例发光层包括出射第一颜色光的第一发光材料层、出射第二颜色光的第二发光材料层和出射第三颜色光的第三发光材料层,因而发光层最终出射的光为混合光。例如,可以设置第一发光材料层是出射红光的红光材料层,第二发光材料层是出射绿光的绿光材料层,第三发光材料层是出射蓝光的蓝光材料层,因而发光层最终出射白光。

[0086] 需要说明的是,图16所示的发光层仅仅是一种示例结构,本发明在此不做具体限定。实际实施时,可以根据实际需要设计发光层的结构。例如,每个发光子层中,为了提高电子和空穴注入发光材料层的效率,还可以设置空穴注入层(HIL)和电子注入层(EIL)。又如,为了简化发光层的结构,可以取消第一电子传输层4313、第一电荷产生层432和第二空穴传输层4331,即第二发光材料层4332直接设置在第一发光材料层4312上。

[0087] (9) 形成封装层和彩膜层图案。形成封装层和彩膜层图案包括:在形成前述图案的衬底上,通过沉积无机材料和/或涂覆有机材料,形成密封发光结构层的封装层。随后,通过涂覆彩色树脂薄膜、掩膜、曝光和显影,在封装层上形成彩膜层50图案,彩膜层50包括位于第一子像素101中的第一彩色滤光片、位于第二子像素102中的第二彩色滤光片和位于第三子像素103中的第三彩色滤光片,如图18所示。其中,第一彩色滤光片仅允许透过第一颜色光,过滤掉其它颜色光;第二彩色滤光片仅允许透过第二颜色光,过滤掉其它颜色光;第三彩色滤光片仅允许透过第三颜色光,过滤掉其它颜色光。实际实施时,形成彩膜层图案还可以包括形成相应的黑矩阵等结构。

[0088] 通过上述制备过程,即完成本发明实施例显示基板的制备。通过本发明实施例上述过程制备的显示基板的主体结构包括:在硅基衬底10上叠设的驱动电路层20、微腔结构层30、发光结构层40和彩膜层50。其中,驱动电路层20设置在硅基衬底10上,包括驱动晶体管。微腔结构层30设置在驱动电路层20上,每个子像素的微腔结构层30包括连接电极和反射电极。发光结构层40设置在微腔结构层30上,包括在微腔结构层30上依次设置的透明的第一电极41、出射白光的发光层43和半透半反的第二电极44。彩膜层50设置在覆盖发光结构层40的封装层上,每个子像素的彩膜层50包括彩色滤光片,三个子像素的彩色滤光片分别允许透过一种颜色光。

[0089] 如图7~18所示,本发明实施例显示基板包括:

[0090] 硅基衬底10;

[0091] 设置在硅基衬底10上的驱动电路层20,每个子像素的驱动电路层20包括驱动晶体管21,每个子像素的驱动电路层20上设置有暴露出该子像素的驱动晶体管21的漏电极22的第一过孔K1;

[0092] 设置在驱动电路层20上的微腔结构层30,微腔结构层30包括:

[0093] 设置在每个子像素的驱动电路层20上的连接电极31,每个子像素的连接电极31通过该子像素的第一过孔K1与该子像素的驱动晶体管21的漏电极22连接;

[0094] 覆盖连接电极31的第一绝缘层32,每个子像素的第一绝缘层32上设置有第二过孔K2,每个子像素的第二过孔K2暴露出该子像素的连接电极31;

[0095] 设置在每个子像素的第一绝缘层32上的反射电极33,每个子像素的反射电极33通过该子像素的第二过孔K2与该子像素的连接电极31连接;

[0096] 覆盖反射电极33的第二绝缘层34,每个子像素的第二绝缘层34上设置有凹槽K和第三过孔K3,凹槽K在硅基衬底10上的正投影包含反射电极33在硅基衬底10上的正投影,第三过孔K3开设在凹槽K内,每个子像素的第三过孔K3暴露出该子像素的反射电极33;

[0097] 设置在微腔结构层30上的发光结构层40,发光结构层40包括:

[0098] 设置在第二绝缘层34的凹槽K内的透明的第一电极41,每个子像素的第一电极41通过第三过孔K3与该子像素的反射电极33连接;

[0099] 设置在第二绝缘层34上的像素定义层42,像素定义层42在每个子像素限定出开口区域,开口区域露出第一电极41;

[0100] 设置在开口区域的出射白光的发光层43;

[0101] 设置在发光层43上的半透半反的第二电极44;

[0102] 设置在发光结构层40上的封装层;

[0103] 设置在封装层上的彩膜层50,包括:

[0104] 设置在第一子像素101的第一彩色滤光片,第一彩色滤光片仅允许透过第一颜色光;设置在第二子像素102中的第二彩色滤光片,第二彩色滤光片仅允许透过第二颜色光;设置在第三子像素103中的第三彩色滤光片,第三彩色滤光片仅允许透过第三颜色光。

[0105] 通过本发明实施例显示基板的结构及其制备过程可以看出,本实施例通过在制备微腔结构层中采用增高工艺,预先在第一电极之间的区域形成凸起结构,利用凸起结构较厚的绝缘层,弥补后续形成第一电极过程中的刻蚀损耗,有效控制了第一电极与微腔结构层之间的断差,不仅避免了第一电极和第二电极出现短路情况,解决了现有硅基OLED微显示器制备过程中存在阴极与阳极短路的问题,而且保证了后续蒸镀的表面平整度和均一性要求,能够获得蒸镀的最佳效果,提高了显示品质。

[0106] 同时,本发明实施例制备显示基板可以采用现有成熟的工艺设备和工艺流程,不需要集成电路专业(Foundry)生产厂,也不需要采用昂贵的FMM工艺,有效降低了生产成本,工艺兼容性好,工艺可实现性高,实用性强。

[0107] 此外,本发明实施例采用OLED+CF结构可以满足高PPI的要求,通过设置包括反射电极的微腔结构层,提高了出射光的色域和亮度。每个子像素中对光线进行反射的反射电极与对光线进行半透半反的第二电极之间构成微腔结构,使发光层直接出射的光线与反射电极反射的光线相互干涉,不仅可以提高出射光的色域,而且可以强化出射光的亮度,使得本发明实施例显示基板既可以满足高PPI要求,又能够获得高色域和高亮度,适合应用于头盔显示、立体显示以及眼睛式显示等领域,具有良好的应用前景。

[0108] 图19为本发明实施例显示基板另一实施结构的示意图。本实施结构是前述实施结构的一种扩展。如图19所示,本实施结构显示基板包括显示区域和边框区域,显示区域的主体结构与所述实施结构相同。边框区域包括引线结构层,引线结构层中设置有引线焊盘60,引线焊盘60与显示区域的驱动晶体管21的漏电极22同层设置,且通过同一次构图工艺形成,引线结构层上开设有暴露出引线焊盘60的第一引线过孔,第一引线过孔与显示区域的第一过孔同步形成。第一连接电极61设置在引线结构层上,通过第一引线过孔与引线焊盘60连接,第一连接电极61与显示区域的连接电极31同层设置,且通过同一次构图工艺形成。

第一绝缘层32覆盖第一连接电极61,其上开设有暴露出第一连接电极61的第二引线过孔,第二引线过孔与显示区域的第二过孔同步形成。第二连接电极62设置在第一绝缘层32上,通过第二引线过孔与第一连接电极61连接,第二连接电极62与显示区域的反射电极33同层设置,且通过同一次构图工艺形成。第二绝缘层34覆盖第二连接电极62,其上开设有暴露出第二连接电极62的第三引线过孔,第三引线过孔与显示区域的凹槽和第三过孔同步形成。

[0109] 本实施结构的制备过程与前述实施结构相同,边框区域的结构层与显示区域的结构层同步形成,这里不再赘述。

[0110] 基于前述实施例的技术构思,本发明实施例还提供了一种应用于硅基OLED微显示器的有机发光显示基板的制备方法。本发明实施例显示基板的制备方法包括:

[0111] S1、形成微腔结构层,所述微腔结构层中形成有反射电极,所述微腔结构层的表面上形成有凹槽;

[0112] S2、在所述微腔结构层上形成发光结构层,所述发光结构层的第一电极形成在所述凹槽内,且与所述反射电极连接。

[0113] 其中,步骤S1之前,还包括:

[0114] 在硅基衬底上形成驱动电路层,所述驱动电路层包括驱动晶体管,所述驱动电路层上形成有暴露出驱动晶体管的漏电极的第一过孔。

[0115] 其中,步骤S1包括:

[0116] 在所述驱动电路层上形成连接电极,所述连接电极通过所述驱动电路层上的第一过孔与驱动晶体管的漏电极连接;

[0117] 形成覆盖所述连接电极的第一绝缘层,所述第一绝缘层上形成有暴露出所述连接电极的第二过孔;

[0118] 在所述第一绝缘层上形成反射电极,所述反射电极通过所述第一绝缘层上的第二过孔与连接电极连接;

[0119] 形成覆盖所述反射电极的第二绝缘层,所述第二绝缘层远离硅基衬底的表面上形成有凹槽,所述凹槽内形成有暴露出所述反射电极的第三过孔。

[0120] 其中,步骤S2包括:

[0121] 在所述第二绝缘层的凹槽内形成第一电极,所述第一电极通过所述第二绝缘层上的第三过孔与反射电极连接;

[0122] 在所述第一电极上形成出射白光的发光层;

[0123] 在所述发光层形成第二电极。

[0124] 其中,所述凹槽的深度为200埃~600埃。

[0125] 其中,所述凹槽在硅基衬底上的正投影包含所述第一电极在硅基衬底上的正投影。

[0126] 其中,所述凹槽的宽度为第一电极宽度的1.1倍~1.3倍。

[0127] 其中,所述制备方法还包括:在所述发光结构层上形成彩膜层。

[0128] 本实施例显示基板的制备过程已在前述实施例中详细说明,这里不再赘述。

[0129] 本发明实施例提供了一种显示基板的制备方法,通过在微腔结构层上形成凹槽,发光结构层的第一电极设置在凹槽内,有效控制了第一电极与微腔结构层之间的断差,不仅解决了现有硅基OLED微显示器制备过程中存在阴极与阳极短路的问题,而且保证了后续

蒸镀的表面平整度和均一性要求,提高了产品良品率,降低了生产成本。

[0130] 本发明实施例还提供了一种显示装置,包括前述的显示基板。显示装置作为硅基OLED微显示器,可以应用于头盔显示器、立体显示镜以及眼睛式显示器等。

[0131] 在本发明实施例的描述中,需要理解的是,术语“中部”、“上”、“下”、“前”、“后”、“竖直”、“水平”、“顶”、“底”“内”、“外”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本发明和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本发明的限制。

[0132] 在本发明实施例的描述中,需要说明的是,除非另有明确的规定和限定,术语“安装”、“相连”、“连接”应做广义理解,例如,可以是固定连接,也可以是可拆卸连接,或一体地连接;可以是机械连接,也可以是电连接;可以是直接相连,也可以通过中间媒介间接相连,可以是两个元件内部的连通。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本发明中的具体含义。

[0133] 虽然本发明所揭露的实施方式如上,但所述的内容仅为便于理解本发明而采用的实施方式,并非用以限定本发明。任何本发明所属领域内的技术人员,在不脱离本发明所揭露的精神和范围的前提下,可以在实施的形式及细节上进行任何的修改与变化,但本发明的专利保护范围,仍须以所附的权利要求书所界定的范围为准。

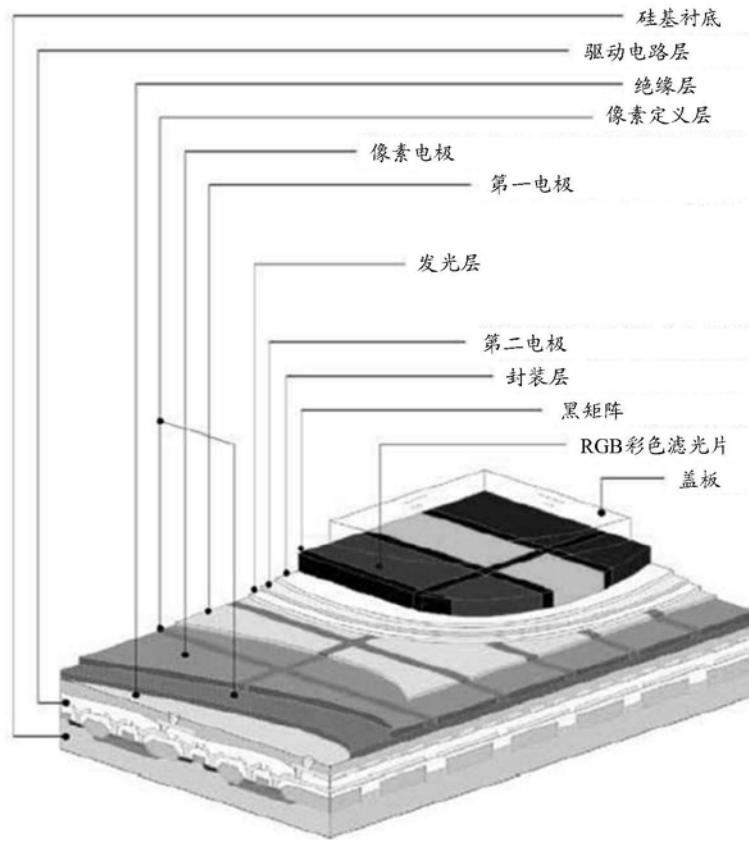


图1

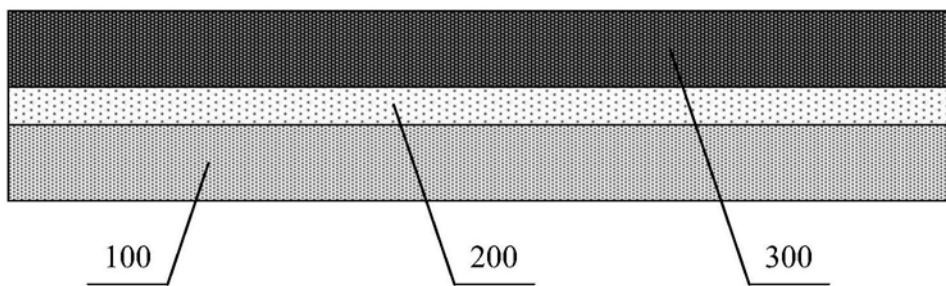


图2

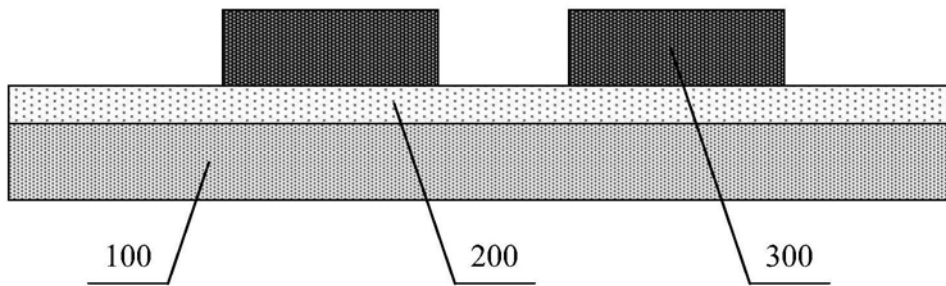


图3

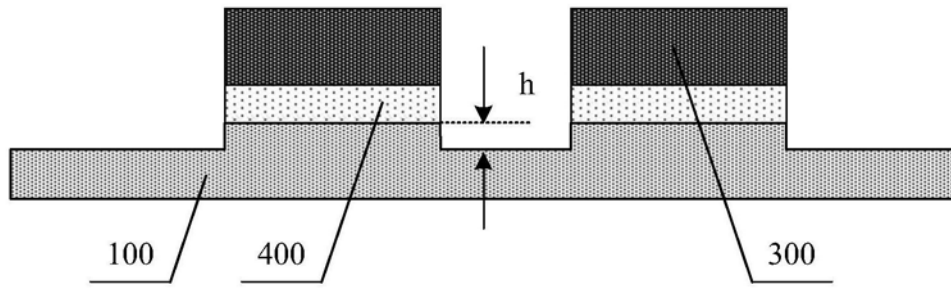


图4

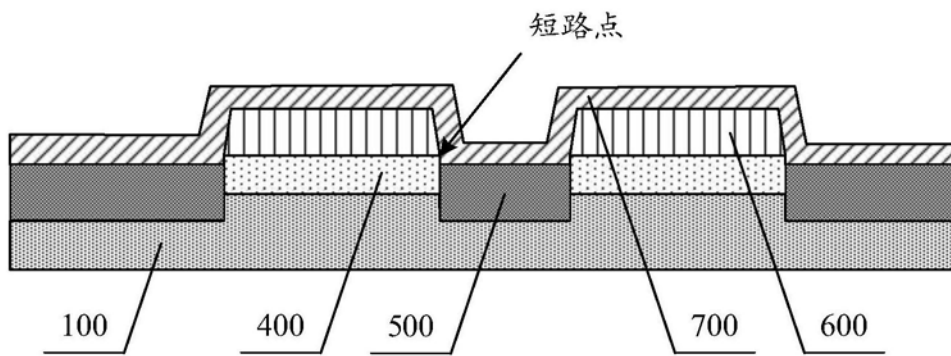


图5

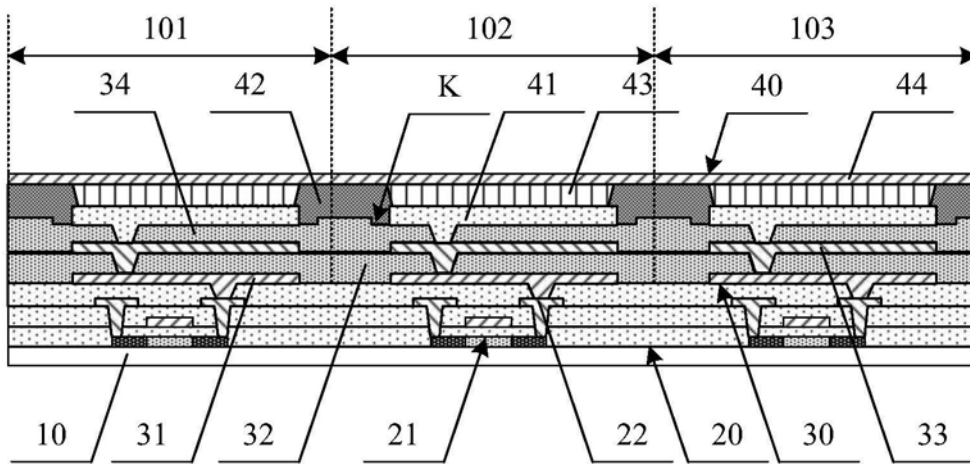


图6

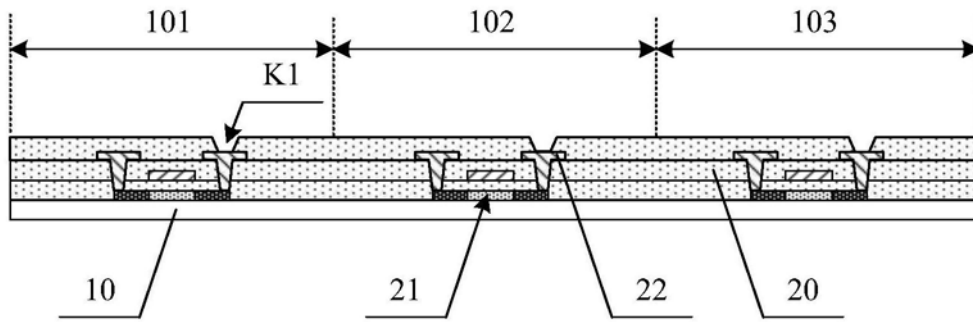


图7

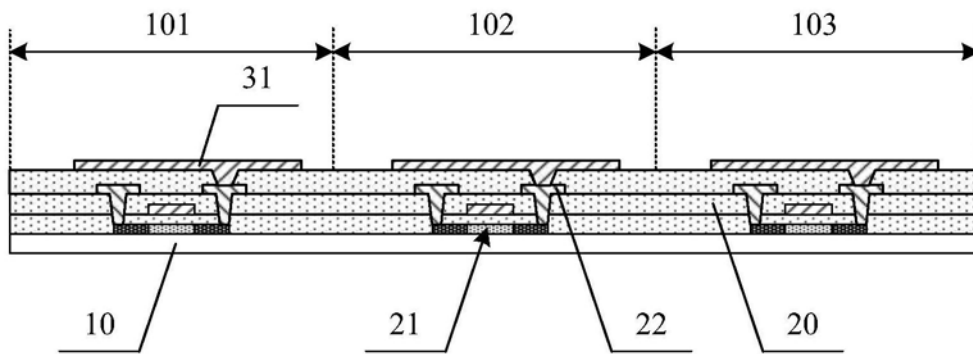


图8

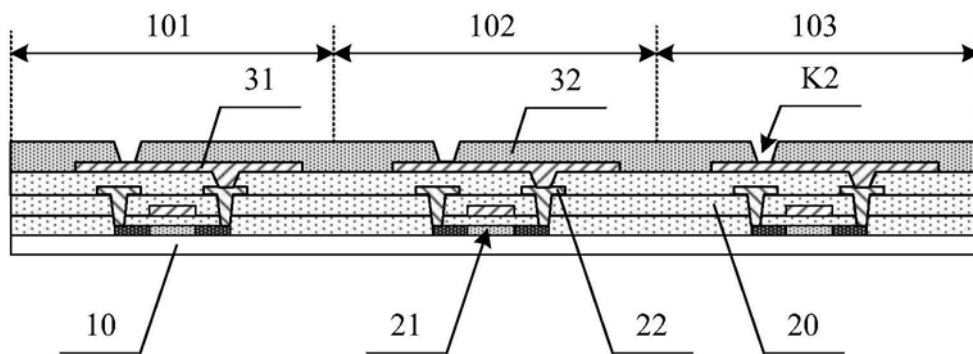


图9

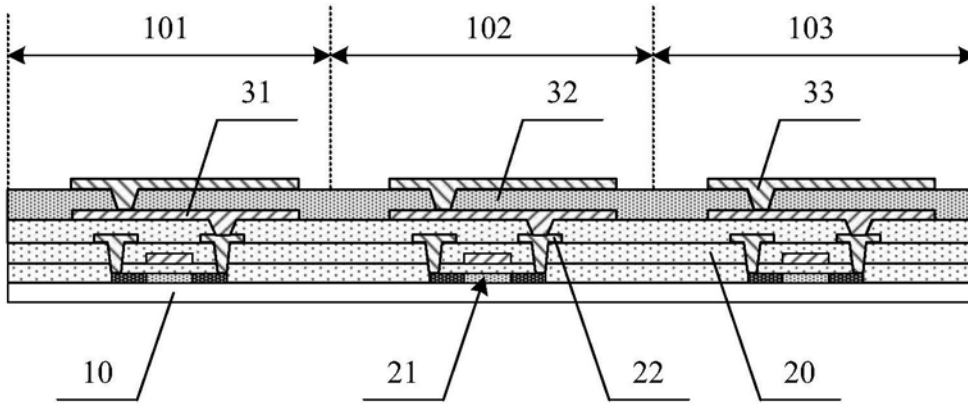


图10

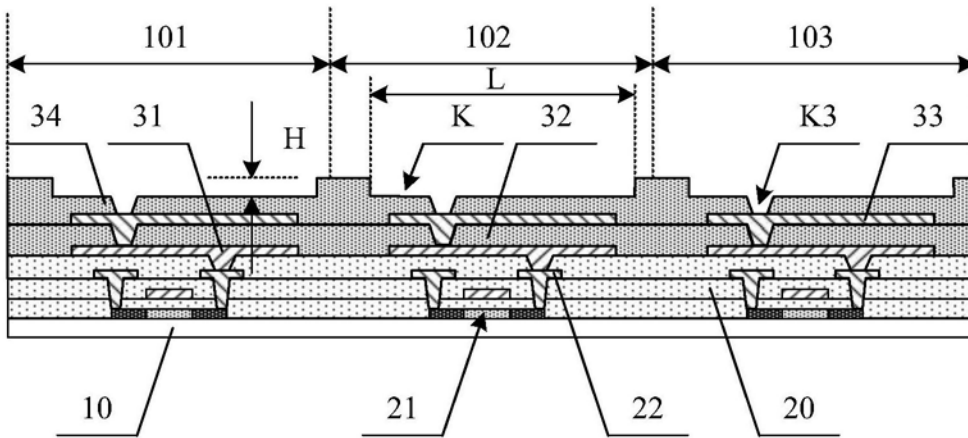


图11

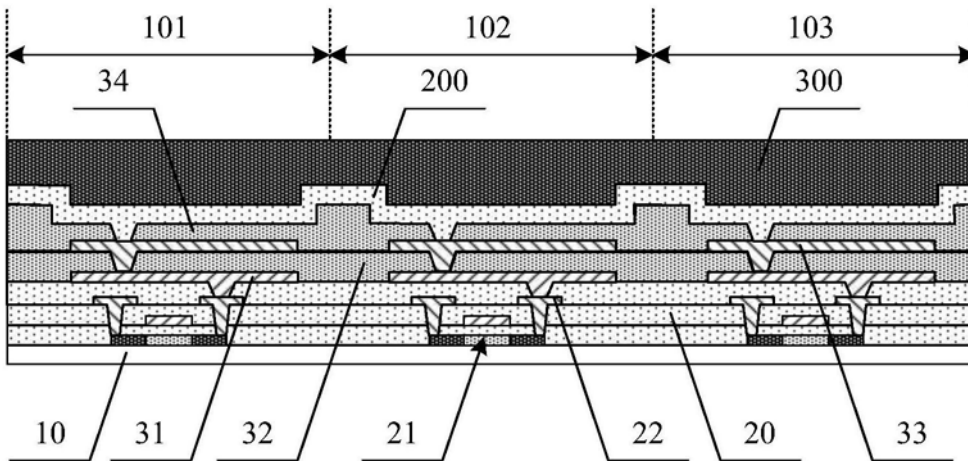


图12

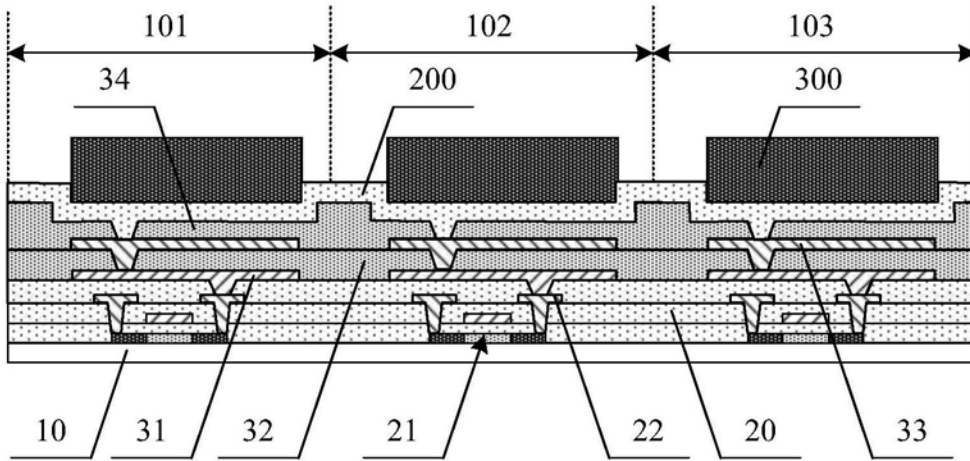


图13

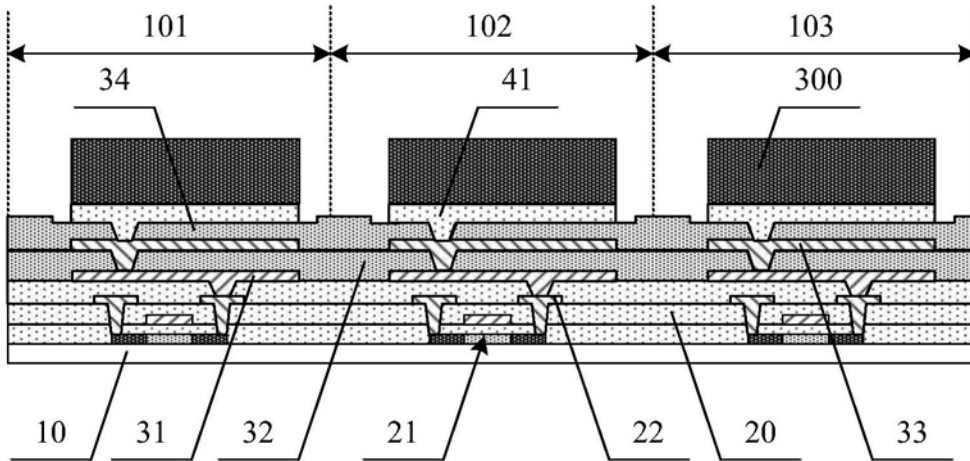


图14

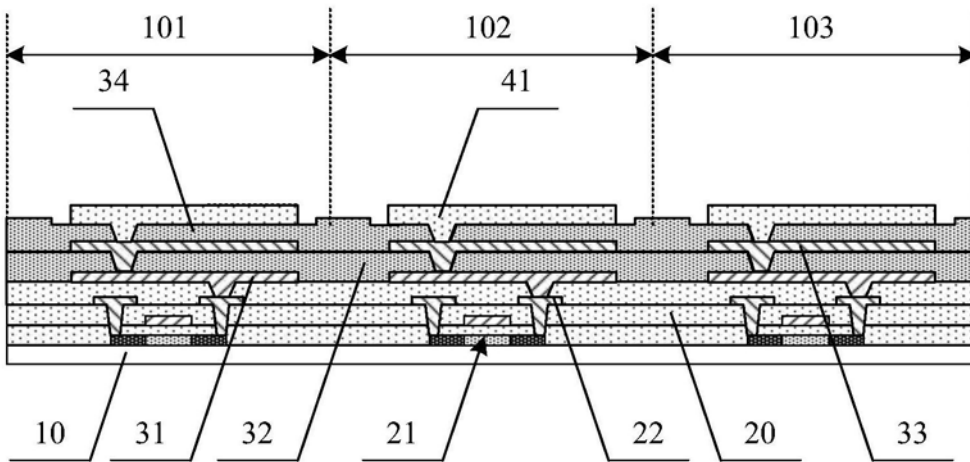


图15

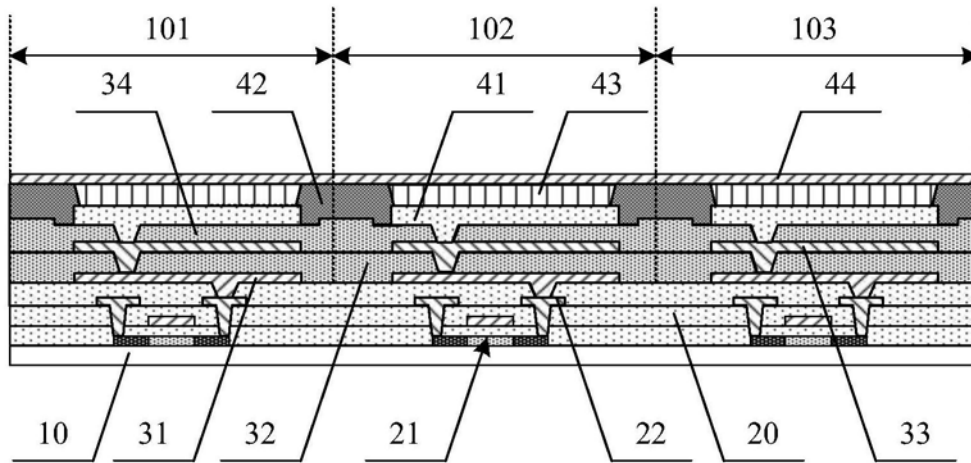


图16

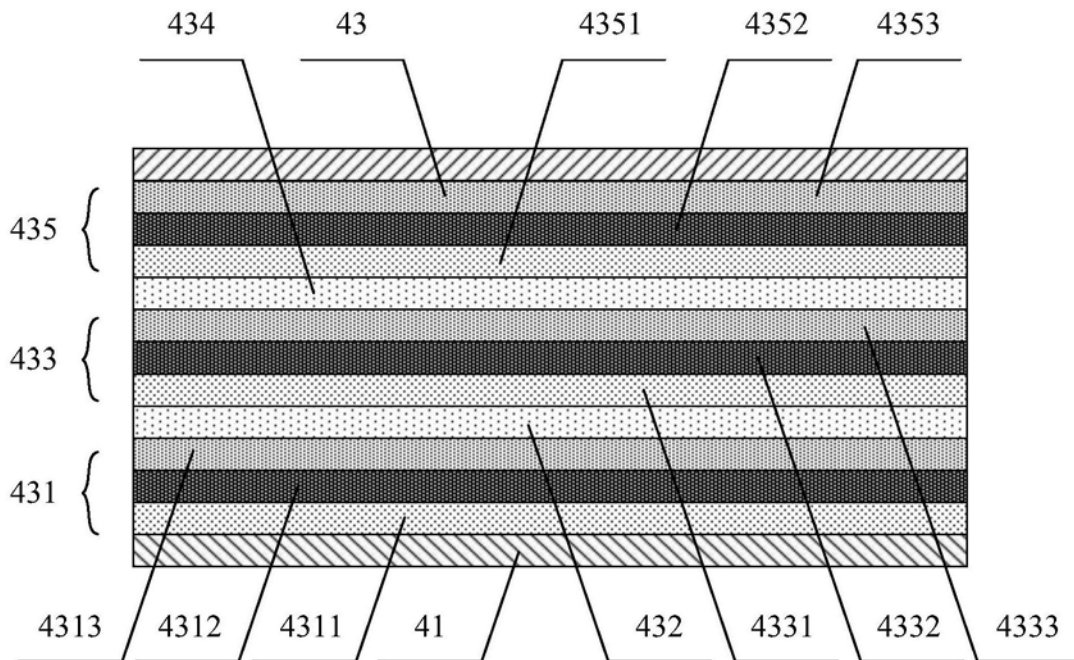


图17

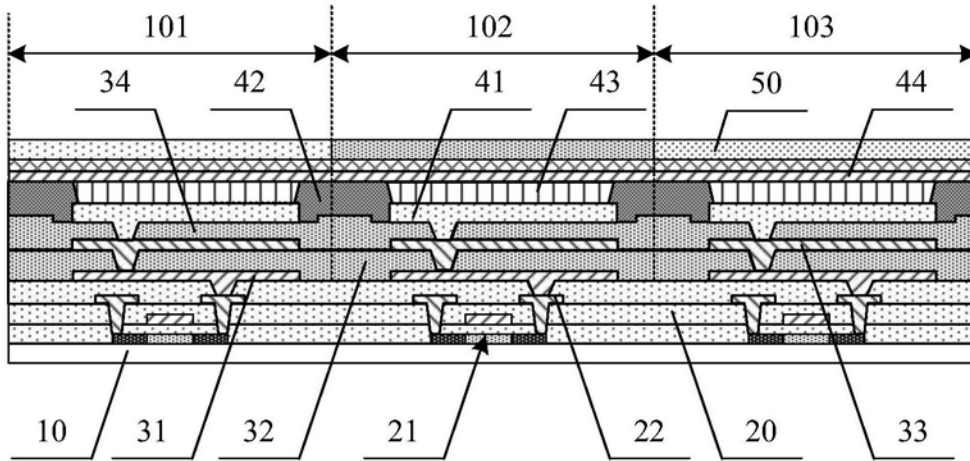


图18

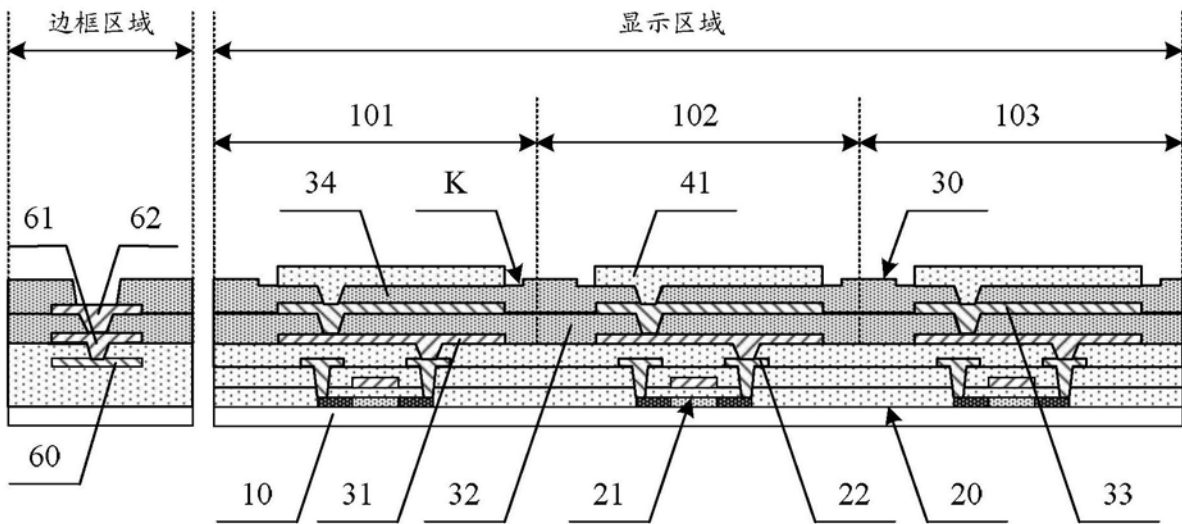


图19

专利名称(译)	显示基板及其制备方法、显示装置		
公开(公告)号	CN110610975A	公开(公告)日	2019-12-24
申请号	CN201910901604.6	申请日	2019-09-23
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	杨盛际 陈小川 王辉 黄冠达 卢鹏程 赵云翠		
发明人	杨盛际 陈小川 王辉 黄冠达 卢鹏程 赵云翠 谢东妹		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3246 H01L27/3248 H01L27/3262		
代理人(译)	曲鹏 解婷婷		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种显示基板及其制备方法、显示装置。显示基板包括叠设的微腔结构层和发光结构层，所述微腔结构层中设置有反射电极，所述微腔结构层的表面上设置有凹槽，所述发光结构层包括设置在所述凹槽内的第一电极，所述第一电极与所述反射电极连接。本发明通过在微腔结构层上形成凹槽，发光结构层的第一电极设置在凹槽内，有效控制了第一电极与微腔结构层之间的断差，不仅解决了现有硅基OLED微显示器制备过程中存在阴极与阳极短路的问题，而且保证了后续蒸镀的表面平整度和均一性要求。

