



(12)发明专利申请

(10)申请公布号 CN 109427851 A

(43)申请公布日 2019. 03. 05

(21)申请号 201710776286.6

(22)申请日 2017.08.31

(71)申请人 昆山国显光电有限公司

地址 215300 江苏省苏州市昆山市开发区
龙腾路1号4幢

(72)发明人 周丽芳 李俊峰 刘明星 王徐亮
高峰

(74)专利代理机构 上海思微知识产权代理事务
所(普通合伙) 31237

代理人 智云

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 51/56(2006.01)

G23C 14/04(2006.01)

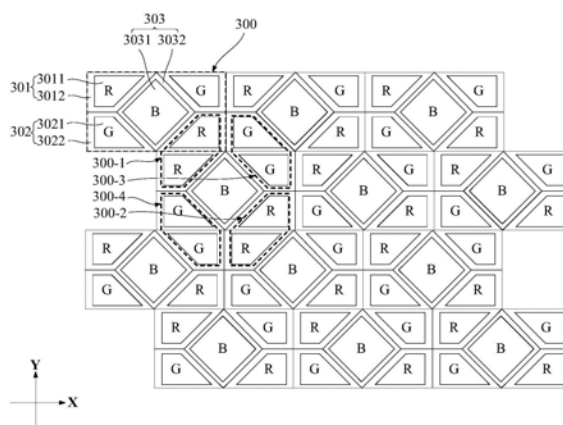
权利要求书2页 说明书8页 附图9页

(54)发明名称

像素结构、OLED显示屏以及蒸镀掩膜版

(57)摘要

本发明提供了一种像素结构、OLED显示屏以及蒸镀掩膜版。所述像素结构包括多个阵列排布的像素单元组,每个像素单元组中包括第一子像素、第二子像素以及第三子像素;所述第一子像素中靠近所述第三子像素的边与远离所述第三子像素的边互不平行,所述第二子像素中靠近所述第三子像素的边与远离所述第三子像素的边互不平行;相邻的两个像素单元组中相邻的至少两个第一子像素采用蒸镀掩膜板上同一掩膜开口形成,相邻的两个像素单元组中相邻的至少两个第二子像素采用蒸镀掩膜板上同一掩膜开口形成,通过共用一个掩膜开口所产生的余量,可增加开口率或增加PPI。



1. 一种像素结构,其特征在于,包括多个阵列排布的像素单元组,每个像素单元组中包括第一子像素、第二子像素以及第三子像素;所述第一子像素中靠近所述第三子像素的边与远离所述第三子像素的边互不平行,所述第二子像素中靠近所述第三子像素的边与远离所述第三子像素的边互不平行;相邻的至少两个像素单元组中相邻的至少两个第一子像素或至少两个第二子像素采用蒸镀掩模板上同一掩膜开口形成。

2. 如权利要求1所述的像素结构,其特征在于,每个像素单元组包括两个第一子像素、两个第二子像素以及一个第三子像素,每个像素单元组包括至少两个像素单元,每个像素单元组中的像素单元均共用第三子像素。

3. 如权利要求1所述的像素结构,其特征在于,所述第一子像素、第二子像素以及第三子像素均为多边形结构;所述第一子像素以及第二子像素包括第一边、第二边、第三边以及第四边,所述第一边靠近所述第三子像素,所述第二边远离所述第三子像素,所述第一边和第二边互不平行。

4. 如权利要求3所述的像素结构,其特征在于,所述第一子像素和第二子像素的形状为直角梯形,所述第三子像素的形状为菱形或六边形,所述直角梯形的斜腰靠近所述第三子像素,所述直角梯形的直角腰远离所述第三子像素,所述像素单元组的形状为长方形或正方形。

5. 如权利要求3或4所述的像素结构,其特征在于,每个像素单元组中的两个第一子像素以及两个第二子像素分别排布在第三子像素周围,相邻行的像素单元组中的第三子像素错开排布。

6. 如权利要求3或4所述的像素结构,其特征在于,每个像素单元组中的两个第一子像素以及两个第二子像素分别排布在第三子像素周围,相邻行的像素单元组中的第三子像素对齐排布,并且,列和/或行方向上相邻的两个像素单元组关于二者的边界对称分布。

7. 如权利要求3或4所述的像素结构,其特征在于,每个像素单元组中的两个第一子像素排布在所述第三子像素的一侧,每个像素单元组中的两个第二子像素排布在所述第三子像素的另一侧,相邻行的像素单元组中的第三子像素对齐排布,并且,列和/或行方向上相邻的两个像素单元组关于二者的边界对称分布。

8. 如权利要求1所述的像素结构,其特征在于,所述第一子像素、第二子像素和第三子像素的颜色分别为红色、蓝色和绿色中的一种,并且,所述第一子像素、第二子像素、第三子像素的颜色互不相同。

9. 一种OLED显示屏,其特征在于,包含如权利要求1至8中任一项所述的像素结构。

10. 一种蒸镀掩模版,其特征在于,用以形成如权利要求1至8中任一项所述的像素结构。

11. 如权利要求10所述的蒸镀掩模版,其特征在于,所述蒸镀掩模版的掩膜开口是由至少两个直角梯形结合组成的多边形。

12. 如权利要求11所述的蒸镀掩模版,其特征在于,所述蒸镀掩模版的掩膜开口的形状是由两个直角梯形的下底边结合组成的六边形,所述两个直角梯形的锐角朝向不同,且相邻行上的掩膜开口错开排布;或者,所述蒸镀掩模版的掩膜开口的形状是两个直角梯形的下底边结合组成的五边形,所述两个直角梯形的锐角朝向相同并组成掩膜开口的尖端,相邻行上的掩膜开口的尖端朝向不同,且相邻行上的掩膜开口错开排布;或者,所述蒸镀掩膜

版的掩膜开口的形状是由两个直角梯形结合组成的等腰梯形,且相邻行上的掩膜开口对齐排布;或者,所述蒸镀掩膜版的掩膜开口的形状是由四个直角梯形结合组成的六边形,所述四个直角梯形的直角邻近布置。

像素结构、OLED显示屏以及蒸镀掩膜版

技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种像素结构、包含所述像素结构的OLED显示屏以及蒸镀掩膜版。

背景技术

[0002] OLED (Organic Light-Emitting Diode, 有机发光二极管) 是主动发光器件。与传统的LCD (Liquid Crystal Display, 液晶显示) 显示方式相比, OLED显示技术无需背光灯, 具有自发光的特性。OLED采用较薄的有机材料膜层和玻璃基板, 当有电流通过时, 有机材料就会发光。因此OLED显示屏能够显著节省电能, 可以做得更轻更薄, 比LCD显示屏耐受更宽范围的温度变化, 而且可视角度更大。OLED显示屏有望成为继LCD之后的下一代平板显示技术, 是目前平板显示技术中受到关注最多的技术之一。

[0003] OLED屏体的彩色化方法有许多种, 现在较为成熟并已经成功量产的OLED彩色化技术主要是OLED蒸镀技术, 其采用传统的RGB Stripe (RGB条状) 排列方式进行蒸镀。其中画面效果最好的是side-by-side (并置) 的方式。side-by-side方式是在一个像素 (Pixel) 范围内有红、绿、蓝 (R、G、B) 三个子像素 (sub-pixel), 每个子像素均呈长方形, 且各自具有独立的有机发光元器件, 它是利用蒸镀成膜技术透过高精细金属掩膜版 (Fine Metal Mask, FMM) 在array (阵列) 基板上相应的像素位置形成有机发光元器件, 所述高精细金属掩膜版通常简称为蒸镀掩膜版或金属掩模板。制作高PPI (Pixel Per Inch, 每英寸所拥有的像素数目) 的OLED显示屏的技术重点在于精细及机械稳定性好的FMM以及像素的排布方式。

[0004] 图1为现有技术中一种OLED显示屏的像素排布示意图。如图1所示, 该OLED显示屏采用像素并置的方式, 每个像素单元Pixel包括R子像素区域101、G子像素区域103以及B子像素区域105, 其中, R子像素区域101包括R发光区102以及R非发光区, G子像素区域103包括G发光区104以及G非发光区, B子像素区域105包括B发光区106以及B非发光区。图1中所示R、G、B子像素均为长方形且发光区面积相等, 并且R、G、B子像素呈直线排列。在每个子像素区域的发光区中, 包括阴极、阳极和电致发光层 (亦称为有机发射层), 其中, 电致发光层位于阴极和阳极之间, 用于产生预定颜色光线以实现显示。在制备显示屏时, 通常需要利用三次蒸镀工艺以分别在对应颜色像素区域的发光区中形成对应颜色的电致发光层。

[0005] 图1所示的OLED显示面板通常采用图2所示FMM进行蒸镀, 该种FMM包括遮挡区107以及若干个蒸镀开口108, 同一列相邻的两个蒸镀开口108之间的遮挡区称之为连接桥 (bridge)。为了避免蒸镀时对子像素产生遮蔽效应, 子像素与bridge间必须保持足够的距离, 这就导致子像素上下的长度缩小, 而影响了每一个子像素的开口率。传统的RGB并置像素排列方式, 最高只能达到200~300PPI, 难以实现高分辨率的显示效果。随着用户对OLED显示面板分辨率的需求越来越高, 这种RGB像素并置的方式已不能满足产品高PPI的设计要求。

发明内容

[0006] 本发明的目的在于提供一种像素结构、OLED显示屏以及蒸镀掩膜版,以解决现有技术中存在的问题。

[0007] 为解决上述技术问题,本发明提供一种像素结构,包括多个阵列排布的像素单元组,每个像素单元组中包括第一子像素、第二子像素以及第三子像素,所述第一子像素以及第二子像素排布在所述第三子像素周围;所述第一子像素和第二子像素均为多边形结构,所述第一子像素中靠近所述第三子像素的边与远离所述第三子像素的边互不平行,所述第二子像素中靠近所述第三子像素的边与远离所述第三子像素的边互不平行;相邻的两个像素单元组中相邻的至少两个第一子像素采用蒸镀掩膜板上同一掩膜开口形成,相邻的两个像素单元组中相邻的至少两个第二子像素采用蒸镀掩膜板上同一掩膜开口形成。

[0008] 可选的,在所述像素结构中,每个像素单元组中包括两个第一子像素、两个第二子像素以及一个第三子像素,每个像素单元组中包括至少两个像素单元,每个像素单元组中的两个像素单元共用一个第三子像素。

[0009] 可选的,在所述像素结构中,所述第一子像素、第二子像素以及第三子像素均为多边形结构;所述第一子像素以及第二子像素包括第一边、第二边、第三边以及第四边,所述第一边靠近所述第三子像素,所述第二边远离所述第三子像素,所述第一边和第二边互不平行。

[0010] 可选的,在所述像素结构中,所述第一子像素和第二子像素的形状均为直角梯形,所述第三子像素的形状为菱形或六边形,所述直角梯形的斜腰靠近所述第三子像素,所述直角梯形的直角腰远离所述第三子像素,所述像素单元组的形状为长方形或正方形。

[0011] 可选的,在所述像素结构中,每个像素单元组中的两个第一子像素以及两个第二子像素分别排布在第三子像素周围,相邻行的像素单元组中的第三子像素错开排布。

[0012] 可选的,在所述像素结构中,每个像素单元组中的两个第一子像素以及两个第二子像素交替排布在第三子像素周围,相邻行的像素单元组中的第三子像素对齐排布,并且,列和/或行方向上相邻的两个像素单元组关于二者的边界对称分布。

[0013] 可选的,在所述像素结构中,每个像素单元组中的两个第一子像素排布在所述第三子像素的一侧,每个像素单元组中的两个第二子像素排布在所述第三子像素的另一侧,相邻行的像素单元组中的第三子像素对齐排布,并且,列和/或行方向上相邻的两个像素单元组关于二者的边界对称分布。

[0014] 可选的,在所述像素结构中,所述第一子像素、第二子像素和第三子像素的颜色分别为红色、蓝色和绿色中的一种,并且,所述第一子像素、第二子像素、第三子像素的颜色互不相同。

[0015] 本发明还提供一种OLED显示屏,包含如上任一项所述的像素结构。

[0016] 本发明又提供一种蒸镀掩膜版,用以形成如上任一项所述的像素结构。

[0017] 可选的,所述蒸镀掩膜版的掩膜开口是由至少两个直角梯形结合组成的多边形。

[0018] 可选的,所述蒸镀掩膜版的掩膜开口的形状是由两个直角梯形的下底边结合组成的六边形,所述两个直角梯形的锐角朝向不同,且相邻行上的掩膜开口错开排布。

[0019] 可选的,所述蒸镀掩膜版的掩膜开口的形状是两个直角梯形的下底边结合组成的五边形,所述两个直角梯形的锐角朝向相同并组成掩膜开口的尖端,相邻行上的掩膜开口的尖端朝向不同,且相邻行上的掩膜开口错开排布。

[0020] 可选的,所述蒸镀掩膜版的掩膜开口的形状是由两个直角梯形结合组成的等腰梯形,且相邻行上的掩膜开口对齐排布。

[0021] 可选的,所述蒸镀掩膜版的掩膜开口的形状是由四个直角梯形结合组成的六边形,所述四个直角梯形的直角邻近布置。

[0022] 与现有技术相比,本发明包括多个阵列排布的像素单元组,相邻的两个像素单元组中相邻的至少两个第一子像素采用蒸镀掩膜板上同一掩膜开口形成,相邻的两个像素单元组中相邻的至少两个第二子像素采用蒸镀掩膜板上同一掩膜开口形成,通过共用一个掩膜开口所产生的余量,可增加开口率或增加PPI。

[0023] 另外,每个像素单元组包括两个第一子像素、两个第二子像素以及一个第三子像素,每个像素单元组中的两个像素单元共用一个第三子像素,通过共用第三子像素可增加PPI。

[0024] 此外,所述蒸镀掩膜版的掩膜开口的形状是两个直角梯形的下底边结合组成的五边形,所述两个直角梯形的锐角朝向相同并组成掩膜开口的尖端,相邻行上的掩膜开口的尖端朝向不同,有利于实现张网过程中张力的分散,提高蒸镀掩膜版的强度。

附图说明

[0025] 图1为现有技术中一种像素结构的示意图。

[0026] 图2为对应图1的一种FMM的示意图。

[0027] 图3为本发明实施例一中一种像素结构的示意图。

[0028] 图4至图6为图3中像素单元组的示意图。

[0029] 图7至图12为本发明实施例一中另一种像素单元组的示意图。

[0030] 图13为对应图3的FMM的示意图。

[0031] 图14为本发明实施例二中一种像素结构的示意图。

[0032] 图15为对应图14的一种FMM的示意图。

[0033] 图16为本发明实施例二中另一种像素结构的示意图。

[0034] 图17为对应图16的一种FMM的示意图。

[0035] 图18为本发明实施例三中一种像素结构的示意图。

[0036] 图19为对应图18的一种FMM的示意图。

[0037] 图20为本发明实施例三中另一种像素结构的示意图。

[0038] 图21为对应图20的一种FMM的示意图。

具体实施方式

[0039] 申请人经过研究发现,传统的RGB像素排列方式已不能同时满足产品的开口率和显示效果的要求。基于此,本发明提供一种OLED显示屏的像素结构,包括多个阵列排布的像素单元组,相邻的两个像素单元组中相邻的两个第一子像素采用蒸镀掩膜板上同一掩膜开口形成,相邻的两个像素单元组中相邻的两个第二子像素采用蒸镀掩膜板上同一掩膜开口形成,通过共用一个掩膜开口所产生的余量,可增加开口率或增加PPI (Pixel Per Inch,每英寸所拥有的像素数目)。另外,每个像素单元组中的两个像素单元共用一个第三子像素,通过共用第三子像素可增加PPI。此外,蒸镀掩膜版的掩膜开口的形状是两个直角梯形的下

底边结合组成的五边形,并且,奇数行和偶数行上的掩膜开口的尖端的朝向不同,有利于实现张网过程中张力的分散,提高蒸镀掩膜版的强度。

[0040] 以下结合附图对本发明作进一步详细说明。根据下面说明和权利要求书,本发明的优点和特征将更清楚。

[0041] 实施例一

[0042] 图3为本发明实施例一中OLED显示屏的像素排布示意图。其中,X方向是指每一像素行的延伸方向(亦称为行方向或横向),Y方向是指与X方向相垂直的方向(亦称之为列方向或纵向)。为简便,图3中只表示出了OLED显示屏的一部分结构,实际产品中像素数量不限于此,像素单元的数量可依据实际显示需要作相应的变化。

[0043] 如图3所示,OLED显示屏的像素结构包括多个阵列排布的像素单元组300。其中,每个像素单元组300可以包括两个像素单元(如图4或图5中的三角形虚线框所示),每个像素单元组300包括两个第一子像素301、两个第二子像素302以及一个第三子像素303,每个像素单元组300中的两个像素单元共用一个第三子像素303,通过共用第三子像素303可增加PPI(Pixel Per Inch,每英寸所拥有的像素数目)。当然,每个像素单元组300也可以划分为四个像素单元(如图6中的三角形虚线框所示),四个像素单元共用一个第三子像素303。

[0044] 每个像素单元组300中,第一子像素301、第二子像素302、第三子像素303的颜色分别为红色、绿色、蓝色其中任一,且第一子像素301、第二子像素302、第三子像素303颜色的各不相同。比如,图3中,第一子像素301为红色(R)子像素、第二子像素302为绿色(G)子像素、第三子像素303为蓝色(B)子像素。当然,第一子像素301可以为蓝色子像素或红色子像素,第二子像素302可以为绿色子像素或红色子像素,第三子像素303可以为绿色子像素或蓝色子像素,只要第一子像素301、第二子像素302、第三子像素303的颜色各不相同即可。

[0045] 所述第一子像素301、第二子像素302、第三子像素303各自包括发光区(显示区)和非发光区(非显示区),每个子像素的发光区中包括阴极、阳极和电致发光层(亦称为有机发射层),所述电致发光层位于阴极和阳极之间,用于产生预定颜色光线以实现显示。如图3所示,本实施例中,第一子像素301包括发光区3011和非发光区3012,第二子像素302包括发光区3021和非发光区3022,第三子像素303包括发光区3031和非发光区3032,通常需要利用三次蒸镀工艺以分别在对应颜色像素区域的发光区中形成对应颜色(如红色、绿色或蓝色)的电致发光层。

[0046] 结合图3和4所示,每个像素单元组300中的两个第一子像素301以及两个第二子像素302交替排布在第三子像素303周围,例如,第三子像素303的左侧上方为第一子像素301,左侧下方为第二子像素302,右侧上方为第二子像素302,右侧下方为第一子像素301。

[0047] 所述第一子像素301、第二子像素302以及第三子像素303均为多边形结构;所述第一子像素301以及第二子像素302包括第一边、第二边、第三边以及第四边,所述第一边靠近所述第三子像素303,所述第二边远离所述第三子像素303,所述第一边和第二边互不平行。优选方案中,第一子像素301和第二子像素302的形状和尺寸均相同,第一子像素301和第二子像素302均为直角梯形,第三子像素303为菱形。第一子像素301的发光区3011靠近第三子像素303的边301a(这里是指直角梯形的斜腰,即第一子像素301的第一边)与第一子像素301的发光区3011远离第三子像素303的边301b(这里是指直角梯形的直角腰,即第一子像素301的第二边)互不平行,第二子像素302的发光区3021靠近第三子像素303的边302a(这

里是指直角梯形的斜腰,即第二子像素302的第一边)与第二子像素302的发光区3021远离第三子像素303的边302b(这里是指直角梯形的直角腰,即第二子像素302的第二边)互不平行。列方向(Y方向)上相邻的第一子像素301和第二子像素302相同性质边301d、302d(例如是直角梯形的上底边)相邻。两个第一子像素301以及两个第二子像素302将第三子像素303包围构成长方形或正方形结构。

[0048] 可以理解的是,第一子像素301、第二子像素302和第三子像素303的形状(和尺寸)允许存在一定变形。一方面,第一子像素301和第二子像素302的形状可以不相同,或者,第一子像素301和第二子像素302形状相同但尺寸不同(比如均为直角梯形但直角梯形的高不同),可根据具体的应用需求调整其面积。

[0049] 另一方面,第一子像素301、第二子像素302和第三子像素303的形状并不限制为直角梯形。比如,第一子像素301、第二子像素302近似为直角梯形亦被允许(第一子像素301的边301b、301c之间的角度、边301b、301d之间的角度可以大于80度且小于90度或大于90度且小于100度)。同时,第三子像素303的形状可以做一些变化,比如可以为六边形结构,如图7所示。

[0050] 再一方面,第一子像素301和第二子像素302相邻的两条边诸如301b、301c可以是垂直连接(如图4所示),也可以是弧形连接,即,相邻的两条边301b、301c通过弧形线段301e连接(如图8所示),或者,相邻的两条边301b、301c也可以是通过一条直线段301f连接,使得该四边形拓展为八边形(如图9所示)。当然,相邻的两条边也可以是通过两条直线段连接,使得该四边形拓展为十二边形,在此不再赘述。此外,根据实际设计和生产需要,可以将图3所示像素结构向左或向右旋转90度,则可得到如图10所示的像素结构。

[0051] 又一方面,每个像素单元组300可以包括两个第一子像素301、两个第二子像素302以及两个第三子像素303,每个像素单元组300包括两个像素单元,每个像素单元各自包括一个第一子像素301、一个第二子像素302以及一个第三子像素303。其中,每个像素单元组300中的两个第一子像素301以及两个第二子像素302交替排布在两个第三子像素303周围,第一子像素301和第二子像素302均为直角梯形,第三子像素303为三角形(例如是等腰三角形)。两个第三子像素303可以沿行方向排列(如图11所示),两个第三子像素303也可以沿列方向排列(如图12所示)。

[0052] 继续参考图3,本实施例中,相邻行的像素单元组300中的第三子像素303错开(移位)排布(例如是错开半个像素单元的距离)。也就是说,奇数行的像素单元组300排布相同,偶数行的像素单元组300排布亦是相同,但是奇数行和偶数行之间的像素单元组中第三子像素303并非是对齐(正对)排布的,而是错开半个像素单元组的距离,即,偶数行上的第三子像素的中心线与奇数行上的两个相邻的像素单元组的边界重合。并且,相邻行上相邻的两个像素单元组中的两个第一子像素301相邻布置,相邻行上相邻的两个像素单元组中的两个第二子像素302相邻布置。如此,相邻的两个像素单元组中相邻的两个第一子像素301采用蒸镀掩膜板上同一掩膜(mask)开口形成,相邻的两个像素单元组中相邻的两个第二子像素302采用蒸镀掩膜板上同一掩膜开口形成。通过共用一个mask开口所产生的余量,可增加开口率或PPI。

[0053] 本实施例中,第N行上的像素单元组右下方的第一子像素是与第N+1行上相邻的像素单元组左上方的第一子像素相邻布置(如图3中虚线框300-1所示),可采用蒸镀掩膜板上

同一掩膜开口形成,第N+1行上的像素单元组右下方的第一子像素是与第N+2行上相邻的像素单元组左上方的第一子像素相邻布置(如图3中虚线框300-2所示),可采用蒸镀掩膜板上同一掩膜开口形成,以此类推。同理,第N行上的像素单元组左下方的第二子像素是与第N+1行上相邻的像素单元组右上方的第一子像素相邻布置(如图3中虚线框300-3所示),第N+1行上的像素单元组左下方的第二子像素是与第N+2行上相邻的像素单元组右上方的第二子像素相邻布置(如图3中虚线框300-4所示),以此类推。

[0054] 图13为对应图3所示像素结构的一种FMM的示意图。如图13所示,该种FMM(金属掩模板或蒸镀掩模板)包括遮挡区407以及若干个掩膜开口408,相邻的两个掩膜开口408之间的遮挡区称之为连接桥(bridge)。掩膜开口408对应于图3中同一种颜色(例如红色)的子像素。当然,在第一子像素和第二子像素形状和尺寸均相同的情况下,第一子像素和第二子像素可以通过偏位的方式,从而共用一个蒸镀掩模板来实现,节约成本。

[0055] 如图3所示,本实施例中,第一子像素301和第二子像素302均为直角梯形,相邻行上相邻的两个像素单元组中,两个第一子像素301的下底边相邻布置,两个第二子像素302的下底边相邻布置,并且,所述两个直角梯形的锐角朝向不同。相应的,如图13所示,所述蒸镀掩模板的掩膜开口408的形状是由两个直角梯形的下底边结合组成的六边形,所述两个直角梯形的锐角朝向不同,相邻行上的掩膜开口错开(移位)排布。从图13可以看出,这种错开布置,相邻的两行中距离最近的两个掩膜开口408之间的距离得到了增加,可增加FMM的强度,尽可能避免FMM发生翘曲、断裂等问题,减少蒸镀膜层晕开、偏移等影响蒸镀品质的缺陷。

[0056] 实施例二

[0057] 图14为本发明实施例二中一种OLED显示屏的像素排布示意图。如图14所示,OLED显示屏的像素结构包括多个阵列排布的像素单元组300。每个像素单元组300中的两个第一子像素301以及两个第二子像素302交替排布在第三子像素303周围,相邻行的像素单元组300中的第三子像素303对齐(正对)排布。继续参考图14所示,列方向上相邻的两个像素单元组300关于二者的边界对称分布(镜像对称分布)。具体的,列方向上相邻的两个像素单元组300中的两个第一子像素301相邻布置,同时,列方向上相邻的两个像素单元组中的两个第二子像素302相邻布置。如此,相邻的两个像素单元组中相邻的两个第一子像素301可采用蒸镀掩膜板上同一掩膜(mask)开口形成,相邻的两个像素单元组中相邻的两个第二子像素302可采用蒸镀掩膜板上同一掩膜开口形成。通过共用一个mask开口所产生的余量,可用于增加开口率或PPI。

[0058] 本实施例中,第一子像素301和第二子像素302均为直角梯形,列方向上相邻的两个像素单元组中,两个第一子像素301的下底边相邻布置,两个第二子像素302的下底边相邻布置,并且,所述两个直角梯形的锐角朝向相同。相应的,如图15所示,蒸镀掩模板的掩膜开口408的形状是由两个直角梯形的下底边结合组成的五边形,所述两个直角梯形的锐角朝向相同,所述两个直角梯形的锐角组成掩膜开口的尖端,相邻行上的掩膜开口的尖端朝向不同(比如奇数行中掩膜开口408的尖端朝左,而偶数行中掩膜开口408的尖端朝右),即,相邻行上的掩膜开口的偏向不同,这种异性的设计有利于张网过程中张力的分散,提高蒸镀掩模板的稳定性。

[0059] 进一步的,从图15可以看出,相邻行上的掩膜开口错开(移位)排布,通过这种错开

布置,相邻的两行中距离最近的两个掩膜开口408之间的距离得到了增加,可增加FMM的强度,尽可能避免FMM发生翘曲、断裂等问题,减少蒸镀膜层晕开、偏移等影响蒸镀品质的缺陷。

[0060] 如图14所示,列方向上相邻的两个像素单元组300关于二者的边界对称分布(镜像对称分布),同一行上的像素单元组300的排布相同。但在具体实施时,同一行上相邻的两个像素单元组300也可以排布不同,而是关于二者的边界对称分布(镜像对称分布),如图16所示,行方向和列方向上相邻的两个像素单元组300之间均为镜像对称分布。如此,相邻的四个像素单元组中相邻的四个第一子像素301可采用蒸镀掩膜板上同一掩膜(mask)开口形成,相邻的四个像素单元组中相邻的四个第二子像素302可采用蒸镀掩膜板上同一掩膜开口形成,通过共用一个mask开口所产生的余量,可增加开口率或PPI。图17为对应图16的一种FMM的示意图。如图17所示,所述蒸镀掩膜版的掩膜开口408的形状是由四个直角梯形结合组成的六边形,所述四个直角梯形的直角邻近布置。

[0061] 实施例三

[0062] 图18为本发明实施例三中一种OLED显示屏的像素排布示意图。OLED显示屏的像素结构包括多个阵列排布的像素单元组300。每个像素单元组300中的两个第一子像素301排布在第三子像素303的一侧(如左侧),每个像素单元组中的两个第二子像素302排布在所述第三子像素303的另一侧(如右侧),并且,相邻行的像素单元组中的第三子像素对齐排布。

[0063] 并且,列方向上相邻的两个像素单元组300关于二者的边界对称分布(镜像对称分布)。具体的,相邻行上相邻的两个像素单元组300中的两个第一子像素301相邻布置,同时,相邻行上相邻的两个像素单元组中的两个第二子像素302相邻布置。如此,相邻的两个像素单元组中相邻的两个第一子像素301采用蒸镀掩膜板上同一掩膜(mask)开口形成,相邻的两个像素单元组中相邻的两个第二子像素302采用蒸镀掩膜板上同一掩膜开口形成。通过共用一个mask开口所产生的余量,可用于增加开口率或PPI。

[0064] 本实施例中,第一子像素301和第二子像素302均为直角梯形,相邻行上相邻的两个像素单元组中,两个第一子像素301的直角腰相邻布置,两个第二子像素302的直角腰相邻布置,并且,所述两个直角梯形的锐角朝向不同(一个朝上,另一个朝下)。相应的,如图19所示,蒸镀掩膜版的掩膜开口408的形状是由两个直角梯形结合组成的等腰梯形,所有行的掩膜开口朝向相同(即所有等腰梯形的排布方向相同)。

[0065] 如图18所示,列方向上相邻的两个像素单元组300关于二者的边界对称分布(镜像对称分布),同一行上的像素单元组300的排布相同。但在具体实施时,同一行上相邻的两个像素单元组300也可以排布不同,如图20所示,行方向和列方向上相邻的两个像素单元组300之间均为镜像对称分布。如此,相邻的四个像素单元组中相邻的四个第一子像素301可采用蒸镀掩膜板上同一掩膜(mask)开口形成,相邻的四个像素单元组中相邻的四个第二子像素302可采用蒸镀掩膜板上同一掩膜开口形成,通过共用一个mask开口所产生的余量,可增加开口率或PPI。图21为对应图20的一种FMM的示意图。如图21所示,所述蒸镀掩膜版的掩膜开口408的形状是由四个直角梯形结合组成的六边形,所述四个直角梯形的直角邻近布置。

[0066] 需要说明的是,本说明书中各个实施例采用递进的方式描述,每个实施例重点说明的都是与其他实施例的不同之处,各个实施例之间相同相似部分互相参见即可。

[0067] 以上实施例对本发明进行了详细说明,但应理解,上述描述仅是对本发明较佳实施例的描述,并非对本发明范围的任何限定,本发明领域的普通技术人员根据上述揭示内容做的任何变更、修饰,均属于权利要求书的保护范围。

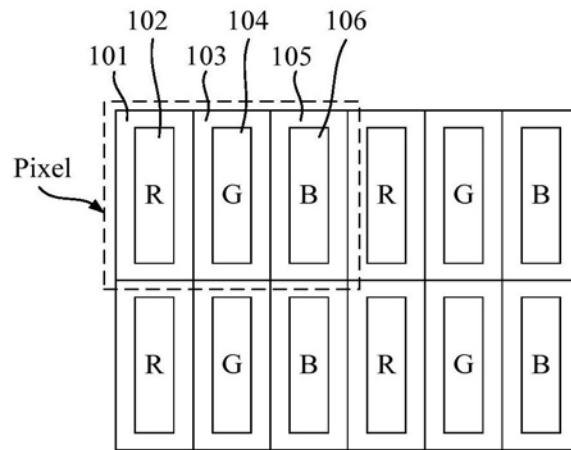


图1

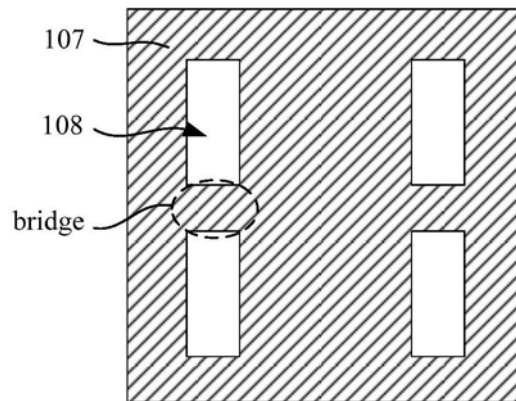


图2

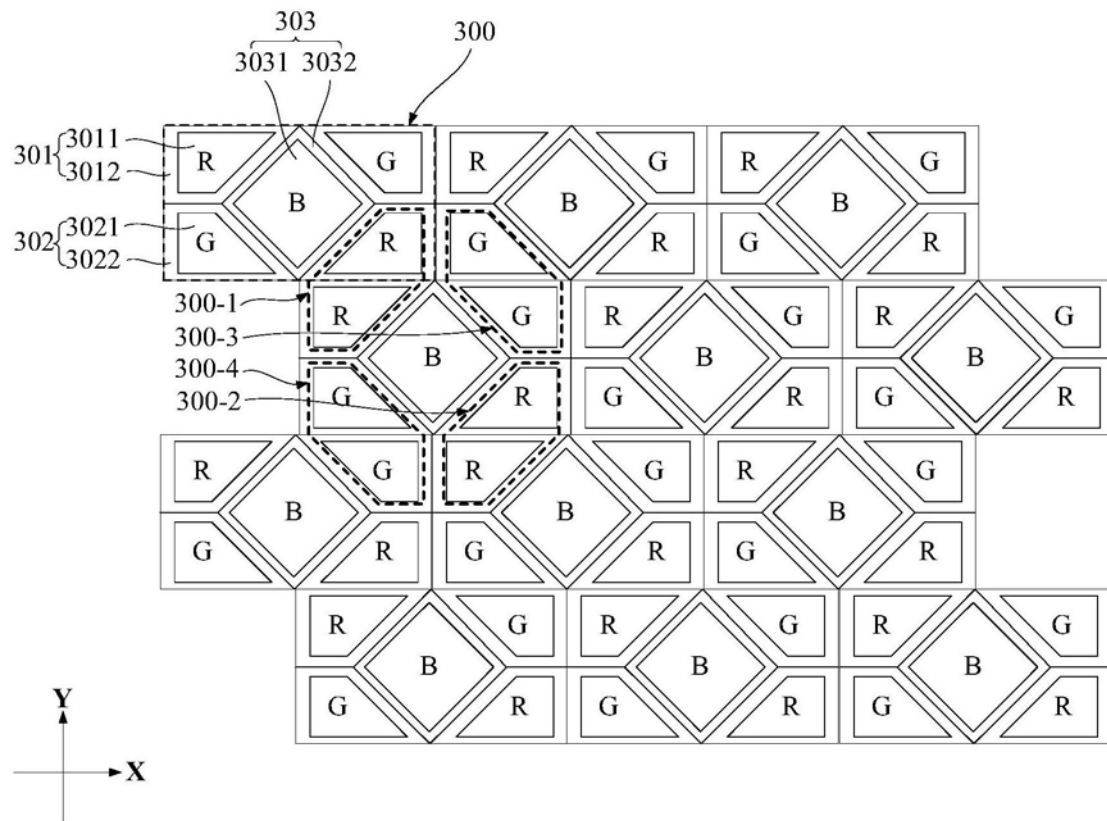


图3

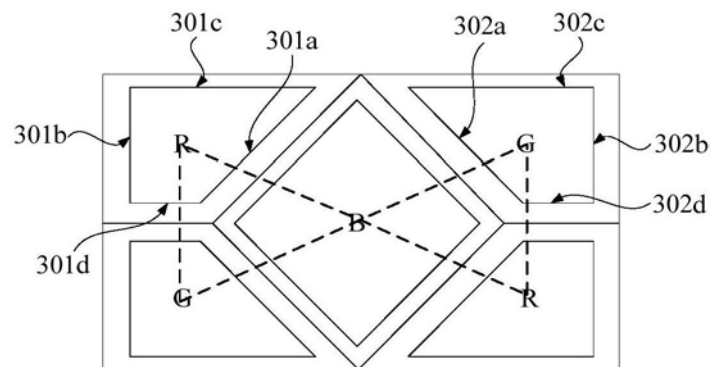
300

图4

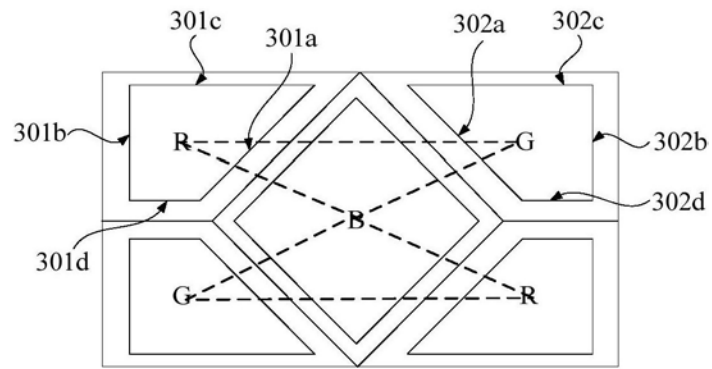
300

图5

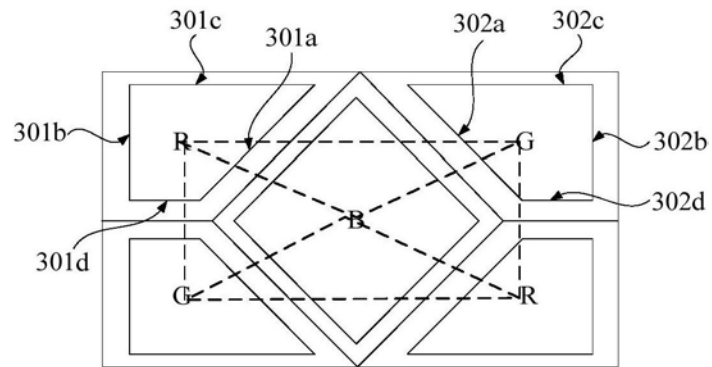
300

图6

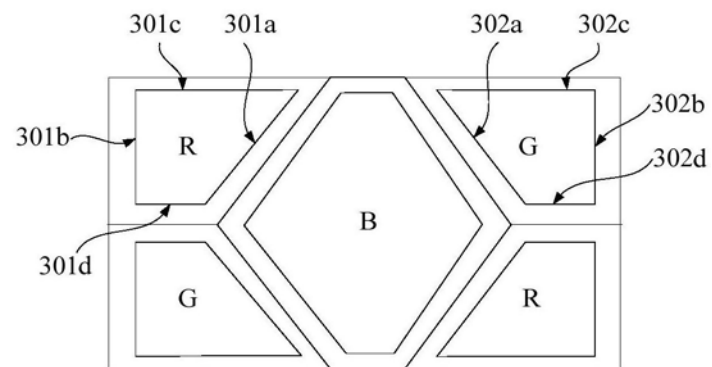
300

图7

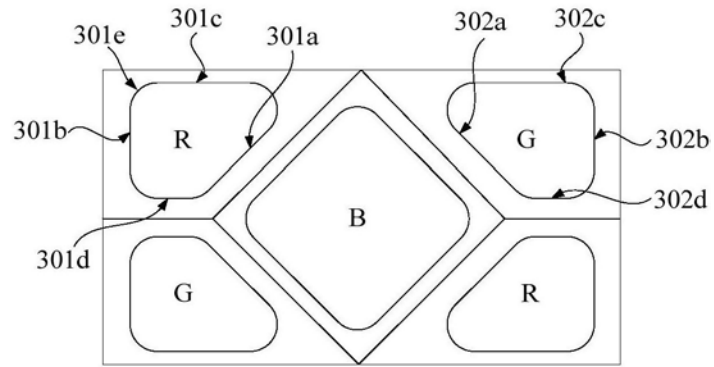
300

图8

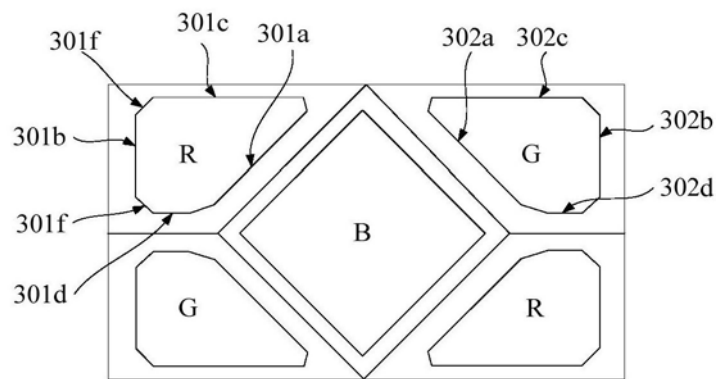
300

图9

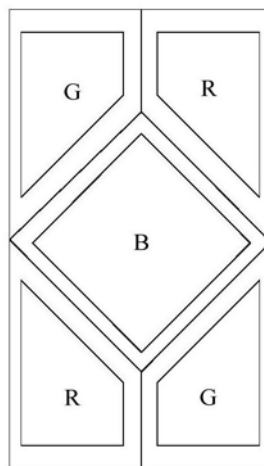
300

图10

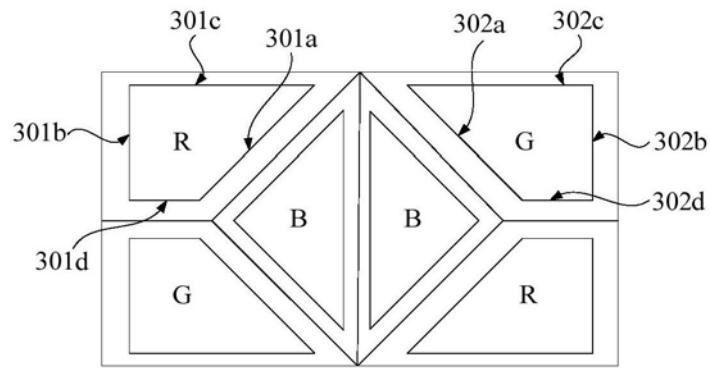
300

图11

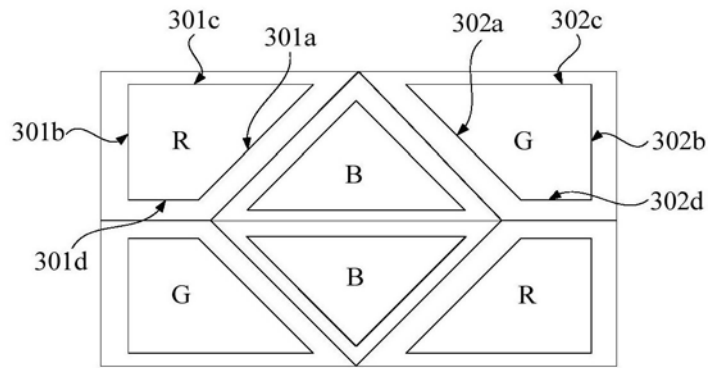
300

图12

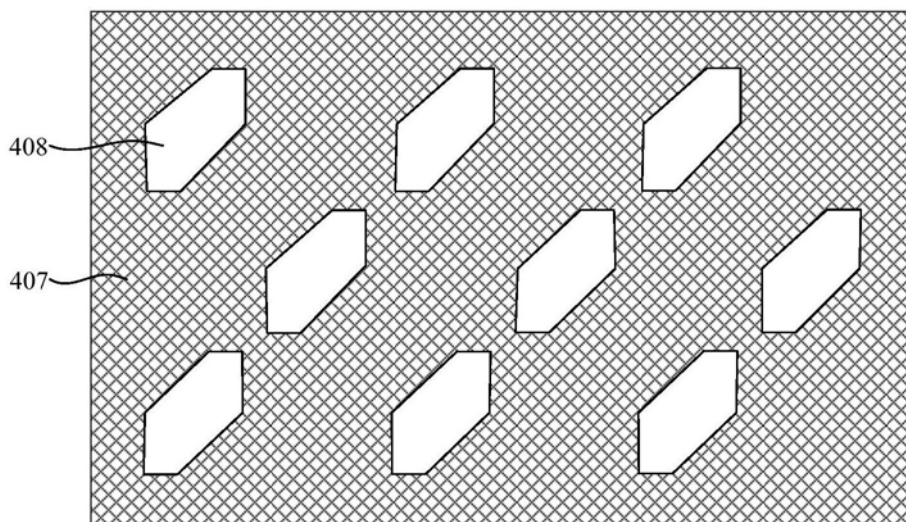


图13

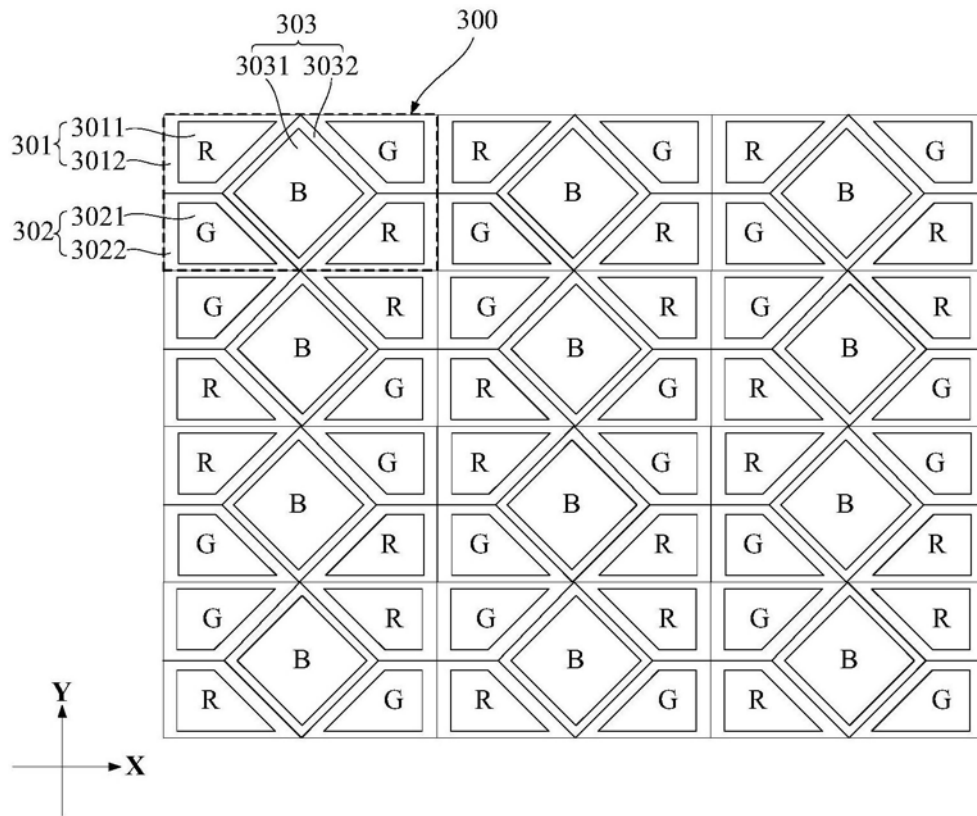


图14

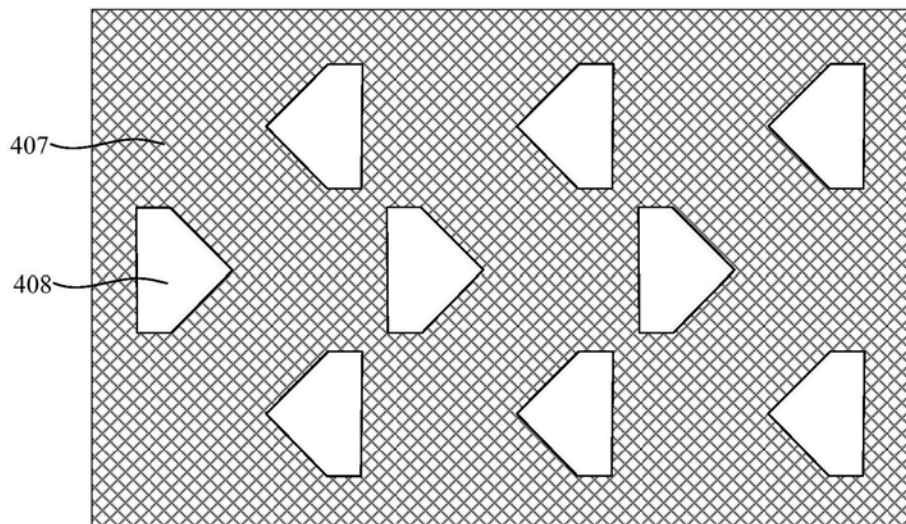


图15

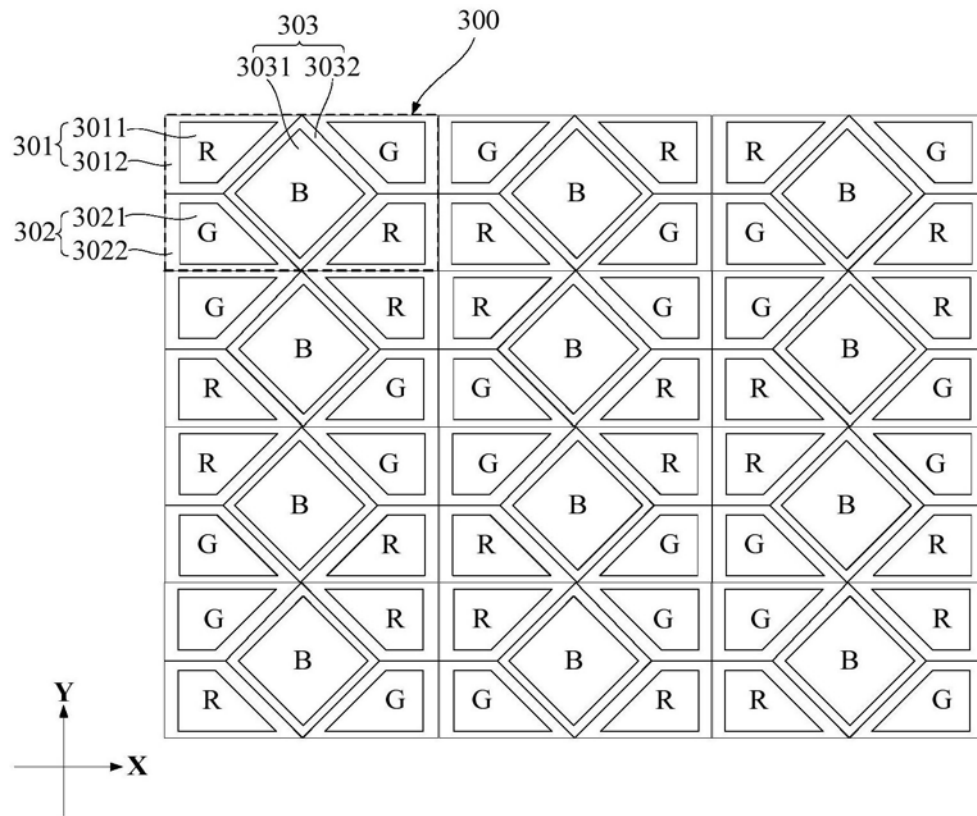


图16

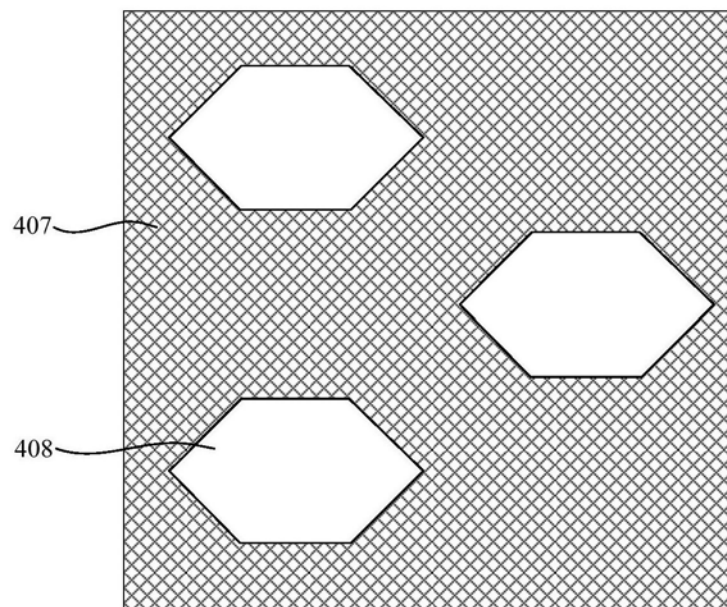


图17

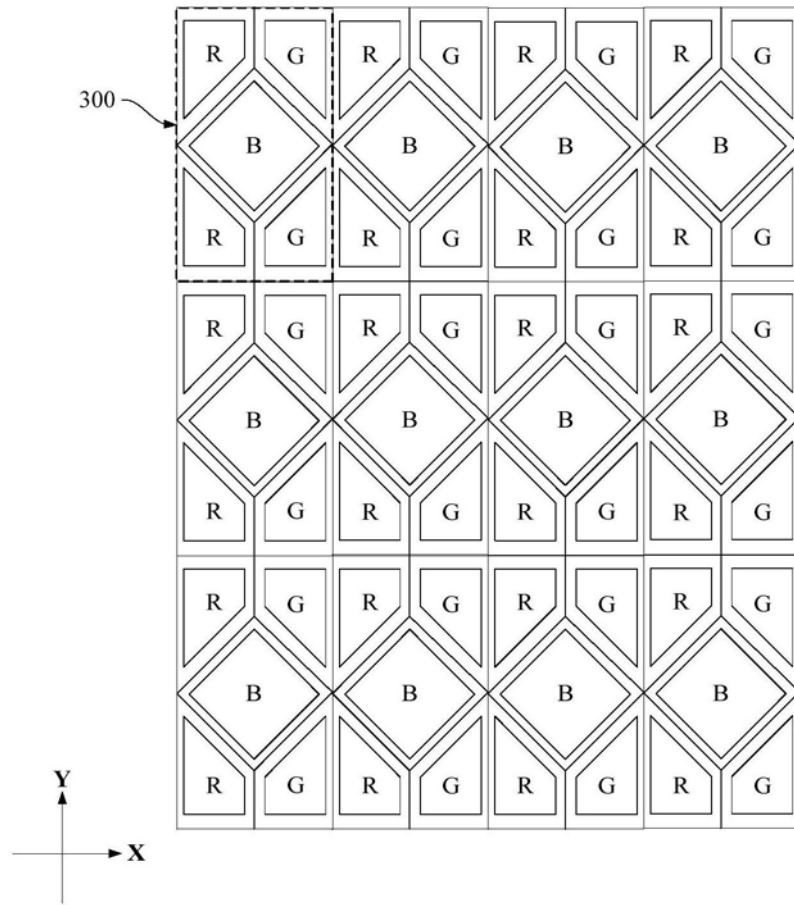


图18

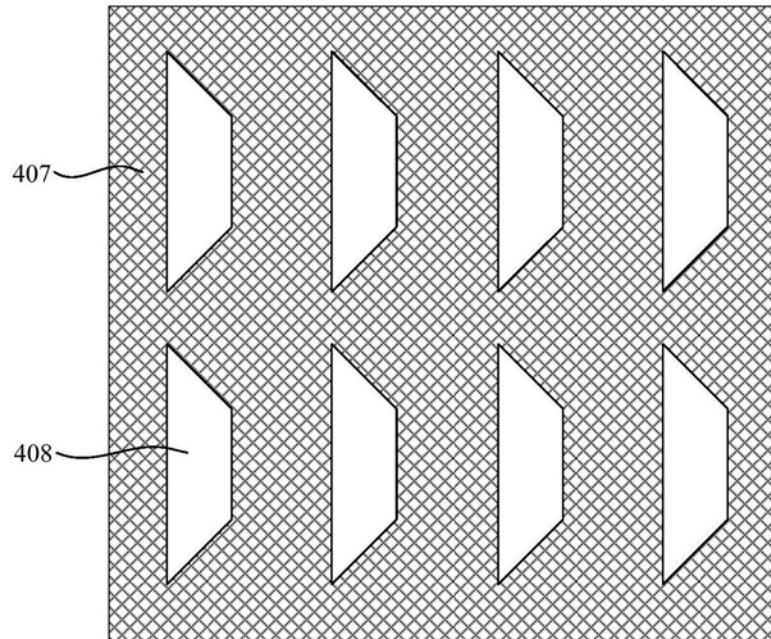


图19

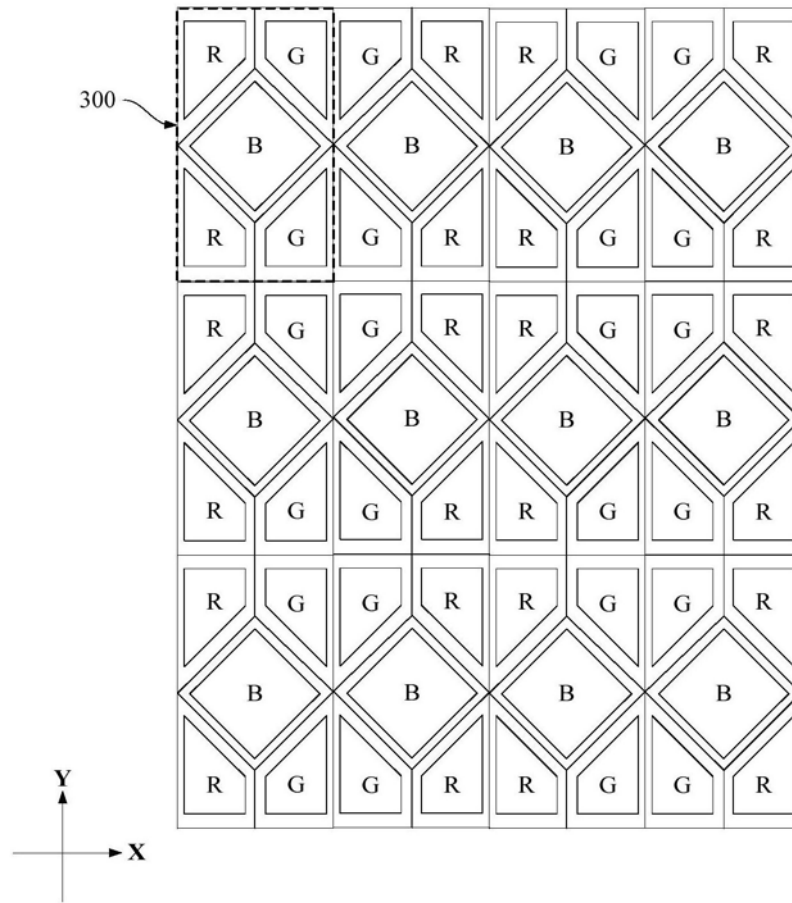


图20

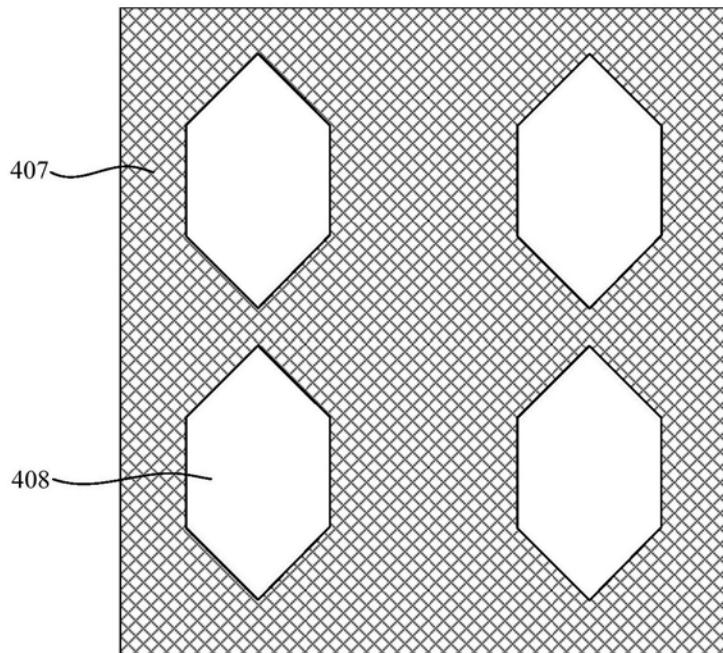


图21

专利名称(译)	像素结构、OLED显示屏以及蒸镀掩膜版		
公开(公告)号	CN109427851A	公开(公告)日	2019-03-05
申请号	CN2017110776286.6	申请日	2017-08-31
[标]申请(专利权)人(译)	昆山国显光电有限公司		
申请(专利权)人(译)	昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山国显光电有限公司		
[标]发明人	周丽芳 李俊峰 刘明星 王徐亮 高峰		
发明人	周丽芳 李俊峰 刘明星 王徐亮 高峰		
IPC分类号	H01L27/32 H01L51/56 C23C14/04		
CPC分类号	C23C14/042 H01L27/3218 H01L51/56 C23C14/04 H01L27/3216 H01L51/0011 H01L27/326		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种像素结构、OLED显示屏以及蒸镀掩膜版。所述像素结构包括多个阵列排布的像素单元组，每个像素单元组中包括第一子像素、第二子像素以及第三子像素；所述第一子像素中靠近所述第三子像素的边与远离所述第三子像素的边互不平行，所述第二子像素中靠近所述第三子像素的边与远离所述第三子像素的边互不平行；相邻的两个像素单元组中相邻的至少两个第一子像素采用蒸镀掩膜板上同一掩膜开口形成，相邻的两个像素单元组中相邻的至少两个第二子像素采用蒸镀掩膜板上同一掩膜开口形成，通过共用一个掩膜开口所产生的余量，可增加开口率或增加PPI。

