



(12)发明专利申请

(10)申请公布号 CN 108962944 A

(43)申请公布日 2018.12.07

(21)申请号 201810652154.7

(22)申请日 2018.06.22

(66)本国优先权数据

201710819256.9 2017.09.12 CN

(71)申请人 武汉华星光电半导体显示技术有限公司

地址 430000 湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室

(72)发明人 李豪凯

(74)专利代理机构 深圳汇智容达专利商标事务所(普通合伙) 44238

代理人 潘中毅 熊贤卿

(51)Int.Cl.

H01L 27/32(2006.01)

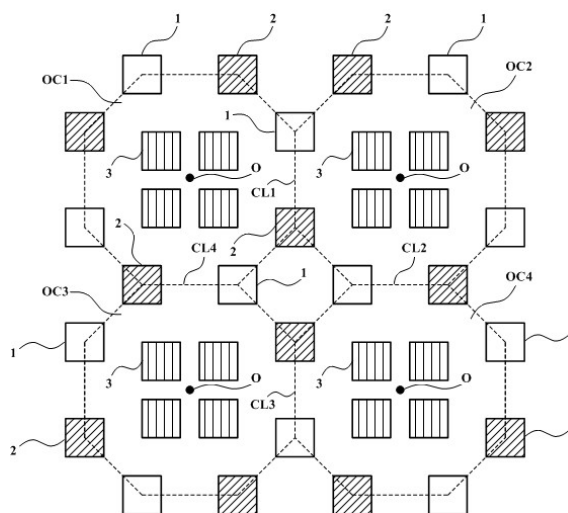
权利要求书1页 说明书5页 附图5页

(54)发明名称

一种OLED显示面板及其像素排列结构

(57)摘要

本发明提供一种OLED显示面板及其像素排列结构,其中,像素排列结构包括:由多个第一子像素、多个第二子像素和多个第三子像素形成多个重复排列的虚拟n边形,n为大于或等于4的偶数;第三子像素设置在虚拟n边形的内部,且每个虚拟n边形的内部设有n/2个第三子像素;第一子像素与第三子像素间隔开,并具有在虚拟n边形的第一顶点处的中心;第二子像素与第一子像素和第三子像素间隔开,并具有在虚拟八边形的第二顶点处的中心。本发明可以减少子像素数量,并且使每个基本像素单元所占空间面积较小;第三子像素位于虚拟n边形中央,可以共用一个FMM开口,降低了蒸镀难度。



1. 一种像素排列结构,其特征在于,包括多个第一子像素、多个第二子像素和多个第三子像素,所述多个第一子像素、多个第二子像素和多个第三子像素形成多个重复排列的虚拟 n 边形, n 为大于或等于4的偶数;

所述第三子像素设置在所述虚拟 n 边形的内部,且每个虚拟 n 边形的内部设有 $n/2$ 个第三子像素;

所述第一子像素与所述第三子像素间隔开,并具有在所述虚拟 n 边形的第一顶点处的中心;

所述第二子像素与所述第一子像素和第三子像素间隔开,并具有在所述虚拟 n 边形的第二顶点处的中心。

2. 根据权利要求1所述的像素排列结构,其特征在于,所述第一子像素和所述第二子像素交替分布在所述虚拟 n 边形的各顶点上,与所述第一子像素相邻顶点处均为所述第二子像素。

3. 根据权利要求1所述的像素排列结构,其特征在于,每个所述虚拟 n 边形中第一子像素、第二子像素、第三子像素的数量比为1:1:1。

4. 根据权利要求1所述的像素排列结构,其特征在于,所述虚拟 n 边形为正 n 边形。

5. 根据权利要求1所述的像素排列结构,其特征在于,所述虚拟 n 边形为虚拟八边形,其内部设有四个第三子像素,所述四个第三子像素以所述虚拟八边形的中心呈中心对称排列。

6. 根据权利要求5所述的像素排列结构,其特征在于,以所述虚拟八边形的中心为原点建立正交坐标系,位于每一象限的第一子像素、第二子像素和第三子像素构成一基本像素单元,所述基本像素单元包括 $1/2$ 个第一子像素、 $1/2$ 个第二子像素和1个第三子像素。

7. 根据权利要求5所述的像素排列结构,其特征在于,相邻两个所述虚拟八边形具有一共同边,并且以共同边为对称轴相互对称排列。

8. 根据权利要求5所述的像素排列结构,其特征在于,每两个所述第一子像素和每两个所述第二子像素交替分布在所述虚拟八边形的各顶点上。

9. 根据权利要求1所述的像素排列结构,其特征在于,所述虚拟 n 边形为虚拟六边形,其内部设有三个第三子像素,所述三个第三子像素分成上下两行排列。

10. 根据权利要求9所述的像素排列结构,其特征在于,位于上面一行的两个第三子像素分别与相邻的第一子像素和第二子像素构成一基本像素单元,所述基本像素单元包括 $1/2$ 个第一子像素、 $1/2$ 个第二子像素和1个第三子像素。

11. 根据权利要求1所述的像素排列结构,其特征在于,所述虚拟 n 边形为虚拟四边形,其内部设有两个第三子像素,所述两个第三子像素上下对称排列。

12. 根据权利要求11所述的像素排列结构,其特征在于,所述两个第三子像素分别与相邻的第一子像素和第二子像素构成一基本像素单元,所述基本像素单元包括 $1/2$ 个第一子像素、 $1/2$ 个第二子像素和1个第三子像素。

13. 一种OLED显示面板,其特征在于,包括如权利要求1-12任一项所述的像素排列结构。

一种OLED显示面板及其像素排列结构

技术领域

[0001] 本发明涉及屏幕显示技术领域,尤其涉及一种OLED显示面板及其像素排列结构。

背景技术

[0002] 有机发光二极管OLED (Organic light-emitting Diode) 通过有机层自主发光显示,由于不需要背光源,因此具有更快的响应时间,更大的可视角度,更高的对比度以及更轻的元器件质量,低功耗等特点,是目前公认的最有潜力的平板显示技术。

[0003] 为了使OLED面板达到更高的解析度,在目前的制程技术水平下,只能采用子像素渲染的方法来实现。子像素渲染技术主要是通过借用相邻像素的R、G、B子像素实现正常的显示。由于R、G、B三种子像素的发光材料自身的特性,B子像素的衰减速度要快于另外两种,同时由于G的亮度最高,为了正常显示,在蒸镀材料时,B子像素的面积要最大,G子像素的面积最小,这就增加了G子像素制作的难度。

发明内容

[0004] 本发明所要解决的技术问题在于,提供一种OLED显示面板及其像素排列结构,在保持面板高分辨率的同时减小制作难度。

[0005] 为了解决上述技术问题,本发明提供一种像素排列结构,包括多个第一子像素、多个第二子像素和多个第三子像素,所述多个第一子像素、多个第二子像素和多个第三子像素形成多个重复排列的虚拟n边形,n为大于或等于4的偶数;

所述第三子像素设置在所述虚拟n边形的内部,且每个虚拟n边形的内部设有n/2个第三子像素;

所述第一子像素与所述第三子像素间隔开,并具有在所述虚拟n边形的第一顶点处的中心;

所述第二子像素与所述第一子像素和第三子像素间隔开,并具有在所述虚拟n边形的第二顶点处的中心。

[0006] 其中,所述第一子像素和所述第二子像素交替分布在所述虚拟n边形的各顶点上,与所述第一子像素相邻顶点处均为所述第二子像素,与所述第二子像素相邻顶点处均为所述第一子像素。

[0007] 其中,所述虚拟n边形中第一子像素、第二子像素、第三子像素的数量比为1:1:1。

[0008] 其中,所述虚拟n边形为正n边形或者为具有在其中心相交的两条正交对称轴的非等边n边形。

[0009] 其中,所述虚拟n边形为虚拟八边形,其内部设有四个第三子像素,所述四个第三子像素以所述虚拟八边形的中心呈中心对称排列。

[0010] 其中,以所述虚拟八边形的中心为原点建立正交坐标系,位于每一象限的第一子像素、第二子像素和第三子像素构成一基本像素单元,所述基本像素单元包括1/2个第一子像素、1/2个第二子像素和1个第三子像素。

[0011] 其中,相邻两个所述虚拟八边形具有一共同边,并且以共同边为对称轴相互对称排列。

[0012] 其中,每两个所述第一子像素和每两个所述第二子像素交替分布在所述虚拟八边形的各顶点上。

[0013] 其中,所述虚拟n边形为虚拟六边形,其内部设有三个第三子像素,所述三个第三子像素分成上下两行排列。

[0014] 其中,位于上面一行的两个第三子像素分别与相邻的第一子像素和第二子像素构成一基本像素单元,所述基本像素单元包括1/2个第一子像素、1/2个第二子像素和1个第三子像素。

[0015] 其中,所述虚拟n边形为虚拟四边形,其内部设有两个第三子像素,所述两个第三子像素上下对称排列。

[0016] 其中,所述两个第三子像素分别与相邻的第一子像素和第二子像素构成一基本像素单元,所述基本像素单元包括1/2个第一子像素、1/2个第二子像素和1个第三子像素。

[0017] 本发明还提供一种OLED显示面板,包括所述的像素排列结构。

[0018] 本发明实施例的有益效果在于:形成多个重复排列的虚拟n边形,可以减少子像素数量,并且使每个基本像素单元所占空间面积较小;第三子像素位于虚拟n边形中央,可以共用一个FMM开口,降低了蒸镀难度,从而减小制作难度,并且基本像素单元里的第三子像素是独立的,不与其他基本像素单元共用,可以带来更优的画质,不会降低面板的分辨率。

附图说明

[0019] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0020] 图1是本发明实施例一一种虚拟八边形的像素排列结构的示意图。

[0021] 图2是本发明实施例一中基本像素单元的构成示意图。

[0022] 图3是本发明实施例一一种虚拟八边形的像素排列结构的另一示意图。

[0023] 图4是本发明实施例一一种虚拟八边形的像素排列结构的又一示意图。

[0024] 图5是本发明实施例二一种虚拟六边形的像素排列结构的示意图。

[0025] 图6是本发明实施例三一种虚拟四边形的像素排列结构的示意图。

具体实施方式

[0026] 以下各实施例的说明是参考附图,用以示例本发明可以用以实施的特定实施例。

[0027] 请参照图1所示,本发明实施例一提供一种像素排列结构,包括:

多个第一子像素1、多个第二子像素2和多个第三子像素3,所述多个第一子像素1、多个第二子像素2和多个第三子像素3形成多个重复排列的虚拟八边形;

所述第三子像素3设置在所述虚拟八边形的内部,且每个虚拟八边形的内部设有四个第三子像素3,所述四个第三子像素3以所述虚拟八边形的中心呈中心对称排列;

所述第一子像素1与所述第三子像素3间隔开,并具有在所述虚拟八边形的第一顶点处

的中心；

所述第二子像素2与所述第一子像素1和第三像素3间隔开，并具有在所述虚拟八边形的第二顶点处的中心。

[0028] 具体地，虚拟八边形包括八个顶点，相邻两顶点相连形成一边，四个第一子像素1和四个第二子像素2共八个子像素分别位于虚拟八边形的八个顶点上，各子像素的中心与各顶点重合。四个第一子像素1和四个第二子像素2交替排列具体是指，第一子像素1和第二子像素2交替分布在虚拟八边形的各顶点上，与第一子像素1相邻顶点处均为第二子像素2，同样，与第二子像素2相邻顶点处均为第一子像素1。图1所示共包括四个虚拟八边形0C1-0C4，如虚线框所示。

[0029] 虚拟多边形0C1与虚拟多边形0C2具有一共同边CL1，虚拟多边形0C2与虚拟多边形0C3具有一共同边CL2，虚拟多边形0C3与虚拟多边形0C4具有一共同边CL3，虚拟多边形0C4与虚拟多边形0C1具有一共同边CL4。共同边两端的顶点分别为第一子像素1和第二子像素2，该处的第一子像素1和第二子像素2将为相邻的两个虚拟八边形所共用，即相邻的两个虚拟八边形共包括14个子像素（7个第一子像素1和7个第二子像素2），由此可以减少子像素数量。在每一个虚拟八边形中，第一子像素1、第二子像素2、第三子像素3的数量比为1:1:1。

[0030] 从图1还可看出，相邻两个虚拟八边形以共同边为对称轴相互对称排列，例如，虚拟多边形0C1与虚拟多边形0C2以共同边CL1为对称轴对称排列，虚拟多边形0C2与虚拟多边形0C3以共同边CL2为对称轴对称排列，虚拟多边形0C3与虚拟多边形0C4以共同边CL3为对称轴对称排列，虚拟多边形0C4与虚拟多边形0C1以共同边CL4为对称轴对称排列。

[0031] 四个第三子像素3以所述虚拟八边形的中心O对称设置，因此可以合并开一个FMM（Fine Metal Mask，精细金属掩模板）开口，将相邻子像素一起蒸镀，减小了FMM制作难度，同时又不会降低面板的分辨率。

[0032] 请再参照图2所示，如果以各虚拟八边形的中心O为原点建立正交坐标系，则位于每个象限的第一子像素、第二子像素和第三子像素将构成基本像素单元。图2所示的两个相邻的虚拟八边形，以各自的中心O为原点建立坐标系，共包括8个基本像素单元BP1—BP8，如矩形框所示。具体来说，每一基本像素单元包括1/2个第一子像素1、1/2个第二子像素2、1个第三子像素3，三种子像素的数量比为1/2:1/2:1，也即1:1:2。在每一基本像素单元中，第一子像素1和第二子像素2均只有1/2的原因在于，此处的第一子像素1和第二子像素2为相邻两个虚拟八边形共用，由此也带来相邻的两个基本像素单元共用第一子像素1或者第二子像素2，例如，基本像素单元BP2与基本像素单元BP3共用1个第一子像素1，基本像素单元BP2与位于其上方、未示出的另一基本像素单元共用1个第二子像素2，因此，基本像素单元BP2共包括1/2个第一子像素1、1/2个第二子像素2和1个第三子像素3。再如，基本像素单元BP6与基本像素单元BP7共用1个第二子像素2，基本像素单元BP6与位于其下方、未示出的另一基本像素单元共用1个第一子像素1，因此，基本像素单元BP6共包括1/2个第一子像素1、1/2个第二子像素2和1个第三子像素3。其他基本像素单元也是同样情形。

[0033] 需要说明的是，本实施例中，每一基本像素单元包括的子像素数量为2.0（1/2个第一子像素1+1/2个第二子像素2+1个第三子像素3），所占用的面积较小。此外，本实施例中每一基本像素单元里第一子像素1和第二子像素2虽是共用，但第三子像素3是独立的，不与其他基本像素单元共用，因此可以带来更优的画质。

[0034] 再如图3所示,为本发明实施例一一种OLED显示面板的另一像素排列结构的示意图。与图1所示的排列结构相比的区别在于,图3所示的相邻虚拟八边形为斜向上相邻,图1所示则是在水平方向或竖直方向上相邻,例如,图3中虚拟八边形0C5与虚拟八边形0C6具有的共同边CL5,与水平方向或竖直方向形成一角度(如果虚拟八边形均为正八边形,则该角度为 45°)。同样地,虚拟八边形0C6与虚拟八边形0C7具有的共同边CL6,虚拟八边形0C7与虚拟八边形0C8具有的共同边CL7,虚拟八边形0C8与虚拟八边形0C5具有的共同边CL8,均分别与水平方向或竖直方向形成一角度。

[0035] 图1-图3所示的虚拟八边形均为正八边形,但本发明实施例并不局限于此,还可以是具有在虚拟八边形的中心处相交的两条正交对称轴的非等边八边形。

[0036] 进一步地,第一子像素1、第二子像素2与第三子像素3的面积相等。

[0037] 进一步地,第一子像素1、第二子像素2以及第三子像素3是红、绿、蓝三种发光颜色中的任一种,并且第一子像素1、第二子像素2以及第三子像素3的发光颜色均不相同。

[0038] 图1-3所示的像素排列结构中,第一子像素1和第二子像素2交替分布在虚拟八边形的各顶点上,与第一子像素1相邻顶点处均为第二子像素2,与第二子像素2相邻顶点处均为第一子像素1。除此之外,如图4所示,还可以每两个第一子像素1和每两个第二子像素2交替分布在虚拟八边形的各顶点上。

[0039] 请再参照图5所示,本发明实施例二提供一种OLED显示面板的像素排列结构,包括:

多个第一子像素61、多个第二子像素62和多个第三子像素63,所述多个第一子像素61、多个第二子像素62和多个第三子像素63形成多个重复排列的虚拟六边形;

所述第三子像素63设置在所述虚拟六边形的内部,且每个虚拟六边形的内部设有三个第三子像素63,所述三个第三子像素63分成上下两行排列;

所述第一子像素61与所述第三子像素63间隔开,并具有在所述虚拟六边形的第一顶点处的中心;

所述第二子像素62与所述第一子像素61和第三子像素63间隔开,并具有在与所述虚拟六边形的所述第一顶点相邻的第二顶点处的中心。

[0040] 具体地,图5示出了相邻两个虚拟六边形0H1、0H2(如图中虚线框所示),位于上面一行的两个第三子像素分别与相邻的第一子像素和第二子像素构成一基本像素单元,图5共示出4个基本像素单元BP1—BP4,如矩形框所示。每一基本像素单元包括1/2个第一子像素、1/2个第二子像素和1个第三子像素。三种子像素的数量比为1/2:1/2:1,也即1:1:2。

[0041] 请再参照图6所示,本发明实施例二提供一种像素排列结构,包括:

多个第一子像素41、多个第二子像素42和多个第三子像素43,所述多个第一子像素41、多个第二子像素42和多个第三子像素43形成多个重复排列的虚拟四边形;

所述第三子像素43设置在所述虚拟四边形的内部,且每个虚拟四边形的内部设有两个第三子像素43,所述两个第三子像素43上下对称排列;

所述第一子像素41与所述第三子像素43间隔开,并具有在所述虚拟四边形的第一顶点处的中心;

所述第二子像素42与所述第一子像素41和第三子像素43间隔开,并具有在与所述虚拟四边形的所述第一顶点相邻的第二顶点处的中心。

[0042] 具体地,图6示出了相邻两个虚拟四边形OT1、OT2(如图中虚线框所示),位于上面一行的两个第三子像素分别与相邻的第一子像素和第二子像素构成一基本像素单元,图6共示出4个基本像素单元BP1—BP4,如矩形框所示。每一基本像素单元包括1/2个第一子像素、1/2个第二子像素和1个第三子像素。三种子像素的数量比为1/2:1/2:1,也即1:1:2。

[0043] 本发明还提供一种OLED显示面板,包括前述本发明实施例所述的像素排列结构。

[0044] 通过上述说明可知,本发明实施例的有益效果在于:形成多个重复排列的虚拟n边形,,可以减少子像素数量,并且使每个基本像素单元所占空间面积较小;第三子像素位于虚拟八边形中央,可以共用一个FMM开口,降低了蒸镀难度,从而减小制作难度,并且基本像素单元里的第三子像素是独立的,不与其他基本像素单元共用,可以带来更优的画质,不会降低面板的分辨率。

[0045] 以上所揭露的仅为本发明较佳实施例而已,当然不能以此来限定本发明之权利范围,因此依本发明权利要求所作的等同变化,仍属本发明所涵盖的范围。

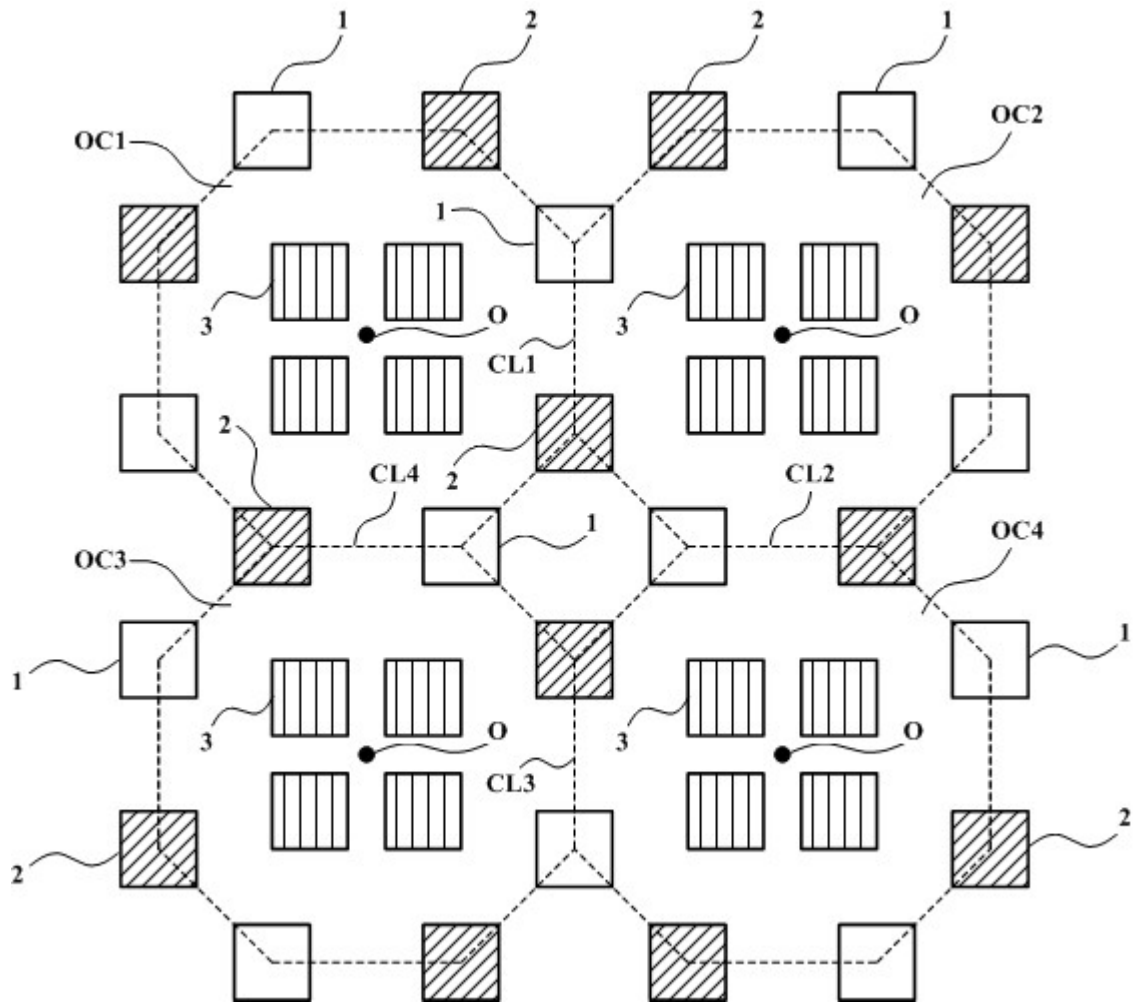


图1

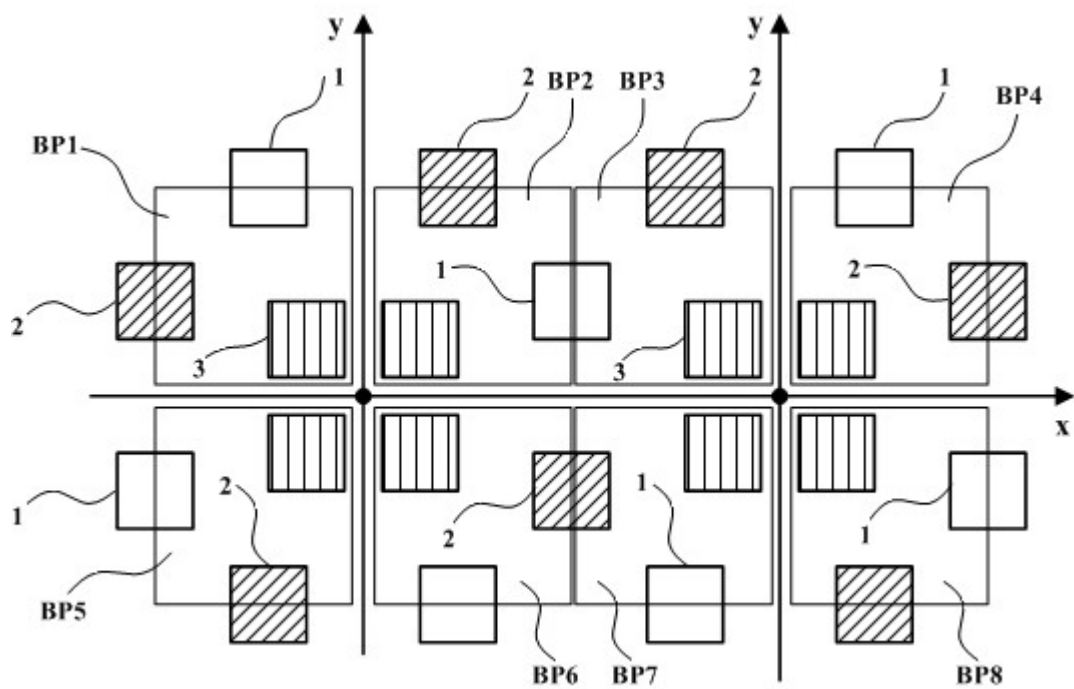


图2

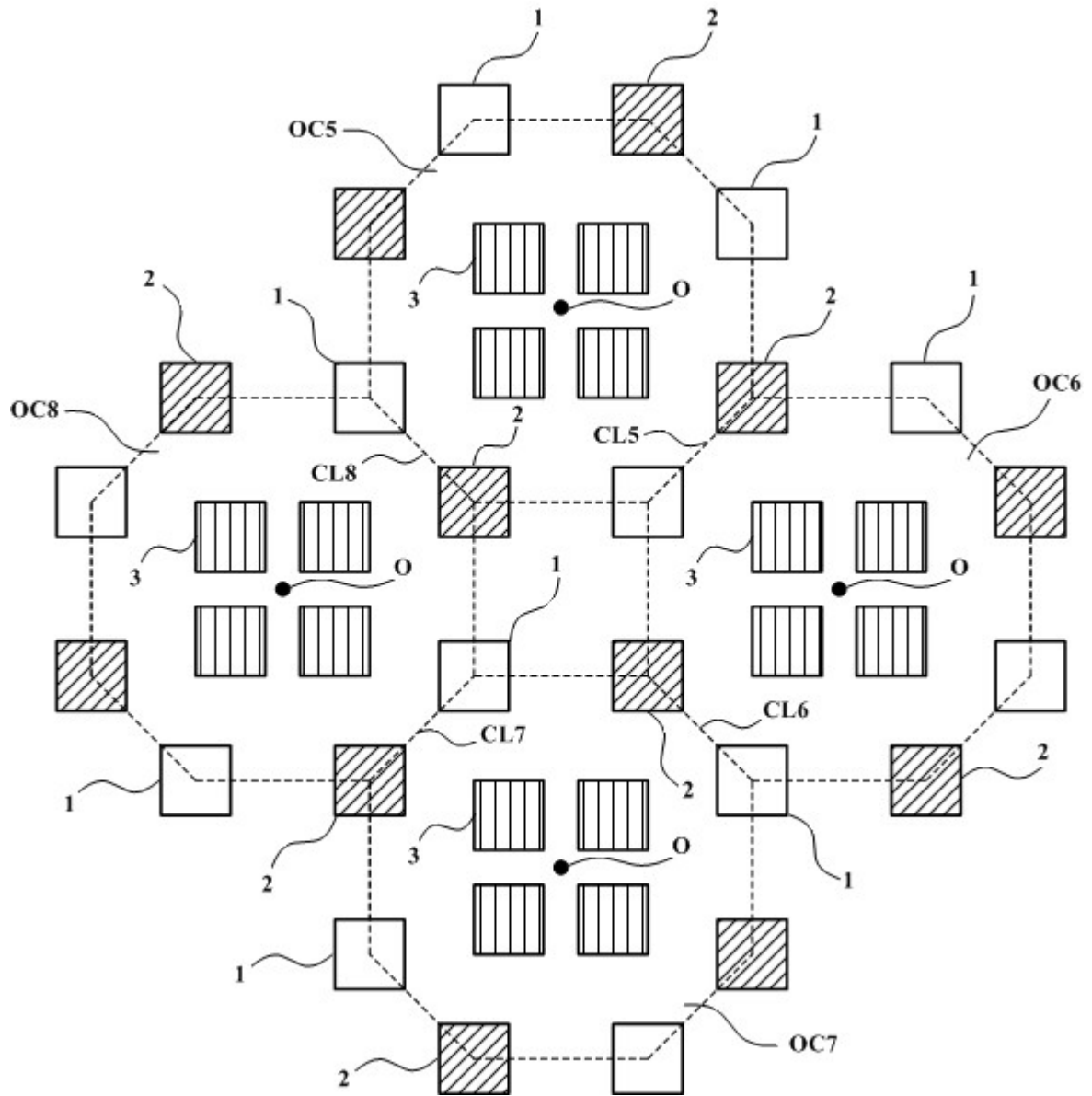


图3

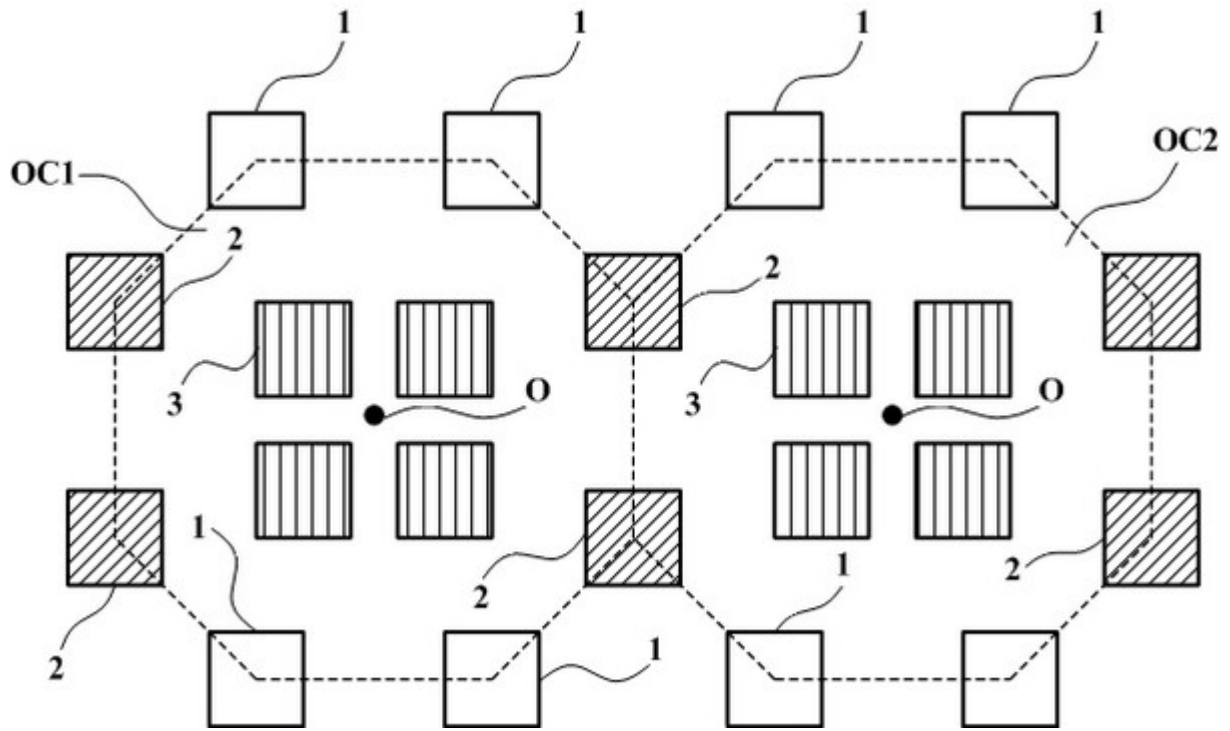


图4

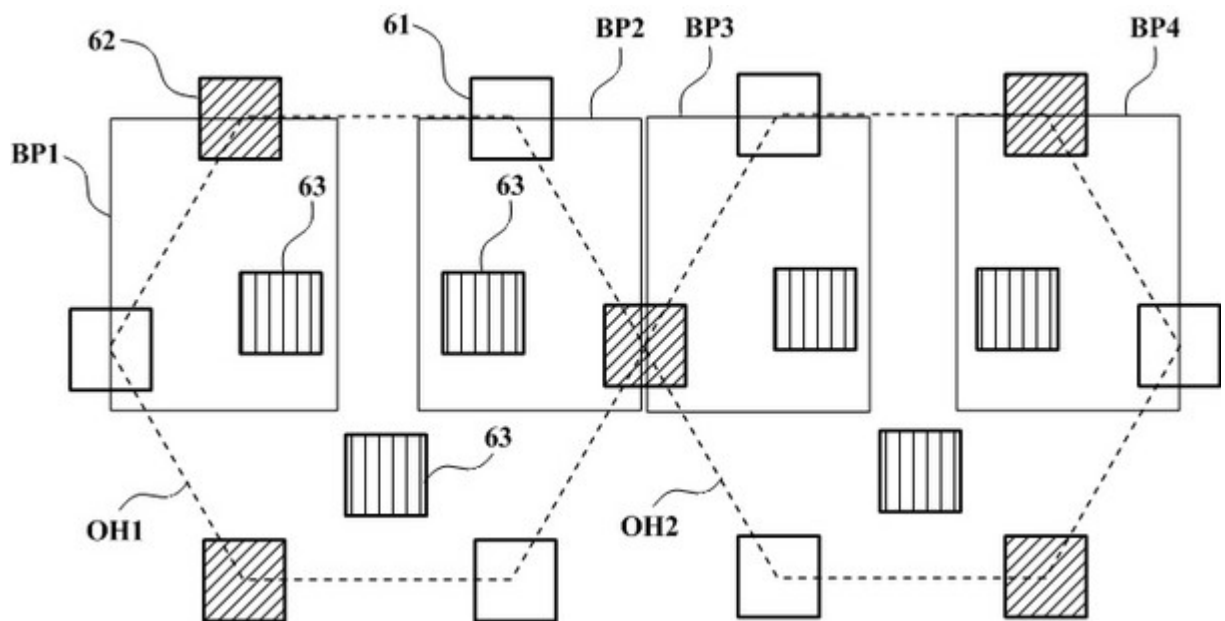


图5

专利名称(译)	一种OLED显示面板及其像素排列结构		
公开(公告)号	CN108962944A	公开(公告)日	2018-12-07
申请号	CN201810652154.7	申请日	2018-06-22
[标]发明人	李豪凯		
发明人	李豪凯		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3218		
优先权	201710819256.9 2017-09-12 CN		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种OLED显示面板及其像素排列结构，其中，像素排列结构包括：由多个第一子像素、多个第二子像素和多个第三子像素形成多个重复排列的虚拟n边形，n为大于或等于4的偶数；第三子像素设置在虚拟n边形的内部，且每个虚拟n边形的内部设有n/2个第三子像素；第一子像素与第三子像素间隔开，并具有在虚拟n边形的第一顶点处的中心；第二子像素与第一子像素和第三子像素间隔开，并具有在虚拟八边形的第二顶点处的中心。本发明可以减少子像素数量，并且使每个基本像素单元所占空间面积较小；第三子像素位于虚拟n边形中央，可以共用一个FMM开口，降低了蒸镀难度。

