



(12)发明专利申请

(10)申请公布号 CN 108962943 A
(43)申请公布日 2018.12.07

(21)申请号 201810615190.6

(22)申请日 2018.06.14

(71)申请人 信利半导体有限公司

地址 516600 广东省汕尾市区东冲路北段
工业区

(72)发明人 李源

(74)专利代理机构 广州粤高专利商标代理有限
公司 44102

代理人 邓义华 廖苑滨

(51) Int. Cl.

H01L 27/32(2006.01)

H01L 51/56(2006.01)

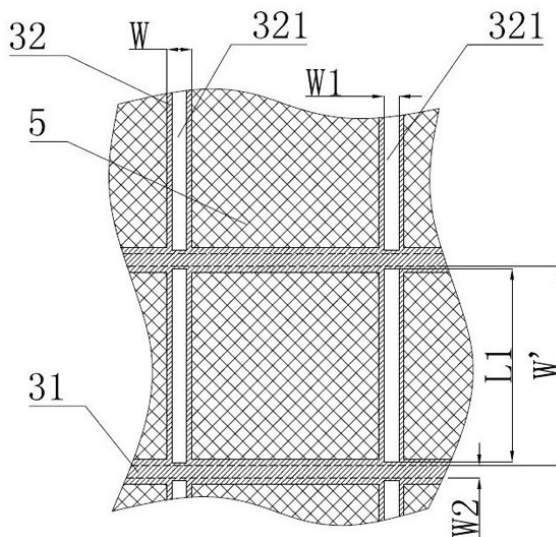
权利要求书2页 说明书7页 附图6页

(54)发明名称

PM-OLED显示基板及其制作方法

(57)摘要

本发明提供了PM-OLED显示基板及其制作方法,该PM-OLED显示基板包括SEG走线、COM走线、像素绝缘网格、隔离柱和成阵列布置的像素单元,所述像素绝缘网格包括与所述SEG走线同向的SEG向绝缘条和与所述COM走线同向的COM向绝缘条,还包括与所述像素绝缘网格对应设置且与所述SEG走线电性连接的辅助电极线,所述辅助电极线容纳于所述像素绝缘网格中或覆盖于所述像素绝缘网格下。本发明提供的PM-OLED显示基板能够有效降低SEG走线的起始段和结束端的电阻差异,改善单双效应问题,能够有效保证显示效果,提高产品质量。本发明提供的PM-OLED显示基板的制作方法能够有效实现PM-OLED显示基板的制作,且能有效提高生产效率。



1. 一种PM-OLED显示基板,包括SEG走线、COM走线、像素绝缘网格、隔离柱和成阵列布置的像素单元,其特征在于,还包括与所述SEG走线电性连接的辅助电极线,所述像素绝缘网格包括与所述SEG走线同向的SEG向绝缘条和与所述COM走线同向的COM向绝缘条,所述辅助电极线容纳于所述像素绝缘网格中或覆盖于所述像素绝缘网格下。

2. 根据权利要求1所述的PM-OLED显示基板,其特征在于,所述像素绝缘网格上开设有用于容纳所述辅助电极线的走线槽;所述走线槽包括位于COM向绝缘条上的COM向走线槽和/或,位于所述SEG向绝缘条上的SEG向走线槽。

3. 根据权利要求2所述的PM-OLED显示基板,其特征在于,所述COM向走线槽的宽度 $W_1 \leq W - 4\mu\text{m}$,其中, W 为COM向绝缘条的宽度;所述COM向走线槽的长度 $L_1 \leq W' + W_2 - 6\mu\text{m}$,其中,所述 W' 为SEG走线的宽度, W_2 为相邻两条SEG走线的间距;所述SEG向走线槽的宽度 $W_{11} < (W_4 - W_2) / 2 + W_2\mu\text{m}$,其中, W_4 为相邻像素在COM方向上的间距, W_2 为相邻两条SEG走线之间的间距;所述SEG向走线槽的长度 $L_2 \leq L'$,其中, L' 为单个像素单元在SEG方向上的分布步距。

4. 根据权利要求2所述的PM-OLED显示基板,其特征在于,所述隔离柱上开设有用于容纳所述辅助电极线的隔离柱槽。

5. 根据权利要求4所述的PM-OLED显示基板,其特征在于,所述隔离柱槽的宽度 $W_{12} \geq 3\mu\text{m}$,且 $W_{12} \leq W_{\text{RIB}} - 6\mu\text{m}$,其中, W_{RIB} 为隔离柱的设计宽度, $W_{\text{RIB}} \leq W - 4\mu\text{m}$, W 为COM向绝缘条的宽度;所述隔离柱槽的长度 $L_{12} \geq L_1 / 3$,且 $L_{12} \leq L_1$,其中, L_1 为COM向走线槽的长度。

6. 根据权利要求1所述的PM-OLED显示基板,其特征在于,还包括引线和设置于所述引线上的辅助引线;所述辅助电极线与所述辅助引线于同一制程中形成,且覆盖于所述像素绝缘网格下。

7. 根据权利要求6所述的PM-OLED显示基板,其特征在于,所述辅助电极线的宽度 $W_{\text{引}} \leq W_5 - 4\mu\text{m}$,其中, W_5 为像素单元与相邻SEG走线之间的距离;所述辅助电极线的长度 $L_{\text{引}}$ 与SEG走线相同。

8. 一种PM-OLED显示基板的制作方法,其特征在于,用于制作如权利要求2所述的PM-OLED显示基板,包括以下步骤:

步骤1、在基板上形成阳极走线;

步骤2、制作像素隔离网格并形成走线槽;

步骤3、制作容纳于所述走线槽中的辅助电极线;

步骤4、依次制作隔离柱、有机层和阴极走线。

9. 一种PM-OLED显示基板的制作方法,其特征在于,用于制作如权利要求4所述的PM-OLED显示基板,包括以下步骤:

步骤1、在基板上形成阳极走线;

步骤2、制作像素隔离网格并形成走线槽;

步骤3、在所述像素隔离网格上制作隔离柱并形成隔离柱槽;

步骤4、制作容纳于所述走线槽和隔离柱槽中的辅助电极线、有机层和阴极走线;其中,所述辅助电极层先于所述有机层和阴极走线制作,或者,所述辅助电极层与所述阴极走线在同一制程中同时蒸镀形成。

10. 一种PM-OLED显示基板的制作方法,其特征在于,用于制作如权利要求7所述的PM-OLED显示基板,包括以下步骤:

步骤1、在基板上形成阳极走线；其中，位于显示区内的阳极走线形成SEG走线，位于非显示区的阳极走线形成引线；

步骤2、在所述引线上制作辅助引线并在同一制程中形成与所述SEG走线电性连接的辅助电极线；

步骤3、依次制作像素隔离网格、隔离柱、有机层和阴极走线。

PM-OLED显示基板及其制作方法

技术领域

[0001] 本发明涉及了显示技术领域,特别是涉及了PM-OLED显示基板及其制作方法。

背景技术

[0002] PM-OLED显示技术因具备全固态主动发光、温度特性好、功耗较小、响应快、可弯曲折叠、超轻薄等优点,而被称之为第三代梦幻显示技术。现有的PM-OLED显示基板由于SEG走线的电阻逐渐加大,在全面点亮的情况下,在发光区内SEG走线的起始位置与结束位置之间,由于电阻逐渐增大,SEG走线的起始端与结束端之间必然会存在一定的电压压降,在全面点亮的情况下,就可以在靠近可视区边缘的位置看到相邻的奇数行(或列)与偶数行(或列)SEG走线上的亮度存在着明显的差异,这种显示现象称为单双效应。如图1所示,SEG走线横向排布,位于奇数行的SEG走线11' 从左侧与引线连接,位于偶数行的SEG走线12' 从右侧与引线连接,在全面点亮的情况下,位于奇数行的SEG走线11' 左端能正常显示,而右端亮度渐低,位于偶数行的SEG走线12' 右端能正常显示,而左端亮度渐低。

发明内容

[0003] 本发明所要解决的技术问题是能够有效解决PM-OLED显示面板在全面点亮的情况下存在的单双效应问题。

[0004] 为解决上述技术问题,本发明提供了一种PM-OLED显示基板,包括SEG走线、COM走线、像素绝缘网格、隔离柱和成阵列布置的像素单元,还包括与所述像素绝缘网格对应设置且与所述SEG走线电性连接的辅助电极线,所述像素绝缘网格包括与所述SEG走线同向的SEG向绝缘条和与所述COM走线同向的COM向绝缘条,所述辅助电极线容纳于所述像素绝缘网格中或覆盖于所述像素绝缘网格下。

[0005] 作为本发明的一种优选方案,所述像素绝缘网格上开设有用于容纳所述辅助电极线的走线槽;所述走线槽包括位于COM向绝缘条上的COM向走线槽和/或,位于所述SEG向绝缘条上的SEG向走线槽。

[0006] 作为本发明的一种优选方案,所述COM向走线槽的宽度 $W_1 \leq W - 4\mu\text{m}$,其中, W 为COM向绝缘条的宽度;所述COM向走线槽的长度 $L_1 \leq W' + W_2 - 6\mu\text{m}$,其中,所述 W' 为SEG走线的宽度, W_2 为相邻两条SEG走线的间距;所述SEG向走线槽的宽度 $W_{11} < (W_4 - W_2) / 2 + W_2\mu\text{m}$,其中, W_4 为相邻像素在COM方向上的间距, W_2 为相邻两条SEG走线之间的间距;所述SEG向走线槽的长度 $L_2 \leq L'$,其中, L' 为单个像素单元在SEG方向上的分布步距。

[0007] 作为本发明的一种优选方案,所述隔离柱上开设有用于容纳所述辅助电极线的隔离柱槽。

[0008] 作为本发明的一种优选方案,所述隔离柱槽的宽度 $W_{12} \geq 3\mu\text{m}$,且 $W_{12} \leq W_{\text{RIB}} - 6\mu\text{m}$,其中, W_{RIB} 为隔离柱的设计宽度, $W_{\text{RIB}} \leq W - 4\mu\text{m}$, W 为COM向绝缘条的宽度;所述隔离柱槽的长度 $L_{12} \geq L_1 / 3$,且 $L_{12} \leq L_1$,其中, L_1 为COM向走线槽的长度。

[0009] 作为本发明的一种优选方案,还包括引线和设置于所述引线上的辅助引线;所述

辅助电极线与所述辅助引线于同一制程中形成,且覆盖于所述像素绝缘网格下。

[0010] 作为本发明的一种优选方案,所述辅助电极线的宽度 $W_{引} \leq W_5 - 4\mu\text{m}$,其中, W_5 为像素单元与相邻SEG走线之间的距离;所述辅助电极线的长度 $L_{引}$ 与SEG走线相同。

[0011] 进一步地,提供一种PM-OLED显示基板的制作方法,用于制作以上所述的PM-OLED显示基板,包括以下步骤:

步骤1、在基板上形成阳极走线;

步骤2、制作像素隔离网格并形成走线槽;

步骤3、制作容纳于所述走线槽中的辅助电极线;

步骤4、依次制作隔离柱、有机层和阴极走线。

[0012] 进一步地,提供一种PM-OLED显示基板的制作方法,用于制作以上所述的PM-OLED显示基板,包括以下步骤:

步骤1、在基板上形成阳极走线;

步骤2、制作像素隔离网格并形成走线槽;

步骤3、在所述像素隔离网格上制作隔离柱并形成隔离柱槽;

步骤4、制作容纳于所述走线槽和隔离柱槽中的辅助电极线、有机层和阴极走线;其中,所述辅助电极层先于所述有机层和阴极走线制作,或者,所述辅助电极层与所述阴极走线在同一制程中同时蒸镀形成。

[0013] 进一步地,提供一种PM-OLED显示基板的制作方法,用于制作以上所述的PM-OLED显示基板,包括以下步骤:

步骤1、在基板上形成阳极走线;其中,位于显示区内的阳极走线形成SEG走线,位于非显示区的阳极走线形成引线;

步骤2、在所述引线上制作辅助引线并在同一制程中形成与所述SEG走线电性连接的辅助电极线;

步骤3、依次制作像素隔离网格、隔离柱、有机层和阴极走线。

[0014] 本发明具有如下技术效果:本发明提供了一种PM-OLED显示基板通过设置容纳于像素绝缘网格内且与SEG走线电性连接的辅助电极线,即在显示区内,辅助电极线与SEG线并联,从而能够有效降低走线电阻,有效降低SEG走线的起始段和结束端的电阻差异,改善单双效应问题。而且,由于辅助电极线容纳于像素绝缘网格内,从而不会影响到显示区的正常显示,能够有效保证显示效果,提高产品质量。

附图说明

[0015] 图1为现有技术提供的PM-OLED显示基板的单双效应示意图;

图2为本发明提供的一种PM-OLED显示基板的结构示意图;

图3为本发明实施例一提供的一种走线槽的布置示意图;

图4为本发明实施例二提供的一种走线槽的布置示意图;

图5为本发明实施例三提供的一种隔离柱槽的布置示意图;

图6为本发明实施例四提供的一种辅助电极线的布置示意图;

图7为本发明实施例五提供的一种PM-OLED显示基板的制作方法的流程示意图;

图8为本发明实施例六提供的一种PM-OLED显示基板的制作方法的流程示意图;

图9为本发明实施例七提供的一种PM-OLED显示基板的制作方法的流程示意图。

具体实施方式

[0016] 为使本发明的目的,技术方案和优点更加清楚,下面结合附图对本发明实施方式作进一步详细说明。显然,所描述的实施例是本发明的一部分实施例,而不是全部的实施例。基于所描述的本发明的实施例,本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0017] 除非另外定义,本发明使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本发明中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。在本发明的描述中,需要理解的是,若有术语“上”、“下”、“左”、“右”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本发明和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此附图中描述位置关系的用语仅用于示例性说明,不能理解为对本专利的限制,对于本领域的普通技术人员而言,可以根据具体情况理解上述术语的具体含义。

[0018] 实施例一

如图2-3所示,其表示了本发明提供的一种PM-OLED显示基板。该PM-OLED显示基板包括SEG走线1、COM走线2、像素绝缘网格3、隔离柱4和成阵列布置的像素单元5,还包括与所述像素绝缘网格3对应设置且与所述SEG走线1电性连接的辅助电极线6,所述像素绝缘网格3包括与所述SEG走线1同向的SEG向绝缘条31和与所述COM走线2同向的COM向绝缘条32,所述辅助电极线6容纳于所述像素绝缘网格3中,本实施例提供的PM-OLED显示基板还包括基板10。这样,通过设置容纳于像素绝缘网格3内且与SEG走线1电性连接的辅助电极线6,即在显示区内,辅助电极线6与SEG线并联,从而能够有效降低走线电阻,有效降低SEG走线1的起始段和结束端的电阻差异,改善单双效应问题,有效保证显示亮度的均匀。而且,由于辅助电极线6容纳于像素绝缘网格3中,从而不会影响到显示区的正常显示,能够有效保证显示效果,提高产品质量,而且辅助电极线6容纳于像素绝缘网格3中,即辅助电极线6的两侧均设有像素绝缘网格3,从而也能有效保证不会影响到SEG走线1或者COM走线2的正常电性连接,有效保证产品质量。

[0019] 具体地,在本实施例中,所述像素绝缘网格3上开设有用于容纳所述辅助电极线6的走线槽;所述走线槽包括位于COM向绝缘条32上的COM向走线槽321,所述COM向走线槽321的宽度 $W_1 \leq W - 4\mu\text{m}$,其中,W为COM向绝缘条32的宽度;所述COM向走线槽321的长度 $L_1 \leq W' + W_2 - 6\mu\text{m}$,其中,所述 W' 为SEG走线1的宽度, W_2 为相邻两条SEG走线1的间距。所述COM向走线槽321的数量可以为多个并且对应于每个像素单元5布置,这样布置的走线槽能够有效保证辅助电极线6的容纳位置,能够保证辅助电极线6的降低电阻的效果,提高产品质量。

[0020] 实施例二

本实施例与以上实施例原理相同,结构类似,其区别仅在于,如图4所示,所述像素绝缘网格3上开设的走线槽还包括位于所述SEG向绝缘条31上的SEG向走线槽311。即在本实施例中,所述像素绝缘网格3上的COM向绝缘条32上开设有COM向走线槽321,在SEG向绝缘条31上开设有SEG向走线槽311。这样,有效增大了辅助电极线6的布置位置,从而能够使得辅助电

极线6的电阻更小,进一步提高辅助电极线6降低电阻的效果,有效保证改善单双效应的效果,保证显示亮度的均匀。具体地,所述SEG向走线槽311的宽度 $W_{11} < (W_4 - W_2) / 2 + W_2 \mu\text{m}$,其中, W_4 为相邻像素在COM方向上的间距, W_2 为相邻两条SEG走线1之间的间距;所述SEG向走线槽311的长度 $L_2 \leq L'$,其中, L' 为单个像素单元5在SEG方向上的分布步距,具体地,分布步距指单个像素单元5在SEG方向上的长度与和其相邻的一条COM向绝缘条的宽度之和,也可以为单个像素单元5在SEG方向上的长度加上其两侧两条COM向绝缘条的各一半宽度。具体地,所述SEG向走线槽311的数量可以为多个并且对应于每个像素单元5布置,当 $L_2 = L$ 时,此时多个SEG向走线槽311在SEG向绝缘条31上形成贯通,当 $L_2 < L$ 时,SEG向走线槽311在SEG向绝缘条31上保持为与每一个像素单元5对应的通孔。

[0021] 实施例三

本实施例与以上实施例原理相同,结构类似,其区别仅在于,如图5所示,本实施例提供的PM-OLED显示基板中的隔离柱4上开设有用于容纳所述辅助电极线6的隔离柱槽41。即在本实施例中,所述像素绝缘网格3上开设有COM向走线槽321和SEG向走线槽311,同时在隔离柱4上开设有隔离柱槽41。这样,容纳于像素绝缘网格3中的辅助电极线6可以进一步增加布置位置,同时容纳于隔离槽41中,从而能够进一步保证使得辅助电极线6的电阻较小,保证辅助电极线6降低电阻以改善单双效应的作用,保证显示亮度的均匀。

[0022] 具体地,所述隔离柱槽41的宽度 $W_{12} \geq 3 \mu\text{m}$,且 $W_{12} \leq W_{RIB} - 6 \mu\text{m}$,其中, W_{RIB} 为隔离柱4的设计宽度, $W_{RIB} \leq W - 4 \mu\text{m}$,其中, W 为COM向绝缘条32的宽度;所述隔离柱槽41的长度 $L_{12} \geq L_1 / 3$,且 $L_{12} \leq L_1$,其中, L_1 为COM向走线槽321的长度。具体地,所述隔离柱槽41的数量可以为多个并且对应于每个像素单元5布置,这样能够保证隔离柱槽41与COM向走线槽321的相通,保证辅助电极线6降低电阻的作用,从而进一步保证改善单双效应的作用,实现SEG方向上的像素亮度的均匀性。

[0023] 实施例四

本实施例与以上实施例原理相同,结构类似,其区别仅在于,如图6所示,本实施例提供的PM-OLED显示基板还包括引线7和设置于所述引线7上的辅助引线8;所述辅助电极线6与所述辅助引线8于同一制程中形成,且覆盖于所述像素绝缘网格3下。考虑到为了降低引线电阻,现有的PM-OLED显示基板均在形成引线7后在引线上形成辅助引线8,本实施例提供的辅助电极线6与所述辅助引线8于同一制程中形成并且覆盖所述像素绝缘网格3下,从而一方面能够节省制程,有效提高生产效率,且覆盖于像素绝缘网格3下的辅助电极线6不会影响到显示区的正常显示,能够有效保证显示效果,提高产品质量;同时能够有效降低走线电阻,有效降低SEG走线1的起始段和结束端的电阻差异,改善单双效应问题,保证显示亮度的均匀。

[0024] 具体地,在本实施例中,所述辅助电极线6的宽度 $W_{31} \leq W_5 - 4$,其中, W_5 为像素单元5与相邻SEG走线1之间的距离;所述辅助电极线6的长度 L_{31} 与SEG走线1相同。具体地,所述辅助电极线6可以有多种设计形式,所述辅助电极线6的走向可以与所述SEG向绝缘条31保持一致,形成SEG向的单一走线;所述辅助电极线6也可以设置多个覆盖于COM向绝缘条32下的COM向分支,这样,增加了布置面积,能够有效保证降低电阻的效果;所述辅助电极线6也可以形成凸字形走线。

[0025] 实施例五

如图7所示,其表示了本实施例提供的一种PM-OLED显示基板的制作方法。该PM-OLED显示基板的制作方法用于制作实施例一或实施例二所述的PM-OLED显示基板,包括以下步骤:

步骤1、在基板上形成阳极走线;这样,位于显示区内的阳极走线可以形成SEG走线。具体地,本步骤可以包括:提供一透明基板;在所述透明基板上制作SiO₂层;在所述SiO₂层上镀ITO层;采用ITO蚀刻液对所述ITO层进行刻蚀形成阳极走线。其中,所述透明基板优选为玻璃基板,在制作SiO₂层之前对其表面进行抛光处理,所述ITO层的制作方法为磁控溅射,所述ITO层在制作完成后,对其表面进行软抛光处理,控制其表面粗糙度。本步骤中位于非显示区的阳极走线可以形成引线,此外,本步骤还可以包括在引线上制作辅助引线。

[0026] 步骤2、制作像素隔离网格并形成走线槽;具体地,本步骤可以包括:涂布正性或负性光刻胶,继而通过对所述正性或负性光刻胶进行曝光和显影形成像素隔离网格。具体地,所述走线槽可以包括COM向走线槽和/或SEG向走线槽,走线槽的布置和尺寸可以通过设置对应的掩模板实现。

[0027] 步骤3、制作容纳于所述走线槽中的辅助电极线;具体地,本步骤可以包括镀上金属层,具体地,所述金属层可以采用电阻率比较低的Ag、Cu、Al、Mo或Cr等金属或其合金材料;继而通过黄光制程形成辅助电极线。

[0028] 步骤4、依次制作隔离柱、有机层和阴极走线。具体地,蒸镀有机层形成阵列布置的像素单元,蒸镀阴极走线形成COM走线。

[0029] 本实施例提供的PM-OLED显示基板的制作方法通过在像素绝缘网格的制作过程中同时形成走线槽,继而在制作隔离柱层前制作辅助电极线,从而实现了使得辅助电极线容纳于像素绝缘网格内且与SEG走线电性连接,即在显示区内辅助电极线与SEG线并联,从而能够有效降低走线电阻,有效降低SEG走线的起始段和结束端的电阻差异,改善单双效应问题,保证显示亮度的均匀。而且,由于辅助电极线容纳于像素绝缘网格内,从而不会影响到显示区的正常显示,能够有效保证显示效果,提高产品质量。而且,本实施例提供的PM-OLED显示基板的制作方法仅需增加形成辅助电极线这一工序,对现有的生产工艺影响小,且采用镀膜和黄光制程形成辅助电极线工艺成熟,生产效率高,能够有效保证PM-OLED显示基板的生产效率和生产质量。

[0030] 实施例六

如图8所示,其表示了本实施例提供的一种PM-OLED显示基板的制作方法。该PM-OLED显示基板的制作方法用于制作实施例三所述的PM-OLED显示基板,包括以下步骤:

步骤1、在基板上形成阳极走线;这样,位于显示区内的阳极走线可以形成SEG走线。具体地,本步骤可以包括:提供一透明基板;在所述透明基板上制作SiO₂层;在所述SiO₂层上镀ITO层;采用ITO蚀刻液对所述ITO层进行刻蚀形成阳极走线。其中,所述透明基板优选为玻璃基板,在制作SiO₂层之前对其表面进行抛光处理,所述ITO层的制作方法为磁控溅射,所述ITO层在制作完成后,对其表面进行软抛光处理,控制其表面粗糙度。本步骤中位于非显示区的阳极走线可以形成引线,此外,本步骤还可以包括在引线上制作辅助引线。

[0031] 步骤2、制作像素隔离网格并形成走线槽;具体地,本步骤可以包括:涂布正性或负性光刻胶,继而通过对所述正性或负性光刻胶进行曝光和显影形成像素隔离网格。具体地,所述走线槽可以包括COM向走线槽和/或SEG向走线槽,走线槽的布置和尺寸可以通过设置对应的掩模板实现。

[0032] 步骤3、在所述像素隔离网格上制作隔离柱并形成隔离柱槽；本步骤可以包括：在所述像素隔离网格上涂覆负性光刻胶，继后经光刻蚀处理得到隔离柱。具体地，所述隔离柱槽的布置和尺寸可以通过在光刻蚀处理中设置对应的掩膜板实现。

[0033] 步骤4、制作容纳于所述走线槽和隔离柱槽中的辅助电极线、有机层和阴极走线；具体地，所述辅助电极层可以先于所述有机层和阴极走线制作，即所述步骤4可以包括：步骤4.1：制作辅助电极层；此时，所述辅助电极层的制作方法可以为通过镀上金属层，继而通过黄光制程形成辅助电极线，所述金属层可以采用电阻率比较低的Ag、Cu、Al、Mo或Cr等金属或其合金材料；步骤4.2：依次蒸镀形成有机层和阴极走线，具体地，蒸镀有机层形成阵列布置的像素单元，蒸镀阴极走线形成COM走线。

[0034] 具体地，所述辅助电极层也可以与所述阴极走线在同一制程中同时蒸镀形成。即所述步骤4可以包括：步骤4.1：蒸镀形成有机层；步骤4.2：在同一制程中蒸镀形成辅助电极线和阴极走线，此时，由于辅助电极线与阴极走线的材质相同且在同一制程中形成，这样能够有效节省制程工序，提高生产效率。

[0035] 本实施例提供的PM-OLED显示基板的制作方法通过制作布置于像素绝缘网格中的走线槽后进一步在制作隔离柱时形成隔离柱槽，从而进一步加大了辅助电极线的布置面积，从而能够进一步保证使得辅助电极线的电阻较小，保证辅助电极线降低电阻以改善单双效应的作用。而且，本实施例提供的PM-OLED显示基板的制作方法在形成辅助电极线时，可以通过使得辅助电极层先于所述有机层和阴极走线制作，也可以通过使得辅助电极线与阴极层在同一制程中形成，从而能够有效节省制程工序，提高生产效率。

[0036] 实施例七

如图9所示，其表示了本实施例提供的一种PM-OLED显示基板的制作方法。该PM-OLED显示基板的制作方法用于制作实施例四所述的PM-OLED显示基板，包括以下步骤：

步骤1、在基板上形成阳极走线；其中，位于显示区内的阳极走线形成SEG走线，位于非显示区的阳极走线形成引线；具体地，本步骤可以包括：提供一透明基板；在所述透明基板上制作SiO₂层；在所述SiO₂层上镀ITO层；采用ITO蚀刻液对所述ITO层进行刻蚀形成阳极走线。其中，所述透明基板优选为玻璃基板，在制作SiO₂层之前对其表面进行抛光处理，所述ITO层的制作方法为磁控溅射，所述ITO层在制作完成后，对其表面进行软抛光处理，控制其表面粗糙度。

[0037] 步骤2、在所述引线上制作辅助引线并在同一制程中形成与所述SEG走线电性连接的辅助电极线；具体地，本步骤可以包括镀上金属层，继而通过黄光制程形成辅助引线和辅助电极线。

[0038] 步骤3、依次制作像素隔离网格、隔离柱、有机层和阴极走线。

[0039] 本实施例提供的PM-OLED显示基板的制作方法通过在制作辅助引线的同一制程中形成辅助电极线，从而一方面能够节省制程，有效提高生产效率，且覆盖于像素绝缘网格下的辅助电极线不会影响到显示区的正常显示，能够有效保证显示效果，提高产品质量；同时能够有效降低走线电阻，有效降低SEG走线的起始段和结束端的电阻差异，改善单双效应问题。

[0040] 以上所述实施例仅表达了本发明的实施方式，其描述较为具体和详细，但并不能因此而理解为对本发明专利范围的限制，但凡采用等同替换或等效变换的形式所获得的技

术方案,均应落在本发明的保护范围之内。

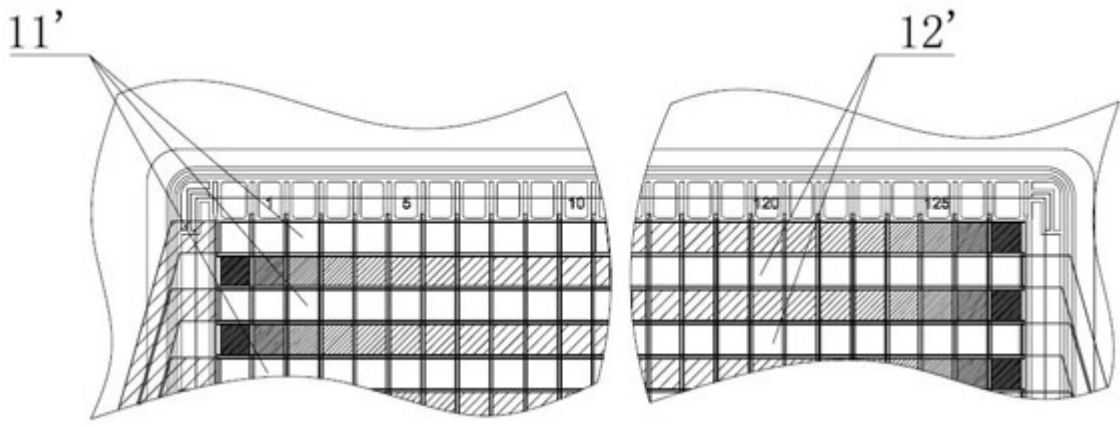


图 1

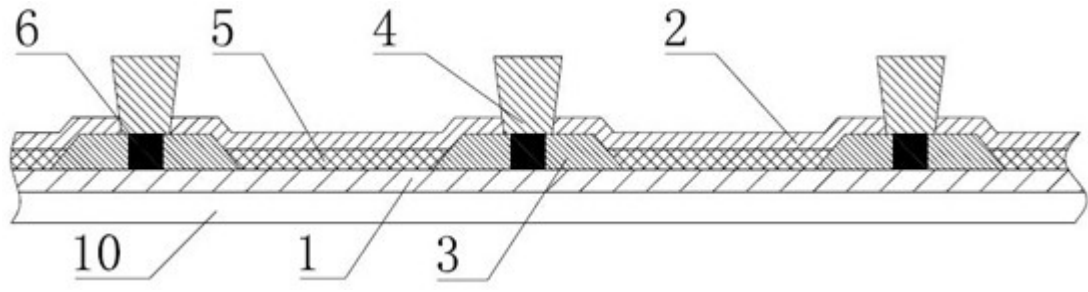


图 2

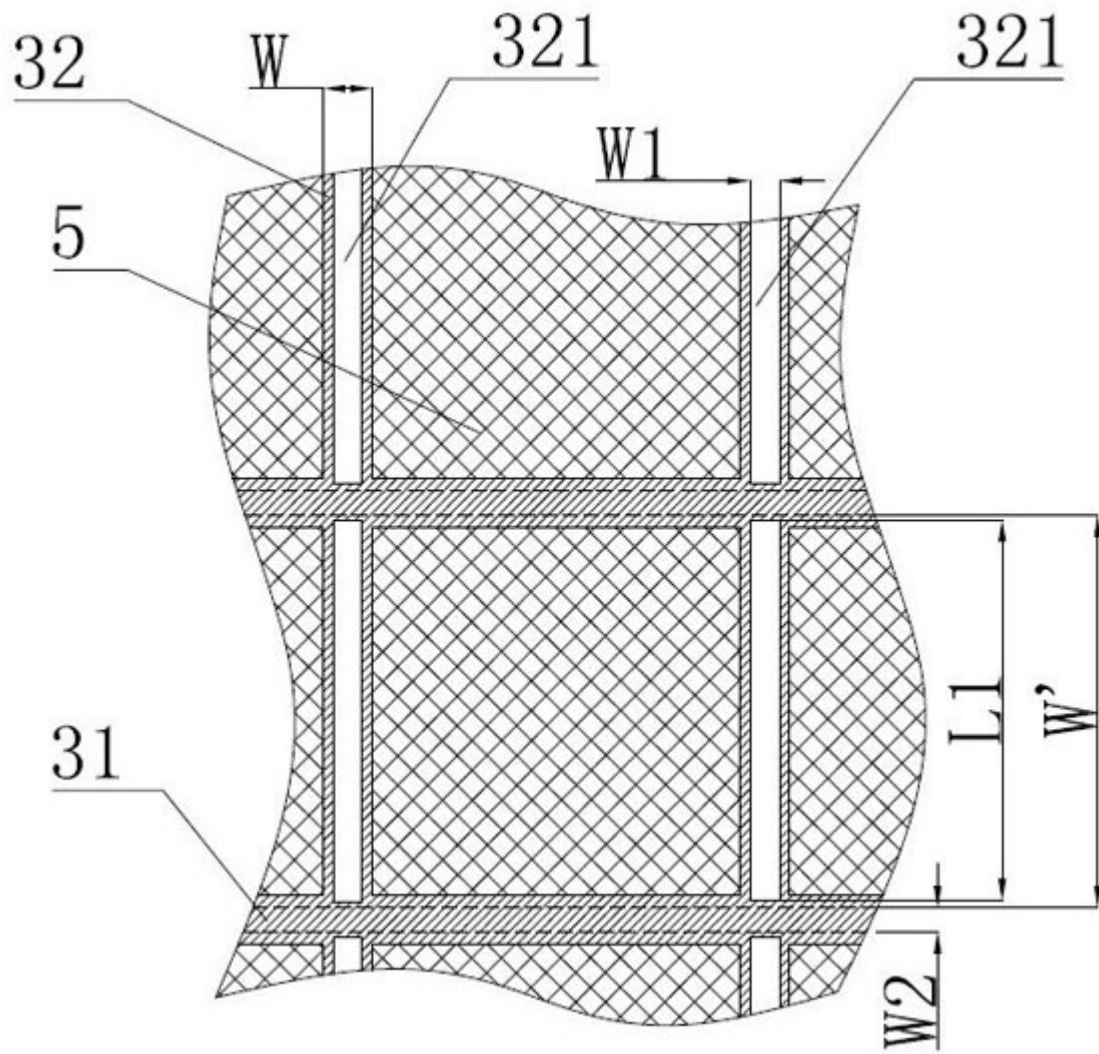


图 3

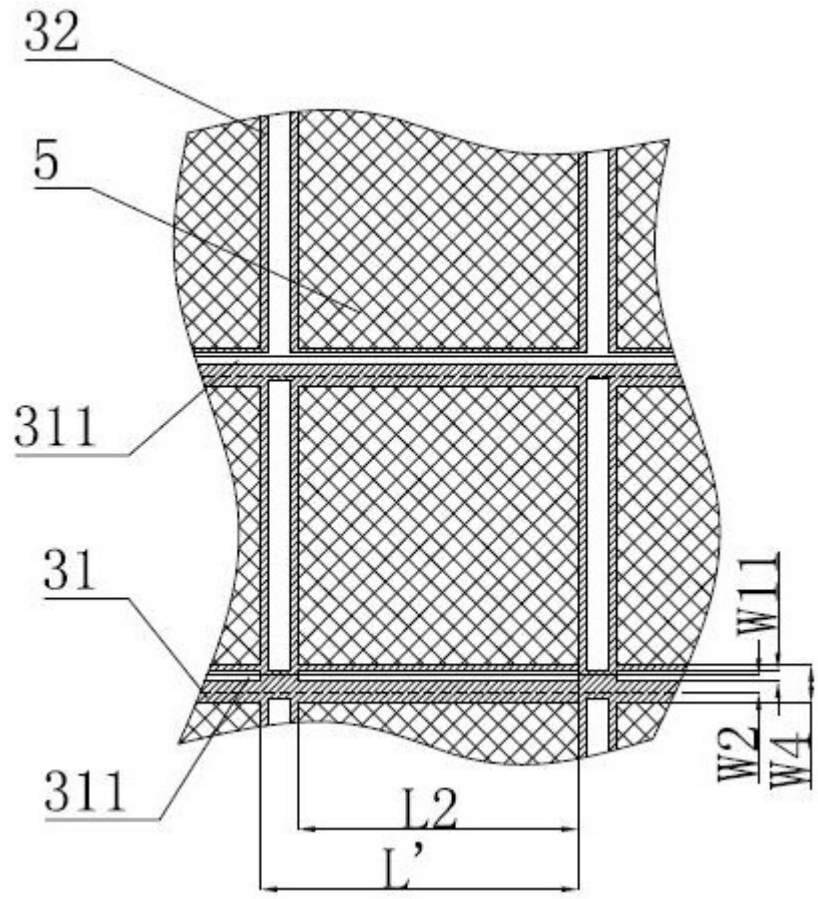


图 4

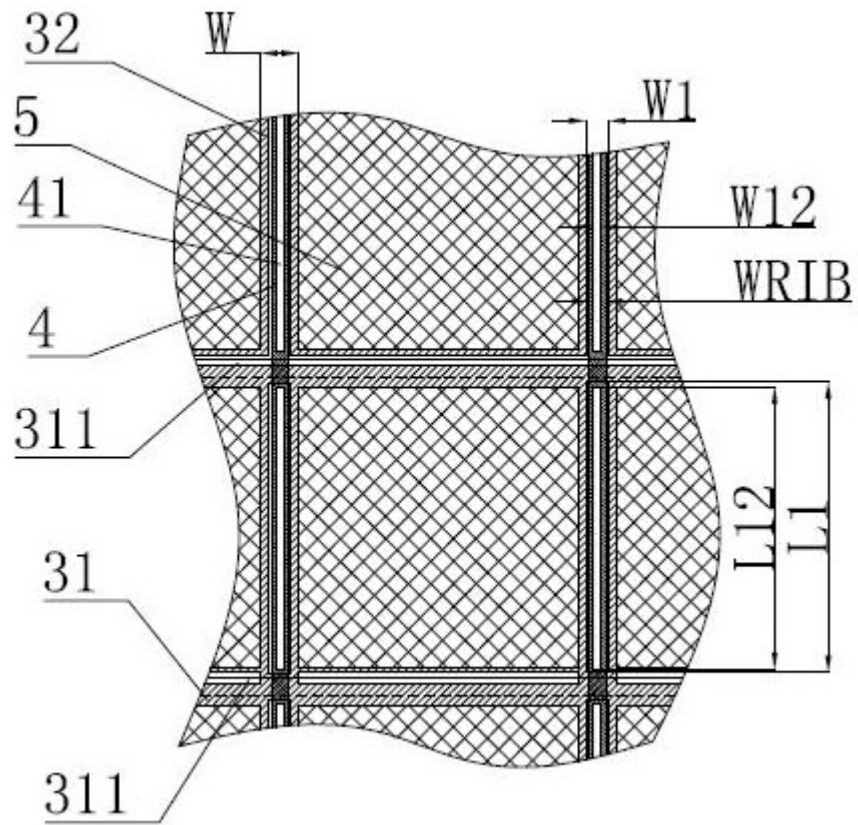


图 5

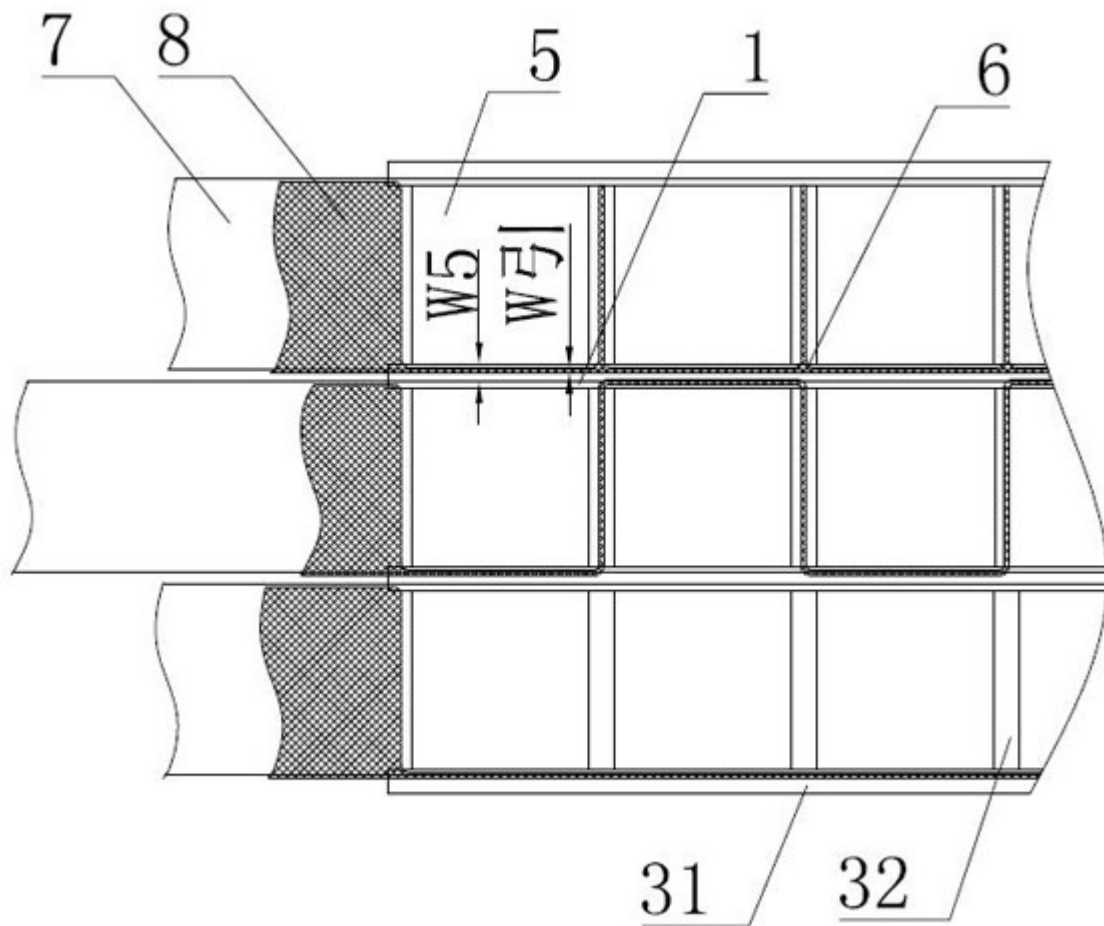


图 6

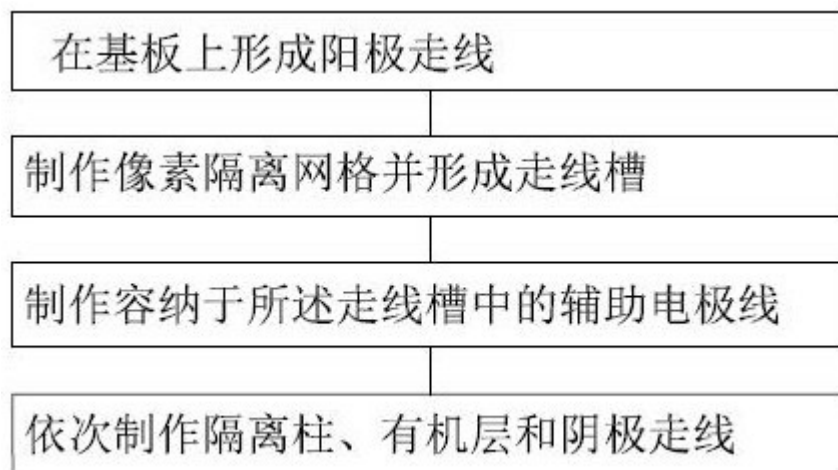


图 7

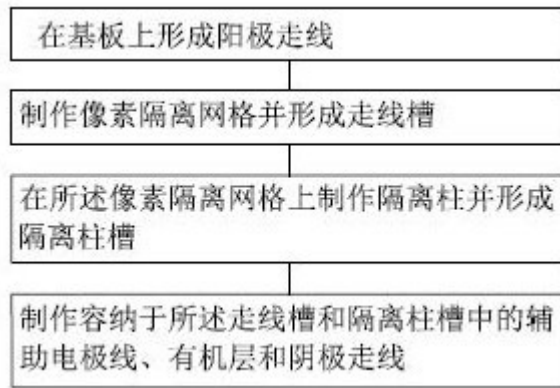


图 8

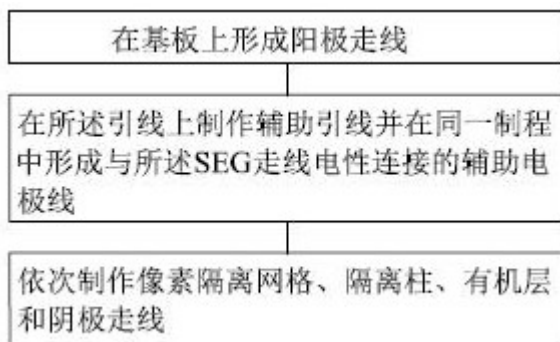


图 9

专利名称(译)	PM-OLED显示基板及其制作方法		
公开(公告)号	CN108962943A	公开(公告)日	2018-12-07
申请号	CN201810615190.6	申请日	2018-06-14
[标]申请(专利权)人(译)	信利半导体有限公司		
申请(专利权)人(译)	信利半导体有限公司		
当前申请(专利权)人(译)	信利半导体有限公司		
[标]发明人	李源		
发明人	李源		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/3276 H01L27/3279 H01L51/56		
其他公开文献	CN108962943B		
外部链接	Espacenet	SIPO	

摘要(译)

本发明提供了PM-OLED显示基板及其制作方法，该PM-OLED显示基板包括SEG走线、COM走线、像素绝缘网格、隔离柱和成阵列布置的像素单元，所述像素绝缘网格包括与所述SEG走线同向的SEG向绝缘条和与所述COM走线同向的COM向绝缘条，还包括与所述像素绝缘网格对应设置且与所述SEG走线电性连接的辅助电极线，所述辅助电极线容纳于所述像素绝缘网格中或覆盖于所述像素绝缘网格下。本发明提供的PM-OLED显示基板能够有效降低SEG走线的起始段和结束端的电阻差异，改善单双效应问题，能够有效保证显示效果，提高产品质量。本发明提供的PM-OLED显示基板的制作方法能够有效实现PM-OLED显示基板的制作，且能有效提高生产效率。

