



(12)发明专利

(10)授权公告号 CN 107591413 B

(45)授权公告日 2020.02.07

(21)申请号 201710675438.3

(22)申请日 2017.08.09

(65)同一申请的已公布的文献号

申请公布号 CN 107591413 A

(43)申请公布日 2018.01.16

(73)专利权人 武汉华星光电半导体显示技术有限公司

地址 430000 湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室

(72)发明人 卜呈浩 方宏

(74)专利代理机构 深圳市威世博知识产权代理事务所(普通合伙) 44280

代理人 钟子敏

(51)Int.Cl.

H01L 27/12(2006.01)

H01L 27/32(2006.01)

H01L 21/336(2006.01)

(56)对比文件

CN 104157610 A, 2014.11.19,

CN 104218041 A, 2014.12.17,

JP H09116165 A, 1997.05.02,

CN 106409844 A, 2017.02.15,

CN 102651401 A, 2012.08.29,

审查员 赵端

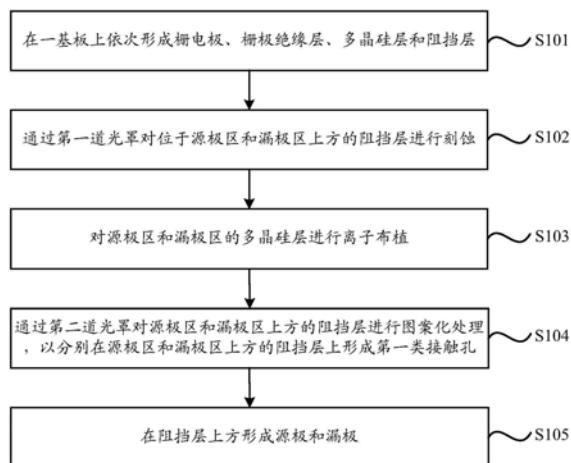
权利要求书2页 说明书6页 附图3页

(54)发明名称

一种TFT基板的制备方法、TFT基板以及OLED显示面板

(57)摘要

本发明公开了一种TFT基板的制备方法、TFT基板以及OLED显示面板。该TFT基板的制备方法包括在基板上依次形成栅电极、栅极绝缘层、多晶硅层和阻挡层,多晶硅层包括源极区、漏极区和沟道区;通过一道光罩对源极区和漏极区上方的阻挡层进行刻蚀,使源极区和所述漏极区上方的所述阻挡层的厚度为离子能够穿过的厚度,且不为零;再对多晶硅层进行离子布植;通过上述方式,可以不用暴露出源极区和漏极区的多晶硅层既能够对源极区和漏极区的多晶硅层进行离子布植,避免了多晶硅层在制备过程中受到损坏,提升TFT基板的稳定性,提高显示质量。



1. 一种TFT基板的制备方法,其特征在于,包括:

在一基板上依次形成栅电极、栅极绝缘层、多晶硅层和阻挡层,其中,所述多晶硅层包括源极区、漏极区和沟道区;

通过第一道光罩对位于所述源极区和漏极区上方的所述阻挡层进行刻蚀,以使所述源极区和所述漏极区上方的所述阻挡层的厚度为450埃至550埃之间;

对所述源极区和所述漏极区的所述多晶硅层进行离子布植;

通过第二道光罩对所述源极区和漏极区上方的所述阻挡层进行图案化处理,以分别在所述源极区和漏极区上方的所述阻挡层上形成第一类接触孔;

在所述阻挡层上方形成源极和漏极,其中,所述源极和漏极分别通过所述第一类接触孔与所述源极区和漏极区的所述多晶硅层连接。

2. 根据权利要求1所述的制备方法,其特征在于,所述通过第一道光罩对位于所述源极区和漏极区上方的所述阻挡层进行刻蚀,包括:

通过所述第一道光罩,令刻蚀后的所述沟道区上方的所述阻挡层的厚度大于所述源极区和漏极区上方的所述阻挡层的厚度,且刻蚀后的所述沟道区上方的所述阻挡层的厚度为离子不能穿过的厚度。

3. 根据权利要求2所述的制备方法,其特征在于,所述对所述源极区和所述漏极区的所述多晶硅层进行离子布植,包括:

对所述TFT基板进行离子布植,位于所述源极区和漏极区上方离子穿过所述源极区和漏极区上方所述阻挡层,掺入所述源极区和漏极区的多晶硅层,且位于所述沟道区上方的离子被所述沟道区上方的所述阻挡层阻挡。

4. 根据权利要求1所述的制备方法,其特征在于,所述通过第二道光罩对所述源极区和漏极区上方的所述阻挡层进行图案化处理,以分别在所述源极区和漏极区上方的所述阻挡层上形成第一类接触孔,包括:

通过第二道光罩对所述源极区和漏极区上方的所述阻挡层以及经过离子布植的所述多晶硅层进行图案化处理,以使所述阻挡层和所述多晶硅层的图案化区域形成第一类接触孔。

5. 根据权利要求1所述的制备方法,其特征在于,所述通过第二道光罩对所述源极区和漏极区上方的所述阻挡层进行图案化处理,以分别在所述源极区和漏极区上方的所述阻挡层上形成第一类接触孔,还包括:

通过所述第二道光罩对设置于所述多晶硅层之外的所述阻挡层进行图案化处理,以在所述设置于所述多晶硅层之外的所述阻挡层上形成第二类接触孔;

其中,所述第二类接触孔用于连接所述栅电极同层的金属走线与所述源极和漏极同层的金属走线,所述栅电极同层的金属走线位于所述设置于所述多晶硅层之外的所述阻挡层下方。

6. 根据权利要求1所述的制备方法,其特征在于,所述多晶硅层的厚度小于或等于所述栅极绝缘层的厚度;和/或

经所述第一道光罩刻蚀后的所述源极区和漏极区上方的所述阻挡层的厚度为450埃至550埃之间,经所述第一道光罩刻蚀后的所述沟道区上方的所述阻挡层的厚度与刻蚀前的厚度相同。

7. 根据权利要求1所述的制备方法,其特征在于,所述第一类接触孔的底部裸露出所述栅极绝缘层。

8. 一种TFT基板,其特征在于,包括:

基板及形成在所述基板上的栅电极、栅极绝缘层、多晶硅层、阻挡层、源极和漏极,其中,所述多晶硅层包括源极区、漏极区和沟道区,所述源极区和漏极区的所述多晶硅层经过离子布植;

所述源极和漏极分别通过所述源极区和漏极区上方的所述阻挡层以及经过离子布植的所述多晶硅层上的第一类接触孔与所述源极区和漏极区的所述多晶硅层连接;

其中,所述源极区和所述漏极区上方的所述阻挡层的厚度为450埃至550埃之间。

9. 根据权利要求8所述的TFT基板,其特征在于,所述多晶硅层的厚度小于或等于所述栅极绝缘层的厚度。

10. 一种OLED显示面板,其特征在于,包括:

TFT基板,以及形成于所述TFT基板上的平坦层、阳极层、有机发光器件层;所述阳极层为所述有机发光器件层提供阳极驱动信号,所述阳极层与所述TFT基板的漏极连接;

其中,所述TFT基板由权利要求1至7任意一项所述的制备方法制备得到。

一种TFT基板的制备方法、TFT基板以及OLED显示面板

技术领域

[0001] 本发明涉及显示技术领域,具体而言涉及一种TFT基板的制备方法、TFT基板以及OLED显示面板。

背景技术

[0002] 随着显示技术的发展,人们对显示面板的解析度要求越来越高。现有技术中,为了提高显示面板的解析度,常常在显示面板中采用低温多晶硅技术,即低温多晶硅的TFT基板,但目前采用的TFT基板一般为顶栅型TFT基板,即将TFT的栅极制备在TFT结构顶端,顶栅型TFT基板电性优异,但其可靠性较低。

[0003] 顶栅型TFT基板在制备过程中对非晶硅进行准分子激光退火时,会在形成的多晶硅层上形成不可避免的突起,这些突起会影响栅极绝缘层与多晶硅层之间的界面质量,降低栅极绝缘层的击穿电压,限制了栅极绝缘层的厚度的进一步降低。

[0004] 现有技术中,在某些显示面板中也使用底栅型TFT基板,但在现有技术中,制备底栅型TFT基板时,需要对多晶硅层上方的阻挡层进行刻蚀,暴露出极区和漏极区的多晶硅层,再对暴露的源极区和漏极区的多晶硅层进行离子布植,这种方式通常会在刻蚀阻挡层时,对下层的多晶硅层造成损坏,引入缺陷,严重时造成多晶硅层被完全蚀刻,影响显示面板的显示质量。

发明内容

[0005] 有鉴于此,本发明提供一种TFT基板的制备方法、TFT基板以及OLED显示面板,该TFT基板的制备方法解决由于多晶硅层受到刻蚀影响而降低显示质量的问题。

[0006] 为解决上述技术问题,本发明提出的一个技术方案是:提供一种TFT基板的制备方法,该制备方法包括:

[0007] 在一基板上依次形成栅电极、栅极绝缘层、多晶硅层和阻挡层,其中,所述多晶硅层包括源极区、漏极区和沟道区;

[0008] 通过第一道光罩对位于所述源极区和漏极区上方的所述阻挡层进行刻蚀,以使所述源极区和所述漏极区上方的所述阻挡层的厚度为离子能够穿过的厚度,且不为零;

[0009] 对所述源极区和所述漏极区的所述多晶硅层进行离子布植;

[0010] 通过第二道光罩对所述源极区和漏极区上方的所述阻挡层进行图案化处理,以分别在所述源极区和漏极区上方的所述阻挡层上形成第一类接触孔;

[0011] 在所述阻挡层上方形成源极和漏极,其中,所述源极和漏极分别通过所述第一类接触孔与所述源极区和漏极区的所述多晶硅层连接。

[0012] 其中,所述通过第一道光罩对位于所述源极区和漏极区上方的所述阻挡层进行刻蚀,包括:

[0013] 通过所述第一道光罩,令刻蚀后的所述沟道区上方的所述阻挡层的厚度大于所述源极区和漏极区上方的所述阻挡层的厚度,且刻蚀后的所述沟道区上方的所述阻挡层的厚

度为离子不能穿过的厚度。

[0014] 其中,所述对所述源极区和所述漏极区的所述多晶硅层进行离子布植,包括:

[0015] 对所述TFT基板进行离子布植,位于所述源极区和漏极区上方离子穿过所述源极区和漏极区上方所述阻挡层,掺入所述源极区和漏极区的多晶硅层,且位于所述沟道区上方的离子被所述沟道区上方的所述阻挡层阻挡。

[0016] 其中,所述通过第二道光罩对所述源极区和漏极区上方的所述阻挡层进行图案化处理,以分别在所述源极区和漏极区上方的所述阻挡层上形成第一类接触孔,包括:

[0017] 通过第二道光罩对所述源极区和漏极区上方的所述阻挡层以及经过离子布植的所述多晶硅层进行图案化处理,以使所述阻挡层和所述多晶硅层的图案化区域形成第一类接触孔。

[0018] 其中,所述通过第二道光罩对所述源极区和漏极区上方的所述阻挡层进行图案化处理,以分别在所述源极区和漏极区上方的所述阻挡层上形成第一类接触孔,还包括:

[0019] 通过所述第二道光罩对设置于所述多晶硅层之外的所述阻挡层进行图案化处理,以在所述设置于所述多晶硅层之外的所述阻挡层上形成第二类接触孔;

[0020] 其中,所述第二类接触孔用于连接所述栅电极同层的金属走线与所述源极和漏极同层的金属走线,所述栅电极同层的金属走线位于所述设置于所述多晶硅层之外的所述阻挡层下方。

[0021] 其中,所述多晶硅层的厚度小于或等于所述栅极绝缘层的厚度;和/或

[0022] 经所述第一道光罩刻蚀后的所述源极区和漏极区上方的所述阻挡层的厚度为450埃至550埃之间,经所述第一道光罩刻蚀后的所述沟道区上方的所述阻挡层的厚度与刻蚀前的厚度相同。

[0023] 其中,所述第一类接触孔的底部裸露出所述栅极绝缘层。

[0024] 本发明另一实施例提供一种TFT基板,该TFT基板包括:

[0025] 基板及形成在所述基板上的栅电极、栅极绝缘层、多晶硅层、阻挡层、源极和漏极,其中,所述多晶硅层包括源极区、漏极区和沟道区,所述源极区和漏极区的所述多晶硅层经过离子布植;

[0026] 所述源极和漏极分别通过所述源极区和漏极区上方的所述阻挡层以及经过离子布植的所述多晶硅层上的第一类接触孔与所述源极区和漏极区的所述多晶硅层连接;

[0027] 其中,所述源极区和所述漏极区上方的所述阻挡层的厚度为离子能够穿过的厚度,且不为零。

[0028] 其中,所述多晶硅层的厚度小于或等于所述栅极绝缘层的厚度;和/或

[0029] 经所述第一道光罩刻蚀后的所述源极区和漏极区上方的所述阻挡层的厚度为450埃至550埃之间,经所述第一道光罩刻蚀后的所述沟道区上方的所述阻挡层的厚度与刻蚀前的厚度相同。

[0030] 本发明另一实施例提供一种OLED显示面板,该OLED显示面板包括:

[0031] TFT基板,以及形成于所述TFT基板上的平坦层、阳极层、有机发光器件层;所述阳极层为所述有机发光器件层提供阳极驱动信号,所述阳极层与所述TFT基板的漏极连接;

[0032] 其中,所述TFT基板由上述TFT基板的制备方法制备得到。

[0033] 有益效果:区别于现有技术,本发明实施例的柔性显示面板包括柔性基板和功能

层,柔性基板包括至少两个非弯折区和位于至少两个非弯折区之间的弯折区,至少两个非弯折区中至少一个用作显示区;柔性基板的显示区和弯折区均设置有有机发光器件层,其中,柔性基板的显示区还设置有用于向有机发光器件层提供驱动信号的至少一金属层,弯折区还设置有缓冲层。本发明通过在柔性显示面板的弯折区内设置有机器件发光层的同时,将用于驱动弯折区内的有机发光器件层的驱动部分设置在弯折区附近的非弯折区内,在满足弯折区也能够显示画面的同时,减少弯折区内有金属走线受到弯折影响而损害的概率,提高显示面板的使用寿命。

附图说明

- [0034] 图1是本发明TFT基板的制备方法一实施例的流程示意图;
[0035] 图2a至2e是图1所示的各个步骤中TFT基板的一应用例的截面示意图;
[0036] 图3a至3c是图1所示的各个步骤中TFT基板的另一应用例的截面示意图;
[0037] 图4是本发明OLED显示面板一实施例的结构示意图。

具体实施例

[0038] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,说明书及说明书附图中,相同结构采用相同标号,显然,所描述的实施例仅是本发明的一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0039] 参阅图1,图1是本发明TFT基板的制备方法一实施例的流程示意图。如图1所示,本实施例的制备方法可包括如下步骤:

[0040] S101、在一基板上依次形成栅电极、栅极绝缘层、多晶硅层和阻挡层。

[0041] 本实施例中,基板10可以是PEN (Polyethylene naphthalene,聚萘二甲酸乙二醇酯)、PET (Polyethylene terephthalate,聚对苯二甲酸乙二醇酯) 或PI (Polyimide,聚酰亚胺) 或玻璃制成的。

[0042] 此外,基板10还可以是柔性基板,即将本实施例的TFT基板应用在柔性显示装置中,由于底栅型TFT基板中,其栅极绝缘层和多晶硅层的制备是在真空设备中一起完成的,不需要先对多晶硅层进行曝光再沉积栅极绝缘层,因此,将底栅型TFT基板应用在柔性显示面板中能够提升柔性显示面板的显示质量。进一步,由于底栅型TFT基板中的多晶硅层是制备在栅极绝缘层上方,因此在形成多晶硅层时,在多晶硅层表面形成的突起不会影响多晶硅层与栅极绝缘层之间的界面质量,使得柔性显示面板发生弯折时,不容易因为多晶硅层表面的突起而产生裂纹,能够提升柔性显示面板的稳定性。

[0043] 如图2a所示,通过溅镀、化学气相沉积等方式在基板10上依次形成栅电极20、栅极绝缘层30、多晶硅层和阻挡层50。可以理解的是,多晶硅层的制备是先沉积非晶硅层,再对非晶硅层进行准分子激光退火等方式使非晶硅层转变为多晶硅层,得到多晶硅层之后再在该多晶硅层上沉积阻挡层50,值得注意的是,在多晶硅层上沉积阻挡层50之前,需要对多晶硅层进行曝光刻蚀,即对多晶硅层进行图案化处理,再在图案化处理后的多晶硅层上沉积阻挡层50。其中,将图案化处理后的多晶硅层划分为源极区41、漏极区42和沟道区43,源极区41和漏极区42分别位于沟道区43两侧。

[0044] 可以理解的是,在基板10上形成栅电极20之前,基板10上还制备有缓冲层(图中未画出),该缓冲层为氮化硅缓冲层和氧化硅缓冲层,在基板10上形成的栅电极20、栅极绝缘层30、多晶硅层和阻挡层50均是形成在缓冲层上的。

[0045] S102、通过第一道光罩对位于源极区和漏极区上方的阻挡层进行刻蚀,以使源极区和漏极区上方的阻挡层的厚度为离子能够穿过的厚度,且不为零。

[0046] 通过一道光罩对阻挡层50进行刻蚀,具体的,对位于源极区41和漏极区42上方的阻挡层50进行刻蚀,通过刻蚀使源极区41和漏极区42上方的阻挡层50厚度减小,使源极区41和漏极区42上方的阻挡层50的厚度减小至能够让离子穿过的厚度,但不为零,即不暴露出源极区41和漏极区42的多晶硅层。

[0047] 本实施例中,由于沟道区43上方的阻挡层50有光阻保护,因此沟道区43上方的阻挡层50不会被刻蚀,而源极区41和漏极区42上方的阻挡层50没有光阻保护,则会被刻蚀,如图2b所示通过第一道光罩刻蚀后,阻挡层50中位于沟道区43上方的阻挡层50的厚度大于位于源极区41和漏极区42上方的阻挡层50的厚度。值得注意的是,刻蚀后的沟道区43上方的阻挡层50的厚度需要为不能让离子穿过的厚度。可选的,令第一道光罩中对应与沟道区43上方的阻挡层50的部分的透光率为零,则能够使沟道区43上方的阻挡层50不被刻蚀,而刻蚀掉源极区41和漏极区42上方的阻挡层50,即经第一道光罩刻蚀后的沟道区43上方的阻挡层50的厚度与刻蚀前的厚度相同。

[0048] 为了后续能够实现对源极区41和漏极区42的多晶硅层进行离子布植,阻挡层50在未刻蚀前的厚度为2800埃至3200埃之间,本实施例中,阻挡层50在未刻蚀前的厚度为3000埃;通过第一道光罩将源极区41和漏极区42上方的阻挡层50刻蚀至450埃至550埃之间,本实施例中,源极区41和漏极区42上方的阻挡层50刻蚀后的厚度为500埃。

[0049] S103、对源极区和漏极区的多晶硅层进行离子布植。

[0050] 此时,对步骤S102制备得到TFT基板进行离子布植,由于沟道区43的多晶硅层上方的阻挡层50的厚度较大,离子不能穿过沟道区43上方的阻挡层50,而源极区41和漏极区42上方的阻挡层50的厚度是能够允许离子穿过的,因此离子能够通过源极区41和漏极区42上方的阻挡层50布植到源极区41和漏极区42的多晶硅层中。

[0051] 如图2c所示,本实施例中对源极区41和漏极区42的多晶硅层进行离子布植时,是对整个步骤S102制备得到的TFT基板进行离子布植的,本实施例中利用硼原子进行离子布植,在其他实施例中,也可以使用其他离子进行离子布植,本发明不做具体限制。由于源极区41和漏极区42上方的阻挡层50的厚度较小,沟道区43上方的阻挡层50的厚度较大,利用源极区41、漏极区42和沟道区43上方的阻挡层50的厚度差异,使布植在源极区41和漏极区42上方的硼离子能够穿过阻挡层50布植入多晶硅层中,而沟道区43上方的硼离子则被阻挡层50阻挡,进而实现对源极区41和漏极区42的多晶硅层进行离子布植,本实施例中不需要通过刻蚀暴露出多晶硅层,即可对源极区41和漏极区42的多晶硅层进行离子布植,避免了多晶硅层在刻蚀暴露的过程中受到损坏,而影响显示质量。

[0052] S104、通过第二道光罩对源极区和漏极区上方的阻挡层进行图案化处理,以分别在源极区和漏极区上方的阻挡层上形成第一类接触孔。

[0053] 为了使后续步骤中制备的源极71和漏极72能够分别与源极区41和漏极区42的多晶硅层连接,则通过另一道光罩对源极区41和漏极区42上方的阻挡层50进行图案化处理,

以形成第一类接触孔61。如图2d所示,在利用第二道光罩对源极区41和漏极区42上方的阻挡层50进行刻蚀时,对经过离子布植的多晶硅层也进行刻蚀,刻蚀得到的第一类接触孔61穿过经过离子布植的多晶硅层,且第一类接触孔61的底部会裸露出栅极绝缘层30。第一类接触孔61的深度大于或等于刻蚀后的源极区41和漏极区42上方的阻挡层50的厚度与源极区41和漏极区42的多晶硅层的厚度的总和。

[0054] S105、在阻挡层上方形成源极和漏极。

[0055] 如图2e所示,通过溅镀等方式在基板10上沉积一金属层,通过另一道光罩对该金属层进行图案化处理,以形成源极71和漏极72,该金属层的材料包括但不限于金、银、铜或铁等材料。本步骤形成的源极71和漏极72位于阻挡层50上方,通过步骤S104制备得到的第一类接触孔61分别与源极区41和漏极区42的多晶硅层连接。图2e所示的TFT基板100即为根据上述制备方法得到的TFT基板。

[0056] 本实施例中,由于第一类接触孔61穿过经过离子布植的多晶硅层,且第一类接触孔61的底部会裸露出栅极绝缘层30,因此制备的源极71和漏极72与多晶硅层的接触是通过侧面接触的。可以理解的是,在制备第一类接触孔61的过程中,对多晶硅层刻蚀时,第一类接触孔61的侧面是比较平滑的,因此源极71和漏极72分别与源极区41和漏极区42的多晶硅层的接触面也是比较平滑的,能够提高源极71和漏极72分别与源极区41和漏极区42的多晶硅层的接触性能。

[0057] 本实施例的TFT基板的制备方法通过对阻挡层进行不同厚度的刻蚀,利用阻挡层的厚度差,使得布植在多晶硅的源极区和漏极区处的离子能够通过源极区和漏极区上方的阻挡层布植入相应的多晶硅层中,而沟道区上方的阻挡层的厚度较大,则阻挡了布植的离子进行沟道区的多晶硅层,进而不用暴露出多晶硅层即可实现对多晶硅层的源极区和漏极区进行离子布植,避免在暴露多晶硅层时对多晶硅层造成损坏,影响显示质量。

[0058] 进一步,如图3a所示,在步骤S101中在基板10上形成栅电极20、栅极绝缘层30、多晶硅层和阻挡层50时,在基板10的剩余区域会根据实际需求形成与栅电极20同层的金属走线21,在与栅电极20同层的金属走线21上方形成栅极绝缘层30和阻挡层50,值得注意的是,与栅电极20同层的金属走线21与栅电极20不一定连接,两者之间的连接关系需要根据实际需求进行设置。其中,与栅电极20同层的金属走线21是与栅电极20同时形成的,即在对用于形成栅电极20的导电层进行图案化处理时,一部分导电层形成栅电极20,另一部分导电层形成与栅电极20同层的金属走线21。

[0059] 在一些显示面板的应用中,栅电极20同层的金属走线21需要和源极71和漏极72同层的金属走线73连接,以实现信号导通,因此,如图3b所示,在步骤S104中利用第二道光罩制备第一类接触孔61时,可以通过该同一道光罩对设置于多晶硅层之外的阻挡层50进行图案化处理,以在多晶硅层之外的阻挡层50上形成第二类接触孔62,值得注意的是,本实施例中的设置于多晶硅层之外的阻挡层50指的是位于与栅电极20同层的金属走线21上方的阻挡层50。通过第二道光罩对与栅电极20同层的金属走线21上方的栅极绝缘层30和阻挡层50进行刻蚀,形成第二类接触孔62,第二类接触孔62暴露出与栅电极20同层的金属走线21。

[0060] 值得注意的是,由于第一类接触孔61和第二类接触孔62均是通过第二道光罩同时执行的,若第二道光罩中对应于第一类接触孔61和第二类接触孔62处的透光率相同,则第一类接触孔61和第二类接触孔62的深度是相同,第一类接触孔61穿过了刻蚀后的源极区41

与漏极区42的阻挡层50和多晶硅层,第二类接触孔62穿过了与栅电极20同层的金属走线21上方的阻挡层50和栅极绝缘层30,由于与栅电极20同层的金属走线21上方的阻挡层50的厚度与刻蚀后的源极区41与漏极区42的阻挡层50的厚度相同,因此多晶硅层的厚度需要小于或等于栅极绝缘层30的厚度,如此才能使第一类接触孔61和第二类接触孔62能够同时形成。

[0061] 本实施例中,为了满足各个层级之间的厚度关系,令栅极绝缘层30的厚度为900埃,多晶硅层的厚度为450埃,由于刻蚀后的源极区41与漏极区42的阻挡层50的厚度为500埃,如此形成第一类接触孔61时刻蚀掉500埃的阻挡层50、450埃的多晶硅层和450埃的栅极绝缘层30,形成第二类接触孔62时刻蚀掉500埃的阻挡层50和900埃的栅极绝缘层30。通过上述的厚度设置,使第二类接触孔62暴露出与栅电极20同层的金属走线21时,形成的第一类接触孔61穿过多晶硅层。值得注意的是,上述的厚度设置仅是一个具体实施方式中的厚度设置,在其他实施方式中,每个层级结构的厚度可以根据需求进行调整,只需要满足第二类接触孔62暴露出与栅电极20同层的金属走线21的同时,第一类接触孔61穿过多晶硅层,其中,制备第二类接触孔62时不刻蚀与栅电极20同层的金属走线21。

[0062] 如图3c所示,在步骤S105中制备源极71和漏极72时,在与栅电极20同层的金属走线21上方形成与源极71和漏极72同层的金属走线73,其中,与源极71和漏极72同层的金属走线73通过第二类接触孔62连接与栅电极20同层的金属走线21。与源极71和漏极72同层的金属走线73与源极71和漏极72均不连接。

[0063] 本发明还公开了TFT基板实施例,本实施例中的TFT基板是根据图1所示的TFT基板的制备方法制备得到,得到的TFT基板的结构如图2e或图3c所示的TFT基板100,200相同,此处不再赘述。

[0064] 参阅图4,图4是本发明OLED显示面板一实施例的结构示意图。如图4所示,本实施例的OLED显示面板包括图3c所示的TFT基板200,在TFT基板200上方还包括平坦层、阳极层、有机发光器件层。在其他实施例中,OLED显示面板中的TFT基板也可以图2e所示的TFT基板100。

[0065] 本实施例中,在TFT基板200上沉积平坦层80,并在平坦层80上沉积另一导电层,对该导电层进行图案化处理形成阳极层90,该阳极层90为有机发光器件(OLED器件)的阳极。在阳极层90上形成有机发光器件层110。有机发光器件层110中设置有若干个有机发光器件1101,本实施例中有机发光器件1101为OLED器件。其中,平坦层80为有机平坦层。

[0066] 以上仅为本发明的实施例,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围。

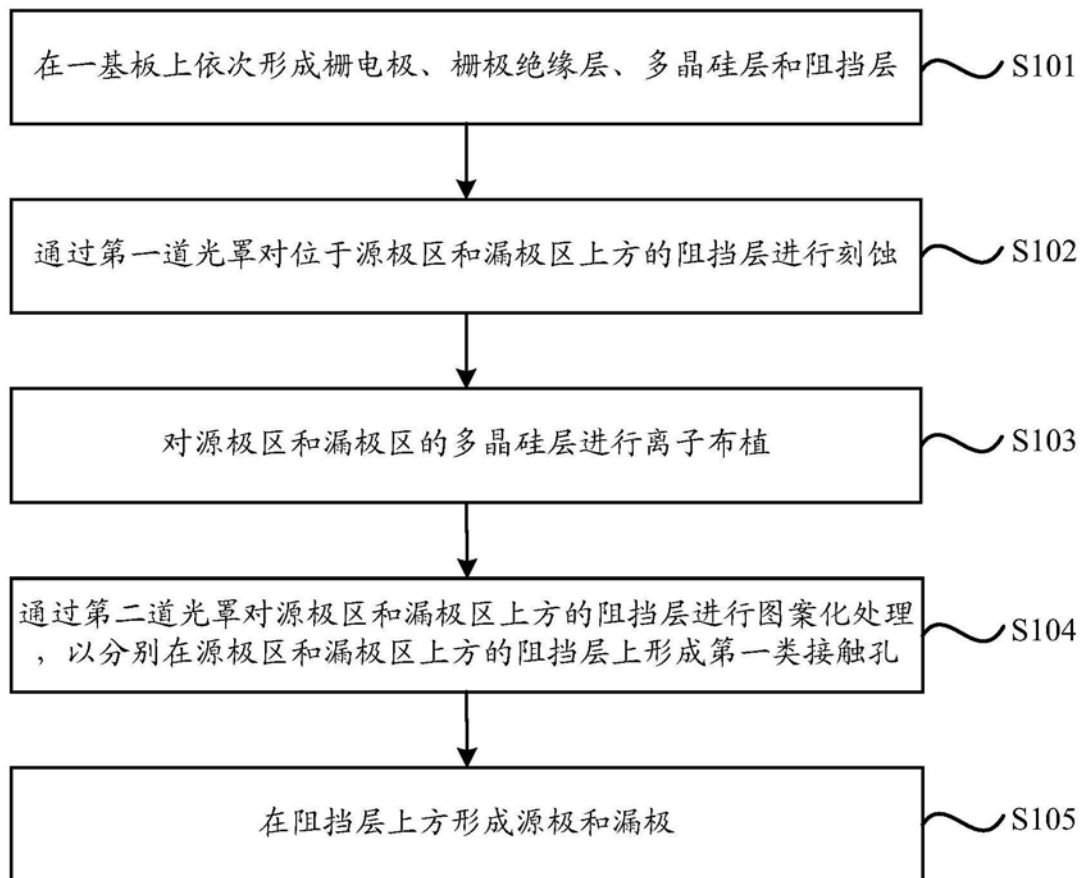


图1

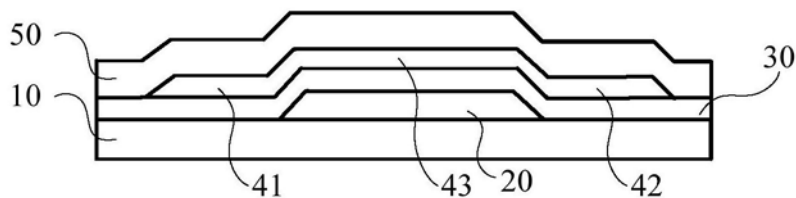


图2a

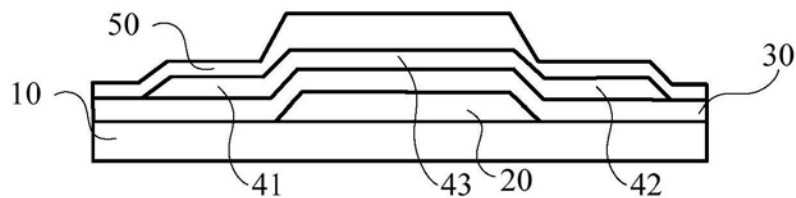


图2b

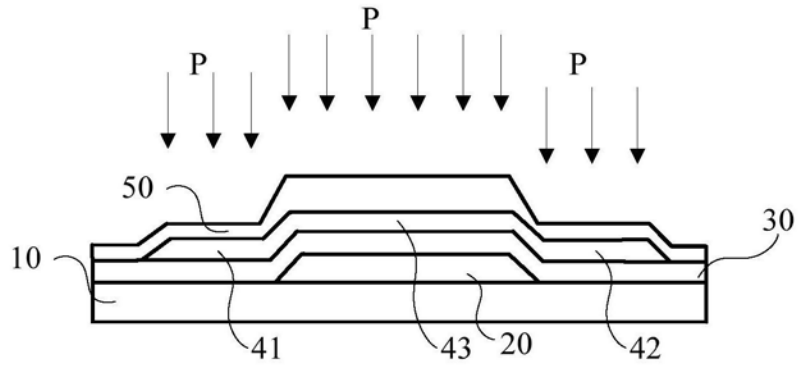


图2c

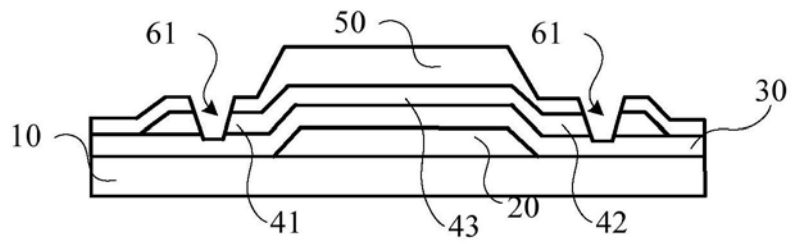


图2d

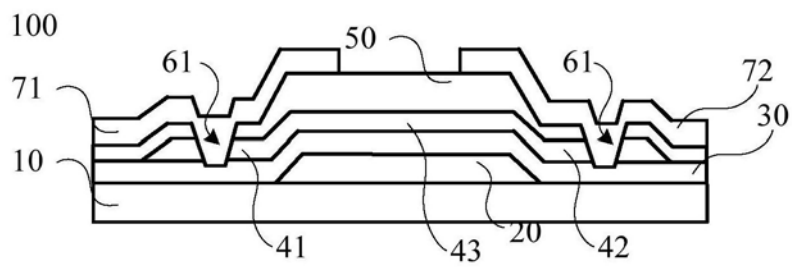


图2e

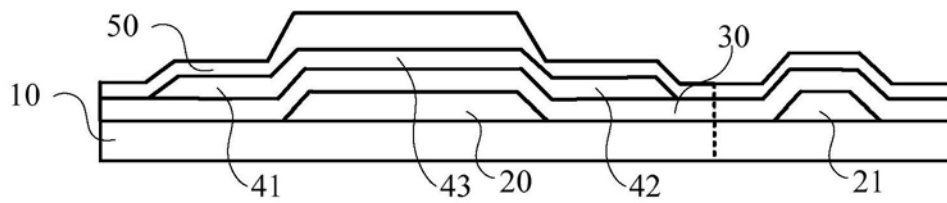


图3a

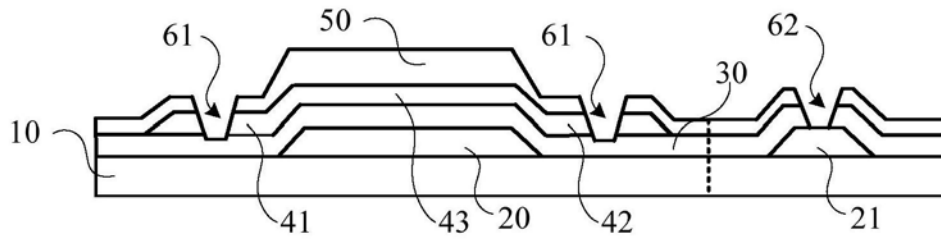


图3b

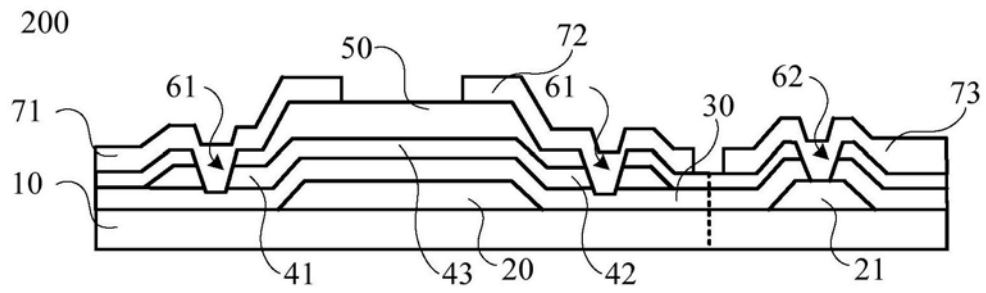


图3c

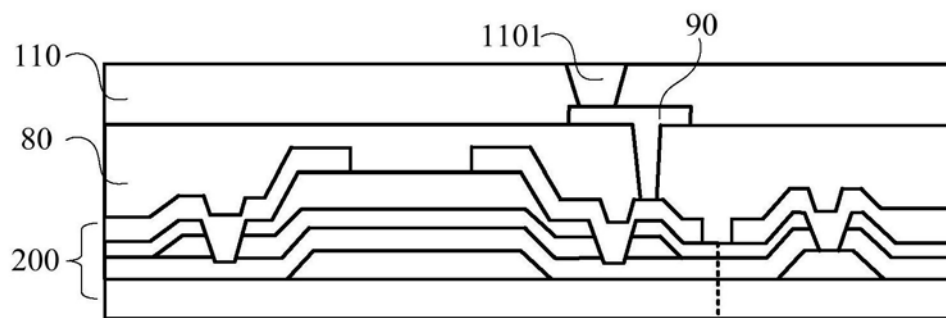


图4

专利名称(译)	一种TFT基板的制备方法、TFT基板以及OLED显示面板		
公开(公告)号	CN107591413B	公开(公告)日	2020-02-07
申请号	CN2017110675438.3	申请日	2017-08-09
[标]发明人	卜呈浩 方宏		
发明人	卜呈浩 方宏		
IPC分类号	H01L27/12 H01L27/32 H01L21/336		
CPC分类号	H01L21/2652 H01L27/1288 H01L27/3262 H01L27/3276 H01L29/66765 H01L29/78678 H01L51/0097 H01L2251/5338 H01L21/02532 H01L21/02592 H01L21/02675 H01L21/26513 H01L21/32139 H01L27/1218 H01L27/124 H01L27/1248 H01L27/1262 H01L27/1274 H01L27/3248 H01L27/3258 H01L2227/323		
审查员(译)	赵端		
其他公开文献	CN107591413A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种TFT基板的制备方法、TFT基板以及OLED显示面板。该TFT基板的制备方法包括在基板上依次形成栅电极、栅极绝缘层、多晶硅层和阻挡层，多晶硅层包括源极区、漏极区和沟道区；通过一道光罩对源极区和漏极区上方的阻挡层进行刻蚀，使源极区和所述漏极区上方的所述阻挡层的厚度为离子能够穿过的厚度，且不为零；再对多晶硅层进行离子布植；通过上述方式，可以不用暴露出源极区和漏极区的多晶硅层既能够对源极区和漏极区的多晶硅层进行离子布植，避免了多晶硅层在制备过程中受到损坏，提升TFT基板的稳定性，提高显示质量。

