



(12)发明专利

(10)授权公告号 CN 104882091 B

(45)授权公告日 2017.07.28

(21)申请号 201510361899.4

(22)申请日 2015.06.26

(65)同一申请的已公布的文献号  
申请公布号 CN 104882091 A

(43)申请公布日 2015.09.02

(73)专利权人 南开大学  
地址 300071 天津市南开区卫津路94号

(72)发明人 耿卫东 刘艳艳 曾夕 张蕴千  
郭嘉

(74)专利代理机构 天津佳盟知识产权代理有限公司 12002

代理人 侯力

(51)Int.Cl.  
G09G 3/20(2006.01)

(56)对比文件

CN 103021371 A,2013.04.03,

CN 102360539 A,2012.02.22,

US 2006284814 A1,2006.12.21,

JP 5786669 B2,2015.09.30,

CN 204759988 U,2015.11.11,

代永平.LCoS(硅基液晶)显示器设计.《南开大学博士研究生毕业论文》.2003,全文.

审查员 刘慧敏

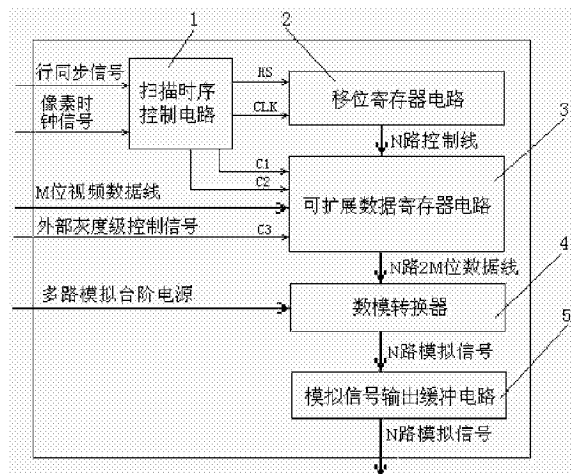
权利要求书2页 说明书6页 附图2页

(54)发明名称

一种硅基微显示器片上灰度级扩展电路及实现方法

(57)摘要

一种硅基微显示器片上灰度级扩展电路及实现方法。该硅基微显示器片上灰度级扩展电路,可用于硅基液晶微显示器(LCoS)、硅基OLED微显示器(OLEDoS)和其他硅基微显示器件等领域,用于硅基微显示器的片上集成数据驱动电路。由扫描时序控制电路、移位寄存器电路、可扩展数据寄存器电路、数模转换器和模拟信号输出缓冲电路组成。本发明提供的硅基微显示器片上灰度级扩展电路,可以将N位数据输入线的硅基微显示器的灰度级最多扩展一倍,能够节省高灰度级硅基微显示器片上布线资源,降低成本,可用于要求高灰度级显示的可穿戴显示器。



1. 一种硅基微显示器片上灰度级扩展电路,其特征在于该电路包括:扫描时序控制电路、移位寄存器电路、可扩展数据寄存器电路、数模转换器和模拟信号输出缓冲电路;

所述的扫描时序控制电路有两个输入端,分别与外部的行同步信号和像素时钟信号相连,其输出端有四个,其中,写入控制信号输出端C1和C2与可扩展数据寄存器电路的两个输入端相连,移位启动信号输出端HS和移位时钟输出端CLK与移位寄存器电路的两个输入端相连;所述的移位寄存器电路的两个输入端与扫描时序控制电路的两个输出端相连,其N路控制线输出端与可扩展数据寄存器电路的N路控制线输入端相连,其中N根据显示器分辨率确定;所述的可扩展数据寄存器电路的输入端有五个,其中一个输入端为N路控制线与移位寄存器电路的N路控制线输出端相连,另一个输入端为M位视频数据输入端连到外部,第三个输入端C3与外部灰度级控制信号相连,其余两个输入端分别与扫描时序控制电路的两个输出端C1和C2相连,可扩展数据寄存器电路的输出端是N路2M位数据线,与数模转换器的N路2M位数据输入端相连;所述的数模转换器的输入端有两组,分别与外部的8路模拟台电源和可扩展数据寄存器电路的N路2M位数据输出端相连,数模转换器的输出端与模拟信号输出缓冲电路的N路模拟信号输入端相连;所述的模拟信号输出缓冲电路的输入端与数模转换器的N路模拟信号输出端相连,输出端与外部相连。

2. 根据权利要求1所述的硅基微显示器片上灰度级扩展电路,其特征在于所述的扫描时序控制电路包括单脉冲发生器、行计数器、高低字位判断电路和脉冲同步电路;单脉冲发生器的输入端与外部行同步信号相连,输出端与脉冲同步电路的一个输入端相连;行计数器的输入端与外部像素时钟信号相连,行计数器的输出端有三个,分别与脉冲同步电路的一个输入端、高低字位判断电路的输入端和所述的可扩展数据寄存器电路的一个输入端相连;脉冲同步电路的两个输出端与所述的移位寄存器电路的两个输入端相连;高低字位判断电路的输出端与所述的可扩展数据寄存器电路的一个输入端相连。

3. 根据权利要求1所述的硅基微显示器片上灰度级扩展电路,其特征在于所述的可扩展数据寄存器电路包括N个单元电路和N个单元第二级锁存器;所述的N个单元电路的一个输入端C1都连在一起并与所述的扫描时序控制电路的一个输出端相连,第二个输入端C3都连在一起并与外部灰度级控制信号输入相连,N个单元电路的M位视频数据线输入端连到外部,N个单元电路的2M位视频数据线输出端与N个单元第二级锁存器各单元电路的2M位视频数据线输入端相连;所述的N个单元第二级锁存器的一个输入端C2都连在一起并与所述的扫描时序控制电路的一个输出端相连,2M位视频数据线输入端与N个单元电路的2M位视频数据线输出端相连,N个单元第二级锁存器的2M位视频数据线输出端与所述的数模转换器的N路2M位数据线输入端相连。

4. 根据权利要求3所述的硅基微显示器片上灰度级扩展电路,其特征在于所述的可扩展数据寄存器电路的单元电路中,每一个单元电路都包括M位单刀双掷开关、M位门控开关和2M位数据锁存器;M位单刀双掷开关中的一组公共端亦即M位数据输入端与外部M位数据线相连,M位单刀双掷开关的常闭点分别与2M位数据锁存器的低M位各输入端相连,M位单刀双掷开关的常开点分别与M位门控开关的M位各输入端相连;M位单刀双掷开关的控制端与所述的扫描时序控制电路的一个输出端C1相连;M位门控开关的M位输出端分别与2M位数据锁存器的高M位各输入端相连;M位门控开关的另一个输入端与外部灰度级控制信号输入端C3相连;2M位数据锁存器的2M位输出端与所述的数模转换器的N路输入端其中一路2M位数

据线相连。

5. 一种权利要求1所述的硅基微显示器片上灰度级扩展电路的实现方法,依次经过下述步骤:

第一、设置外部灰度级控制信号,C3=0为低灰度级模式,C3=1为高灰度级模式;

当C3=0时,在C1信号的高电平期间,M位门控开关关闭,每个2M位数据锁存器的高M位不能写入数据,是M位低灰度级模式;当C3=1时,在C1信号的高电平期间,M位门控开关打开,2M位数据锁存器高M位和低M位均可以写入数据,是2M位高灰度级模式,利用M位数据线实现2M位高灰度级;

第二、扫描时序控制电路在外部行同步和像素时钟信号的控制下,产生移位寄存器电路的移位启动信号HS、移位时钟CLK和可扩展数据寄存器电路写入控制信号C1,移位时钟CLK和控制信号C1是外部像素时钟信号的二分频;移位寄存器电路在移位时钟的作用下,输出N路控制信号,并且从1到N依次输出一个高电平;

第三、可扩展数据寄存器电路在移位寄存器电路的输出信号控制下,每个CLK周期分两次锁存一个2M位数字视频信号,在C1信号的低电平期间将M位视频数据写入每个2M位数据锁存器的低M位,在C1信号的高电平期间将下一个M位视频数据通过M位门控开关写入每个2M位数据锁存器的高M位;

第四、在移位寄存器电路的输出信号控制下,从1到N,可扩展数据寄存器电路的第一单元到第N单元的2M位数据锁存器完成对一行视频信号的锁存以后,扫描时序控制电路输出信号C2产生一个高脉冲信号,使所有单元的数据送到N个2M位第二级锁存器;

第五、送到N个2M位第二级锁存器中的数据直接输出到N路2M位数模转换器,利用外部输入的多路模拟台阶电源对每一路2M位视频数据同时进行数模转换,输出N路模拟电压;再经过模拟信号输出缓冲电路处理后输出到后端电路,完成一行视频信号的扫描和输出;

第六、等待下一个行同步信号到来,重复操作。

## 一种硅基微显示器片上灰度级扩展电路及实现方法

### 技术领域

[0001] 本发明涉及微型显示技术、头盔显示技术和视频眼镜等领域,特别涉及到硅基液晶微显示器、硅基有机发光微显示器件的集成片上结构及其实现方法。

### 背景技术

[0002] 硅基微显示技术包括硅基液晶LCoS和硅基有机发光器件OLEDoS等,是利用大规模集成电路工艺在硅片上制备的微尺寸高分辨率显示器,在可穿戴电子设备、虚拟现实、视频眼镜、微投影显示器等便携移动信息显示领域具有非常广泛的应用。

[0003] 硅基微显示器的一种重要应用是近眼显示器,就是像带眼镜一样把显示器放在眼睛的旁边,这就要求显示器件的体积很小,一般小于0.3英寸。为了提高显示分辨率,节省微显示芯片的片上布线资源,微显示器内部的数据总线宽度要在6位及以下,这样就会导致图像的亮度和颜色的层次感下降,灰度级降低,显像质量差。特别是用于头戴式医用3D显示器时,亮度和灰度级不能满足显示的要求。现有技术是在显示器的外部电路中,利用图像增强技术对8位视频信号进行截位和平滑处理,改善图像的层次感,而在微显示器的内部,图像的灰度级仍然是6位,不能真实的显示原始图像的细节。

[0004] 本发明提出的硅基微显示器片上灰度级扩展电路,能够在显示芯片内部扩展视频数据的位宽,使低位宽数据接口的微显示器芯片能够显示高灰度级的图像,既节省了片上布线资源,又能提高显示器的显像质量,应用于3D视频眼镜,医用3D腹腔镜和便携式可穿戴视频显示器,具有重要意义。

### 发明内容

[0005] 本发明的目的是解决低位宽(6位以下)微显示芯片显示灰度级不高,图像亮度和颜色层次感下降问题。提供一种微显示芯片的片上灰度级扩展电路及实现方法。这种片上灰度级扩展电路,采用片上视频数据锁存机制,能够将具有M位视频数据输入线的硅基微显示器的灰度级扩展到2M位,这对于设计更小体积的微显示器,最大限度节省硅基微显示器的片上布线资源,实现高灰度级的微显示器,特别是用于医用3D视频内窥镜等的高灰度级可穿戴显示器,将具有广泛的应用前景。

[0006] 本发明提供的硅基微显示器片上灰度级扩展电路,由扫描时序控制电路、移位寄存器电路、可扩展数据寄存器电路、数模转换器和模拟信号输出缓冲电路组成。

[0007] 所述的扫描时序控制电路有两个输入端,分别与外部的行同步信号和像素时钟信号相连,其输出端有四个,分别与移位寄存器电路的两个输入端和可扩展数据寄存器电路的两个输入端相连;所述的移位寄存器电路的两个输入端与扫描时序控制电路的两个输出端相连,其N路控制线输出端与可扩展数据寄存器电路的N路控制线输入端相连(N根据显示器分辨率确定,对于1920x1080分辨率的显示器,N取1920);所述的可扩展数据寄存器电路的输入端有五个,其中一个输入端为N路控制线与移位寄存器电路的N路控制线输出端相连,一个输入端为M位视频数据输入端连到外部,其余三个输入端分别与时序扫描控制电路

的两个输出端和外部灰度级控制信号输入相连,可扩展数据寄存器电路的输出端是N路2M位数据线,与数模转换器的N路2M位数据输入端相连;所述的数模转换器的输入端有两组,分别与外部的8路模拟台阶电源和可扩展数据寄存器电路的N路2M位数据输出端相连,数模转换器的输出端与模拟信号输出缓冲电路的N路模拟信号输入端相连;所述的模拟信号输出缓冲电路的输入端与数模转换器的N路模拟信号输出端相连,其输出端与外部相连。

[0008] 所述的扫描时序控制电路包括单脉冲发生器、行计数器、高低字位判断电路和脉冲同步电路;单脉冲发生器的输入端与外部行同步信号相连,输出端与脉冲同步电路的一个输入端相连;行计数器的输入端与外部像素时钟信号相连,行计数器的输出端有三个,分别与脉冲同步电路的一个输入端、高低字位判断电路的输入端和可扩展数据寄存器电路的一个输入端相连;脉冲同步电路的两个输出端与移位寄存器电路的两个输入端相连;高低字位判断电路的输出端与可扩展数据寄存器电路的一个输入端相连。

[0009] 所述的可扩展数据寄存器电路包括N个单元电路和N个单元第二级锁存器;所述的N个单元电路的一个输入端C1都连在一起并与扫描时序控制电路的一个输出端相连,第二个输入端C3都连在一起并与外部灰度级控制信号输入相连,N个单元电路的M位视频数据线输入端连到外部,N个单元电路的2M位视频数据线输出端与N个单元第二级锁存器各单元电路的2M位视频数据线输入端相连;所述的N个单元第二级锁存器的一个输入端C2都连在一起并与扫描时序控制电路的一个输出端相连,2M位视频数据线输入端与N个单元电路的2M位视频数据线输出端相连,N个单元第二级锁存器的2M位视频数据线输出端与图1所示的数模转换器的N路2M位数据线输入端相连。

[0010] 所述的可扩展数据寄存器电路的单元电路,包括M位单刀双掷开关、M位门控开关和2M位数据锁存器;M位单刀双掷开关中的一组公共端亦即M位数据输入端与外部M位数据线相连,M位单刀双掷开关的常闭点分别与2M位数据锁存器的低M位各输入端相连,M位单刀双掷开关的常开点分别与M位门控开关的M位各输入端相连;M位单刀双掷开关的控制端与扫描时序控制电路的一个输出端C1相连;M位门控开关的M位输出端分别与2M位数据锁存器的高M位各输入端相连;M位门控开关的另一个输入端与外部灰度级控制信号输入C3相连;2M位数据锁存器的2M位输出端与数模转换器的N路输入端其中一路2M位数据线相连。

[0011] 本发明提供的硅基微显示器片上灰度级扩展电路功能的实现方法,依次经过下述步骤:

[0012] 第一、设置外部灰度级控制信号,C3=0为低灰度级模式,C3=1为高灰度级模式;当C3=0时,在C1信号的高电平期间,M位门控开关关闭,每个2M位数据锁存器的高M位不能写入数据,是M位低灰度级模式;当C3=1时,在C1信号的高电平期间,M位门控开关打开,2M位数据锁存器高M位和低M位均可以写入数据,是2M位高灰度级模式,利用M位数据线实现2M位高灰度级;

[0013] 第二、扫描时序控制电路在外部行同步和像素时钟信号的控制下,产生移位寄存器电路的移位启动信号HS、移位时钟CLK和可扩展数据寄存器电路写入控制信号C1,移位时钟CLK和控制信号C1是外部像素时钟信号的二分频;移位寄存器电路在移位时钟的作用下,输出N路控制信号,并且从1到N依次输出一个高电平;

[0014] 第三、可扩展数据寄存器电路在移位寄存器电路的输出信号控制下,每个CLK周期分两次锁存一个2M位数字视频信号,在C1信号的低电平期间将M位视频数据写入每个2M位

数据锁存器的低M位,在C1信号的高电平期间将下一个M位视频数据通过M位门控开关写入每个2M位数据锁存器的高M位;

[0015] 第四、在移位寄存器电路的输出信号控制下,从1到N,可扩展数据寄存器电路的第一单元到第N单元的2M位数据锁存器完成对一行视频信号的锁存以后,扫描时序控制电路输出信号C2产生一个高脉冲信号,使所有单元的数据送到N个2M位第二级锁存器;

[0016] 第五、送到N个2M位第二级锁存器中的数据直接输出到N路2M位数模转换器,利用外部输入的多路模拟台阶电源对每一路2M位视频数据同时进行数模转换,输出N路模拟电压;再经过模拟信号输出缓冲电路处理后输出到后端电路,完成一行视频信号的扫描和输出;

[0017] 第六、等待下一个行同步信号到来,重复操作。

[0018] 本发明的优点和积极效果

[0019] 本发明提供的硅基微显示器片上灰度级扩展电路能够解决低位宽(6位以下)硅基微显示芯片显示灰度级不高,图像亮度和颜色层次感下降的问题。可穿戴显示设备是要求体积很小的微显示器件,为了提高集成度,节省片上布线资源,硅基微显示器多采用低位宽视频数据,使得显像质量下降。本发明通过设计硅基微显示器片上灰度级扩展电路,通过片上视频数据锁存电路,将视频数据的位宽扩展一倍,能够显著提高图像的灰度级,使图像的亮度和颜色的层次感得到明显的改善,特别是在需要高灰度级可穿戴显示器的情况下,如医用可穿戴显示器领域,具有很大的应用前景。可应用于硅基液晶显示器件、硅基有机发光显示器件等。

## 附图说明

[0020] 图1是硅基微显示器片上灰度级扩展电路结构图;

[0021] 图2是扫描时序控制电路结构图;

[0022] 图3是可扩展数据寄存器电路结构图;

[0023] 图4是可扩展数据寄存器单元电路结构框图。

## 具体实施方式

[0024] 实施例1、一种硅基微显示器片上灰度级扩展电路

[0025] 如图1所示,本发明提供了一种硅基微显示器片上灰度级扩展电路由扫描时序控制电路1、移位寄存器电路2、可扩展数据寄存器电路3、数模转换器4和模拟信号输出缓冲电路5组成;所述的扫描时序控制电路1有两个输入端,分别与外部的行同步信号和像素时钟信号相连,其输出端有四个,分别与移位寄存器电路2的两个输入端和可扩展数据寄存器电路3的两个输入端相连;所述的移位寄存器电路2的两个输入端与扫描时序控制电路1的两个输出端相连,其N路控制线输出端与可扩展数据寄存器电路3的N路控制线输入端相连;所述的可扩展数据寄存器电路3的输入端有五个,其中一个输入端为N路控制线与移位寄存器电路2的N路控制线输出端相连,另一个输入端为M位视频数据输入端连到外部,其余三个输入端分别与扫描时序控制电路1的两个输出端和外部灰度级控制信号输入相连,可扩展数据寄存器电路的输出端是N路2M位数据线,与数模转换器4的N路2M位数据输入端相连;所述的数模转换器4的输入端有两个,分别与外部的8路模拟台阶电源和可扩展数据寄存器电路

3的N路2M位数据输出端相连,数模转换器的输出端与模拟信号输出缓冲电路5的N路模拟信号输入端相连;所述的模拟信号输出缓冲电路5的输入端与数模转换器4的N路模拟信号输出端相连,其输出端与外部相连。

[0026] 如图2所示,所述的扫描时序控制电路1由单脉冲发生器6、行计数器7、高低字位判断电路8和脉冲同步电路9组成;单脉冲发生器6的输入端与外部行同步信号相连,其输出端与脉冲同步电路9的一个输入端相连;行计数器7的输入端与外部像素时钟信号相连,其输出端有三个,分别与脉冲同步电路9的一个输入端、高低字位判断电路8的输入端和图1中可扩展数据寄存器电路3的一个输入端相连;脉冲同步电路9的两个输出端与图1中移位寄存器电路2的两个输入端相连;高低字位判断电路8的输出端与图1中可扩展数据寄存器电路3的一个输入端相连。

[0027] 如图3所示,所述的可扩展数据寄存器电路3由N个单元电路11和N个单元第二级锁存器10组成;所有单元电路的一个输入端C1都连在一起并与图1中扫描时序控制电路1的一个输出端相连;第二个输入端C3都连在一起并与外部灰度级控制信号输入相连;N个单元电路11的M位视频数据线输入端连到外部,N个单元电路11的2M位视频数据线输出端与N个单元第二级锁存器10各单元电路的2M位视频数据线输入端相连;所述的N个单元第二级锁存器10的一个输入端C2都连在一起并与图1中扫描时序控制电路1的一个输出端相连,2M位视频数据线输入端与N个单元电路11的2M位视频数据线输出端相连,N个单元第二级锁存器10的N路2M位视频数据线输出端与图1所示的数模转换器4的N路2M位数据线输入端相连。

[0028] 实施例2、可扩展数据寄存器单元电路的实施

[0029] 如图4所示,所述的可扩展数据寄存器电路3的单元电路11由M位单刀双掷开关13、M位门控开关12和2M位数据锁存器14组成;M位单刀双掷开关13的一组公共端亦即M位数据输入端与外部M位数据线相连,M位单刀双掷开关的常闭点与2M位数据锁存器的低M位输入端相连,M位单刀双掷开关的常开点与M位门控开关的M位输入端相连;M位单刀双掷开关的控制端与扫描时序控制电路的一个输出端C1相连;M位门控开关的M位输出端与2M位数据锁存器的高M位输入端相连;M位门控开关的另一个输入端与外部灰度级控制信号输入C3相连;2M位数据锁存器的2M位输出端与数模转换器N路输入端其中一路2M位数据线相连。

[0030] 实施例3、一种硅基微显示器片上灰度级扩展电路的实现方法

[0031] 本发明提供一种硅基微显示器片上灰度级扩展电路功能的实现方法,依次经过以下步骤:

[0032] 第一、设置外部灰度级控制信号,C3=0为低灰度级模式,C3=1为高灰度级模式;

[0033] 当C3=0时,在C1信号的高电平期间,M位门控开关12关闭,每个2M位数据锁存器14的高M位不能写入数据,是M位低灰度级模式;当C3=1时,在C1信号的高电平期间,M位门控开关12打开,2M位数据锁存器14高M位和低M位均可以写入数据,是2M位高灰度级模式,利用M位数据线实现2M位高灰度级;

[0034] 第二、扫描时序控制电路1在外部行同步和像素时钟信号的控制下,产生移位寄存器电路2的移位启动信号HS、移位时钟CLK和可扩展数据寄存器电路3写入控制信号C1,移位时钟CLK和控制信号C1是外部像素时钟信号的二分频;移位寄存器电路2在移位时钟的作用下,输出N路控制信号,并且从1到N依次输出一个高电平;

[0035] 第三、可扩展数据寄存器电路3在移位寄存器电路2的输出信号控制下,每个CLK周

期分两次锁存一个2M位数字视频信号,在C1信号的低电平期间将M位视频数据写入每个2M位数据锁存器14的低M位,在C1信号的高电平期间将下一个M位视频数据通过M位门控开关12写入每个2M位数据锁存器14的高M位;

[0036] 第四、在移位寄存器电路2的输出信号控制下,从1到N,可扩展数据寄存器电路3的第一单元到第N单元的2M位数据锁存器14完成对一行视频信号的锁存以后,扫描时序控制电路1输出信号C2产生一个高脉冲信号,使所有单元的数据送到N个2M位第二级锁存器10;

[0037] 第五、送到N个2M位第二级锁存器10中的数据直接输出到N路2M位数模转换器4,利用外部输入的多路模拟台阶电源对每一路2M位视频数据同时进行数模转换,输出N路模拟电压;再经过模拟信号输出缓冲电路5处理后输出到后端电路,完成一行视频信号的扫描和输出;

[0038] 第六、等待下一个行同步信号到来,重复操作。

[0039] 实施例4、6位视频数据总线在片内扩展成12位灰度级图像的具体实现

[0040] 对于1920x1080分辨率的硅基微显示器,N=1920,外部视频数据总线为6位,M=6。

[0041] 等待行同步信号到来,扫描时序控制电路1输出HS和CLK信号,驱动移位寄存器电路2将1920路控制线的第一路输出高电平,其他1919路控制线输出低电平,此时可扩展数据寄存器电路3的第一单元电路被选中并使能,其他单元电路未选中;设置外部灰度级扩展控制信号C3=1,使可扩展数据寄存器电路3的N单元电路11第一单元电路的M位门控开关12处于打开状态;扫描时序控制电路1驱动C1信号为低电平,在外部像素时钟的控制器下,将一个6位的视频数据写入2M位数据锁存器14的低6位;然后扫描时序控制电路1驱动C1信号为高电平,在外部像素时钟的控制器下,将第二个6位的视频数据写入2M位数据锁存器14的高6位;当C1信号再次变为低电平时,12位视频数据锁存到N单元第二级锁存器10的第1单元中,并同时开始对第2单元的写入;

[0042] 依次操作,将N单元第二级锁存器10的1920个单元写完,即完成了一行数据的写入;之后扫描时序控制电路1输出C2信号为高电平,使1920个N单元第二级锁存器10中的12位数据输出到模式转换器4,利用外部输入的多路台阶电源将1920路12位视频数据信号转换成1920路模拟视频信号,再经模拟信号输出缓冲电路5输出到外部的显示像素矩阵。

[0043] 循环操作,完成整个图像画面数据的处理。

[0044] 实施例5、4位视频数据总线在片内扩展成8位灰度级图像的具体实现

[0045] 对于800x600分辨率的硅基微显示器,N=800,外部视频数据总线为4位,M=4。

[0046] 等待行同步信号到来,扫描时序控制电路1输出HS和CLK信号,驱动移位寄存器电路2将800路控制线的第一路输出高电平,其他799路控制线输出低电平,此时可扩展数据寄存器电路3的第一单元电路被选中并使能,其他单元电路未选中;设置外部灰度级扩展控制信号C3=1,使可扩展数据寄存器电路3的N单元电路11第一单元电路的M位门控开关12处于打开状态;扫描时序控制电路1驱动C1信号为低电平,在外部像素时钟的控制器下,将一个4位的视频数据写入2M位数据锁存器14的低4位;然后扫描时序控制电路1驱动C1信号为高电平,在外部像素时钟的控制器下,将第二个4位的视频数据写入2M位数据锁存器14的高4位;当C1信号再次变为低电平时,8位视频数据锁存到N单元第二级锁存器10的第1单元中,并同时开始对第2单元的写入;

[0047] 依次操作,将N单元第二级锁存器10的800个单元写完,即完成了一行数据的写入;

之后扫描时序控制电路1输出C2信号为高电平,使800个N单元第二级锁存器10中的8位数据输出到模式转换器4,利用外部输入的多路台阶电源将800路8位视频数据信号转换成800路模拟视频信号,再经模拟信号输出缓冲电路5输出到外部的显示像素矩阵。

[0048] 循环操作,完成整个图像画面数据的处理。

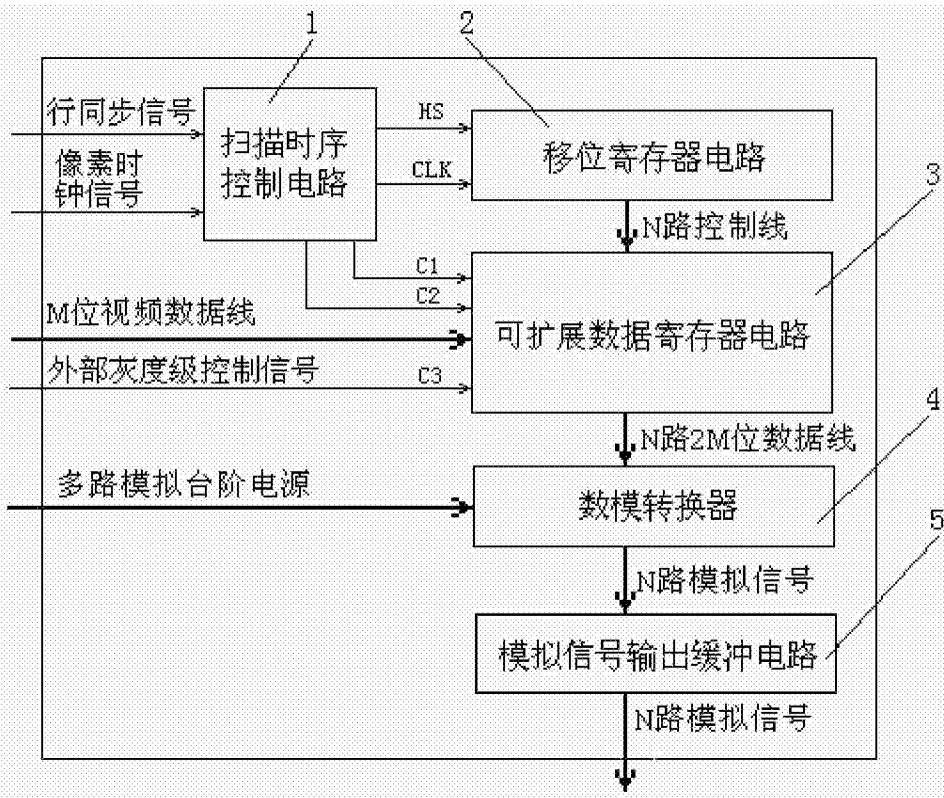


图1

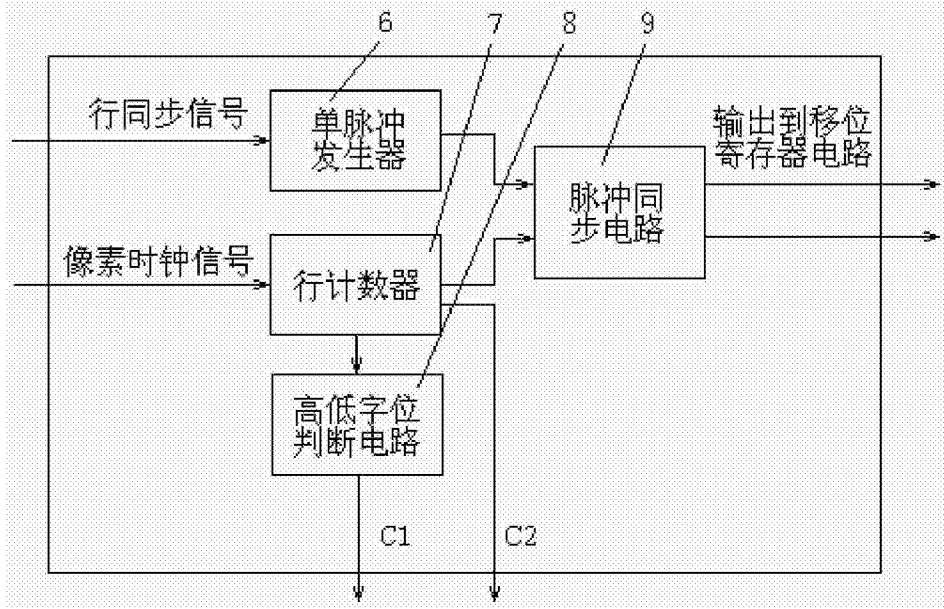


图2

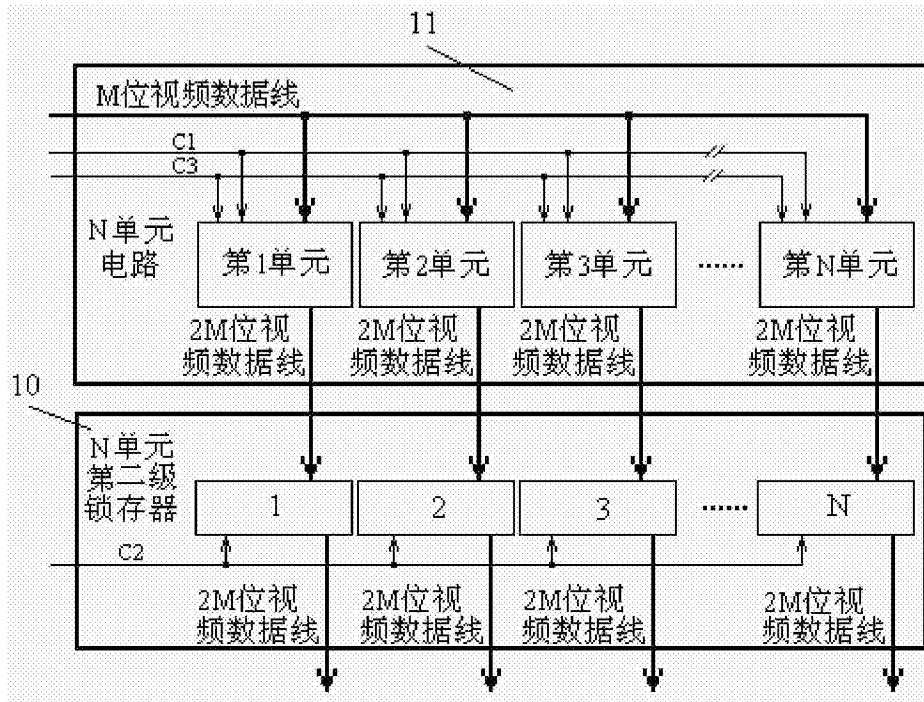


图3

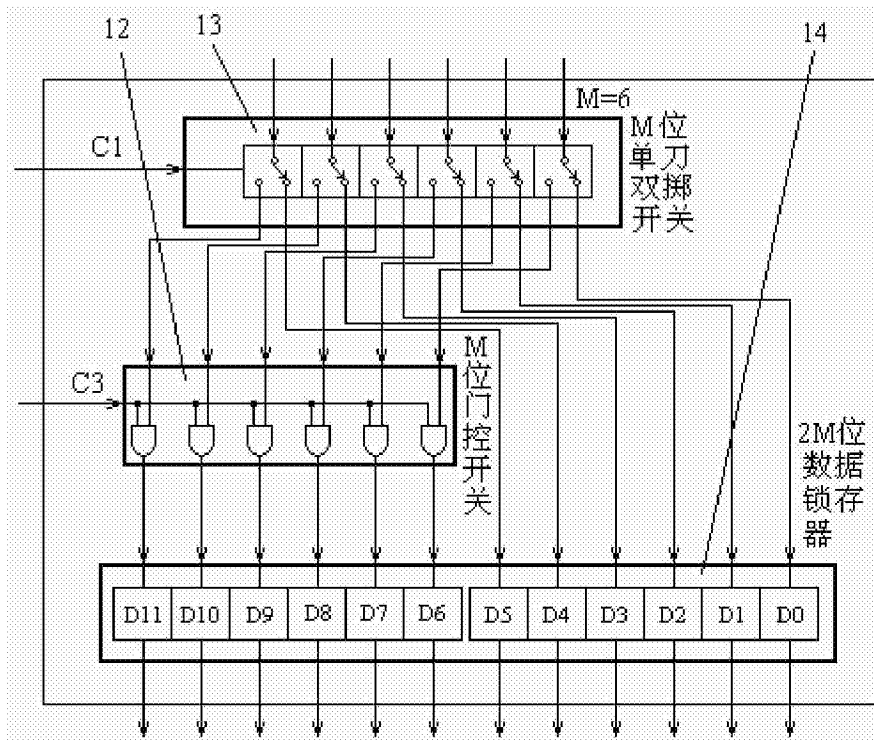


图4

专利名称(译)	一种硅基微显示器片上灰度级扩展电路及实现方法		
公开(公告)号	<a href="#">CN104882091B</a>	公开(公告)日	2017-07-28
申请号	CN201510361899.4	申请日	2015-06-26
[标]申请(专利权)人(译)	南开大学		
申请(专利权)人(译)	南开大学		
当前申请(专利权)人(译)	南开大学		
[标]发明人	耿卫东 刘艳艳 曾夕 张蕴千 郭嘉		
发明人	耿卫东 刘艳艳 曾夕 张蕴千 郭嘉		
IPC分类号	G09G3/20		
代理人(译)	侯力		
审查员(译)	刘慧敏		
其他公开文献	CN104882091A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

一种硅基微显示器片上灰度级扩展电路及实现方法。该硅基微显示器片上灰度级扩展电路，可用于硅基液晶微显示器(LCoS)、硅基OLED微显示器(OLEDoS)和其他硅基微显示器等件等领域，用于硅基微显示器的片上集成数据驱动电路。由扫描时序控制电路、移位寄存器电路、可扩展数据寄存器电路、数模转换器和模拟信号输出缓冲电路组成。本发明提供的硅基微显示器片上灰度级扩展电路，可以将N位数据输入线的硅基微显示器的灰度级最多扩展一倍，能够节省高灰度级硅基微显示器片上布线资源，降低成本，可用于要求高灰度级显示的可穿戴显示器。

