



(12)发明专利申请

(10)申请公布号 CN 110690259 A

(43)申请公布日 2020.01.14

(21)申请号 201910934726.5

(22)申请日 2019.09.29

(71)申请人 武汉华星光电半导体显示技术有限公司

地址 430079 湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室

(72)发明人 张兴永

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 汪阮磊

(51)Int.Cl.

H01L 27/32(2006.01)

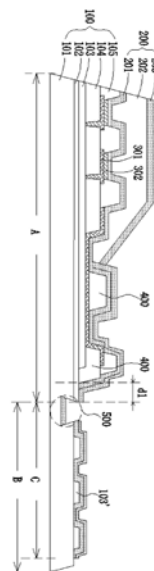
权利要求书2页 说明书6页 附图5页

(54)发明名称

一种阵列基板、OLED显示面板、掩膜板

(57)摘要

本申请提供一种阵列基板、OLED显示面板、掩膜板,阵列基板上包括预设成膜区域和围绕预设成膜区域的非成膜区域,非成膜区域内包括阴影区域,阴影区域围绕且紧邻预设成膜区域;待制备于阵列基板上的膜层的实际成膜区域包括预设成膜区域和阴影区域,本申请通过在阵列基板对应阴影区域内设置凹槽或凸起,使得制备于阵列基板上的膜层在对应凹槽或凸起处断开,形成不连续薄膜,从而防止阴影区域的膜层对预设成膜区域的膜层造成连带的不良影响。本申请还通过对掩膜板开口边缘进行处理,以缩小阴影区域面积,从而有利于显示面板窄边框设计和减小阴影效应的影响。



1. 一种阵列基板, 其特征在于, 包括预设成膜区域和围绕所述预设成膜区域的非成膜区域, 所述非成膜区域内包括阴影区域, 所述阴影区域围绕且紧邻所述预设成膜区域;

待制备于所述阵列基板上的膜层的实际成膜区域包括所述预设成膜区域和所述阴影区域;

其中, 所述阵列基板在对应所述阴影区域内设置有凹槽或凸起, 使得所述膜层在对应所述凹槽或所述凸起处断开。

2. 根据权利要求1所述的阵列基板, 其特征在于, 所述阵列基板在所述预设成膜区域内设置有挡墙, 至少一所述挡墙在靠近所述非成膜区域的位置呈环形设置, 并且至少一所述凹槽或所述凸起围绕所述预设成膜区域设置。

3. 根据权利要求2所述的阵列基板, 其特征在于, 所述挡墙与所述凹槽或所述凸起之间的距离为对应所述预设成膜区域的所述膜层的边界距所述挡墙的距离。

4. 根据权利要求1所述的阵列基板, 其特征在于, 所述凹槽开口处的截面宽度小于所述凹槽底部的截面宽度, 所述凹槽的侧壁为弧面或者呈预设角度设置的斜面。

5. 根据权利要求1所述的阵列基板, 其特征在于, 所述凸起顶部的截面宽度大于所述凸起底部的截面宽度, 所述凸起的侧壁为弧面或者呈预设角度设置的斜面。

6. 根据权利要求4或5任一所述的阵列基板, 其特征在于, 对应位于所述凹槽内或所述凸起上的所述膜层与其余部位的所述膜层存在段差, 且所述膜层在所述凹槽或所述凸起的边缘处断开。

7. 根据权利要求1所述的阵列基板, 其特征在于, 所述阵列基板在对应所述阴影区域的位置设置有间隔分布的信号走线, 所述凹槽避开所述信号走线设置, 或者所述凸起对应所述信号走线设置。

8. 一种OLED显示面板, 其特征在于, 包括如权利要求1~7任一权利要求所述的阵列基板以及有机发光层和薄膜封装层;

所述阵列基板在对应所述预设成膜区域内设置有像素开口区, 所述有机发光层对应所述像素开口区设置;

所述薄膜封装层设置于所述有机发光层的表面, 且所述薄膜封装层包括层叠设置的无机膜层与有机膜层, 且所述有机膜层包裹于相邻两所述无机膜层之间;

所述有机膜层对应位于所述预设成膜区域内, 所述无机膜层由所述预设成膜区域向所述阴影区域一侧延伸;

其中, 所述阵列基板上对应于所述阴影区域设置的所述凹槽或所述凸起使得所述无机膜层形成段差, 所述无机膜层在对应所述凹槽或所述凸起的边缘处断开, 形成对应所述预设成膜区域的所述薄膜封装层。

9. 一种掩模板, 应用于OLED显示面板的制备, 其特征在于, 所述掩模板包括遮挡部和开口部, 所述OLED显示面板包括预设成膜区域和围绕所述预设成膜区域的非成膜区域;

所述掩模板的所述开口部对应所述预设成膜区域, 所述遮挡部对应所述非成膜区域, 用以在所述OLED显示面板对应所述预设成膜区域形成预设图案的膜层;

其中, 所述遮挡部靠近所述开口部的边缘部位面向所述OLED显示面板的一侧表面呈斜面或弧面设置, 使得所述遮挡部紧邻所述开口部的部分与所述OLED显示面板之间的距离小于所述遮挡部其余部分与所述OLED显示面板之间的距离。

10. 根据权利要求9所述的掩模板,其特征在于,所述掩模板用于在所述预设成膜区域形成薄膜封装层,并且所述遮挡部靠近所述开口部的边缘部位向靠近所述OLED显示面板的一侧呈斜面设置,且所述遮挡部的所述边缘部位的厚度大于其余部位的厚度。

一种阵列基板、OLED显示面板、掩膜板

技术领域

[0001] 本申请涉及显示技术领域,尤其涉及一种阵列基板、OLED显示面板、掩膜板。

背景技术

[0002] 与传统的液晶显示器相比,有源矩阵有机发光二极管 (AMOLED) 具有高对比度、广视角、高色域以及高分辨率等优点。随着OLED应用领域的拓展,新的应用领域对OLED器件的要求会越来越高,尤其是对封装无机膜的要求越来越高。

[0003] 目前封装无机膜是通过化学气相沉积 (CVD) 的方法制备,该方法必须通过掩膜板 (Mask) 进行辅助才能对膜层进行图案化,但是Mask的使用存在一个无法避免的问题,即阴影效应 (Shadow effect)。所谓的阴影是由于在成膜时Mask和基板间存在一定间隙,等离子体 (plasma) 会进入到Mask边缘的非开口区成膜,这个区域的薄膜相比正常成膜区较薄,且延伸距离较长,对后续器件的切割以及可靠性验证都会存在一定风险,然而目前行业内无法避免CVD成膜制程中的阴影效应。

[0004] 因此,现有技术存在缺陷,急需改进。

发明内容

[0005] 本申请提供一种阵列基板、OLED显示面板、掩膜板,能够解决位于阴影区域的膜层对预设成膜区域的膜层造成连带的不良影响,以及解决CVD制程中产生的阴影效应的影响。

[0006] 为解决上述问题,本申请提供的技术方案如下:

[0007] 本申请提供的一种阵列基板,包括预设成膜区域和围绕所述预设成膜区域的非成膜区域,所述非成膜区域内包括阴影区域,所述阴影区域围绕且紧邻所述预设成膜区域;

[0008] 待制备于所述阵列基板上的膜层的实际成膜区域包括所述预设成膜区域和所述阴影区域;

[0009] 其中,所述阵列基板在对应所述阴影区域内设置有凹槽或凸起,使得所述膜层在对应所述凹槽或所述凸起处断开。

[0010] 在本申请的阵列基板中,所述阵列基板在所述预设成膜区域内设置有挡墙,至少一所述挡墙在靠近所述非成膜区域的位置呈环形设置,并且至少一所述凹槽或所述凸起围绕所述预设成膜区域设置。

[0011] 在本申请的阵列基板中,所述挡墙与所述凹槽或所述凸起之间的距离为对应所述预设成膜区域的所述膜层的边界距所述挡墙的距离。

[0012] 在本申请的阵列基板中,所述凹槽开口处的截面宽度小于所述凹槽底部的截面宽度,所述凹槽的侧壁为弧面或者呈预设角度设置的斜面。

[0013] 在本申请的阵列基板中,所述凸起顶部的截面宽度大于所述凸起底部的截面宽度,所述凸起的侧壁为弧面或者呈预设角度设置的斜面。

[0014] 在本申请的阵列基板中,对应位于所述凹槽内或所述凸起上的所述膜层与其余部位的所述膜层存在段差,且所述膜层在所述凹槽或所述凸起的边缘处断开。

[0015] 在本申请的阵列基板中,所述阵列基板在对应所述阴影区域的位置设置有间隔分布的信号走线,所述凹槽避开所述信号走线设置,或者所述凸起对应所述信号走线设置。

[0016] 为解决上述技术问题,本申请还提供一种OLED显示面板,其包括如上所述的阵列基板以及有机发光层和薄膜封装层;

[0017] 所述阵列基板在对应所述预设成膜区域内设置有像素开口区,所述有机发光层对应所述像素开口区设置;

[0018] 所述薄膜封装层设置于所述有机发光层的表面,且所述薄膜封装层包括层叠设置的无机膜层与有机膜层,且所述有机膜层包裹于相邻两所述无机膜层之间;

[0019] 所述有机膜层对应位于所述预设成膜区域内,所述无机膜层由所述预设成膜区域向所述阴影区域一侧延伸;

[0020] 其中,所述阵列基板上对应于所述阴影区域设置的所述凹槽或所述凸起使得所述无机膜层形成段差,所述无机膜层在对应所述凹槽或所述凸起的边缘处断开,形成对应所述预设成膜区域的所述薄膜封装层。

[0021] 为解决上述技术问题,本申请还提供一种掩模板,应用于OLED显示面板的制备,所述掩模板包括遮挡部和开口部,所述OLED显示面板包括预设成膜区域和围绕所述预设成膜区域的非成膜区域;

[0022] 所述掩模板的所述开口部对应所述预设成膜区域,所述遮挡部对应所述非成膜区域,用以在所述OLED显示面板对应所述预设成膜区域形成预设图案的膜层;

[0023] 其中,所述遮挡部靠近所述开口部的边缘部位面向所述OLED显示面板的一侧表面呈斜面或弧面设置,使得所述遮挡部紧邻所述开口部的部分与所述OLED显示面板之间的距离小于所述遮挡部其余部分与所述OLED显示面板之间的距离。

[0024] 在本申请的掩模板中,所述掩模板用于在所述预设成膜区域形成薄膜封装层,并且所述遮挡部靠近所述开口部的边缘部位向靠近所述OLED显示面板的一侧呈斜面设置,且所述遮挡部的所述边缘部位的厚度大于其余部位的厚度。

[0025] 本申请的有益效果为:相较于现有的显示面板,本申请提供的阵列基板、OLED显示面板、掩模板,通过在阵列基板对应阴影区域内设置凹槽或凸起,使得制备于阵列基板上的膜层在对应凹槽或凸起处断开,形成不连续薄膜,从而防止位于阴影区域的膜层对预设成膜区域的膜层造成连带的不良影响。另外,本申请还通过对掩模板开口边缘进行处理,以达到缩小阴影区域面积的目的,从而有利于显示面板窄边框设计和减小阴影效应的影响。

附图说明

[0026] 为了更清楚地说明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单介绍,显而易见地,下面描述中的附图仅仅是申请的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0027] 图1为本申请实施例提供的阵列基板的俯视图;

[0028] 图2为本申请实施例一提供的显示面板的局部结构示意图;

[0029] 图3为本申请实施例一提供的显示面板的凹槽位置示意图;

[0030] 图4为本申请实施例二提供的显示面板的局部结构示意图;

[0031] 图5为本申请实施例提供的掩膜板的结构示意图。

具体实施方式

[0032] 以下各实施例的说明是参考附加的图示,用以例示本申请可用以实施的特定实施例。本申请所提到的方向用语,例如[上]、[下]、[前]、[后]、[左]、[右]、[内]、[外]、[侧面]等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本申请,而非用以限制本申请。在图中,结构相似的单元是用以相同标号表示。

[0033] 本申请针对现有的显示面板,由于目前通过化学气相沉积(CVD)的方法成膜需要通过光罩进行辅助才能对膜层进行图案化,但是光罩的使用存在一个无法避免的问题,即阴影效应(Shadow effect)。所谓的阴影是由于在成膜时光罩和基板间存在一定间隙,等离子体(plasma)会进入到光罩边缘的非开口区成膜,这个区域的薄膜相比正常成膜区较薄,且延伸距离较长,对后续器件的切割以及可靠性验证都会存在一定风险,并且不利于窄边框的设计。

[0034] 由此本申请提供一种阵列基板,能够解决上述缺陷,如图1所示,为本申请实施例提供的阵列基板的俯视图。所述阵列基板100包括:预设成膜区域A和围绕所述预设成膜区域A的非成膜区域B,所述非成膜区域B内包括阴影区域C,所述阴影区域C围绕且紧邻所述预设成膜区域A;待制备于所述阵列基板100上的膜层的实际成膜区域包括所述预设成膜区域A和所述阴影区域C;其中,所述阵列基板100在对应所述阴影区域C内设置有环绕所述预设成膜区域A的凹槽或凸起,使所述膜层对应所述预设成膜区域A的部分与对应所述阴影区域C的部分形成段差,也就是说,使得所述膜层在对应所述凹槽或所述凸起处断开,从而形成不连续薄膜。本申请通过此设计,可以保证后续器件的切割以及可靠性验证的信赖度,防止对所述预设成膜区域A的所述膜层造成连带的不良影响。

[0035] 本实施例中以所述膜层为薄膜封装层为例,但并不以此为限,以下通过本申请不同实施例提供的阵列基板形成的显示面板为例进行说明。

[0036] 如图2所示,为本申请实施例一提供的显示面板的局部结构示意图。所述显示面板包括所述阵列基板100以及有机发光器件和薄膜封装层200。所述阵列基板100包括但不限于依次层叠设置的衬底基板101、层间绝缘层102、源漏金属层103、钝化层104以及像素定义层105。其中,所述衬底基板101包括但不限于基板,依次制备于所述基板上的缓冲层、有源层、栅绝缘层、栅极;所述源漏金属层103包括源/漏极以及间隔设置的信号走线103'。所述有机发光器件对应于所述像素定义层105定义出的像素开口区设置,且包括层叠设置的阳极301、有机发光层302以及阴极(未图示)。

[0037] 其中,所述有源层、所述栅极以及所述源/漏极形成薄膜晶体管,所述薄膜晶体管以及所述有机发光器件均对应设置于所述预设成膜区域A内,所述信号走线103'对应设置于所述非成膜区域B内。

[0038] 所述薄膜封装层200设置于所述有机发光器件的表面,且所述薄膜封装层200包括层叠设置的无机膜层与有机膜层,且所述有机膜层包裹于相邻两所述无机膜层之间。在图中,所述薄膜封装层200包括第一无机膜层201、第二无机膜层203以及位于所述第一无机膜层201与所述第二无机膜层203之间的有机膜层202。所述有机膜层202对应位于所述预设成膜区域A内,所述第一无机膜层201以及所述第二无机膜层203由所述预设成膜区域A向所述

阴影区域C一侧延伸。

[0039] 所述阵列基板100在所述预设成膜区域A内设置有挡墙400,至少一所述挡墙400在靠近所述非成膜区域B的位置呈环形设置。所述挡墙400包括但不限于所述钝化层104、所述像素定义层105中的一者或一者以上并经图案化形成的。所述有机膜层202被所述挡墙400阻挡在所述预设成膜区域A内,由于用于蒸镀所述无机膜层的掩模板存在阴影效应,因此,所述第一无机膜层201以及所述第二无机膜层203会由所述预设成膜区域A延伸至所述阴影区域C内。本实施例在所述阵列基板100在对应所述阴影区域C内设置有凹槽500,并且至少一所述凹槽500围绕所述预设成膜区域A设置,使得所述薄膜封装层200在对应所述凹槽500处断开,形成不连续薄膜,即所述薄膜封装层200对应所述预设成膜区域A的部分与对应所述阴影区域C的部分相互独立。

[0040] 其中,所述挡墙400与所述凹槽500之间的距离d1为对应所述预设成膜区域A的所述薄膜封装层200的边界距所述挡墙400的距离。对应位于所述凹槽500内的所述第一无机膜层201以及所述第二无机膜层203的叠层与位于其余部位的所述第一无机膜层201以及所述第二无机膜层203的叠层存在段差,使得所述薄膜封装层200在所述凹槽500的边缘处断开。其中,所述凹槽500的深度大于所述第一无机膜层201以及所述第二无机膜层203形成的叠层的厚度,从而保证形成不连续薄膜。本实施例中,所述凹槽500的深度为300nm-500nm之间。

[0041] 在一种实施例中,所述凹槽500开口处的截面宽度小于所述凹槽500底部的截面宽度,所述凹槽500的侧壁为弧面或者呈预设角度设置的斜面。其中,斜面的倾斜角度可根据实际制程设计,此设计可以保证位于所述凹槽500内的所述无机膜层与其他部位的所述无机膜层能够完全断开,所述凹槽500的截面形状可以为正梯形,或者其他规则或不规则的多边形,此处不做限制。

[0042] 如图3中的a'~e'所示,为本申请实施例一提供的显示面板的凹槽位置示意图。所述凹槽500除图2中所示的位置外,根据CVD成膜边界和所述挡墙400的所述距离d1的不同,所述凹槽500的位置以及数目也可以不同。如图中a'~c'所示,根据所述阴影区域C的范围不同,所述凹槽500设置于相邻两所述信号走线103'之间的间隙位置,或者所述阴影区域C的位置避开所述信号走线103'的设置区域,所述凹槽500紧邻所述预设成膜区域设置。如图中d'~e'所示,所述凹槽500在所述阴影区域C内可以设置为多个并间隔分布。

[0043] 如图4所示,为本申请实施例二提供的显示面板的局部结构示意图。相较于上述实施例一,本实施例的区别在于:本实施例不设置所述凹槽,而是在所述阵列基板100对应所述阴影区域C内设置有凸起600,并且至少一所述凸起600围绕所述预设成膜区域A设置,使得所述薄膜封装层200在对应所述凸起600处断开,形成不连续薄膜,即所述薄膜封装层200对应所述预设成膜区域A的部分与对应所述阴影区域C的部分相互独立。

[0044] 其中,所述挡墙400与所凸起600之间的距离d2为对应所述预设成膜区域A的所述薄膜封装层200的边界距所述挡墙400的距离。在所述阴影区域C内,对应位于所述凸起600上的所述第一无机膜层201以及所述第二无机膜层203的叠层与位于其余部位的所述第一无机膜层201以及所述第二无机膜层203的叠层存在段差,使得所述薄膜封装层200在所述凸起600的边缘处断开。其中,所述凸起600的厚度大于所述第一无机膜层201以及所述第二无机膜层203形成的叠层的厚度,从而保证形成不连续薄膜。

[0045] 在一种实施例中,所述凸起600顶部的截面宽度大于所述凸起600底部的截面宽度,所述凸起600的侧壁为弧面或者呈预设角度设置的斜面。其中,斜面的倾斜角度可根据实际制程设计,此设计可以保证位于所述凸起600上的所述无机膜层与其他部位的所述无机膜层能够完全断开,所述凸起600的截面形状可以为倒梯形,或者其他规则或不规则的多边形,此处不做限制。

[0046] 在本实施例中,所述凸起600对应所述信号走线103' 设置,因此借助所述信号走线103' 形成的地势,即对应所述信号走线103' 的位置形成有爬坡,可以进一步保证所述无机膜层在所述凸起600处断开。其中,所述凸起600包括但不限于所述层间绝缘层102、所述源漏金属层103、所述钝化层104、所述像素定义层105中的一者或一者以上,且经蚀刻后形成。

[0047] 在其他实施例中,根据CVD成膜边界和所述挡墙400的所述距离d2的不同,所述凸起600的位置以及数目也可以不同。具体与上述实施例中所述凹槽的设计类似,此处不再赘述。

[0048] 其中,本实施例的所述显示面板的其他部位的膜层结构与上述实施例一中的所述显示面板的膜层结构相同,此处不再赘述。

[0049] 本申请还提供一种掩模板,应用于OLED显示面板的制备,在本实施例中,所述掩模板应用于薄膜封装层的无机膜层的制备,但并不以此为限。如图5所示,所述掩模板11包括遮挡部112和开口部111,所述OLED显示面板10包括预设成膜区域A和围绕所述预设成膜区域A的非成膜区域B;所述掩模板11的所述开口部111对应所述预设成膜区域A,所述遮挡部112对应所述非成膜区域B,用以在所述OLED显示面板10对应所述预设成膜区域A形成预设图案的所述薄膜封装层。对应所述掩模板11的上方设置有靶材12,所述靶材12用于喷射出无机材料13,所述无机材料13通过所述开口部111形成于所述OLED显示面板10的表面。

[0050] 其中,所述遮挡部112靠近所述开口部111的边缘部位面向所述OLED显示面板10的一侧表面呈斜面或弧面设置,使得所述遮挡部112紧邻所述开口部111的部分与所述OLED显示面板10之间的距离小于所述遮挡部112其余部分与所述OLED显示面板10之间的距离。比如,在一种实施例中,所述遮挡部112远离所述OLED显示面板10的一侧表面位于同一水平面上,在图中113区域的位置所述遮挡部112靠近所述OLED显示面板10的一侧表面为斜面或弧面。

[0051] 本实施例中,所述掩模板11用于在所述预设成膜区域A内形成薄膜封装层,并且所述遮挡部112靠近所述开口部111的边缘部位向靠近所述OLED显示面板10的一侧呈斜面设置,如图中113区域所示,且所述遮挡部112的所述边缘部位的厚度大于其余部位的厚度。

[0052] 由于通过对所述掩模板11的开口边缘进行上述处理,从而使得所述掩模板11的所述遮挡部112的边缘能够更贴近所述OLED显示面板10,相比传统的掩模板,本申请能够进一步减小所述掩模板11与所述OLED显示面板10之间的距离,也就是说,能够进一步减小所述无机材料13由所述预设成膜区域A进入所述非成膜区域B的通道,以达到缩小阴影区域C的目的,从而有利于显示面板窄边框设计和减小阴影效应的影响。

[0053] 综上所述,本申请提供的阵列基板、OLED显示面板、掩模板,通过在阵列基板对应阴影区域内设置凹槽或凸起,使得制备于阵列基板上的膜层在对应凹槽或凸起处断开,形成不连续薄膜,从而防止位于阴影区域的膜层对预设成膜区域的膜层造成连带的不良影响。另外,本申请还通过对掩模板开口边缘进行处理,以达到缩小阴影区域面积的目的,从

而有利于显示面板窄边框设计和减小阴影效应的影响。

[0054] 综上所述,虽然本申请已以优选实施例揭露如上,但上述优选实施例并非用以限制本申请,本领域的普通技术人员,在不脱离本申请的精神和范围内,均可作各种更动与润饰,因此本申请的保护范围以权利要求界定的范围为准。

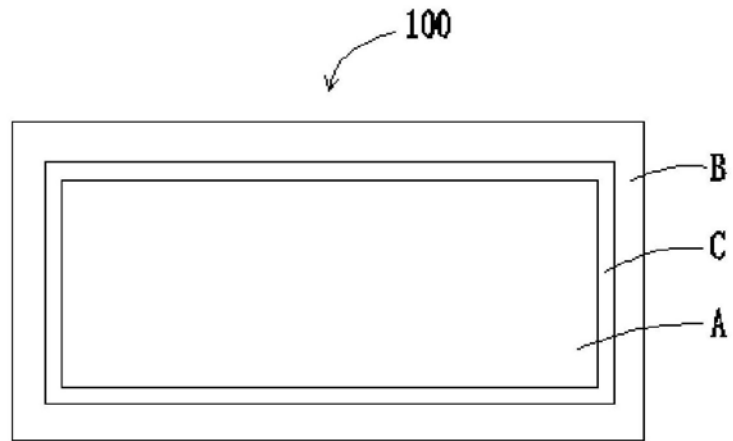


图1

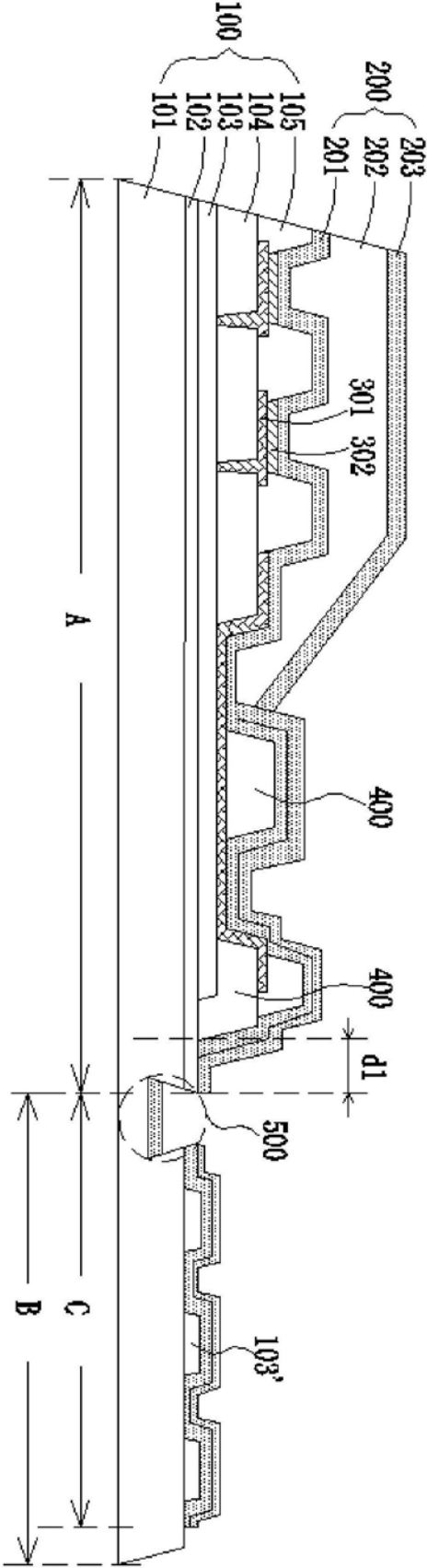


图2

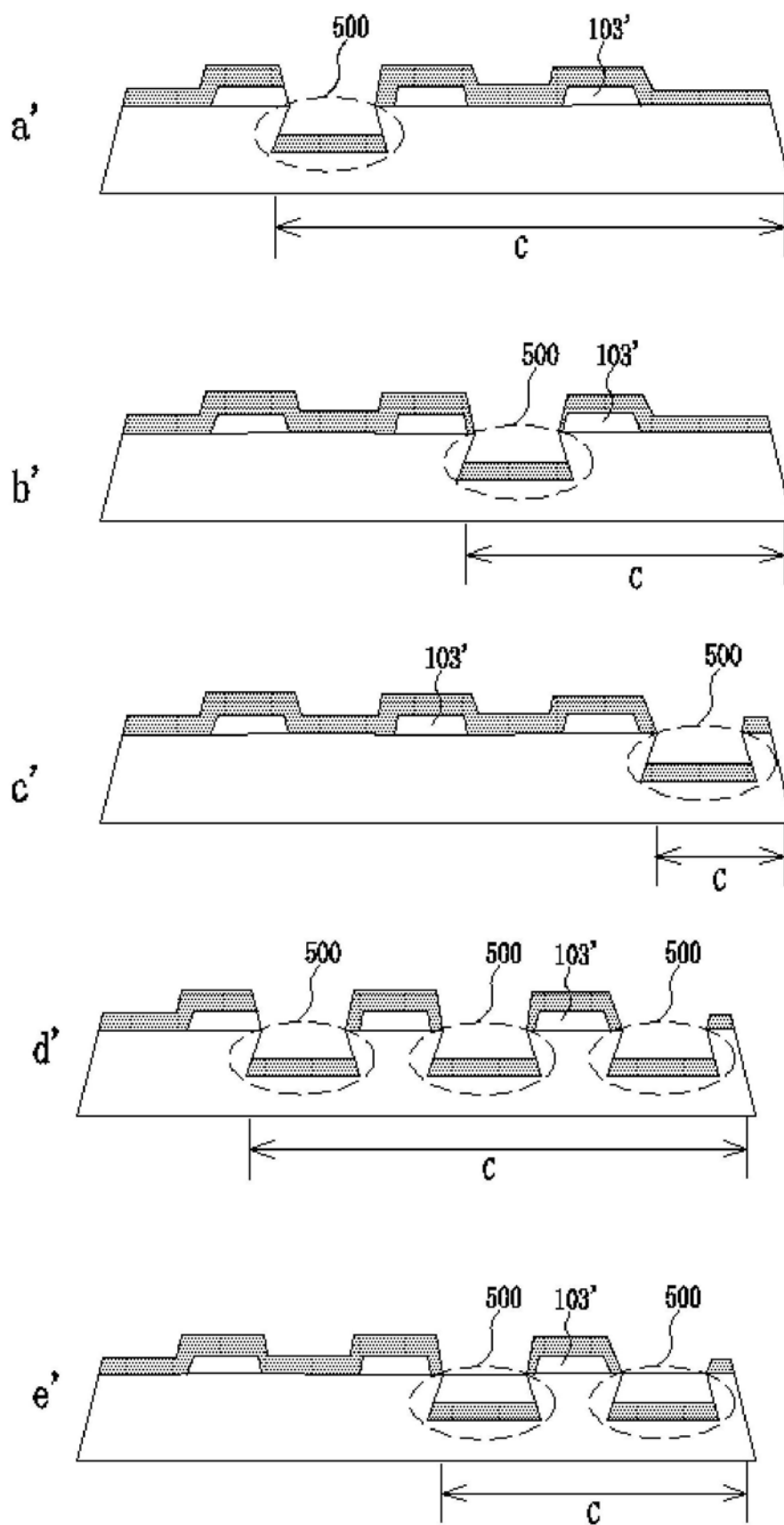


图3

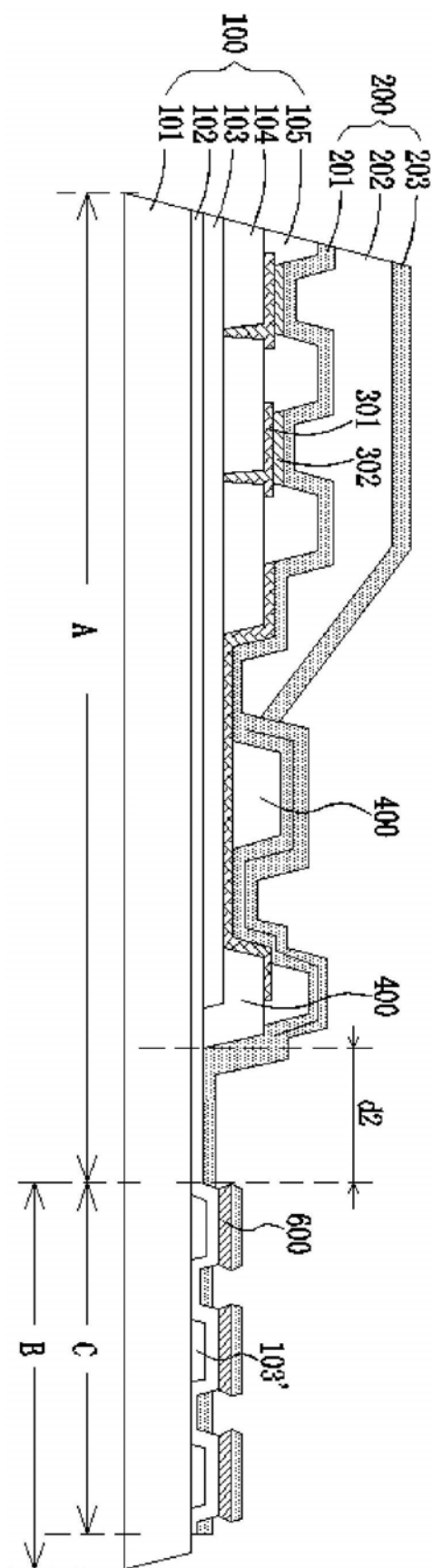


图4

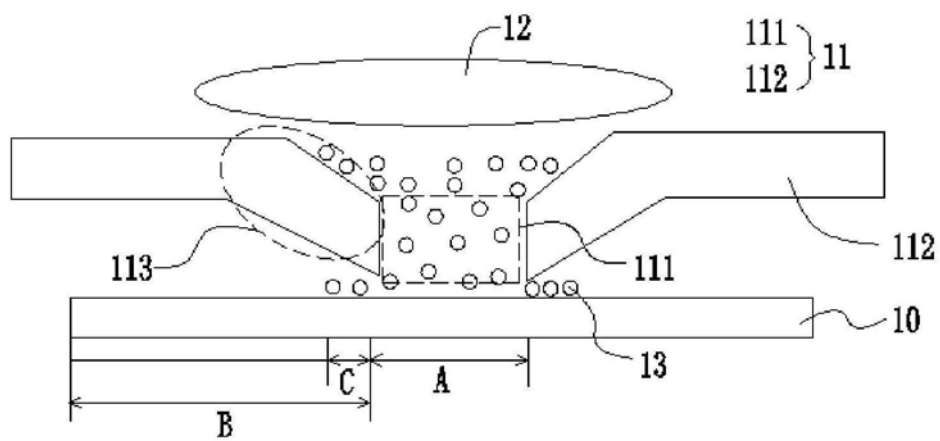


图5

专利名称(译)	一种阵列基板、OLED显示面板、掩膜板		
公开(公告)号	CN110690259A	公开(公告)日	2020-01-14
申请号	CN201910934726.5	申请日	2019-09-29
[标]发明人	张兴永		
发明人	张兴永		
IPC分类号	H01L27/32		
CPC分类号	H01L27/32 H01L27/3223 H01L27/3244		
外部链接	Espacenet SIPO		

摘要(译)

本申请提供一种阵列基板、OLED显示面板、掩膜板，阵列基板上包括预设成膜区域和围绕预设成膜区域的非成膜区域，非成膜区域内包括阴影区域，阴影区域围绕且紧邻预设成膜区域；待制备于阵列基板上的膜层的实际成膜区域包括预设成膜区域和阴影区域，本申请通过在阵列基板对应阴影区域内设置凹槽或凸起，使得制备于阵列基板上的膜层在对应凹槽或凸起处断开，形成不连续薄膜，从而防止阴影区域的膜层对预设成膜区域的膜层造成连带的不良影响。本申请还通过对掩膜板开口边缘进行处理，以缩小阴影区域面积，从而有利于显示面板窄边框设计和减小阴影效应的影响。

