



(12)发明专利申请

(10)申请公布号 CN 106611585 A

(43)申请公布日 2017.05.03

(21)申请号 201710117318.1

(22)申请日 2017.03.01

(71)申请人 上海天马微电子有限公司

地址 201201 上海市浦东新区汇庆路888、889号

(72)发明人 应变

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 王宝筠

(51) Int.Cl.

G09G 3/3208(2016.01)

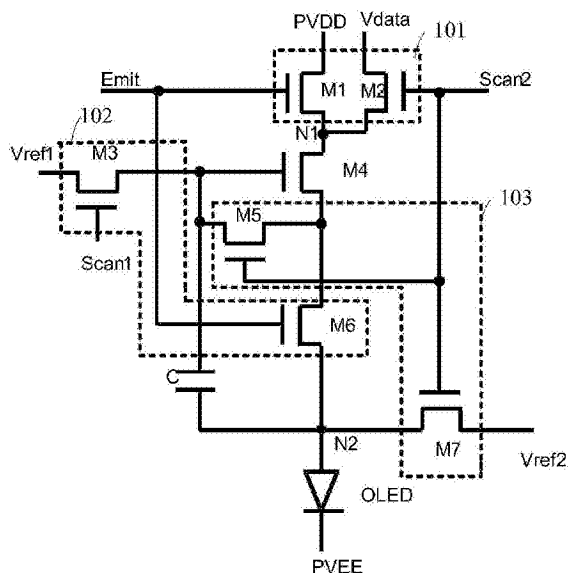
权利要求书2页 说明书8页 附图6页

(54)发明名称

一种驱动电路、显示面板及显示装置

(57)摘要

本发明提供了一种驱动电路、显示面板及显示装置,其中,相对于现有技术中的驱动电路,本发明提供的驱动电路中电容位置发生变化,电容的其中一端通过发光元件与电压端相连,电容的第一端与驱动管的栅极相连。本发明所提供的驱动电路,仅通过改变驱动电路结构,使得OLED器件的阳极电位保持固定,从而使得NMOS驱动管的栅源电压不变,保证驱动晶体管的输出电流不受驱动管的阈值电压和OLED器件的阈值电压、以及OLED器件的分压不同而变化,进而提高了OLED显示装置在像素显示时间段内通过的电流的稳定性,显示亮度的均匀性。



1. 一种驱动电路,其特征在于,包括:第一输入模块、第一输入节点、第一控制模块、驱动管、第二控制模块、第二输入节点以及电容;

所述第一输入模块响应于第一控制端的信号,控制第一电压端与所述第一输入节点之间的接通状态,以及,响应于第二控制端的信号,控制第二电压端与所述第一输入节点之间的接通状态,其中,所述驱动管的第一端作为所述第一输入节点;

所述第一控制模块响应于第三控制端的信号,控制第三电压端与所述驱动管的栅极之间的接通状态,以及,响应于第一控制端的信号,控制所述驱动管的第二端与所述第二输入节点之间的接通状态;

所述第二控制模块响应于第二控制端的信号,控制所述电容的第一端与所述驱动管的第二端之间的接通状态,以及,控制第四电压端与所述电容的第二端之间的接通状态;

所述电容的第二端通过发光元件与第五电压端相连,所述电容的第一端与所述驱动管的栅极相连,所述电容的第二端作为所述第二输入节点。

2. 根据权利要求1所述的驱动电路,其特征在于,所述第一输入模块包括:第一晶体管以及第二晶体管;

所述第一晶体管的栅极与所述第一控制端相连,所述第一晶体管的第一端连接至所述第一电压端,所述第一晶体管的第二端连接至所述第一输入节点;

所述第二晶体管的栅极与所述第二控制端相连,所述第二晶体管的第一端连接至所述第二电压端,所述第二晶体管的第二端连接至所述第一输入节点。

3. 根据权利要求2所述的驱动电路,其特征在于,所述第一控制模块包括:第三晶体管以及第四晶体管;

所述第三晶体管的第一端与所述第三电压端相连,所述第三晶体管的栅极与所述第三控制端相连,所述第三晶体管的第二端与所述驱动管的栅极相连;

所述第四晶体管的第一端与所述驱动管的第二端相连,所述第四晶体管的第二端与所述电容的第二端以及所述第二输入节点相连,所述第四晶体管的栅极与所述第一控制端相连。

4. 根据权利要求3所述的驱动电路,其特征在于,所述第二控制模块包括:第五晶体管以及第六晶体管;

所述第五晶体管的第一端与所述驱动管的第二端相连,所述第五晶体管的栅极与所述第二控制端相连,所述第五晶体管的第二端与所述电容的第一端相连;

所述第六晶体管的第一端与所述第四电压端相连,所述第六晶体管的第二端与所述电容的第二端相连,所述第六晶体管的栅极与所述第二控制端相连。

5. 根据权利要求4所述的驱动电路,其特征在于,所述驱动管、第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管以及第六晶体管均为N型MOS管。

6. 根据权利要求5所述的驱动电路,其特征在于,所述第三电压端的电压值 V_{ref1} 、所述第二电压端的电压值 V_{data} 、所述第五电压端的电压值 P_{VEE} 、所述第四电压端的电压值 V_{ref2} 的关系满足: $V_{ref1} > V_{data}$ 且 $P_{VEE} \geq V_{ref2}$ 。

7. 根据权利要求1所述的驱动电路,其特征在于,所述第一控制端与所述第二控制端输出的信号的电平相反。

8. 根据权利要求1所述的驱动电路,其特征在于,所述发光元件为有机发光二极管。

9. 一种显示面板, 其特征在于, 包括如权利要求4-6所述的任意一项驱动电路, 所述驱动电路在:

第一侦测时段, 关闭所述第一晶体管、第二晶体管、第四晶体管、第五晶体管以及第六晶体管, 开启所述第三晶体管, 所述驱动管的栅极以及所述电容的第一端均输入所述第三电压端的电压信号;

第二侦测时段, 关闭所述第一晶体管、第三晶体管以及第四晶体管, 开启所述第二晶体管、第五晶体管以及第六晶体管, 所述驱动管的漏极输入所述第二电压端的电压信号, 所述电容的第二端输入所述第四电压端的电压信号;

第三侦测时段, 关闭所述第二晶体管、第三晶体管、第五晶体管以及第六晶体管, 开启所述第一晶体管以及第四晶体管, 所述驱动管的栅极与源极的电压差等于所述电容的电压值。

10. 根据权利要求9所述的显示面板, 其特征在于, 所述第三电压端的电压值 V_{ref1} 、所述第二电压端的电压值 V_{data} 、所述第五电压端的电压值 P_{VEE} 、所述第四电压端的电压值 V_{ref2} 的关系满足: $V_{ref1} > V_{data}$ 且 $P_{VEE} \geq V_{ref2}$ 。

11. 一种显示装置, 其特征在于, 包括权利要求9或10所述的显示面板。

一种驱动电路、显示面板及显示装置

技术领域

[0001] 本发明涉及显示技术领域,更具体地说,涉及一种驱动电路、显示面板及显示装置。

背景技术

[0002] 现有技术中的OLED(Organic Light Emitting Diode,有机发光二极管)显示装置的像素驱动电路中的驱动晶体管TFT(Thin Film Transistor,薄膜晶体管)通常为PMOS(Positive channel MetalOxide Semiconductor,P型沟道金属氧化物半导体场效应管)。

[0003] 但,随着OLED驱动电路的发展,TFT的材质渐渐采用IGZO(含铟镓锌的氧化物)及其类似材料制成,目前仅能使用NMOS类型的晶体管制作形成,因此,OLED显示装置的像素驱动电路中的驱动晶体管均为NMOS类型。但采用NMOS类型驱动晶体管驱动OLED显示装置,在某些时间段内,会造成OLED显示装置中像素显示的稳定性不佳,亮度不均等异常。

发明内容

[0004] 有鉴于此,本发明提供了一种驱动电路、显示面板及显示装置,以解决现有技术中采用NMOS类型驱动晶体管时,在某些时间段内造成的OLED显示装置中像素显示的稳定性差,亮度不均的问题。

[0005] 为实现上述目的,本发明提供如下技术方案:

[0006] 一种驱动电路,包括:第一输入模块、第一输入节点、第一控制模块、驱动管、第二控制模块、第二输入节点以及电容;

[0007] 所述第一输入模块响应于第一控制端的信号,控制第一电压端与所述第一输入节点之间的接通状态,以及,响应于第二控制端的信号,控制第二电压端与所述第一输入节点之间的接通状态,其中,所述驱动管的第一端作为所述第一输入节点;

[0008] 所述第一控制模块响应于第三控制端的信号,控制第三电压端与所述驱动管的栅极之间的接通状态,以及,响应于第一控制端的信号,控制所述驱动管的第二端与所述第二输入节点之间的接通状态;

[0009] 所述第二控制模块响应于第二控制端的信号,控制所述电容的第一端与所述驱动管的第二端之间的接通状态,以及,控制第四电压端与所述电容的第二端之间的接通状态;

[0010] 所述电容的第二端通过发光元件与第五电压端相连,所述电容的第一端与所述驱动管的栅极相连,所述电容的第二端作为所述第二输入节点。

[0011] 本发明还提供一种显示面板,包括上面任意一项驱动电路,所述驱动电路在:

[0012] 第一侦测时段,关闭所述第一晶体管、第二晶体管、第四晶体管、第五晶体管以及第六晶体管,开启所述第三晶体管,所述驱动管的栅极以及所述电容的第一端均输入所述第三电压端的电压信号;

[0013] 第二侦测时段,关闭所述第一晶体管、第三晶体管以及第四晶体管,开启所述第二晶体管、第五晶体管以及第六晶体管,所述驱动管的漏极输入所述第二电压端的电压信号,

所述电容的第二端输入所述第四电压端的电压信号；

[0014] 第三侦测时段,关闭所述第二晶体管、第三晶体管、第五晶体管以及第六晶体管,开启所述第一晶体管以及第四晶体管,所述驱动管的栅极与源极的电压差等于所述电容的电压值。

[0015] 本发明还提供一种显示装置,包括上面所述的显示面板。

[0016] 与现有技术相比,本发明所提供的技术方案具有以下优点:

[0017] 本发明所提供的驱动电路,仅通过改变驱动电路结构,使得OLED器件的阳极电位保持固定,从而使得NMOS驱动管的栅源电压不变,保证驱动晶体管的输出电流不受驱动管的阈值电压和OLED器件的阈值电压、以及OLED器件的分压不同而变化,进而提高了OLED显示装置在像素显示时间段内通过的电流的稳定性,显示亮度的均匀性。

附图说明

[0018] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据提供的附图获得其他的附图。

[0019] 图1为现有技术中的驱动电路示意图;

[0020] 图2为现有技术中的驱动电路的驱动时序图;

[0021] 图3为现有技术中的驱动电路的驱动管输出电流 I_{PVEE} 与第二电压端 V_{data} 的关系图 $I_{PVEE}-V_{data}$ 曲线模拟图;

[0022] 图4为现有技术中的驱动电路的驱动管输出电流 I_{PVEE} 变化量百分比曲线模拟图;

[0023] 图5为本发明实施例提供的一种驱动电路结构示意图;

[0024] 图6为现有技术驱动电路在T3时间段内的实际工作电路图;

[0025] 图7为本发明实施例提供的驱动电路在T3时间段内的实际工作电路图;

[0026] 图8为本发明实施例提供的驱动电路的驱动管输出电流 I_{PVEE} 与第二电压端 V_{data} 的关系图 $I_{PVEE}-V_{data}$ 曲线模拟图;

[0027] 图9为本发明实施例提供的驱动电路的驱动管输出电流 I_{PVEE} 变化量百分比曲线模拟图;

[0028] 图10为本发明实施例提供的驱动电路阈值电压变化时,驱动管输出电流变化曲线图;

[0029] 图11为本发明实施例提供的一种显示装置的结构示意图。

具体实施方式

[0030] 正如背景技术部分所言,由于氧化物半导体材质的TFT仅能使用NMOS类型的晶体管制作形成,因此,OLED显示装置的像素驱动电路中的驱动管均为NMOS类型。但是,在实际使用过程中,发明人发现,相对于现有技术中采用PMOS驱动管的OLED显示装置的显示画面而言,驱动管转化为NMOS驱动管后,在某些时间段内,会造成OLED显示装置中像素显示的稳定性不佳,亮度不均等异常。

[0031] 请参见图1和图2,其中图1为发明人将PMOS TFT转化为NMOS TFT时,对应的驱动电

路,图2为该驱动电路的驱动时序图,其中,驱动电路包括:第一晶体管M1、第二晶体管M2、第三晶体管M3、第四晶体管M6、第五晶体管M5、第六晶体管M7、驱动管M4和电容C;电压端包括第三电压端Vref1、第二电压端Vdata、第五电压端PVEE、第四电压端Vref2、第一电压端PVDD;控制端信号包括第一控制端Emit信号、第二控制端Scan2信号和第三控制端Scan1信号;各部分连接关系如图1所示。

[0032] 发明人通过计算得知,图1所示驱动电路中,在图2中的T3时间段内,驱动管M4的栅源压差为 $V_{data}+V_{th}$, V_{th} 为驱动管M4的阈值电压,理想状态下,驱动管M4输出电流为 $K_n*(V_{data})^2$ 。从电流公式可以看出,在Vdata不变的情况下,驱动管M4的输出电流不变,OLED显示装置的所有像素显示应该相同,显示亮度均匀,但实际情况与此理想状态下的理论推导结果不同。

[0033] 发明人通过研究发现,OLED显示装置在T3时间段内,OLED器件对驱动管源极电压形成的分压,会对电路输入OLED器件的电流造成影响,从而使得OLED显示装置在T3时间段内出现像素显示的稳定性不佳,不同OLED显示的亮度不同,造成亮度不均等异常。

[0034] 具体情况,发明人通过改变驱动电路中的OLED器件的电阻得到如下表1中所示的电流及电流变化量百分比模拟数据;为方便直观体现所述模拟数据的变化,制作OLED器件的电阻变化引起的驱动管输出电流 I_{PVEE} 与第二电压端Vdata的关系图 $I_{PVEE}-V_{data}$ 曲线如图3所示,以及电流变化量百分比曲线图如图4所示。

[0035] 表1 OLED器件电阻时对应的驱动TFT输出电流与第二电压端电压的关系及电流变化量模拟数据表

[0036]

OLED 电阻改变	I_{PVEE} (uA)			$\Delta I_{PVEE}/I_{PVEE}$ (R=10000Ω)	
Data (V)	R=10kΩ	R=20kΩ	R=40kΩ	R=20kΩ	R=40kΩ
0	0.000954	0.00143	0.000187	49.90%	-80.40%
0.5	0.00368	0.0101	0.00861	174.46%	133.97%
1	0.0331	0.0327	0.0359	-1.21%	8.46%
1.5	0.461	0.453	0.437	-1.74%	-5.21%
2	1.93	1.86	1.72	-3.63%	-10.88%
2.5	4.48	4.22	3.81	-5.80%	-14.96%
3	7.57	7.1	6.32	-6.21%	-16.51%
3.5	11.1	10.3	9.04	-7.21%	-18.56%
4	15.2	14	12.1	-7.89%	-20.39%

[0037] 其中,模拟数据中,驱动管M4的宽长比 $W/L=5/5$;其他晶体管的宽长比 $W/L=5/5$, $C=150fF$;OLED器件电容0.2pF;第一电压端PVDD=5V;第五电压端PVEE=-1V;第三电压端Vref1=10V;第四电压端Vref2=-1V。

[0038] 由表1的模拟数据及图3和图4的模拟曲线可得,OLED器件的电阻改变能够改变OLED器件对驱动管TFT的分压情况,也即不同的OLED器件对驱动管TFT的分压不同,且随着输入Vdata的增大,当OLED电阻越大时,对驱动TFT的分压越大,驱动电路电流输出特性曲线的分化越明显。不同OLED器件的电阻不同,电流变化量百分比基本保持在10%-20%范围内。

[0039] 由此可见OLED器件的分压对NMOS TFT输出电流有较大影响,发明人认为这种影响

可能由工艺或者器件本身的性质(如阈值电压)造成,从而导致OLED屏幕中像素显示的稳定性不佳,亮度不均等异常。

[0040] 基于此,本发明提供一种驱动电路,包括:第一输入模块、第一输入节点、第一控制模块、驱动管、第二控制模块、第二输入节点以及电容;

[0041] 所述第一输入模块响应于第一控制端的信号,控制第一电压端与所述第一输入节点之间的接通状态,以及,响应于第二控制端的信号,控制第二电压端与所述第一输入节点之间的接通状态,其中,所述驱动管的第一端作为所述第一输入节点;

[0042] 所述第一控制模块响应于第三控制端的信号,控制第三电压端与所述驱动管的栅极之间的接通状态,以及,响应于第一控制端的信号,控制所述驱动管的第二端与所述第二输入节点之间的接通状态;

[0043] 所述第二控制模块响应于第二控制端的信号,控制所述电容的第一端与所述驱动管的第二端之间的接通状态,以及,控制第四电压端与所述电容的第二端之间的接通状态;

[0044] 所述电容的第二端通过发光元件与第五电压端相连,所述电容的第一端与所述驱动管的栅极相连,所述电容的第二端作为所述第二输入节点。

[0045] 本发明提供的驱动电路,通过改变电容的位置,使得在驱动电路的时间,电容上的电荷无法流动,两端的电压差维持固定,从而使得驱动管的栅源压差等于电容的压差,使得第二输入节点的电位保持稳定,驱动管的栅源压差保持不变,进而避免了驱动管的阈值电压与OLED器件的阈值电压对驱动管的输出电流造成影响,保证了输出电流的稳定性,使得显示装置的显示更加均匀。

[0046] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0047] 请参见图5,图5为本发明提供一种驱动电路结构示意图;所述驱动电路包括:第一输入模块101、第一输入节点N1、第一控制模块102、驱动管M4、第二控制模块103、第二输入节点N2以及电容C;第一输入模块101响应于第一控制端Emit的信号,控制第一电压端PVDD与第一输入节点N1之间的接通状态,以及,响应于第二控制端Scan2的信号,控制第二电压端Vdata与第一输入节点N1之间的接通状态,其中,驱动管M4的第一端作为第一输入节点N1;第一控制模块102响应于第三控制端Scan1的信号,控制第三电压端Vref1与驱动管M4的栅极之间的接通状态,以及,响应于第一控制端Emit的信号,控制驱动管M4的第二端与第二输入节点N2之间的接通状态;第二控制模块103响应于第二控制端Scan2的信号,控制电容的第一端与驱动管M4的第二端之间的接通状态,以及,控制第四电压端Vref2与电容C的第二端之间的接通状态;电容C的第二端通过发光元件与第五电压端PVEE相连,电容C的第一端与驱动管M4的栅极相连,电容C的第二端作为第二输入节点N2。

[0048] 具体地,本实施例中第一输入模块101包括:第一晶体管M1以及第二晶体管M2;第一晶体管M1的栅极与第一控制端Emit相连,第一晶体管M1的第一端连接至第一电压端PVDD,第一晶体管M1的第二端连接至第一输入节点N1;第二晶体管M2的栅极与第二控制端Scan2相连,第二晶体管M2的第一端连接至第二电压端Vdata,第二晶体管M2的第二端连接至第一输入节点N1。

[0049] 第一控制模块102包括：第三晶体管M3以及第四晶体管M6；第三晶体管M3的第一端与第三电压端Vref1相连，第三晶体管M3的栅极与第三控制端Scan1相连，第三晶体管M3的第二端与驱动管M4的栅极相连；第四晶体管M6的第一端与驱动管M4的第二端相连，第四晶体管M6的第二端与电容C的第二端以及第二输入节点N2相连，第四晶体管M6的栅极与第一控制端Emit相连。

[0050] 第二控制模块103包括：第五晶体管M5以及第六晶体管M7；第五晶体管M5的第一端与驱动管M4的第二端相连，第五晶体管M5的栅极与第二控制端Scan2相连，第五晶体管M5的第二端与电容C的第一端相连；第六晶体管M7的第一端与第四电压端Vref2相连，第六晶体管M7的第二端与电容C的第二端相连，第六晶体管M7的栅极与第二控制端Scan2相连。

[0051] 其中，本发明实施例中驱动管M4、第一晶体管M1、第二晶体管M2、第三晶体管M3、第四晶体管M6、第五晶体管M5以及第六晶体管M7均为N型MOS管。

[0052] 需要说明的是，本发明实施例中，第三电压端Vref1的电压值、第二电压端Vdata的电压值、第五电压端PVEE的电压值、第四电压端Vref2的电压值的关系满足： $V_{ref1} > V_{data}$ 且 $PVEE \geq V_{ref2}$ 。

[0053] 本发明实施例中提供的驱动电路的驱动时序图与现有技术中NMOS TFT的驱动时序图相同，如图2所示，本实施例中对此不做详细描述，其中，第一控制端Emit与第二控制端Scan2输出的信号的电平相反。

[0054] 本发明实施例中对所述发光元件不做限定，可选地为有机发光二极管。

[0055] 本发明实施例提供的驱动电路工作原理为：

[0056] 在T1时间段，第三晶体管M3开，第一晶体管M1、第四晶体管M6关闭，驱动管M4栅极电位为Vref1，此时电容C一端电压经由第三晶体管M3变为Vref1；其中电位满足关系： $V_{ref1} > V_{data}$ 且 $PVEE \geq V_{ref2}$ 。

[0057] 在T2时间段，第二晶体管M2开，Vdata通过第二晶体管M2输入到驱动管M4的漏极；第三晶体管M3关闭，第五晶体管M5开启，由于 $V_{ref1} > V_{data}$ ，因此驱动管M4栅极电位从Vref1往下降，直至为 $V_{data} + V_{th}$ （Vth为驱动管M4的阈值电压）。第六晶体管M7开启，此时电容C两端压差为 $V_{data} + V_{th} - V_{ref2}$ 。

[0058] 在T3时间段，第二晶体管M2、第五晶体管M5、第六晶体管M7关闭，电容C电荷无法流动，电容的两端电压差维持在 $V_{data} + V_{th} - V_{ref2}$ ；第一晶体管M1、第四晶体管M6为开启状态，驱动管M4栅源压差等于电容C两端的压差，即 $V_{data} + V_{th} - V_{ref2}$ 。故此时驱动管M4的电流为 $K_n * (V_{data} - V_{ref2})^2$ ，不受驱动管M4和OLED器件的阈值电压或电阻的影响。

[0059] 其中，驱动管M4的电流不受驱动管M4和OLED的阈值电压或电阻的影响，具体可以通过以下对比情况进行说明。

[0060] 如图6和图7所示，其中图6为现有技术驱动电路在T3时间段内的实际工作电路图；图7为本发明实施例提供的驱动电路在T3时间段内的实际工作电路图；其中，第二输入节点N2等效于驱动管的源极，同时也为OLED的阳极。

[0061] 如图6所示，第四晶体管M6打开后，第二输入节点N2的电位无法固定，会由于OLED器件的阈值变化或电阻变化，使驱动管M4的栅源电压Vgs发生改变，导致驱动管M4的输出电流发生变化，影响OLED显示稳定性。

[0062] 如图7所示，将电容C的位置移动后，电容C的一端连接第二输入节点N2的一端，从

而能够保持第二输入节点N2的电位,使第二输入节点N2的电位在第四晶体管M6打开之后还能保持稳定,所以驱动管M4的栅源电压保持 V_{gs} 不变,从而保证驱动管M4的输出电流的稳定性和OLED显示的均匀性。

[0063] 为证实本发明实施例提供的驱动电路具有提高驱动管M4的输出电流的稳定性和OLED显示的均匀性的效果,发明人对此通过模拟数据进行了说明,具体如下:

[0064] 与现有技术中驱动电路的模拟数据得出结果相同的思路,通过改变驱动电路中的OLED器件的电阻得到如下表2所示的电流及电流变化量百分比模拟数据;为方便直观体现所述模拟数据的变化,制作OLED器件的电阻变化引起的驱动管输出电流 I_{PVEE} 与第二电压端 V_{data} 的关系图 $I_{PVEE}-V_{data}$ 曲线如图8所示,以及电流变化量百分比曲线图如图9所示。

[0065] 表2 OLED器件电阻时对应的驱动TFT输出电流与第二电压端电压的关系及电流变化量模拟数据表

Data (V)	OLED 电阻改变(分压影响)			$I_{pvee}(uA)$		$\Delta I_{pvee}/I_{pvee}(R=10000\Omega)$	
	R=10k Ω	R=20k Ω	R=40k Ω	R=20k Ω	R=40k Ω	R=20k Ω	R=40k Ω
0.5	0.0173	0.0146	0.0142	-15.61%	-17.92%		
1	0.338	0.337	0.336	-0.30%	-0.59%		
1.5	1.86	1.85	1.82	-0.54%	-2.15%		
2	4.63	4.56	4.47	-1.51%	-3.46%		
2.5	8	7.92	7.72	-1.00%	-3.50%		
3	11.9	11.8	11.5	-0.84%	-3.36%		
3.5	16.6	16.4	15.9	-1.20%	-4.22%		
4	21.8	21.4	20.7	-1.83%	-5.05%		

[0067] 其中,模拟数据中,驱动管M4的宽长比 $W/L=5/5$;其他晶体管的宽长比 $W/L=5/5$, $C=150fF$;OLED器件电容 $0.2pF$;第一电压端 $PVDD=5V$;第五电压端 $PVEE=-1V$;第三电压端 $V_{ref1}=10V$;第四电压端 $V_{ref2}=-1V$ 。

[0068] 由表2的模拟数据及图8和图9的模拟曲线可得,OLED器件的电阻改变引起的OLED器件对驱动管TFT的分压情况不再明显,OLED器件电阻不同,驱动管的输出电流基本相同。不同OLED器件的电阻不同,电流变化量百分比也基本保持在5%以内,相对于现有技术中的10%-20%范围内,小了很多。改变OLED器件的电阻后,器件对于驱动TFT的分压发生变化,但其输出曲线变化百分比(对应图9)仍然较为稳定,OLED对驱动管TFT源极的分压影响改善。

[0069] 需要说明的是,现有技术中驱动电路具有阈值补偿功能,即在驱动管阈值电压发生变化时,驱动管的输出电流基本不变。而本实施例中的驱动电路中电容位置发生变化后,发明人通过模拟得到表3中数据以及图10所示的驱动管输出电流变化曲线图。从表3和图10中可以看出,即使驱动管的阈值电压发生了变化,其输出电流基本没有变化,即本实施例中的驱动电路中电容位置发生变化后,同样具有阈值补偿功能,并没有使得阈值补偿功能消失。

[0070] 表3 OLED器件寄生电容为 $5fF$ 时,阈值电压改变后输出电流与 V_{data} 的关系模拟数据表

[0071]

阈值电压改变	Ipvee(uA)					$\Delta Ipvee/Ipvee(vto=1.5)$			
vdata	vto=1.5V	DT vto=1V	DT vto=1.3V	DT vto=1.8V	DT vto=2V	DT vto=1 V	DT vto=1.3 V	DT vto=1.8 V	DT vto=2 V
0.5	0.0173	0.0149	0.0205	0.0112	0.0114	-13.87%	18.50%	-35.26%	-34.10%
1	0.338	0.338	0.338	0.352	0.348	0.00%	0.00%	4.14%	2.96%
1.5	1.86	1.84	1.85	1.89	1.89	-1.08%	-0.54%	1.61%	1.61%
2	4.63	4.57	4.61	4.64	4.67	-1.30%	-0.43%	0.22%	0.86%
2.5	8	7.99	8	8.04	8.05	-0.12%	0.00%	0.50%	0.63%
3	11.9	11.9	11.9	12	12	0.00%	0.00%	0.84%	0.84%
3.5	16.6	16.6	16.6	16.7	16.7	0.00%	0.00%	0.60%	0.60%
4	21.8	21.8	21.8	21.9	21.9	0.00%	0.00%	0.46%	0.46%

[0072] 其中,模拟数据中,驱动管M4的宽长比 $W/L=5/5$;其他晶体管的宽长比 $W/L=5/5$, $C=150\text{fF}$;OLED器件电容 0.2pF ;第一电压端 $PVDD=5\text{V}$;第五电压端 $PVEE=-1\text{V}$;第三电压端 $Vref1=10\text{V}$;第四电压端 $Vref2=-1\text{V}$ 。

[0073] 本发明实施例提供的驱动电路,仅通过改变驱动电路结构,使得OLED器件的阳极电位保持固定,从而使得NMOS驱动管的栅源电压不变,保证驱动晶体管的输出电流不受驱动管的阈值电压和OLED器件的阈值电压、以及OLED器件的分压不同而变化,进而提高了OLED显示装置在像素显示时间段内通过的电流的稳定性,显示亮度的均匀性。

[0074] 本发明实施例还提供一种显示面板,包括上面实施例提供的驱动电路,所述驱动电路在:

[0075] 第一侦测时段,关闭第一晶体管M1、第二晶体管M2、第四晶体管M6、第五晶体管M5以及第六晶体管M7,开启第三晶体管M3,驱动管M4的栅极以及电容C的第一端均输入第三电压端 $Vref1$ 的电压信号;

[0076] 第二侦测时段,关闭第一晶体管M1、第三晶体管M3以及第四晶体管M6,开启第二晶体管M2、第五晶体管M5以及第六晶体管M7,驱动管M4的漏极输入第二电压端 $Vdata$ 的电压信号,电容C的第二端输入第四电压端 $Vref2$ 的电压信号;

[0077] 第三侦测时段,关闭第二晶体管M2、第三晶体管M3、第五晶体管M5以及第六晶体管M7,开启第一晶体管M1以及第四晶体管M6,驱动管M4的栅极与源极的电压差等于电容C的电压值。

[0078] 其中,第三电压端 $Vref1$ 的电压值、第二电压端 $Vdata$ 的电压值、第五电压端 $PVEE$ 的电压值、第四电压端 $Vref2$ 的电压值的关系满足: $Vref1>Vdata$ 且 $PVEE\geq Vref2$ 。

[0079] 本发明实施例还提供一种显示装置,如图11所示,包括上一实施例中所述的显示面板。需要说明的是,本实施例中仅以手机为例说明所述显示装置,但并不对本实施例中所述显示装置做限定。

[0080] 本说明书中各个实施例采用递进的方式描述,每个实施例重点说明的都是与其他实施例的不同之处,各个实施例之间相同相似部分互相参见即可。对所公开的实施例的上述说明,使本领域专业技术人员能够实现或使用本发明。对这些实施例的多种修改对本领域的专业技术人员来说将是显而易见的,本文中所定义的一般原理可以在不脱离本发明的精神或范围的情况下,在其它实施例中实现。因此,本发明将不会被限制于本文所示的这些

实施例,而是要符合与本文所公开的原理和新颖特点相一致的最宽的范围。

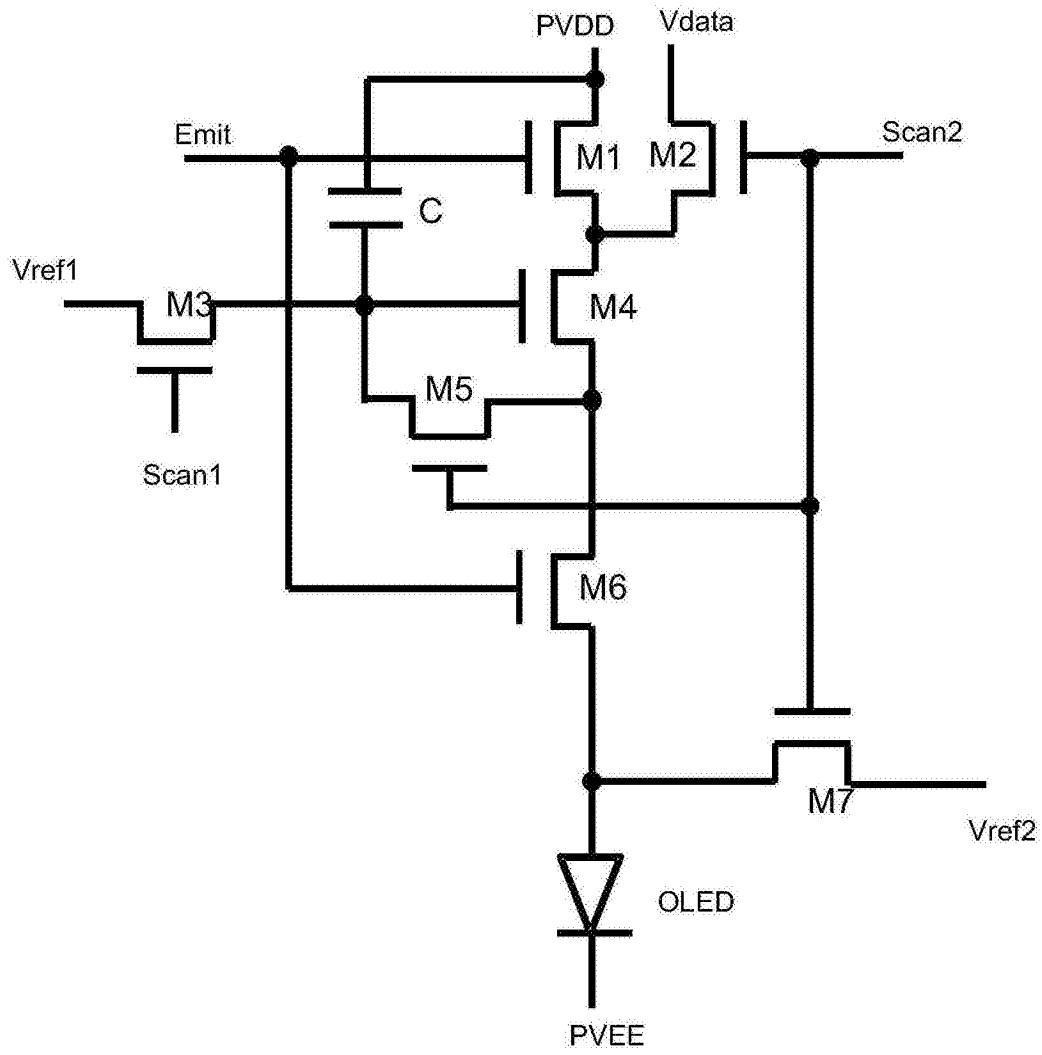


图1

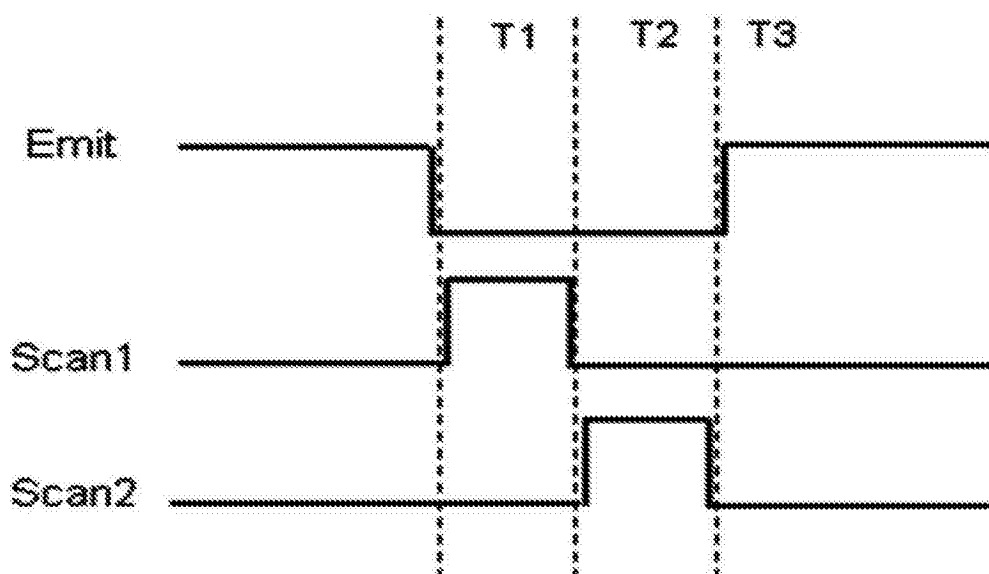


图2

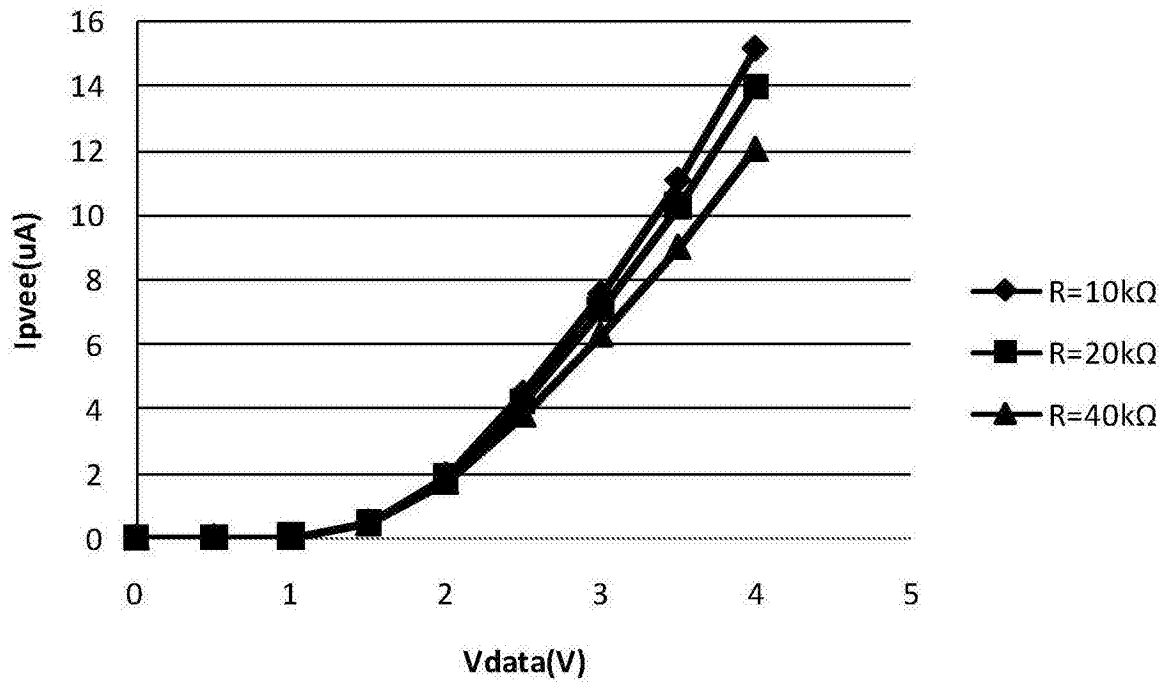


图3

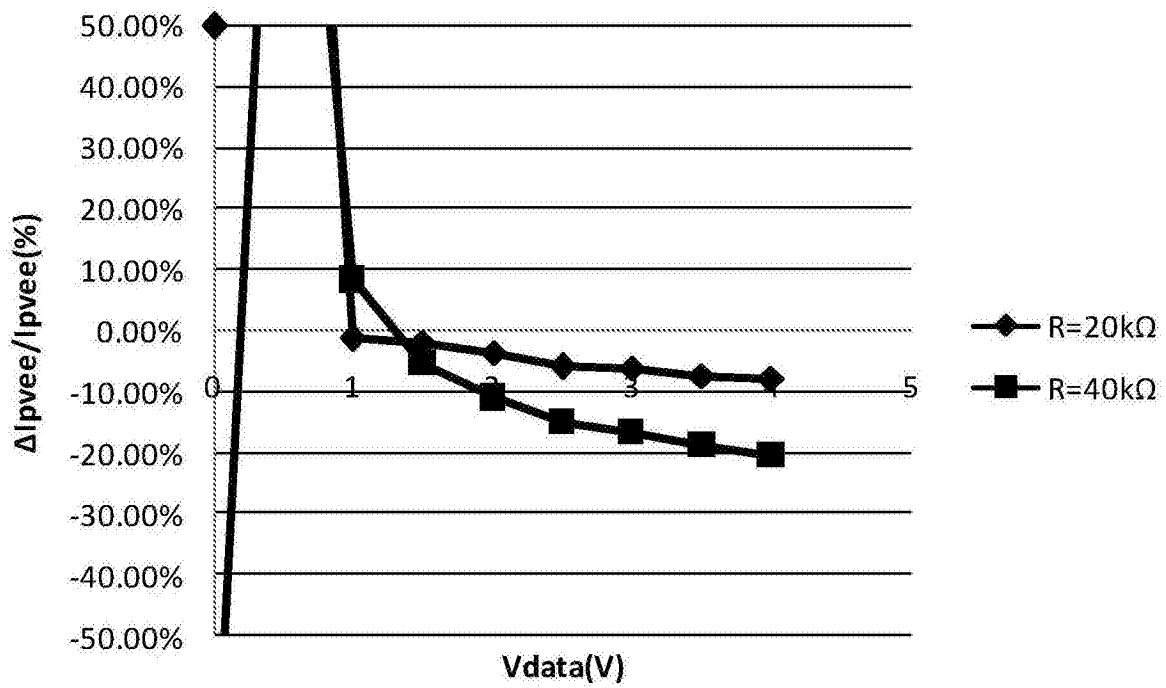


图4

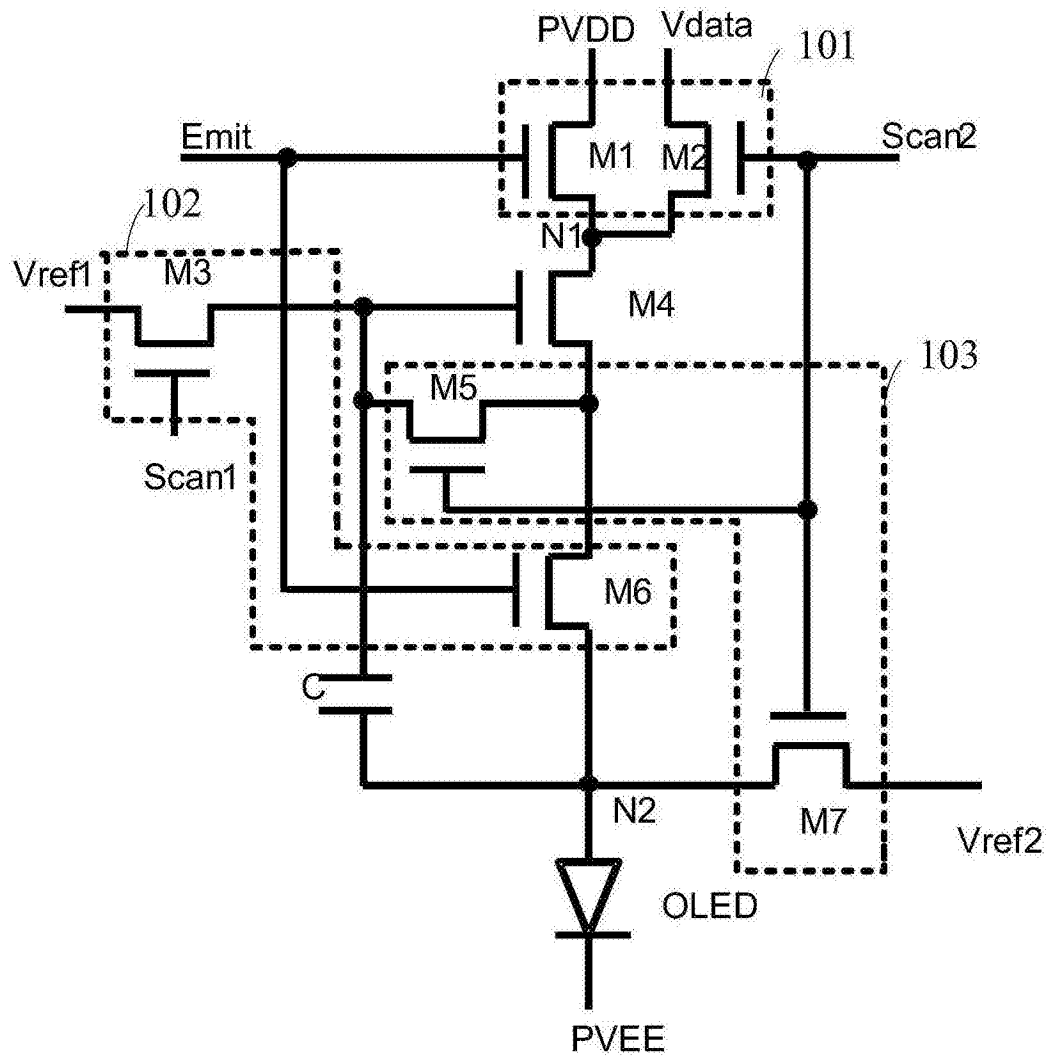


图5

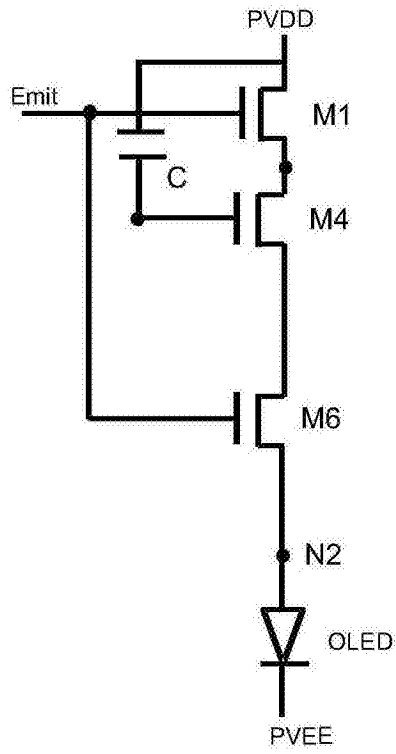


图6

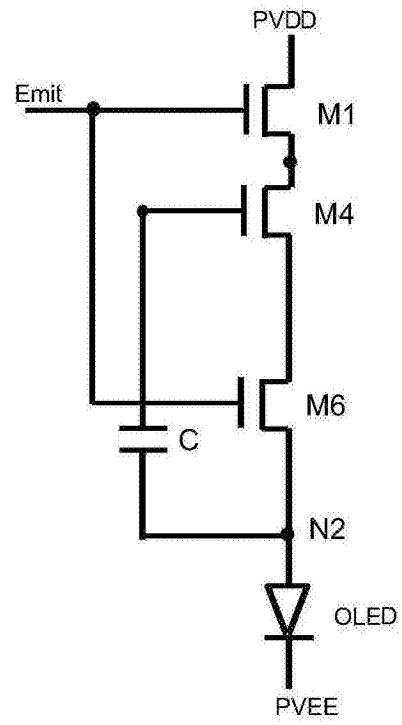


图7

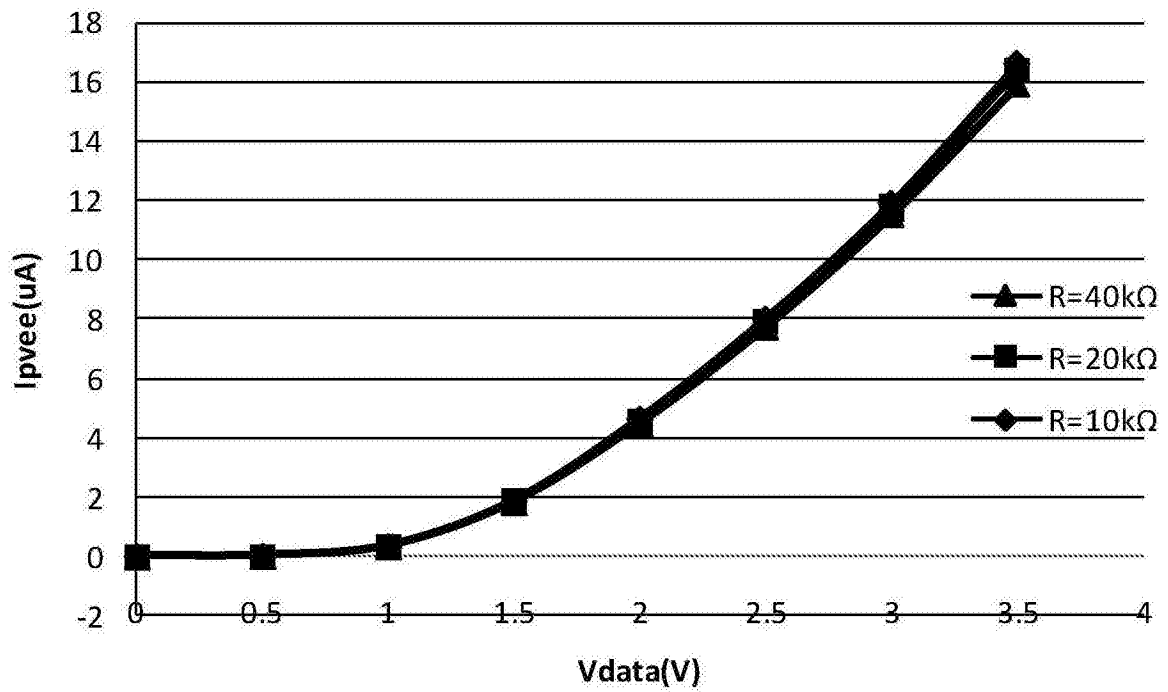


图8

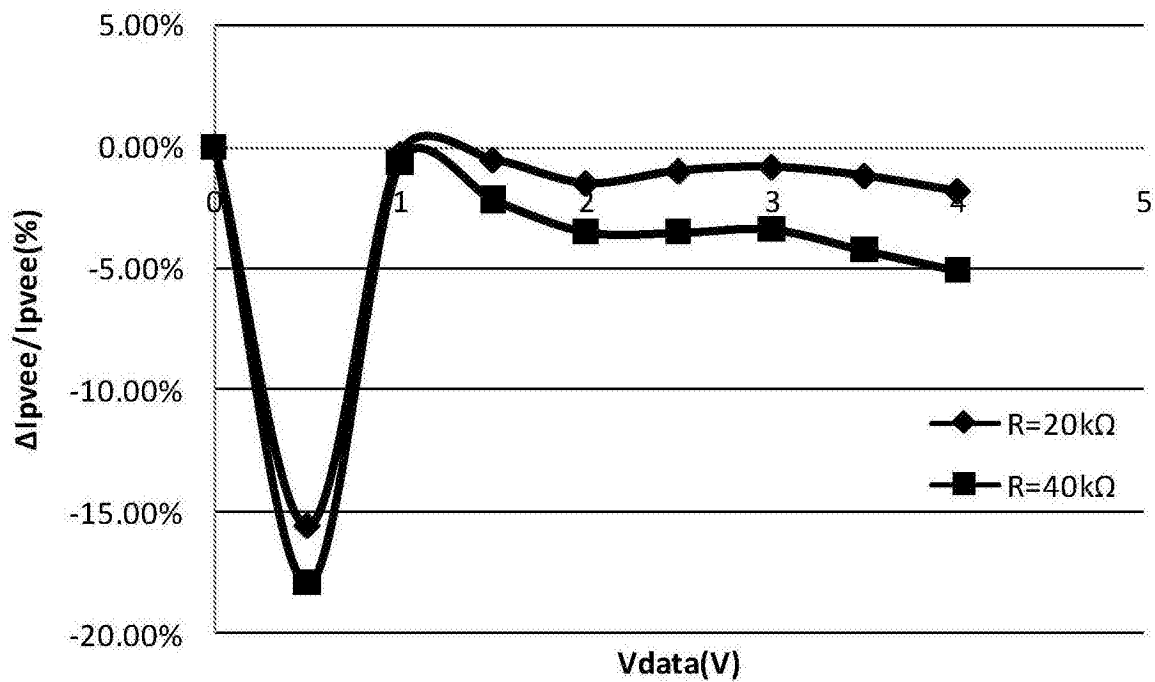


图9

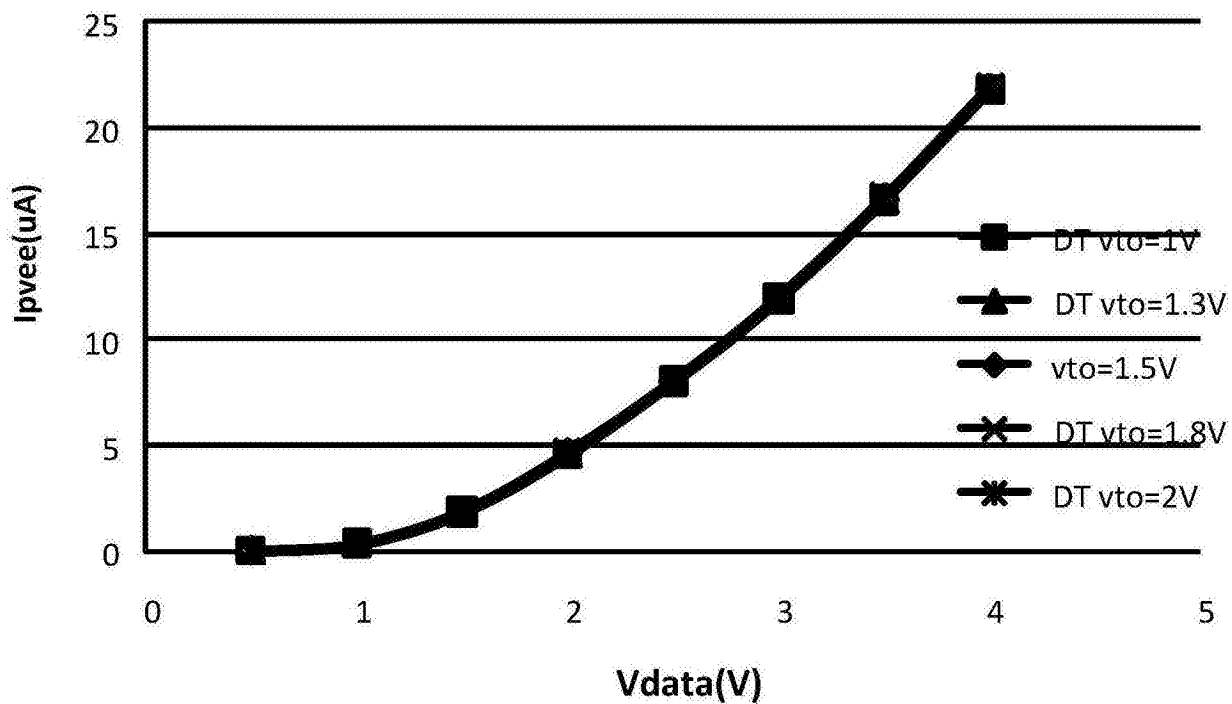


图10

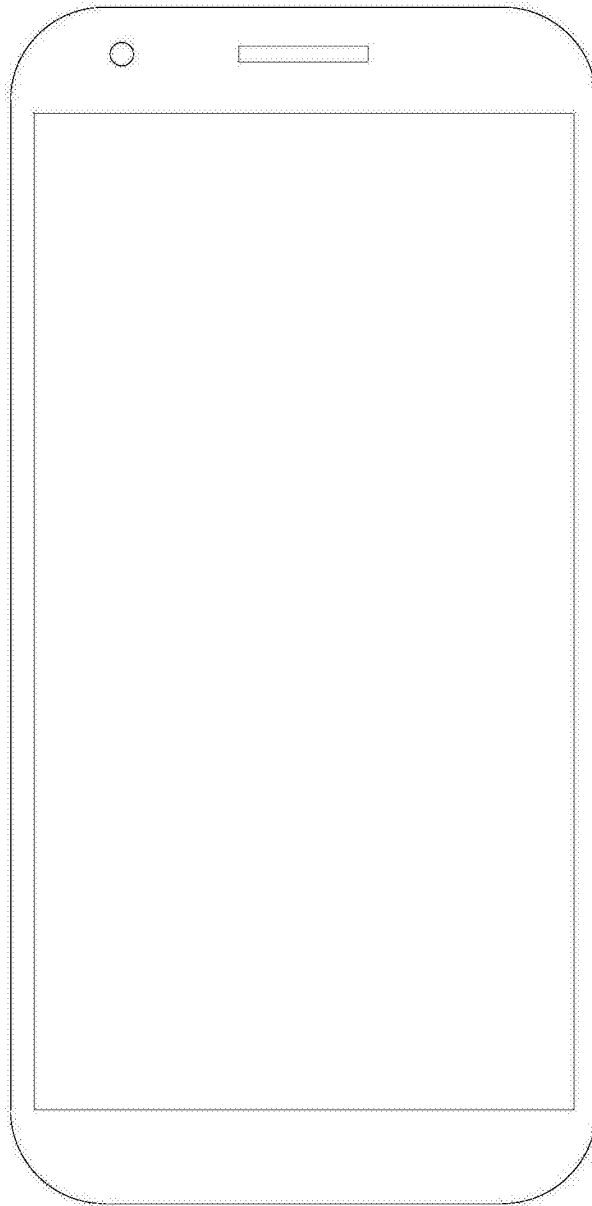


图11

本发明提供了一种驱动电路、显示面板及显示装置，其中，相对于现有技术中的驱动电路，本发明提供的驱动电路中电容位置发生变化，电容的其中一端通过发光元件与电压端相连，电容的第一端与驱动管的栅极相连。本发明所提供的驱动电路，仅通过改变驱动电路结构，使得OLED器件的阳极电位保持固定，从而使得NMOS驱动管的栅源电压不变，保证驱动晶体管的输出电流不受驱动管的阈值电压和OLED器件的阈值电压、以及OLED器件的分压不同而变化，进而提高了OLED显示装置在像素显示时间段内通过的电流的稳定性，显示亮度的均匀性。

