



## (12)发明专利申请

(10)申请公布号 CN 108091664 A

(43)申请公布日 2018.05.29

(21)申请号 201711323831.2

(22)申请日 2017.12.13

(71)申请人 德淮半导体有限公司

地址 223300 江苏省淮安市淮阴区长江东  
路599号

(72)发明人 万贺 方桂芹 黄仁德

(74)专利代理机构 中国国际贸易促进委员会专  
利商标事务所 11038

代理人 欧阳帆

(51)Int.Cl.

H01L 27/146(2006.01)

H04N 5/374(2011.01)

H04N 9/04(2006.01)

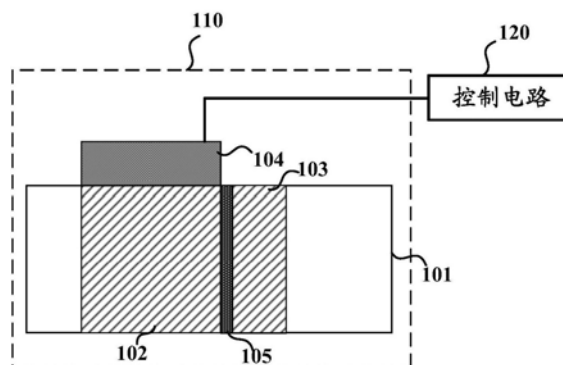
权利要求书1页 说明书11页 附图5页

### (54)发明名称

感光像素单元、图像传感器及制造方法

### (57)摘要

本公开涉及感光像素单元、图像传感器及制造方法。其中一个实施例提供了一种感光像素单元,其包括:在半导体衬底中形成的主光电二极管和参考光电二极管;以及位于主光电二极管正上方而不位于参考光电二极管正上方的电致发光部。



1. 一种感光像素单元,其特征在于,包括:  
在半导体衬底中形成的主光电二极管和参考光电二极管;以及  
位于主光电二极管正上方而不位于参考光电二极管正上方的电致发光部。
2. 根据权利要求1所述的感光像素单元,其特征在于,电致发光部包括阳极、阴极、以及  
位于阳极和阴极之间的电致发光膜。
3. 根据权利要求2所述的感光像素单元,其特征在于,阴极包括金属或合金,阳极包括  
ITO。
4. 根据权利要求1所述的感光像素单元,其特征在于,还包括位于电致发光部上方的单  
向反射膜,所述单向反射膜将电致发光部发出的光反射到主光电二极管并且允许来自外部  
的光透射通过。
5. 根据权利要求2所述的感光像素单元,其特征在于,电致发光膜包括全色电致发光材  
料。
6. 根据权利要求2所述的感光像素单元,其特征在于,电致发光膜包括掺杂Cu的ZnS材  
料。
7. 根据权利要求1所述的感光像素单元,其特征在于,还包括:  
位于主光电二极管正上方的第一微透镜和位于参考光电二极管正上方的第二微透镜,  
其中电致发光部位位于第一微透镜上并与第一微透镜直接接触。
8. 根据权利要求1所述的感光像素单元,其特征在于,所述感光像素单元包括四个主光  
电二极管和一个参考光电二极管,其中该参考光电二极管包围该四个主光电二极管。
9. 根据权利要求1所述的感光像素单元,其特征在于,还包括:  
位于主光电二极管正上方的滤色器;  
位于滤色器正上方的第一微透镜和位于参考光电二极管正上方的第二微透镜,  
其中电致发光部位位于滤色器与第一微透镜之间并且与滤色器直接接触。
10. 根据权利要求2所述的感光像素单元,其特征在于,还包括阴极连线和阳极连线,阴  
极连线和阳极连线分别布置在主光电二极管周围的两个穿通孔中,并且分别将位于主光  
电二极管上方的阴极和阳极连接到位于主光电二极管下方的金属线。

## 感光像素单元、图像传感器及制造方法

### 技术领域

[0001] 本公开涉及半导体领域,具体来说,涉及图像传感器领域。

### 背景技术

[0002] 目前,在典型的图像传感器中,在光线较弱环境下,感光单元可收集的光子很少,导致转化及输出电荷信号很小,此时往往呈现的图像模糊不清。

[0003] 因此存在对于新的技术的需求。

### 发明内容

[0004] 本公开的一个目的是提供一种新型的感光像素单元、图像传感器及相应的制造方法。

[0005] 根据本公开的第一方面,提供了一种感光像素单元,其包括:在半导体衬底中形成的主光电二极管和参考光电二极管;以及位于主光电二极管正上方而不位于参考光电二极管正上方的电致发光部。

[0006] 根据本公开的第二方面,提供了一种图像传感器,其包括:图像感测阵列,包括以阵列形式排列的多个根据第一方面所述的感光像素单元;以及控制电路,被配置为根据各个感光像素单元中的参考光电二极管对入射光的感测结果来控制对应的电致发光部的发光。

[0007] 根据本公开的第三方面,提供了一种制造感光像素单元的方法,其包括:在半导体衬底中形成主光电二极管和参考光电二极管;以及在半导体衬底上方形成电致发光部,所述电致发光部仅位于主光电二极管正上方,而不在参考光电二极管正上方。

[0008] 通过以下参照附图对本发明的示例性实施例的详细描述,本发明的其它特征及其优点将会变得更为清楚。

### 附图说明

[0009] 构成说明书的一部分的附图描述了本公开的实施例,并且连同说明书一起用于解释本公开的原理。

[0010] 参照附图,根据下面的详细描述,可以更加清楚地理解本公开,其中:

[0011] 图1示出了根据本公开示例性实施例的一个感光像素单元的基本结构的截面图。

[0012] 图2A-2B示出了根据本公开示例性实施例的感光像素单元的各种示例结构的截面图,图2C示出了根据本公开示例性实施例的感光像素单元的示例结构中包含的光电二极管的一种示例性平面图。

[0013] 图3示出了根据本公开示例性实施例的图像传感器的示意性框图。

[0014] 图4A示出了根据本公开示例性实施例的图像传感器的控制方法的基本流程图,图4B示出了电致发光部的一种可能的发光亮度安排。

[0015] 图5示出了根据本公开示例性实施例的感光像素单元的制造方法的流程图。

[0016] 图6A-6C分别示出了在根据本公开一个示例性实施例来制造感光像素单元的一个方法示例的各个步骤处的装置截面示意图。

[0017] 注意,在以下说明的实施方式中,有时在不同的附图之间共同使用同一附图标记来表示相同部分或具有相同功能的部分,而省略其重复说明。在本说明书中,使用相似的标号和字母表示类似项,因此,一旦某一项在一个附图中被定义,则在随后的附图中不需要对其进行进一步讨论。

[0018] 为了便于理解,在附图等中所示的各结构的位置、尺寸及范围等有时不表示实际的位置、尺寸及范围等。因此,所公开的发明并不限于附图等所公开的位置、尺寸及范围等。

## 具体实施方式

[0019] 下面将参照附图来详细描述本公开的各种示例性实施例。应注意到:除非另外具体说明,否则在这些实施例中阐述的部件和步骤的相对布置、数字表达式和数值不限制本公开的范围。

[0020] 以下对至少一个示例性实施例的描述实际上仅仅是说明性的,决不作为对本公开及其应用或使用的任何限制。也就是说,本文中的半导体装置及其制造方法是以示例性的方式示出,来说明本公开中的结构和方法的不同实施例。然而,本领域技术人员将会理解,它们仅仅说明可以用来实施的本发明的示例性方式,而不是穷尽的方式。此外,附图不必按比例绘制,一些特征可能被放大以示出具体组件的细节。

[0021] 对于相关领域普通技术人员已知的技术、方法和设备可能不作详细讨论,但在适当情况下,所述技术、方法和设备应当被视为授权说明书的一部分。

[0022] 在这里示出和讨论的所有示例中,任何具体值应被解释为仅仅是示例性的,而不是作为限制。因此,示例性实施例的其它示例可以具有不同的值。

[0023] 经过深入研究,为了解决光线较弱环境下的问题,本申请的发明人提出了一种新型的感光像素单元和图像传感器结构,其结合了电致发光元件,从而极大地提高了光线较弱环境下的光量,从而得到清晰的图像。

[0024] 具体而言,利用本发明的新型结构,可以在暗环境(例如光强在 $0.001\sim 100\text{cd/m}^2$ 的范围内)下,通过辅助光电二极管感测的环境光强来相应地使电致发光元件发光,再通过主光电二极管感测这种加强光来实现输出清晰的图像。

[0025] 本发明特别适用于薄膜电致发光单元,所谓电致发光薄膜是一种能把施加的电能转化为光能的电能转化膜,以碱金属卤化物及ZnS等为代表的场致发光材料早为人知。目前在薄膜电致发光材料领域已经实现了全色薄膜电致发光显示,且在有些情况下电压与发光度呈线性关系。在本发明的新型结构中容易并入薄膜电致发光单元,实现所需功能。

[0026] 下面将结合附图来更详细描述本发明的技术方案。

[0027] 图1示出了根据本公开示例性实施例的一个感光像素单元的基本结构的截面图。

[0028] 如图1所示,感光像素单元110包括:在半导体衬底101中形成的主光电二极管102和参考光电二极管103;以及位于主光电二极管102正上方而不位于参考光电二极管103正上方的电致发光部104。在本文中,术语“主光电二极管”意指像素中的那个常规的用于感测图像光来产生图像信号的光电二极管,术语“参考光电二极管”意指像素中的用于感测当前正常光强(没有电致发光单元发射的光)来产生作为参考用的感测信号的光电二极管,其产

生的感测信号不是用来形成图像,而是用来产生控制信号(例如在后续控制电路120中产生控制信号)来控制主光电二极管正上方的电致发光部的发光。如图1中明确示出的,控制电路120不是包含于每个感光像素单元中的,而通常应该是包含于图像传感器中位于感光阵列周边的处理电路中。在一些实施方式中,如图1中所示,还在主光电二极管102和参考光电二极管103之间设置隔离部105。该隔离部105可以由绝缘材料构成。

[0029] 在本发明应用于CMOS图像传感器(CIS)的许多情况下,该感光像素单元110是4T-APS(4Transistors-Active Pixel Sensor)结构,其还包括分别用于主光电二极管102和参考光电二极管103的四个场效应晶体管(4T),如转移晶体管、复位晶体管、源跟随器和行选通晶体管。在一些实施方式中,根据设计或实际情况,主光电二极管102和参考光电二极管103可以共用这四个场效应晶体管中的一个或更多个,从而节约面积,提高填充因子(filling factor)。由于本发明的发明要点不在于此,因此这些晶体管的具体结构没有在图中示出,也不再详细讨论其结构和制造方法。

[0030] 由于参考光电二极管103正上方没有电致发光部,其不会接收电致发光部104发出的光,因此参考光电二极管103感测当前入射该像素的光强(没有电致发光单元发射的光)。然后,在一些情况下,通过例如上述四个场效应晶体管以及图像传感器中的信号读取和处理电路,将该参考光电二极管103感测生成的光子转变为当前光强的感测信号,并将该感测信号输入后续控制电路120中来产生驱动电致发光部104的发光的驱动电压,如后面将结合图3-4描述的。在参考光电二极管103感测到当前入射光不足的情况下,控制电致发光部104发光,从而极大地提高了主光电二极管102接收到的光量,从而能够得到清晰的图像。

[0031] 优选地,在一些实施方式中,该感光像素单元110还可以包括位于电致发光部104上方的单向反射膜(图中未示出),该单向反射膜可以将电致发光部104发出的光反射到主光电二极管102并且允许来自外部的光透射通过。通过该单向反射膜,可以提高对电致发光部104发出的光的利用率,同时不影响外部入射的光线。

[0032] 另外,在一些实施方式中,该电致发光部104可以包括阳极、阴极、以及位于阳极和阴极之间的电致发光膜。例如,该电致发光部104可以是阳极、电致发光膜、以及阴极依次层叠而成的薄膜电致发光元件。优选地,阴极包括金属(例如Al)或合金,阳极包括ITO。优选地,电致发光膜包括全色电致发光材料,更优选地,电致发光膜包括掺杂Cu的ZnS材料。在一些情况下,还可以根据需要在阳极与发光膜之间、以及阴极与发光膜之间分别布置载流子(电子和空穴)传输层。

[0033] 另外,优选地,还可以把分别用于引出该电致发光部104的阴极和阳极的阴极连线 and 阳极连线布置在半导体衬底101中,例如分别布置在主光电二极管102周围的两个贯通孔(贯通衬底的孔)中,并且分别将位于主光电二极管102上方(在背照式CIS的情况下,为衬底的背面上)的阴极和阳极连接到位于主光电二极管102下方(在背照式CIS的情况下,为衬底的正面上)的金属线。优选地,将阴极连线和/或阳极连线布置在主光电二极管102与参考光电二极管103之间,使得能阻挡主光电二极管102上方的光到达参考光电二极管103。更优选地,在两个贯通孔中的每一个中还形成有包围阴极连线或阳极连线的绝缘层,所述绝缘层被配置为隔离相邻的光电二极管(主光电二极管与参考光电二极管,或者主光电二极管与主光电二极管,或者参考光电二极管与参考光电二极管)。在这种情况下,位于衬底101中的阴极连线和/或阳极连线部分可以防止入射到主光电二极管102与参考光电二极管103中的

光线间互相串扰,同时旁边的绝缘层还可以起到隔离部105的隔离作用。另外,更优选地,阴极连线和/或阳极连线还可以兼做金属栅格(metal grid),从而省去了金属栅格的制作。

[0034] 图2A-2B示出了根据本公开示例性实施例的感光像素单元的各种示例结构的截面图,图2C示出了根据本公开示例性实施例的感光像素单元的示例结构中包含的光电二极管的一种示例性平面图。

[0035] 在一些图像传感器中,在主光电二极管102上方还要制作滤色器和微透镜。考虑到这种设计,本申请的发明人提出了如图2A-2B所示的两种结构,其中在图2A中,将电致发光部放在滤色器和微透镜之间,而在图2B中将电致发光部放在微透镜上。

[0036] 具体而言,如图2A所示,感光像素单元110还可以包括:位于主光电二极管102正上方的滤色器106;位于滤色器106正上方的第一微透镜107和位于参考光电二极管103正上方的第二微透镜108。其中电致发光部104位于滤色器106与第一微透镜107之间并且与滤色器106直接接触。可选地,根据实际情况,如图2A所示,也可以在参考光电二极管103正上方放置滤色器,但是这不是必需的。

[0037] 另一方面,如图2B所示,感光像素单元110还可以包括:位于主光电二极管102正上方的第一微透镜107和位于参考光电二极管103正上方的第二微透镜108,其中电致发光部104位于第一微透镜107上并与第一微透镜107直接接触。可选地,根据实际情况,如图2B所示,也可以在主光电二极管102和参考光电二极管103正上方均放置滤色器106,但是滤色器不是必需的,因为有些CIS的设计中不需要滤色器。

[0038] 在一些实施方式中,电致发光部104可以以三明治结构(阳极、电致发光膜、以及阴极)涂布于第一微透镜107上,例如后面图6C所示的。阳极优选为ITO,阴极优选为铝。阴极的铝层还可以被制作成单向反射膜,从而将电致发光膜发射的光线反射到下方的主光电二极管102,同时还允许上方的光线透射进入下方的主光电二极管102。在其它实施方式中,也可以在电致发光部104上方单独设置一个单向反射膜。在其它实施方式中,也可以仅在电致发光膜的一角处设置阴极金属,以减小对光路的影响。

[0039] 另外,在一些图像传感器中,一个像素单元包含四个主光电二极管,其分别对应于绿(G)、红(R)、蓝(B)、绿(G)四种颜色。优选地,在根据本发明的一种示例性结构中,可以让四个主光电二极管共享一个参考光电二极管,如图2C所示。图2C示出的是感光像素单元中包含的光电二极管的平面图,并没有示出其上方的部件,如滤色器和微透镜的结构。感光像素单元110包括四个主光电二极管102(其分别标识了颜色——绿(G)、红(R)、蓝(B),这表示其上方的滤色器分别为对应颜色)和一个参考光电二极管103。可以看出,参考光电二极管103包围该四个主光电二极管102。优选地,该参考光电二极管103的总面积可以在0.5平方微米到2平方微米的范围内,优选为1.0平方微米左右。图2C示出的平面图可以应用于前面图1、图2A-2B示出的截面结构。

[0040] 图3示出了根据本公开示例性实施例的图像传感器的示意性框图。

[0041] 图像传感器300包括图像感测阵列310和控制电路320。图像感测阵列310包括以阵列形式排列的多个如图1-2所示的感光像素单元110。控制电路320被配置为根据各个感光像素单元中的参考光电二极管对入射光的感测结果来控制对应的电致发光部的发光。

[0042] 在一些实施方式中,优选地,控制电路320包括判断模块301和驱动电压生成模块302。判断模块301被配置为根据参考光电二极管对入射光的感测电压来判断入射光强是否

小于或等于预定阈值。驱动电压生成模块302被配置为在入射光强小于或等于预定阈值的情况下根据所述感测电压来生成用于电致发光部的驱动电压,所述驱动电压决定电致发光部的发光亮度。

[0043] 例如,判断模块301可以包括比较器,其比较输入的两个信号的幅值大小,其中两个输入信号分别为:从图像感测阵列310输出(并可经后续处理)的参考感测电压 $V_{RS}$ (代表参考光电二极管对入射光的感测结果),以及代表所述预定阈值的电压 $V_{RT}$ 。优选地,所述预定阈值可以设定在 $0.1$ 到 $100\text{cd}/\text{m}^2$ 的范围内。

[0044] 根据实际情况,判断模块301可以在参考感测电压 $V_{RS}$ 大于预定阈值的电压 $V_{RT}$ ,即入射光强大于预定光强阈值的情况下,不向驱动电压生成模块302输出任何信号,或者向其输出低电平信号(如 $V_{DET}$ ),表示不用生成用于电致发光部的驱动电压 $V_{DR}$ 。此时,电致发光部不发光,主光电二极管与参考光电二极管一样接收相同的入射光强。

[0045] 另一方面,判断模块301可以在参考感测电压 $V_{RS}$ 小于或等于预定阈值的电压 $V_{RT}$ ,即入射光强小于或等于预定光强阈值的情况下,向驱动电压生成模块302输出信号 $V_{DET}$ ,指示驱动电压生成模块302生成用于电致发光部的驱动电压 $V_{DR}$ 。此时,电致发光部根据驱动电压 $V_{DR}$ 而发光,主光电二极管接收增强后的入射光强(实际入射光强+电致发光部的发光强度)。在一些实施方式中,驱动电压生成模块302包括放大电路(未示出),其也接收参考感测电压 $V_{RS}$ ,并按比例地放大参考感测电压 $V_{RS}$ ,从而使得驱动电压 $V_{DR}$ 随着参考感测电压 $V_{RS}$ 的不同而不同,而相应地最终的发光亮度也会有差异。

[0046] 请注意,上面提到的参考光电二极管和根据其感测结果控制的电致发光部属于同一个感光像素单元,而根据实际应用,可以对图像感测阵列310中的每一个感光像素单元同时或依次或依照一定顺序安排进行上述控制。

[0047] 因此,利用本发明的图像传感器,在当前入射光强不足的情况下,可以实现图像的清晰输出。

[0048] 下面结合图4A来简要描述一下根据本公开示例性实施例的图像传感器的控制方法的基本流程图。

[0049] 在步骤401处,参考光电二极管感测入射光的强度,读取并输出相应的感测电压。

[0050] 然后在步骤402处,控制电路中的判断模块判断感测到的入射光强是否大于预定阈值。如果判断结果为“是”,则流程到步骤406,不产生电致发光部的驱动电压,从而电致发光部不发光,主光电二极管正常感测入射光并生成图像信号。

[0051] 如果步骤402处的判断结果为“否”,则流程到步骤403,生成电致发光部的驱动电压来控制电致发光部的发光亮度。图4B示出了感测到的光强与电致发光部的发光亮度之间的关系图。本领域技术人员均能理解,图4B示出的关系只是一个示例,并不意图限制本发明,而是可以根据实际需求进行各种修改变型。图4B中的横轴表示光强值,单位为 $\text{cd}/\text{m}^2$ ,纵轴表示电致发光部的发光补偿度,即要发光的亮度与电致发光部的最大发光亮度之间的比值,发光补偿度100%意指电致发光部发出其最大限的光。如图4B所示,在入射光强为 $10\text{cd}/\text{m}^2$ 时,其大于预定阈值光强(例如为 $5\text{cd}/\text{m}^2$ ),因此电致发光部不发光。在入射光强为 $1\text{cd}/\text{m}^2$ 时,其小于预定阈值光强,因此电致发光部发光,其发光补偿度为约10%。随着入射光强越来越小,发光补偿度也越来越大,例如在入射光强分别为 $0.1\text{cd}/\text{m}^2$ 、 $0.01\text{cd}/\text{m}^2$ 、 $0.001\text{cd}/\text{m}^2$ 时,电致发光部的发光补偿度分别为约30%、50%、100%。

[0052] 然后在步骤404处,电致发光部根据所生成的驱动电压而发光,因此在步骤405处,主光电二极管感测增强后的入射光(实际入射光+电致发光部发出的光)并产生图像信号。

[0053] 图5示出了根据本公开示例性实施例的感光像素单元的制造方法的流程图。

[0054] 具体而言,如图5所示,在步骤510处,在半导体衬底中形成主光电二极管和参考光电二极管。

[0055] 在一些实施方式中,如图2C所示,可以在一个感光像素单元中形成四个主光电二极管和包围该四个主光电二极管的一个参考光电二极管。

[0056] 然后,在步骤520处,在半导体衬底上方形成电致发光部,所述电致发光部仅位于主光电二极管正上方,而不在参考光电二极管正上方。

[0057] 如前面结合图1所描述的,在一些优选实施方式中,电致发光部可以包括阳极、电致发光膜、以及阴极,因此形成电致发光部的步骤包括在主光电二极管正上方依次形成阳极、电致发光膜、以及阴极。优选地,阴极包括金属(例如铝)或合金,阳极包括ITO。

[0058] 在一些优选实施方式中,本方法还包括在步骤520之后在电致发光部上方形成单向反射膜,所述单向反射膜将电致发光部发出的光反射到主光电二极管并且允许来自外部的光透射通过。

[0059] 另外,如前面参考图2B所述的,在一些实施方式中,本方法在步骤510与步骤520之间还包括:在形成电致发光部之前,在主光电二极管正上方形成第一微透镜,以及在参考光电二极管正上方形成第二微透镜,其中电致发光部直接形成在第一微透镜上。优选地,本方法还包括在形成微透镜之前在主光电二极管正上方形成滤色器,其中微透镜是形成在滤色器之上的。

[0060] 另外,如前面参考图2A所述的,在一些实施方式中,本方法在步骤510与步骤520之间还包括在形成电致发光部之前在主光电二极管正上方形成滤色器,而电致发光部被形成在滤色器上并且与滤色器直接接触。在这种情况下,优选地,本方法还在步骤520之后包括:在形成电致发光部之后,在电致发光部上形成第一微透镜并且在参考光电二极管正上方形成第二微透镜。

[0061] 在一些优选实施方式中,本方法还包括形成阴极连线和阳极连线,阴极连线和阳极连线分别布置在主光电二极管周围的两个穿通孔中,并且分别将位于主光电二极管上方的阴极和阳极连接到位于主光电二极管下方的金属线。

[0062] 更优选地,对于背照式CMOS图像传感器而言,形成阴极连线和阳极连线的步骤可以包括:从主光电二极管所在的半导体衬底的与要形成电致发光部那侧(背面)相对的一侧(正面),刻蚀该半导体衬底,从而在主光电二极管周围形成两个沟槽;在该两个沟槽中保形地沉积绝缘层;用金属填充该两个沟槽;以及从该半导体衬底的要形成电致发光部那侧,减薄该半导体衬底,从而露出该两个沟槽中的金属以形成阴极连线和阳极连线。作为一种可替代实施方式,形成阴极连线和阳极连线的步骤可以包括:在减薄主光电二极管所在的半导体衬底之后,在主光电二极管周围形成两个穿通该半导体衬底的穿通孔;保形地沉积绝缘层,之后去除穿通孔底部的绝缘层;以及用金属填充该两个穿通孔,从而形成阴极连线和阳极连线。

[0063] 为了更完整全面地理解本发明,下面将详细描述根据本公开一个示例性实施例的感光像素单元的制造方法的一个具体示例。请注意,这个示例并不意图构成对本发明的限

制。例如,本发明并不仅限于图6A-6C所示出的感光像素单元的具体结构,而是对所有有相同需求或设计考量的感光像素单元都适用。上面结合图1-5所描述的内容也可以适用于对应的特征。

[0064] 图6A-6C分别示出了在该方法示例的各个步骤处的装置截面示意图。该方法示例特别适用于背照式CMOS图像传感器。

[0065] 在图6A处,在半导体衬底101中形成了主光电二极管102和参考光电二极管103。而且,还在半导体衬底101中形成了阴极连线602和阳极连线604,分别用于连接后续将在上方(背面)形成的电致发光部中的阴极和阳极。此时,虽然图中未示出,但是实际上图中衬底101的下方(正面)上还制作了许多金属层,并且阴极连线602和阳极连线604都已连接到了金属层中相应的金属连线,从而便于后续给电致发光部加电压。阴极连线602和阳极连线604分别布置在主光电二极管周围的两个贯通孔中,并且要分别将位于主光电二极管102上方的阴极和阳极(后续形成)连接到下方的金属线。另外,两个贯通孔的侧壁都覆盖有绝缘材料601和603,用于隔离金属连线以及相邻的光电二极管。而且图中示出的阴极连线602突出于衬底101表面,用来连接后续将形成在上方的阴极,旁边的绝缘材料601也突出于衬底表面,用来防止阴极连线602不适当地连接到其它部件(例如阳极)。阴极连线602和绝缘材料601的突出部分可以单独形成,也可以与贯通孔中的部分一体地形成。而且,如前所述,阴极连线602的突出部分还可以兼作金属栅格。

[0066] 半导体衬底101可以由适合于图像传感器的任何半导体材料(诸如Si、SiC、SiGe等)制成,例如可以是单晶硅衬底。在一些实施方式中,衬底101也可以为绝缘体上硅(SOI)、绝缘体上锗硅等各种复合衬底。本领域技术人员均理解半导体衬底不受到任何限制,而是可以根据实际应用进行选择。半导体衬底101之中和之下还可以形成有其它的半导体器件构件,例如,阱和/或在早期处理步骤中形成的其它构件等。另外请注意,图中的光电二极管102和103也只是一个示例,并没有限制光电二极管的具体结构,本领域技术人员能在本发明的原理和主旨的指导下容易修改图中的结构来适应各种光电二极管的结构。

[0067] 在一些优选实施方式中,可以在衬底减薄之前从图像传感器的正面(即图中的下方)制作好阴极连线和阳极连线在贯通孔中的部分,然后衬底减薄后就暴露出来,再在其上方形成阴极连线的突出部分。具体而言,可以从半导体衬底101的正面刻蚀该半导体衬底101,从而在主光电二极管102周围形成两个深沟槽(后续变成图中的贯通孔),然后在这两个沟槽中保形地沉积绝缘层601和604,再用金属填充这两个沟槽。然后在从背面减薄该半导体衬底101之后,露出这两个沟槽中的金属以形成阴极连线602和阳极连线604。

[0068] 作为一种可替代实施方式,可以在衬底减薄之后从图像传感器的背面形成阴极连线和阳极连线。具体而言,在减薄半导体衬底101之后,在主光电二极管102周围形成两个贯通该半导体衬底的贯通孔(例如TSV, Through Silicon Via)。然后在整个背面上保形地沉积绝缘层,之后去除贯通孔底部的绝缘层,从而形成图中的绝缘层601和603。然后用金属填充这两个贯通孔,从而形成阴极连线602和阳极连线604。

[0069] 在图6B处,用例如沉积和光刻刻蚀工艺等来在衬底101的光电二极管区域上制作滤色器106。然后利用常规工艺在滤色器上制作第一微透镜107(对应于主光电二极管102)和第二微透镜108(对应于参考光电二极管103)。

[0070] 在图6C处,仅在第一微透镜107上而不在第二微透镜108上依次形成电致发光部的

阳极605、电致发光膜606和阴极607。阳极605覆盖滤色器106和第一微透镜107的整个侧面而到达衬底101表面,从而与阳极连线604接触并电连接。阴极607与阴极连线602接触并电连接。绝缘材料601的突出部分隔离了阴极连线602与发光膜606和阳极607的接触。优选地,阴极607为铝,阳极605为ITO(氧化铟锡)。在图6C中,阴极607覆盖整个主光电二极管区域,其可以兼作单向反射膜,从而将电致发光膜606发出的光反射到主光电二极管102并且允许来自外部的光透射通过。作为一种可替代的方式,根据需要,阴极607可以不覆盖整个电致发光膜606,而是只在电致发光膜606的挨着阴极连线602的那个角落形成,这可以减少对光路的影响。可以蒸镀导电材料作为电极(阴极或阳极),并且可以涂布电致发光膜,但是本领域技术人员均能理解本发明不限于此,而是可以根据需要采用任何合适的工艺来形成电致发光部。

[0071] 本领域技术人员将理解,除了如图示出的工艺和结构之外,本公开还包括形成感光像素单元必需的其它任何工艺和结构。

[0072] 在说明书及权利要求中的词语“前”、“后”、“顶”、“底”、“之上”、“之下”等,如果存在的话,用于描述性的目的而并不一定用于描述不变的相对位置。应当理解,这样使用的词语在适当的情况下是可互换的,使得在此所描述的本公开的实施例,例如,能够在与在此所示出的或另外描述的那些取向不同的其他取向上操作。

[0073] 如在此所使用的,词语“示例性的”意指“用作示例、实例或说明”,而不是作为将被精确复制的“模型”。在此示例性描述的任意实现方式并不一定要被解释为比其它实现方式优选的或有利的。而且,本公开不受在上述技术领域、背景技术、发明内容或具体实施方式中所给出的任何所表述的或所暗示的理论所限定。

[0074] 如在此所使用的,词语“基本上”意指包含由设计或制造的缺陷、器件或元件的容差、环境影响和/或其它因素所致的任意微小的变化。词语“基本上”还允许由寄生效应、噪音以及可能存在于实际的实现方式中的其它实际考虑因素所致的与完美的或理想的情形之间的差异。

[0075] 另外,仅仅为了参考的目的,还可以在本文中使用“第一”、“第二”等类似术语,并且因而并非意图限定。例如,除非上下文明确指出,否则涉及结构或元件的词语“第一”、“第二”和其它此类数字词语并没有暗示顺序或次序。

[0076] 还应理解,“包括/包含”一词在本文中使用,说明存在所指出的特征、整体、步骤、操作、单元和/或组件,但是并不排除存在或增加一个或多个其它特征、整体、步骤、操作、单元和/或组件以及/或者它们的组合。

[0077] 在本公开中,术语“提供”从广义上用于涵盖获得对象的所有方式,因此“提供某对象”包括但不限于“购买”、“制备/制造”、“布置/设置”、“安装/装配”、和/或“订购”对象等。

[0078] 上述描述可以指示被“连接”或“耦接”在一起的元件或节点或特征。如在此所使用的,除非另外明确说明,“连接”意指一个元件/节点/特征与另一种元件/节点/特征在电学上、机械上、逻辑上或以其它方式直接地连接(或者直接通信)。类似地,除非另外明确说明,“耦接”意指一个元件/节点/特征可以与另一元件/节点/特征以直接或间接的方式在机械上、电学上、逻辑上或以其它方式连结以允许相互作用,即使这两个特征可能并没有直接连接也是如此。也就是说,“耦接”意图包含元件或其它特征的直接连结和间接连结,包括利用一个或多个中间元件的连接。

[0079] 本领域技术人员应当意识到,在上述操作之间的边界仅仅是说明性的。多个操作可以结合成单个操作,单个操作可以分布于附加的操作中,并且操作可以在时间上至少部分重叠地执行。而且,另选的实施例可以包括特定操作的多个实例,并且在其他各种实施例中可以改变操作顺序。但是,其它的修改、变化和替换同样是可能的。因此,本说明书和附图应当被看作是说明性的,而非限制性的。

[0080] 另外,本公开的实施方式还可以包括以下示例:

[0081] 1、一种感光像素单元,其特征在于,包括:

[0082] 在半导体衬底中形成的主光电二极管和参考光电二极管;以及

[0083] 位于主光电二极管正上方而不位于参考光电二极管正上方的电致发光部。

[0084] 2、根据1所述的感光像素单元,其特征在于,电致发光部包括阳极、阴极、以及位于阳极和阴极之间的电致发光膜。

[0085] 3、根据2所述的感光像素单元,其特征在于,阴极包括金属或合金,阳极包括ITO。

[0086] 4、根据1所述的感光像素单元,其特征在于,还包括位于电致发光部上方的单向反射膜,所述单向反射膜将电致发光部发出的光反射到主光电二极管并且允许来自外部的光透射通过。

[0087] 5、根据2所述的感光像素单元,其特征在于,电致发光膜包括全色电致发光材料。

[0088] 6、根据2所述的感光像素单元,其特征在于,电致发光膜包括掺杂Cu的ZnS材料。

[0089] 7、根据1所述的感光像素单元,其特征在于,还包括:

[0090] 位于主光电二极管正上方的第一微透镜和位于参考光电二极管正上方的第二微透镜,

[0091] 其中电致发光部位于第一微透镜上并与第一微透镜直接接触。

[0092] 8、根据1所述的感光像素单元,其特征在于,所述感光像素单元包括四个主光电二极管和一个参考光电二极管,其中该参考光电二极管包围该四个主光电二极管。

[0093] 9、根据1所述的感光像素单元,其特征在于,还包括:

[0094] 位于主光电二极管正上方的滤色器;

[0095] 位于滤色器正上方的第一微透镜和位于参考光电二极管正上方的第二微透镜,

[0096] 其中电致发光部位于滤色器与第一微透镜之间并且与滤色器直接接触。

[0097] 10、根据2所述的感光像素单元,其特征在于,还包括阴极连线 and 阳极连线,阴极连线和阳极连线分别布置在主光电二极管周围的两个穿通孔中,并且分别将位于主光电二极管上方的阴极和阳极连接到位于主光电二极管下方的金属线。

[0098] 11、根据10所述的感光像素单元,其特征在于,阴极连线和/或阳极连线被布置在主光电二极管与参考光电二极管之间,使得能阻挡主光电二极管上方的光到达参考光电二极管。

[0099] 12、根据10所述的感光像素单元,其特征在于,所述两个穿通孔中的每一个中还形成有包围阴极连线或阳极连线的绝缘层,所述绝缘层被配置为隔离相邻的光电二极管。

[0100] 13、一种图像传感器,其特征在于,包括:

[0101] 图像感测阵列,包括以阵列形式排列的多个根据1-12中的任一项所述的感光像素单元;以及

[0102] 控制电路,被配置为根据各个感光像素单元中的参考光电二极管对入射光的感测

结果来控制对应的电致发光部的发光。

[0103] 14、根据13所述的图像传感器,其特征在于,控制电路包括:

[0104] 判断模块,被配置为根据参考光电二极管对入射光的感测电压来判断入射光强是否小于或等于预定阈值;和

[0105] 驱动电压生成模块,被配置为在入射光强小于或等于预定阈值的情况下根据所述感测电压来生成用于电致发光部的驱动电压,其中所述驱动电压决定电致发光部的发光亮度。

[0106] 15、根据14所述的图像传感器,其特征在于,所述预定阈值在0.1到100cd/m<sup>2</sup>的范围内。

[0107] 16、一种制造感光像素单元的方法,其特征在于,包括:

[0108] 在半导体衬底中形成主光电二极管和参考光电二极管;以及

[0109] 在半导体衬底上方形成电致发光部,所述电致发光部仅位于主光电二极管正上方,而不在参考光电二极管正上方。

[0110] 17、根据16所述的方法,其特征在于,形成电致发光部包括在主光电二极管正上方依次形成阳极、电致发光膜、以及阴极。

[0111] 18、根据17所述的方法,其特征在于,阴极包括金属或合金,阳极包括ITO。

[0112] 19、根据16所述的方法,其特征在于,还包括在电致发光部上方形成单向反射膜,所述单向反射膜将电致发光部发出的光反射到主光电二极管并且允许来自外部的光透射通过。

[0113] 20、根据17所述的方法,其特征在于,电致发光膜包括全色电致发光材料。

[0114] 21、根据17所述的方法,其特征在于,电致发光膜包括掺杂Cu的ZnS材料。

[0115] 22、根据16所述的方法,其特征在于,还包括:

[0116] 在形成电致发光部之前,在主光电二极管正上方形成第一微透镜,以及在参考光电二极管正上方形成第二微透镜,

[0117] 其中电致发光部直接形成在第一微透镜上。

[0118] 23、根据16所述的方法,其特征在于,形成主光电二极管和参考光电二极管的步骤包括:形成四个主光电二极管和包围该四个主光电二极管的一个参考光电二极管。

[0119] 24、根据23所述的方法,其特征在于,还包括在形成电致发光部之前,在主光电二极管正上方形成滤色器;

[0120] 其中电致发光部被形成在滤色器上并且与滤色器直接接触;

[0121] 所述方法还包括:在形成电致发光部之后,在电致发光部上形成第一微透镜并且在参考光电二极管正上方形成第二微透镜。

[0122] 25、根据17所述的方法,其特征在于,还包括形成阴极连线和阳极连线,阴极连线和阳极连线分别布置在主光电二极管周围的两个穿通孔中,并且分别将位于主光电二极管上方的阴极和阳极连接到位于主光电二极管下方的金属线。

[0123] 26、根据25所述的方法,其特征在于,阴极连线和/或阳极连线被布置在主光电二极管与参考光电二极管之间,使得能阻挡主光电二极管上方的光到达参考光电二极管。

[0124] 27、根据25所述的方法,其特征在于,所述两个穿通孔中的每一个中还形成有包围阴极连线或阳极连线的绝缘层,所述绝缘层被配置为隔离相邻的光电二极管。

[0125] 28、根据27所述的方法,其特征在于,形成阴极连线 and 阳极连线的步骤包括:

[0126] 在减薄主光电二极管所在的半导体衬底之后,在主光电二极管周围形成两个穿通该半导体衬底的穿通孔;

[0127] 保形地沉积绝缘层,之后去除穿通孔底部的绝缘层;以及

[0128] 用金属填充该两个穿通孔,从而形成阴极连线 and 阳极连线。

[0129] 29、根据27所述的方法,其特征在于,形成阴极连线 and 阳极连线的步骤包括:

[0130] 从主光电二极管所在的半导体衬底的与要形成电致发光部那侧相对的一侧,刻蚀该半导体衬底,从而在主光电二极管周围形成两个沟槽;

[0131] 在该两个沟槽中保形地沉积绝缘层;

[0132] 用金属填充该两个沟槽;以及

[0133] 从该半导体衬底的要形成电致发光部那侧,减薄该半导体衬底,从而露出该两个沟槽中的金属以形成阴极连线 and 阳极连线。

[0134] 虽然已经通过示例对本公开的一些特定实施例进行了详细说明,但是本领域的技术人员应该理解,以上示例仅是为了进行说明,而不是为了限制本公开的范围。在此公开的各实施例可以任意组合,而不脱离本公开的精神和范围。本领域的技术人员还应理解,可以对实施例进行多种修改而不脱离本公开的范围和精神。本公开的范围由所附权利要求来限定。

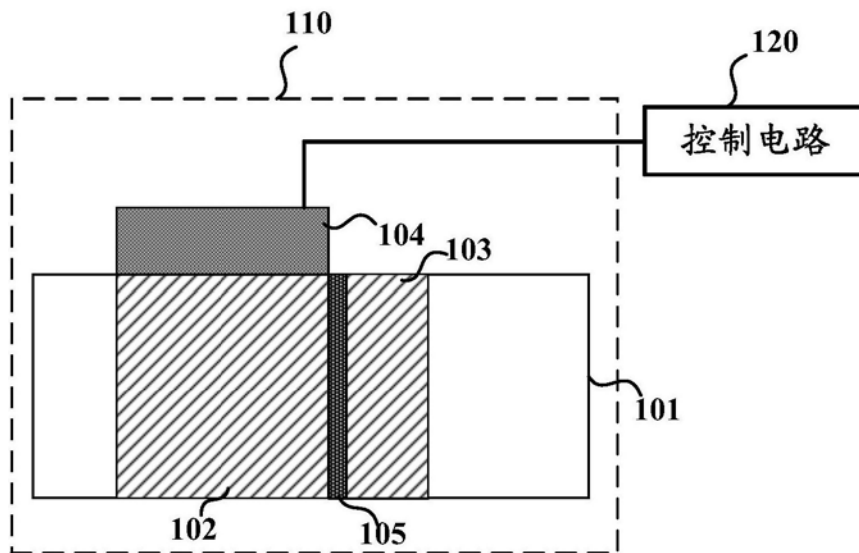


图1

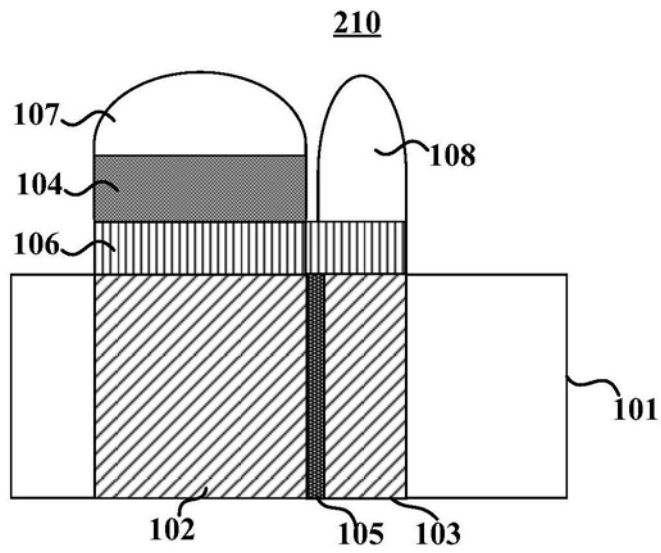


图2A

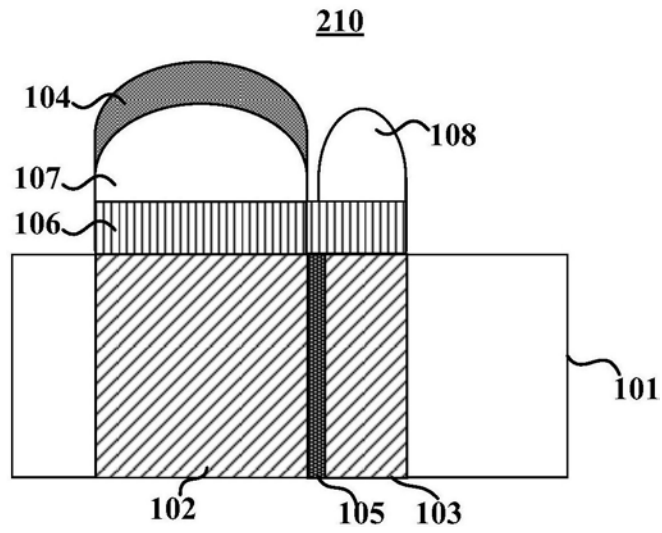


图2B

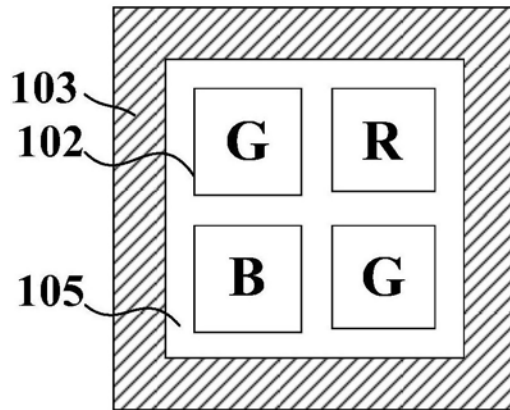


图2C

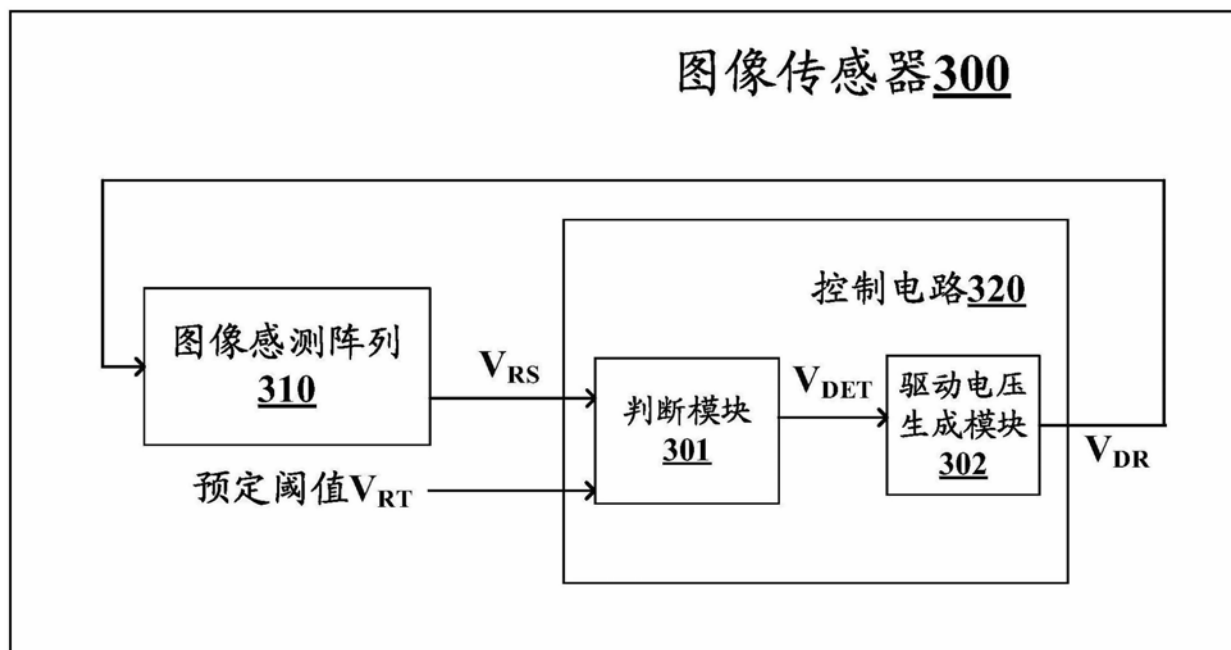


图3

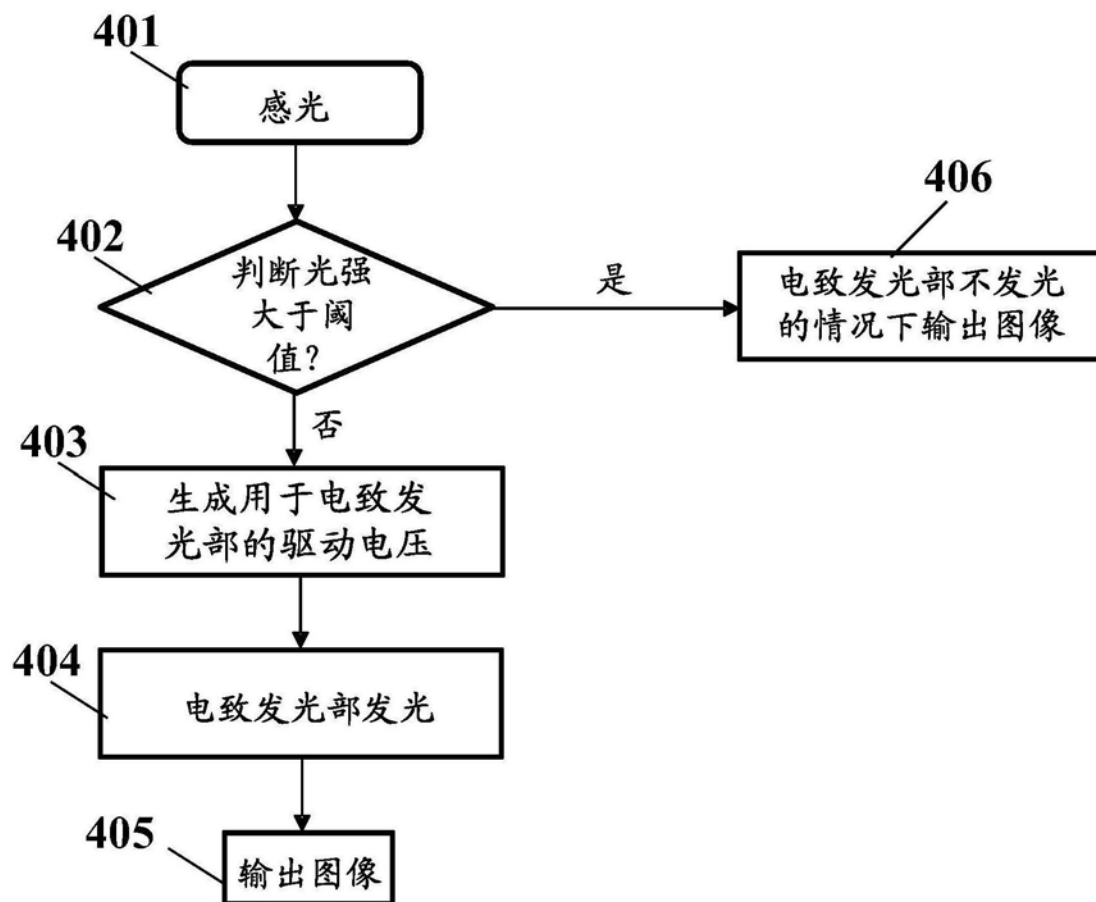


图4A

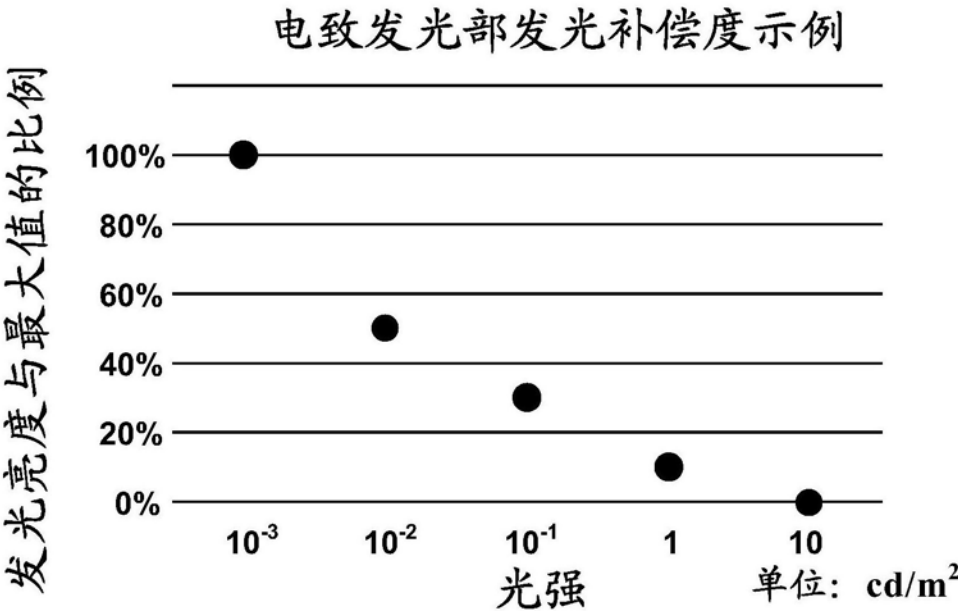


图4B

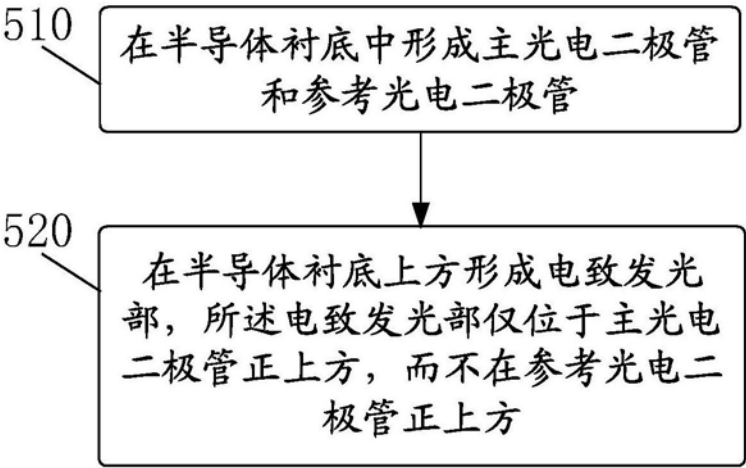


图5

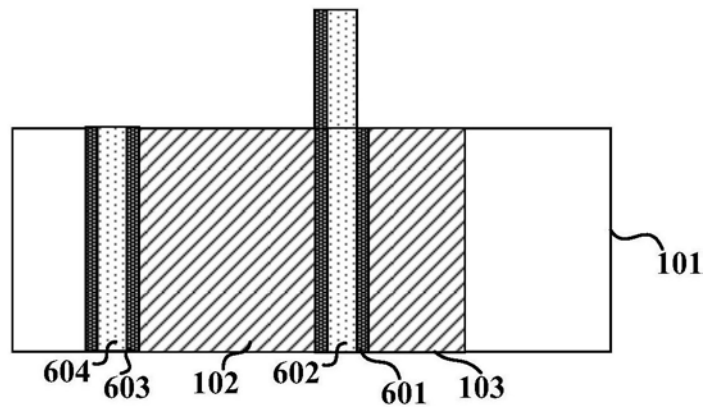


图6A

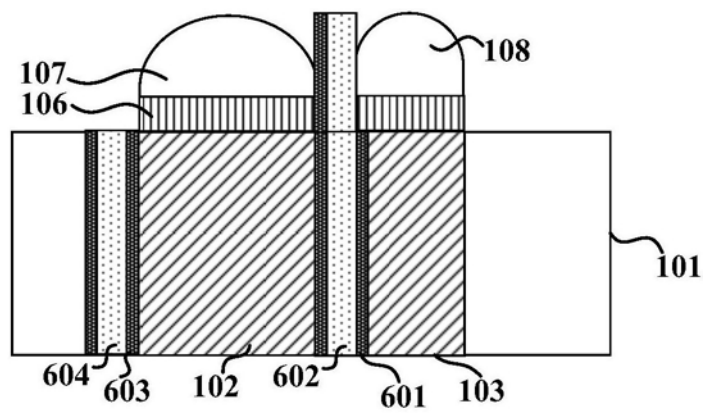


图6B

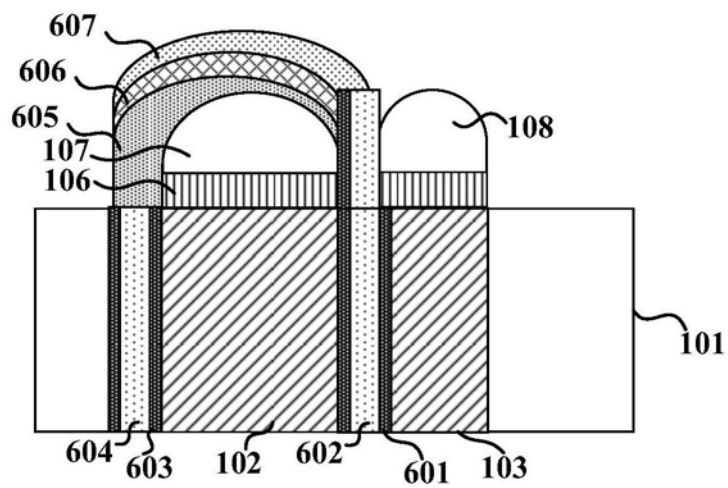


图6C

专利名称(译)	感光像素单元、图像传感器及制造方法		
公开(公告)号	<a href="#">CN108091664A</a>	公开(公告)日	2018-05-29
申请号	CN201711323831.2	申请日	2017-12-13
[标]发明人	万贺 方桂芹 黄仁德		
发明人	万贺 方桂芹 黄仁德		
IPC分类号	H01L27/146 H04N5/374 H04N9/04		
CPC分类号	H01L27/14609 H01L27/14625 H01L27/1463 H01L27/1464 H01L27/14645 H04N5/374 H04N9/045		
代理人(译)	欧阳帆		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

#### 摘要(译)

本公开涉及感光像素单元、图像传感器及制造方法。其中一个实施例提供了一种感光像素单元，其包括：在半导体衬底中形成的主光电二极管和参考光电二极管；以及位于主光电二极管正上方而不位于参考光电二极管正上方的电致发光部。

