



(12)发明专利申请

(10)申请公布号 CN 106449710 A

(43)申请公布日 2017.02.22

(21)申请号 201610932723.4

(22)申请日 2016.10.31

(71)申请人 昆山工研院新型平板显示技术中心
有限公司

地址 215300 江苏省苏州市昆山市昆山高
新区晨丰路188号

申请人 昆山国显光电有限公司

(72)发明人 王志祥

(74)专利代理机构 上海思微知识产权代理事务
所(普通合伙) 31237

代理人 智云

(51)Int.Cl.

H01L 27/32(2006.01)

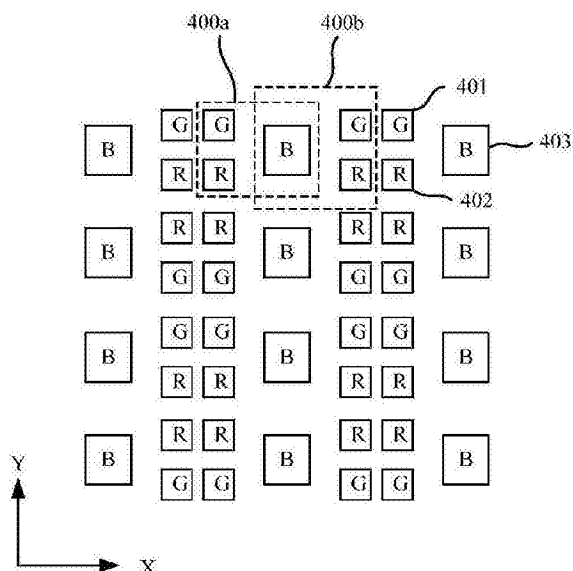
权利要求书2页 说明书10页 附图12页

(54)发明名称

像素结构以及包含该像素结构的OLED显示
面板

(57)摘要

本发明提供了一种像素结构以及包含该像素结构的OLED显示面板。所述像素结构包括多个阵列排布的像素单元,每个像素单元包括颜色不同的第一子像素、第二子像素和第三子像素;所述第一子像素和第二子像素排布在一列(行),所述第三子像素排布在另一列(行);至少一种颜色的子像素是由相邻的两个像素单元共用的,减少了像素电路,并且,可以在相同连接桥尺寸的情况下,增大蒸镀掩膜版上蒸镀开口的尺寸,从而增大子像素的发光区的面积,或者,增大蒸镀掩膜版上连接桥的尺寸,降低掩膜版制作工艺和蒸镀工艺的难度。



1. 一种像素结构,包括多个阵列排布的像素单元,每个像素单元包括颜色不同的第一子像素、第二子像素和第三子像素;所述第一子像素和第二子像素排布在一列,所述第三子像素排布在另一列;或者,所述第一子像素和第二子像素排布在一行,所述第三子像素排布在另一行;其特征在于,至少一种颜色的子像素是由相邻的两个像素单元共用的。

2. 如权利要求1所述的像素结构,其特征在于,一种颜色的子像素是由行方向或列方向上相邻的两个像素单元共用的;或者,两种颜色的子像素是由行方向或列方向上相邻的两个像素单元共用的;或者,一种颜色的子像素是由行方向上相邻的两个像素单元共用的,另一种颜色的子像素是由列方向上相邻的两个像素单元共用的。

3. 如权利要求1所述的像素结构,其特征在于,同一行上相邻的两个像素单元作为一个像素组,同一像素组内的两个像素单元镜像对称,同一列上相邻两行的像素单元镜像对称,并且,同一行上相邻像素组中的第一子像素和第二子像素交错排布;或者,同一列上相邻的两个像素单元作为一个像素组,同一像素组内的两个像素单元镜像对称,同一行上相邻两列的像素单元镜像对称,并且,同一列上相邻像素组中的第一子像素和第二子像素交错排布。

4. 如权利要求1所述的像素结构,其特征在于,相邻的四个像素单元的第一子像素采用蒸镀掩膜版上同一个第一子像素蒸镀开口形成,且蒸镀掩膜版上的第一子像素蒸镀开口错开排布;和/或,相邻的四个像素单元的第二子像素采用蒸镀掩膜版上同一个第二子像素蒸镀开口形成,且蒸镀掩膜版上的第二子像素蒸镀开口错开排布。

5. 如权利要求1至4中任一项所述的像素结构,其特征在于,所述第一子像素为绿色子像素,所述第二子像素为红色子像素,所述第三子像素为蓝色子像素。

6. 一种OLED显示面板,其特征在于,包括如权利要求1至5中任一项所述的像素结构。

7. 一种像素结构,包括多个阵列排布的像素单元,每个像素单元包括颜色不同的第一子像素、第二子像素和第三子像素;其特征在于,

所述第一子像素和第二子像素排布在一列,所述第三子像素排布在另一列,同一行上相邻的两个像素单元作为一个像素组,同一像素组内的两个像素单元镜像对称,同一列上相邻两行的像素单元镜像对称,同一行上相邻像素组中的第一子像素和第二子像素交错排布,并且,至少一种颜色的子像素是由相邻的两个像素单元共用的;或者,

所述第一子像素和第二子像素排布在一行,所述第三子像素排布在另一行,同一列上相邻的两个像素单元作为一个像素组,同一像素组内的两个像素单元镜像对称,同一行上相邻两列的像素单元镜像对称,同一列上相邻像素组中的第一子像素和第二子像素交错排布,并且,至少一种颜色的子像素是由相邻的两个像素单元共用的。

8. 如权利要求7所述的像素结构,其特征在于,一种颜色的子像素是由行方向或列方向上相邻的两个像素单元共用的;或者,两种颜色的子像素是由行方向或列方向上相邻的两个像素单元共用的;或者,一种颜色的子像素是由行方向上相邻的两个像素单元共用的,另一种颜色的子像素是由列方向上相邻的两个像素单元共用的。

9. 如权利要求7所述的像素结构,其特征在于,相邻的四个像素单元的第一子像素采用蒸镀掩膜版上同一个第一子像素蒸镀开口形成,且蒸镀掩膜版上的第一子像素蒸镀开口错开排布;和/或,相邻的四个像素单元的第二子像素采用蒸镀掩膜版上同一个第二子像素蒸镀开口形成,且蒸镀掩膜版上的第二子像素蒸镀开口错开排布。

10. 如权利要求7至9中任一项所述的像素结构,其特征在于,所述第一子像素为绿色子像素,所述第二子像素为红色子像素,所述第三子像素为蓝色子像素。

11. 一种OLED显示面板,其特征在于,包括如权利要求7至10中任一项所述的像素结构。

像素结构以及包含该像素结构的OLED显示面板

技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种像素结构以及包含该像素结构的OLED显示面板。

背景技术

[0002] OLED (Organic Light-Emitting Diode, 有机发光二极管) 是主动发光器件。与传统的LCD (Liquid Crystal Display, 液晶显示) 显示方式相比, OLED显示技术无需背光灯, 具有自发光的特性。OLED采用较薄的有机材料膜层和玻璃基板, 当有电流通过时, 有机材料就会发光。因此OLED显示面板能够显著节省电能, 可以做得更轻更薄, 比LCD显示面板耐受更宽范围的温度变化, 而且可视角度更大。OLED显示面板有望成为继LCD之后的下一代平板显示技术, 是目前平板显示技术中受到关注最多的技术之一。

[0003] OLED屏体的彩色化方法有许多种, 现在较为成熟并已经成功量产的OLED彩色化技术主要是OLED蒸镀技术, 其采用传统的RGB Stripe (RGB条状) 排列方式进行蒸镀。其中画面效果最好的是side-by-side (并置) 的方式。side-by-side方式是在一个像素 (Pixel) 范围内有红、绿、蓝 (R、G、B) 三个子像素 (sub-pixel), 每个子像素均呈四边形, 且各自具有独立的有机发光元器件, 它是利用蒸镀成膜技术透过高精细金属掩膜版 (Fine Metal Mask, FMM) 在array (阵列) 基板上相应的像素位置形成有机发光元器件, 所述高精细金属掩膜版通常简称为金属掩膜版或蒸镀掩膜版。制作高PP1 (Pixel Per Inch, 每英寸所拥有的像素数目) 的OLED显示面板的技术重点在于精细及机械稳定性好的FMM以及像素 (子像素) 的排布方式。

[0004] 图1A为现有技术中一种OLED显示面板的像素排布示意图。如图1A所示, 该OLED显示面板采用像素并置的方式, 每个像素单元Pixel包括R子像素区域101、G子像素区域103以及B子像素区域105, 其中, R子像素区域101包括R发光区102以及R非发光区 (未标号), G子像素区域103包括G发光区104以及G非发光区 (未标号), B子像素区域105包括B发光区106以及B非发光区 (未标号)。图1A中所示R、G、B子像素的区域和发光区面积分别相等, 并且R、G、B子像素呈直线排列。具体而言, 在每个子像素区域的发光区中, 包括阴极、阳极和电致发光层 (亦称为有机发射层), 其中, 电致发光层位于阴极和阳极之间, 用于产生预定颜色光线以实现显示。在制备现有技术中显示面板时, 通常需要利用三次蒸镀工艺以分别在对应颜色像素区域的发光区中形成对应颜色 (红色、绿色或蓝色) 的电致发光层。

[0005] 图1A所示的OLED显示面板通常采用图1B所示FMM进行蒸镀, 该种FMM包括遮挡区107以及若干个蒸镀开口108, 同一列相邻的两个蒸镀开口108之间的遮挡区称之为连接桥 (bridge)。为了避免蒸镀时对子像素产生遮蔽效应, 子像素与bridge间必须保持足够的距离, 这就导致子像素上下的长度缩小, 而影响了每一个子像素的开口率。随着用户对OLED显示面板分辨率的需求越来越高, 这种RGB像素并置的方式已不能满足产品高PP1的设计要求。

[0006] 图2A为现有技术中另一种OLED显示面板的像素排布示意图。如图2A所示, 每个像

素单元Pixel包括R子像素区域201、G子像素区域203以及B子像素区域205,其中,R子像素区域201包括R发光区202以及R非发光区,G子像素区域203包括G发光区204以及G非发光区,B子像素区域205包括B发光区206以及B非发光区。

[0007] 图2B为对应于图2A的R子像素或G子像素的FMM的示意图,该FMM包括遮挡区207以及蒸镀开口208。图2C是对应于图2A的B子像素的FMM的示意图,该FMM包括遮挡区209以及蒸镀开口210。该种像素排布方式中,像素做周期性水平及垂直的平移形成了行与列的像素阵列。红色和绿色子像素相对应的蒸镀掩模板的开口间距相对较大,可以在一定程度上实现高PP1显示。但是,上述像素周期性排布的结果,使得像素阵列中的B子像素形成直线排布,由于FMM制作能力的限制,对于Bridge有一定的要求(Bridge必须达到一定的尺寸),影响了B子像素开口率的进一步提升。

[0008] 图3为现有技术中又一种OLED显示面板的像素排布示意图。如图3所示,每个像素单元包括R子像素、G子像素以及B子像素,并且,行方向上相邻的两个像素单元镜像对称排列,同时,列方向上相邻的两个像素单元也是镜像对称排列,此种排布结构亦称为V-delta像素排布。然而,申请人研究发现,此种排布方式中每个像素单元仍是包含三个不同颜色的子像素,像素电路较多。并且,相邻的R子像素之间或者相邻的G子像素之间的非发光区占用一定的面积,限制了PP1的进一步提高。此外,B子像素是长方形结构,蒸镀掩模板的蒸镀开口在长度方向上较长,蒸镀掩模板在使用过程中金属长条容易受磁铁板磁力线方向的影响而变形,造成子像素间不同颜色材料相互污染而混色,产品的生产良率较低,并且,此种蒸镀掩模板在使用、清洗和保管过程中也容易受损变形,重复利用率不高,因为蒸镀掩模板的成本高,所以此种方式制作的屏体成本也较高。

发明内容

[0009] 本发明的目的在于提供一种像素结构以及OLED显示面板,以解决现有技术中存在的问题。

[0010] 为解决上述技术问题,本发明提供一种像素结构,包括多个阵列排布的像素单元,每个像素单元包括颜色不同的第一子像素、第二子像素和第三子像素;所述第一子像素和第二子像素排布在一列,所述第三子像素排布在另一列;或者,所述第一子像素和第二子像素排布在一行,所述第三子像素排布在另一行;其中,至少一种颜色的子像素是由相邻的两个像素单元共用的。

[0011] 可选的,一种颜色的子像素是由行方向或列方向上相邻的两个像素单元共用的;或者,两种颜色的子像素是由行方向或列方向上相邻的两个像素单元共用的;或者,一种颜色的子像素是由行方向上相邻的两个像素单元共用的,另一种颜色的子像素是由列方向上相邻的两个像素单元共用的。

[0012] 可选的,同一行上相邻的两个像素单元作为一个像素组,同一像素组内的两个像素单元镜像对称,同一列上相邻两行的像素单元镜像对称,并且,同一行上相邻像素组中的第一子像素和第二子像素交错排布;或者,同一列上相邻的两个像素单元作为一个像素组,同一像素组内的两个像素单元镜像对称,同一行上相邻两列的像素单元镜像对称,并且,同一列上相邻像素组中的第一子像素和第二子像素交错排布。

[0013] 可选的,相邻的四个像素单元的第一子像素采用蒸镀掩膜版上同一个第一子像素

蒸镀开口形成,且蒸镀掩膜版上的第一子像素蒸镀开口错开排布;和/或,相邻的四个像素单元的第二子像素采用蒸镀掩膜版上同一个第二子像素蒸镀开口形成,且蒸镀掩膜版上的第二子像素蒸镀开口错开排布。

[0014] 可选的,所述第一子像素为绿色子像素,所述第二子像素为红色子像素,所述第三子像素为蓝色子像素。

[0015] 根据本发明的另一面,提供一种OLED显示面板,包括如上任一项所述的像素结构。

[0016] 与现有技术相比,本发明具有如下有益效果:

[0017] 首先,在每个像素单元的三种颜色的子像素中,至少一种颜色的子像素是由相邻的两个像素单元共用的,即,将V-delta像素排布的相邻相同颜色的两个子像素合并为一个子像素,供相邻的两个像素单元共用。如此一来,减少了像素电路的数量,并且,可在相同连接桥尺寸的情况下,增大蒸镀掩膜版上蒸镀开口的尺寸,从而增大子像素的发光区的面积,或者,增大蒸镀掩膜版上连接桥的尺寸,降低掩膜版制作工艺和蒸镀工艺的难度。进一步的,将相邻的第三子像素合并后,相邻的第三子像素之间的距离可以增大,FMM可用Slot方式制作,降低蒸镀掩膜版制作工艺的难度,并可增加蒸镀掩膜版的强度,使其在使用过程中不易变形。

[0018] 另外,同一行上相邻的两个的像素单元作为一个像素组,同一像素组内的两个像素单元镜像对称,同一列上相邻两行的像素单元也是镜像对称,由于同一像素组内的两个像素单元镜像对称,同一列上相邻两行的像素单元也是镜像对称。如此,使得相邻两行及相邻两列中的四个像素单元的同一颜色子像素紧邻排布,相邻的四个像素单元的第一子像素可采用蒸镀掩膜版上同一个第一子像素蒸镀开口形成,同理,相邻的四个像素单元的第二子像素可采用蒸镀掩膜版上同一个第二子像素蒸镀开口形成,相邻的四个像素单元的第三子像素也可采用蒸镀掩膜版上同一个第三子像素蒸镀开口形成,可以进一步增大子像素的发光区的面积或降低掩膜版制作工艺和蒸镀工艺的难度。并且,同一行上相邻像素组中的第一子像素和第二子像素交错排布,有利于降低蒸镀掩膜版制作工艺和蒸镀工艺的难度,增加蒸镀掩膜版的强度,使其在使用过程中不易变形。

附图说明

[0019] 图1A为现有技术中一种OLED显示面板的像素排布示意图。

[0020] 图1B为对应图1A的一种FMM的示意图。

[0021] 图2A为现有技术中另一种OLED显示面板的像素排布示意图。

[0022] 图2B为对应图2A的R或G子像素的FMM的示意图。

[0023] 图2C为对应图2A的B子像素的FMM的示意图。

[0024] 图3为现有技术中又一种OLED显示面板的像素排布示意图。

[0025] 图4A为本发明实施例一的第一种像素排布示意图。

[0026] 图4B为本发明实施例一的第二种像素排布示意图。

[0027] 图5A为本发明实施例二的第一种像素排布示意图。

[0028] 图5B为本发明实施例二的第二种像素排布示意图。

[0029] 图6A为本发明实施例三的第一种像素排布示意图。

[0030] 图6B为本发明实施例三的第二种像素排布示意图

- [0031] 图7A为本发明实施例四的第一种像素排布示意图。
- [0032] 图7B为本发明实施例四的第二种像素排布示意图。
- [0033] 图7C为本发明实施例四的第三种像素排布示意图。
- [0034] 图8A为本发明实施例五的第一种像素排布示意图。
- [0035] 图8B为本发明实施例五的第二种像素排布示意图。
- [0036] 图8C为本发明实施例五的第三种像素排布示意图。
- [0037] 图9A为本发明实施例六的第一种像素排布示意图。
- [0038] 图9B为本发明实施例六的第二种像素排布示意图。
- [0039] 图9C为对应图9A的第一子像素或第二子像素的FMM的示意图。
- [0040] 图10A为本发明实施例七的第一种像素排布示意图。
- [0041] 图10B为本发明实施例七的第二种像素排布示意图。
- [0042] 图10C为本发明实施例七的第三种像素排布示意图。
- [0043] 图11A为本发明实施例八的第一种像素排布示意图。
- [0044] 图11B为本发明实施例八的第二种像素排布示意图。
- [0045] 图12A为本发明实施例九的第一种像素排布示意图。
- [0046] 图12B为本发明实施例九的第二种像素排布示意图。
- [0047] 图13A为本发明实施例十的第一种像素排布示意图。
- [0048] 图13B为本发明实施例十的第二种像素排布示意图。

具体实施方式

[0049] 本发明的核心思想在于,提供一种OLED显示面板的像素结构,在每个像素单元的三种颜色的子像素中,至少一种颜色的子像素是由相邻的两个像素单元共用的,即,将V-delta像素排布结构中相邻且相同颜色的两个子像素合并为一个子像素,供相邻的两个像素单元共用,减少像素电路,并且,可以在相同连接桥尺寸的情况下,增大蒸镀掩膜版上蒸镀开口的尺寸,从而增大子像素的发光区的面积,或者,增大蒸镀掩膜版上连接桥的尺寸,降低掩膜版制作工艺和蒸镀工艺的难度。进一步的,将相邻的第三子像素合并后,相邻的第三子像素之间的距离可以增大,FMM可用槽(slot)方式制作,降低蒸镀掩膜版制作工艺的难度,并可增加蒸镀掩膜版的强度,使其在使用过程中不易变形,增加FMM的寿命,降低成本。

[0050] 另外,同一行上相邻的两个的像素单元作为一个像素组,同一像素组内的两个像素单元镜像对称,同一列上相邻两行的像素单元也是镜像对称,由于同一像素组内的两个像素单元镜像对称排布,同一列上相邻两行的像素单元也是镜像对称。如此,使得相邻两行及相邻两列中的四个像素单元的同一颜色子像素紧邻排布,相邻的四个像素单元的第一子像素采用蒸镀掩膜版上同一个第一子像素蒸镀开口形成,同理,相邻的四个像素单元的第三子像素采用蒸镀掩膜版上同一个第三子像素蒸镀开口形成,可以进一步增大子像素的发光区的面积或降低掩膜版制作工艺和蒸镀工艺的难度。并且,同一行上相邻像素组中的第一子像素和第二子像素交错排布,有利于降低蒸镀掩膜版制作工艺和蒸镀工艺的难度,增加蒸镀掩膜版的强度。

[0051] 以下结合附图和具体实施例对本发明提出的像素结构、OLED显示面板作进一步详

细说明。根据下面说明和权利要求书,本发明的优点和特征将更清楚。需说明的是,附图均采用非常简化的形式且均使用非精准的比例,仅用以方便、明晰地辅助说明本发明实施例的目的。

[0052] 实施例一

[0053] 本实施例提供一种OLED显示面板的像素结构,包括多个阵列排布的像素单元,每个像素单元包括颜色不同的第一子像素401、第二子像素402和第三子像素403,所述第一子像素401和第二子像素402排布在一列,所述第三子像素403排布在另一列。

[0054] 其中,每个子像素均包括发光区(显示区)和非发光区(非显示区),每个子像素的发光区中包括阴极、阳极和电致发光层(有机发射层),所述电致发光层位于阴极和阳极之间,用于产生预定颜色光线以实现显示。通常需要利用三次蒸镀工艺以分别在对应颜色像素区域的发光区中形成对应颜色(如红色、绿色或蓝色)的电致发光层。本实施例中,第一子像素401为绿色(G)子像素,第二子像素402为红色(R)子像素,第三子像素403为蓝色(B)子像素;因此,第一子像素401包括G发光区以及G非发光区,并且包括用于发射绿光的有机发射层;第二子像素402包括R发光区以及R非发光区,并且包括用于发射红光的有机发射层;第三子像素403包括B发光区以及B非发光区,并且包括用于发射蓝光的有机发射层。

[0055] 本实施例中,同一行上相邻的两个像素单元中一种颜色相同的子像素合并,合并后的这个子像素供相邻的两个像素单元共用。

[0056] 图4A为本实施例的第一种像素排布示意图。如图4A所示,第三子像素403(即B子像素)为同一行上相邻的两个像素单元400a、400b共用。具体的,第一子像素401、第二子像素402和第三子像素403均为正方形,即,将B子像素合并后还缩小了其在列方向上的尺寸,由现有技术中的长方形调整为正方形,这样蒸镀掩模板可以此采用slot的方式,可降低蒸镀掩模板制作工艺的难度,增加蒸镀掩模板的强度。并且,B子像素人眼敏感度相对较低,尺寸变小后对视觉效果影响不大。

[0057] 图4B为本实施例的第二种像素排布示意图。如图4B所示,第二子像素402(即R子像素)为同一行上相邻的两个像素单元400a和400b共用。当然,也可以是第一子像素401(即G子像素)为同一行上相邻的两个像素单元400a和400b共用。

[0058] 实施例二

[0059] 本实施例与实施例一的区别在于,其是一种颜色的子像素在列方向上进行合并共用。

[0060] 图5A为本实施例的第一种像素排布示意图。如图5A所示,第二子像素402(即R子像素)为同一列上相邻的两个像素单元400a和400b共用。所述第一子像素401为正方形、所述第二子像素402和第三子像素403均为长方形。

[0061] 图5B为本实施例的第二种像素排布示意图。如图5B所示,第三子像素403(即B子像素)为同一列上相邻的两个像素单元400a和400b共用。所述第一子像素401和第二子像素402为正方形,所述第三子像素403为长方形。进一步的,所述第三子像素403与相邻两行的第二子像素402排布在一条直线上。

[0062] 实施例三

[0063] 本实施例与实施例一的区别在于,其是两种颜色的子像素在行方向上进行合并共用。

[0064] 图6A为本实施例的第一种像素排布示意图。如图6A所示,第一子像素401(即G子像素)和第二子像素402(即R子像素)均为同一行上相邻的两个像素单元400a、400b共用。所述第一子像素401、第二子像素402和第三子像素403均为长方形。所述第一子像素401、第二子像素402的短边与第三子像素403的长边相互平行。

[0065] 图6B为本实施例的第二种像素排布示意图。如图6B所示,第二子像素402(即R子像素)和第三子像素403(即B子像素)均为同一行上相邻的两个像素单元共用。具体地说,第二子像素402(即R子像素)为同一行上相邻的两个像素单元400a、400b共用,第三子像素403(即B子像素)为同一行上相邻的两个像素单元400b、400c共用。所述第一子像素401和第三子像素403为正方形,所述第二子像素402为长方形。

[0066] 实施例四

[0067] 本实施例与实施例一的区别在于,其是两种颜色的子像素在列方向上进行合并共用。

[0068] 图7A为本实施例的第一种像素排布示意图。如图7A所示,第二子像素402(即R子像素)为同一列上相邻的两个像素单元400a、400b共用,同时,第一子像素401(即G子像素)为同一列上相邻的两个像素单元400b、400c共用,即,像素单元400b中的R子像素是与像素单元400a共用,G子像素是与像素单元400c共用。所述第一子像素401、第二子像素402和第三子像素403均为长方形,并且所述第一子像素401、第二子像素402和第三子像素403的长边相互平行。可选的,所述第一子像素401、第二子像素402和第三子像素403的面积相同。

[0069] 图7B为本实施例的第二种像素排布示意图。如图7B所示,第二子像素402(即R子像素)和第三子像素403(即B子像素)均为同一列上相邻的两个像素单元400a、400b共用。所述第一子像素401为正方形,所述第二子像素402和第三子像素403均为长方形。并且,所述第三子像素403与第二子像素402排布在一条直线上。可选的,第二子像素402的长边与第三子像素403的长边相互平行。

[0070] 图7C为本实施例的第三种像素排布示意图。如图7C所示,第二子像素402(即R子像素)为同一列上相邻的两个像素单元400a、400b共用,同时,第三子像素403(即B子像素)为同一列上相邻的两个像素单元400b、400c共用。所述第一子像素401为正方形,所述第二子像素402和第三子像素403均为长方形。并且,所述第三子像素403与相邻两行的第一子像素401排布在一条直线上。

[0071] 实施例五

[0072] 本实施例与实施例一的区别在于,其是一种颜色的子像素在行方向上进行合并共用,另一种颜色的子像素在列方向上进行合并共用。

[0073] 图8A为本实施例的第一种像素排布示意图。如图8A所示,第三子像素403(即B子像素)为同一行上相邻的两个像素单元400a、400b共用,同时,第二子像素402(即R子像素)为同一列上相邻的两个像素单元400a、400c共用。所述第一子像素401和第三子像素403均为正方形,所述第二子像素402为长方形。

[0074] 图8B为本实施例的第二种像素排布示意图。如图8B所示,第二子像素402(即R子像素)为同一行上相邻的两个像素单元400a、400b共用,同时,第三子像素403(即B子像素)为同一列上相邻的两个像素单元400a、400c共用。所述第一子像素401为正方形,所述第二子像素402和第三子像素403均为长方形。并且,所述第三子像素403与相邻两行的第二子像素

402排布在一条直线上。

[0075] 图8C为本实施例的第三种像素排布示意图。如图8C所示,第二子像素402(即R子像素)为同一行上相邻的两个像素单元400a、400b共用,同时,第三子像素403(即B子像素)为同一列上相邻的两个像素单元400a、400c共用。所述第一子像素401为正方形,所述第二子像素402和第三子像素403均为长方形。并且,所述第三子像素403与相邻两行的第一子像素401排布在一条直线上。

[0076] 实施例六

[0077] 本实施例提供一种OLED显示面板的像素结构,包括多个阵列排布的像素单元,每个像素单元包括颜色不同的第一子像素401、第二子像素402和第三子像素403,所述第一子像素401和第二子像素402排布在一列,所述第三子像素403排布在另一列。其中,同一行上相邻的两个像素单元400a、400b作为一个像素组,同一像素组内的两个像素单元400a、400b镜像对称,同一列上相邻两行的像素单元镜像对称,并且,同一行上相邻的两个像素组中的第一子像素和第二子像素交错排布。

[0078] 具体的,如图9A所示,同一行上相邻两行的像素单元400a、400b作为一个像素组1,像素组1内的两个像素单元400a、400b镜像对称;同一行上相邻两行的像素单元400c、400d作为一个像素组2,像素组2内的两个像素单元400c、400d镜像对称;同一列上相邻两行的像素单元比如400a、400e镜像对称,另一列上相邻两行的像素单元比如400b、400f镜像对称;并且,同一行上相邻像素组1和2中的第一子像素401和第二子像素402交错排布。由于同一像素组内的两个像素单元镜像对称排布,同一列上相邻两行的像素单元也是镜像对称,因此,相邻两行及相邻两列中的四个像素组的同一颜色子像素紧邻排布,比如,像素单元400c、400d、400g、400h中的第一子像素401紧邻设置,并且,像素单元400a、400b、400e、400f中的第二子像素402亦是紧邻设置,这样,相邻的四个像素单元的第一子像素401可以采用蒸镀掩膜版上同一个第一子像素蒸镀开口形成,和/或,相邻的四个像素单元的第二子像素402也可以采用蒸镀掩膜版上同一个第二子像素蒸镀开口形成。

[0079] 图9C为对应图9A的第一子像素或第二子像素的FMM的示意图。如图9C所示,对应第一子像素401或第二子像素402的FMM包括遮挡区407以及蒸镀开口408。由于第一子像素401和第二子像素402的形状和面积均相等,且排布方式相同,因此可采用同一个FMM分两次蒸镀形成,当然,亦可采用两个FMM分别进行蒸镀。

[0080] 本实施例中,相邻的四个像素单元中的颜色相同的子像素可以采用蒸镀掩膜版上的同一个蒸镀开口形成,再通过阳极和阴极来定义出两个子像素的发光区。比如,相邻的四个像素单元的第一子像素401采用蒸镀掩膜版上同一个第一子像素蒸镀开口形成,相邻的四个像素单元的第二子像素402采用蒸镀掩膜版上同一个第二子像素蒸镀开口形成,相邻的四个像素单元的第三子像素403采用蒸镀掩膜版上同一个第三子像素蒸镀开口形成。结合图9A所示,像素单元400c、400d、400g、400h中的第一子像素401利用同一个第一子像素蒸镀开口蒸镀形成,不需要受限于Bridge的尺寸,可以使得利用同一蒸镀开口蒸镀形成的两个子像素的间距设计的更小,从而可增加FFM的开口面积,提高开口率;当然,也可在开口率一定的情况下,增加Bridge的尺寸,从而加强蒸镀掩膜板的强度。

[0081] 继续参考图9A,由于同一行上相邻像素组中的第一子像素401和第二子像素402交错排布,在该情况下,蒸镀掩膜版上的第一子像素蒸镀开口之间交错排布。即,像素组1中的

两个像素单元中的第一子像素401和像素组2中的两个像素单元中的第二子像素402排布在一条直线上,换言之,同一行中相邻的两个像素组1和2中颜色相同的子像素并不排在一条直线上,而是呈对角线分布的。比如,像素单元400a、400b中的第一子像素401在上方、第二子像素402在下方,而像素单元400c、400d中的第一子像素401在下方、第二子像素402在上方,这就使得蒸镀掩膜版上的第一子像素蒸镀开口相互错开(如图9C所示),同理,在蒸镀掩膜版上的第二子像素蒸镀开口也相互错开,行与行间的距离增大;这样,利用蒸镀掩膜版上的第一子像素蒸镀开口相互错开,和/或,蒸镀掩膜版上的第二子像素蒸镀开口相互错开,FMM可用Slot方式制作,有利于减小蒸镀掩膜板的制作工艺难度,增加蒸镀掩膜版的强度,提高产品良率,增加蒸镀掩膜板寿命,降低成本。

[0082] 并且,本实施例使一种颜色的子像素在行方向上进行合并共用。如图9A所示,第三子像素403(即B子像素)为同一行上相邻的两个像素组中相邻的两个像素单元400b和400c共用,也就是说,此种情况下并非是一像素组内的两个像素单元共用一个子像素,而是不同像素组中的两个像素单元共用一个子像素,比如,像素组1中的像素单元400b与像素组2中的像素单元400c共用B子像素。

[0083] 图9B为本实施例的第二种像素排布示意图。如图9B所示,第二子像素402(即R子像素)为同一行上相邻的两个像素单元400a和400b共用,同理,第二子像素402(即R子像素)为同一行上相邻的两个像素单元400c和400d共用。此种情况下是同一像素组内的两个像素单元共用一个子像素,比如,像素组1中的两个像素单元400a、400b共用R子像素,像素组2中的两个像素单元400c、400d亦是共用R子像素,而非不同像素组之间共用一个子像素。

[0084] 实施例七

[0085] 本实施例在实施例六的基础上,使一种颜色的子像素在列方向上进行合并共用。

[0086] 图10A为本实施例的第一种像素排布示意图。如图10A所示,同一行上相邻两列的像素单元400a、400b作为一个像素组,同一像素组内的两个像素单元400a、400b镜像对称,同一列上相邻两行的像素单元镜像对称,并且,同一行上相邻像素组中的第一子像素401和第二子像素402交错排布。同时,第二子像素402(即R子像素)为同一列上相邻的两个像素单元400a和400c共用。所述第一子像素401为正方形,所述第二子像素402和第三子像素403均为长方形。

[0087] 图10B为本实施例的第二种像素排布示意图。如图10B所示,第三子像素403(即B子像素)为同一列上相邻的两个像素单元400a和400b共用。所述第一子像素401和第二子像素402为正方形,所述第三子像素403为长方形。

[0088] 如图10C所示,此种情况下,仍然是第三子像素403(即B子像素)为同一列上相邻的两个像素单元400a和400b共用。但是,与图10B不同的是,同一行上的第三子像素403并非是直线排布,而是在列方向上相互错开一定距离。

[0089] 实施例八

[0090] 本实施例在实施例六的基础上,使两种颜色子像素在行方向上进行共用。

[0091] 图11A为本实施例的第一种像素排布示意图。如图11A所示,同一行上相邻两行的像素单元400a、400b作为一个像素组,同一像素组内的两个像素单元400a、400b镜像对称,同一列上相邻两行的像素单元镜像对称,并且,同一行上相邻像素组中的第一子像素401和第二子像素402交错排布。同时,第一子像素401(即G子像素)和第二子像素402(即R子像素)

均为同一行上相邻的两个像素单元400a、400b共用。

[0092] 如图11B所示,第二子像素402(即R子像素)和第三子像素403(即B子像素)均为同一行上相邻的两个像素单元共用。具体地说,第二子像素402(即R子像素)为同一行上相邻的两个像素单元400a、400b共用,第三子像素403(即B子像素)为同一行上相邻的两个像素单元400b、400c共用。所述第一子像素401和第三子像素403为正方形,所述第二子像素402为长方形。

[0093] 实施例九

[0094] 本实施例在实施例六的基础上,使两种颜色子像素在列方向上进行共用。

[0095] 图12A为本实施例的第一种像素排布示意图。如图10A所示,第二子像素402(即R子像素)为同一列上相邻的两个像素单元400a、400b共用,并且,第一子像素401(即G子像素)为同一列上相邻的两个像素单元400b、400c共用。所述第一子像素401、第二子像素402和第三子像素403均为长方形。

[0096] 图12B为本实施例的第二像素排布示意图。如图12B所示,第二子像素402(即R子像素)和第三子像素403(即B子像素)均为同一列上相邻的两个像素单元400a、400b共用。所述第一子像素401为正方形,所述第二子像素402和第三子像素403均为长方形。并且,所述第三子像素403与第二子像素402排布在一条直线上。

[0097] 实施例十

[0098] 本实施例在实施例六的基础上,其是一种颜色的子像素在行方向上进行合并共用,另一种颜色的子像素在列方向上进行合并共用。

[0099] 图13A本实施例的第一种像素排布示意图。如图10A所示,第三子像素403(即B子像素)为同一行上相邻的两个像素单元400b、400c共用,同时,第二子像素402(即R子像素)为同一列上相邻的两个像素单元400a、400b共用。所述第一子像素401和第三子像素403均为正方形,所述第二子像素402为长方形。

[0100] 图13B为本实施例的第二像素排布示意图。如图13B所示,第二子像素402(即R子像素)为同一行上相邻的两个像素单元400a、400b共用,同时,第三子像素403(即B子像素)为同一列上相邻的两个像素单元400a、400c共用。所述第一子像素401为正方形,所述第二子像素402和第三子像素403均为长方形。并且,所述第三子像素403与相邻两行的第二子像素402排布在一条直线上。

[0101] 以上结合几个实施例对本发明提出的像素结构、OLED显示面板进行了详细说明,但应理解,上述描述仅是对本发明较佳实施例的描述,并非对本发明范围的任何限定,本发明领域的普通技术人员根据上述揭示内容做的任何变更、修饰,均属于权利要求书的保护范围。比如,所述第一子像素401、第二子像素402和第三子像素403的形状既可以是四边形(比如上述实施例中的长方形或正方形),也可以是五边形、六边形、八边形等形状。并且,上述实施例中第一子像素401为绿色子像素,第二子像素402为红色子像素,但在其它实施例中,也可以是第一子像素401为红色子像素,第二子像素402为绿色子像素,也就是说,子像素的相对位置不一定为RGB,也可以是GBR、BRG、BGR等。

[0102] 需要说明的是,本文中的“列方向”既可以是指纵向,也可以是指横向,当所述列方向是指纵向(Y方向)时,所述行方向即是指横向(X方向),当所述列方向是指横向(X方向)时,所述行方向即是指列向(Y方向);但若OLED显示面板旋转90度,可理解为列方向和行方

向进行了互换。

[0103] 此外,本说明书中各个实施例采用递进的方式描述,每个实施例重点说明的都是与其他实施例的不同之处,各个实施例之间相同相似部分互相参见即可。

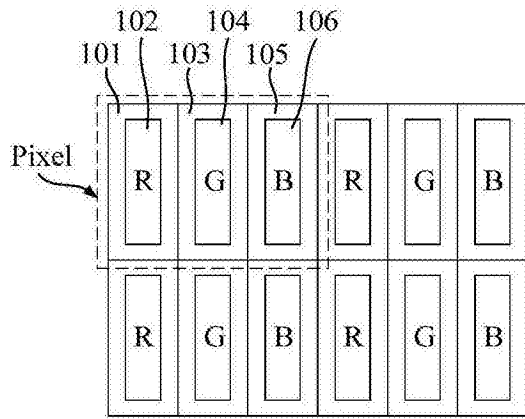


图1A

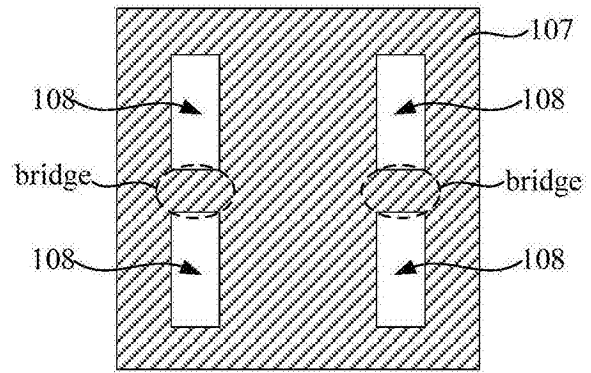


图1B

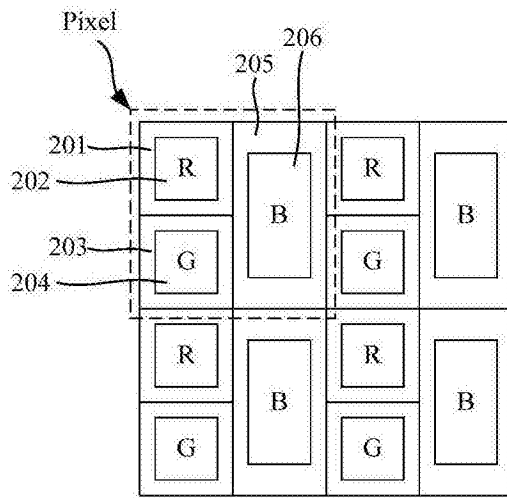


图2A

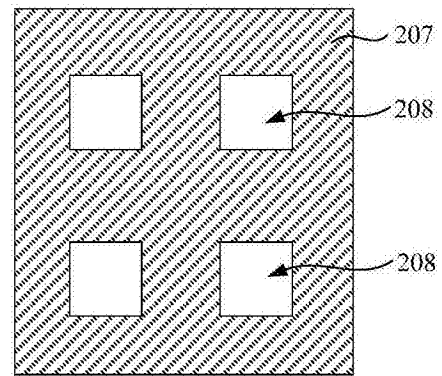


图2B

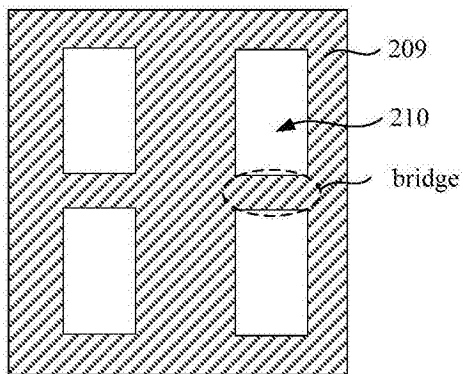


图2C

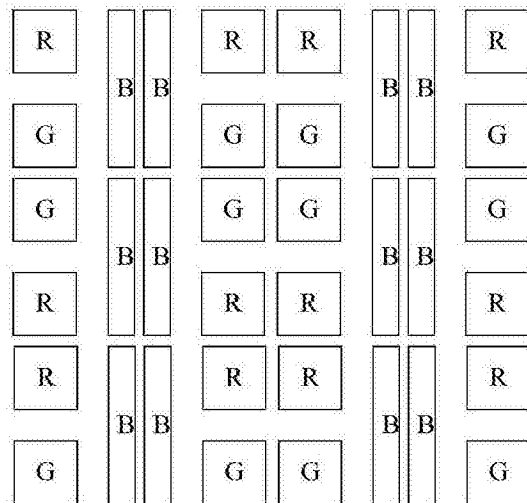


图3

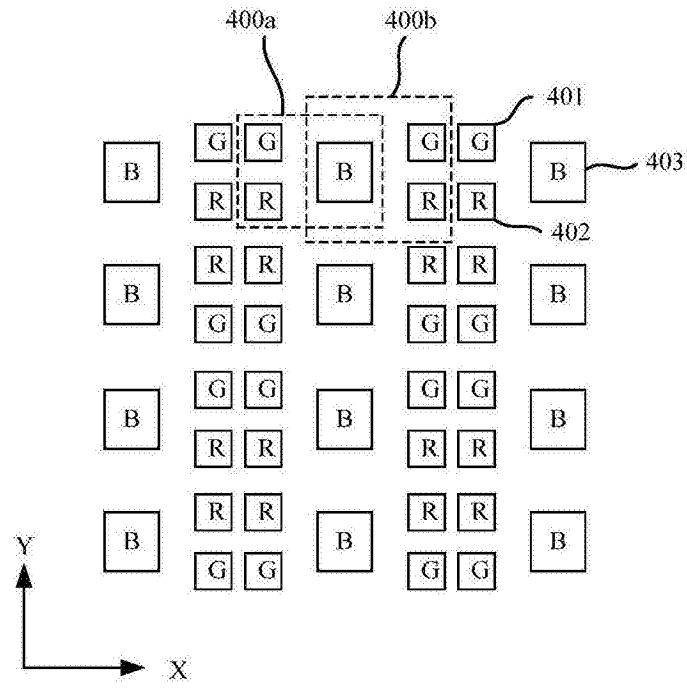


图4A

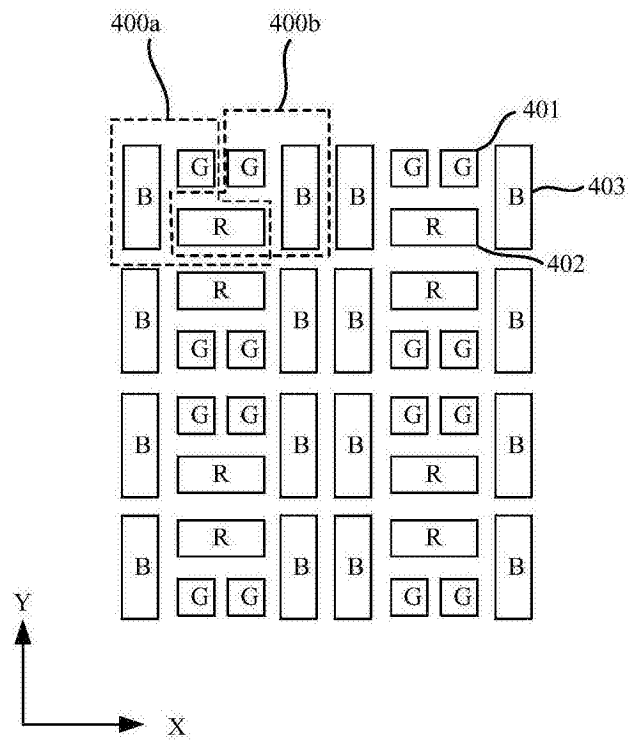


图4B

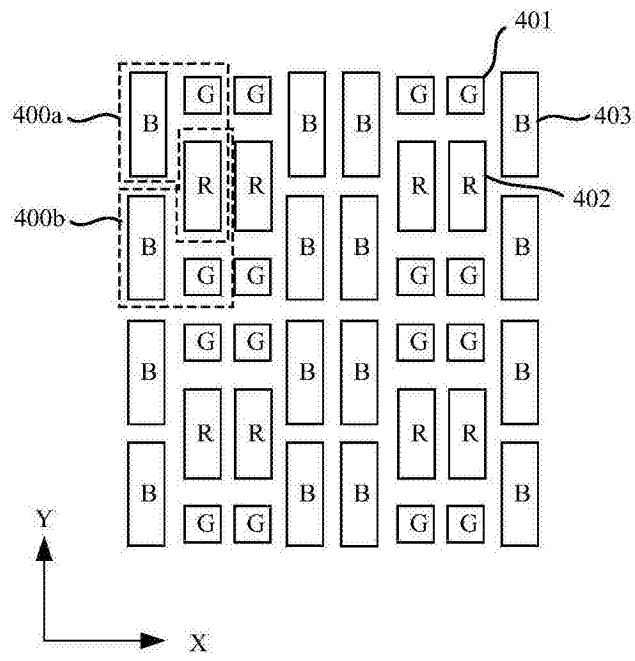


图5A

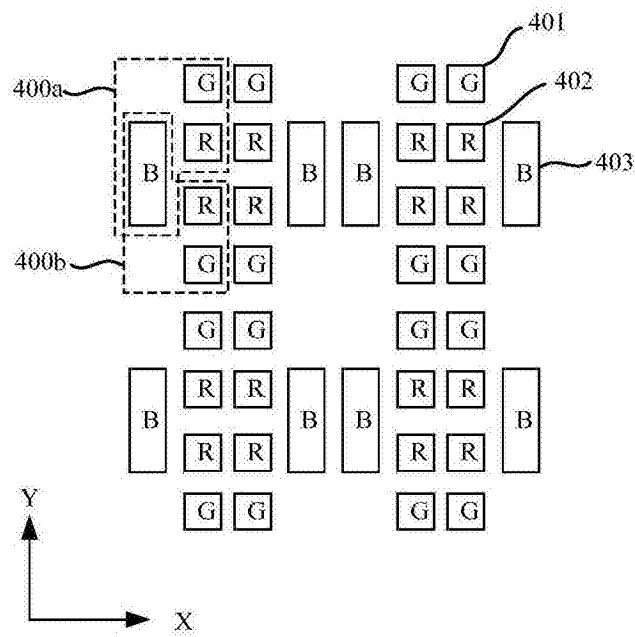


图5B

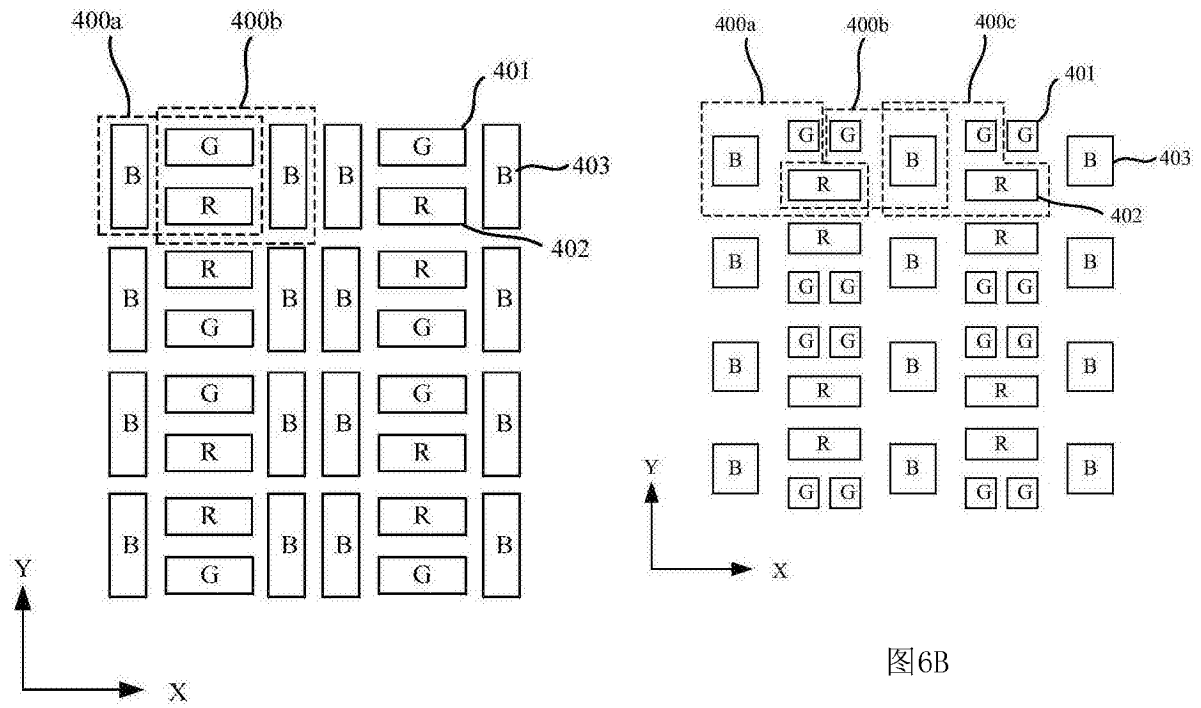


图6B

图6A

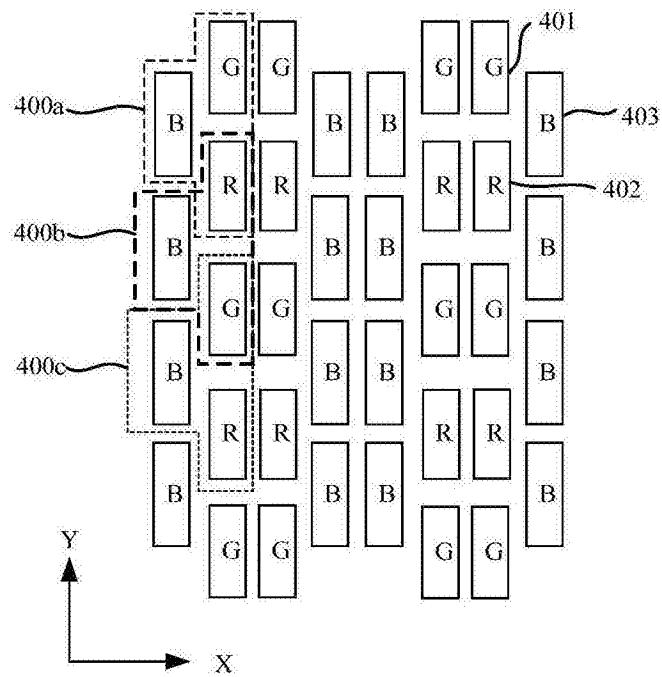


图7A

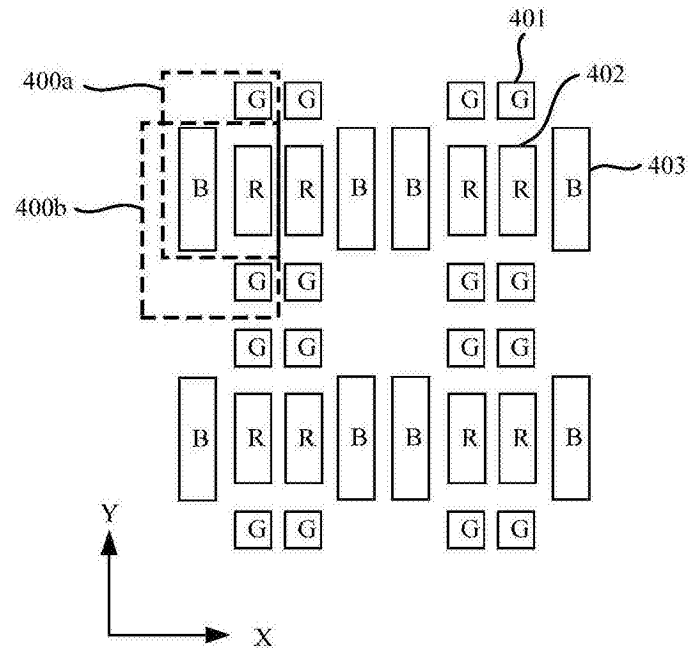


图7B

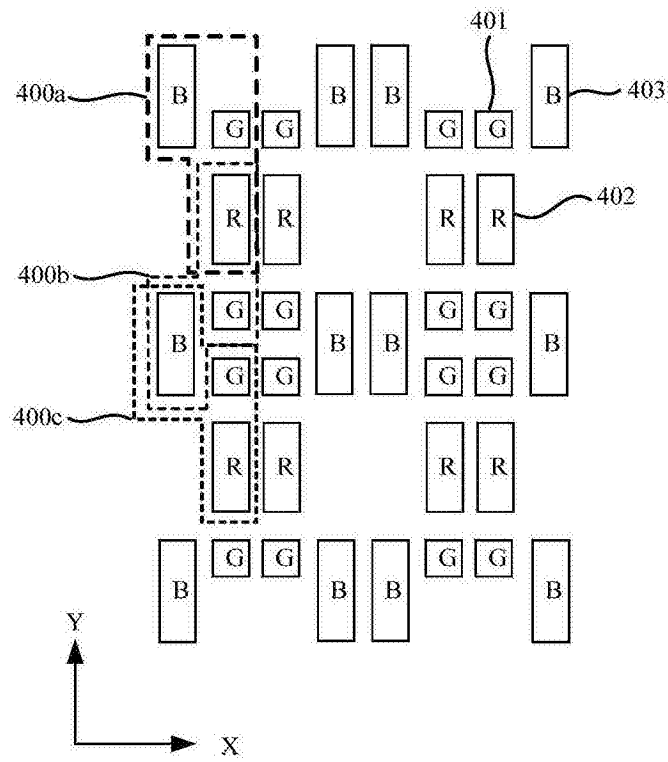


图7C

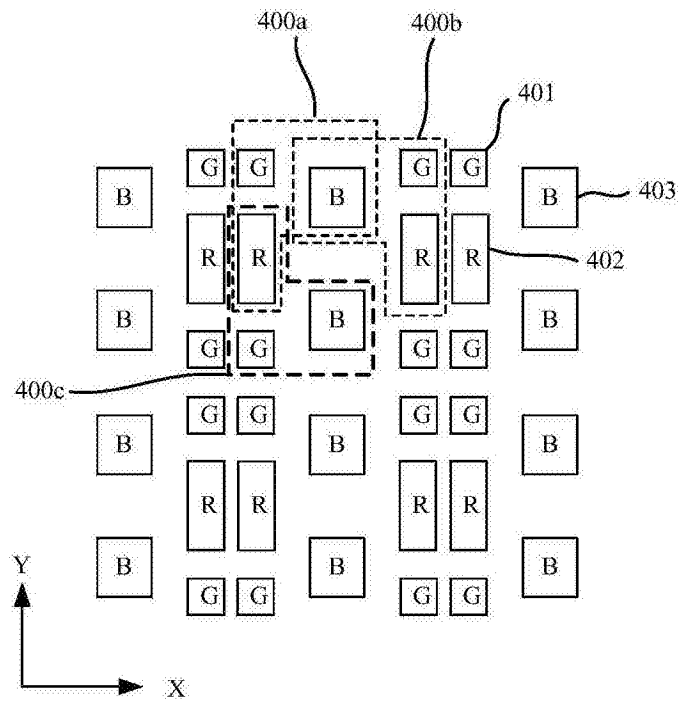


图8A

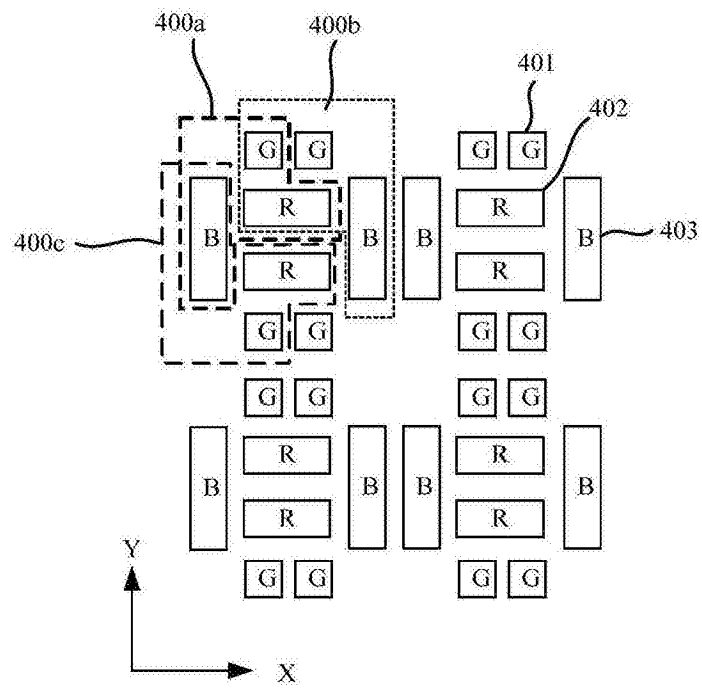


图8B

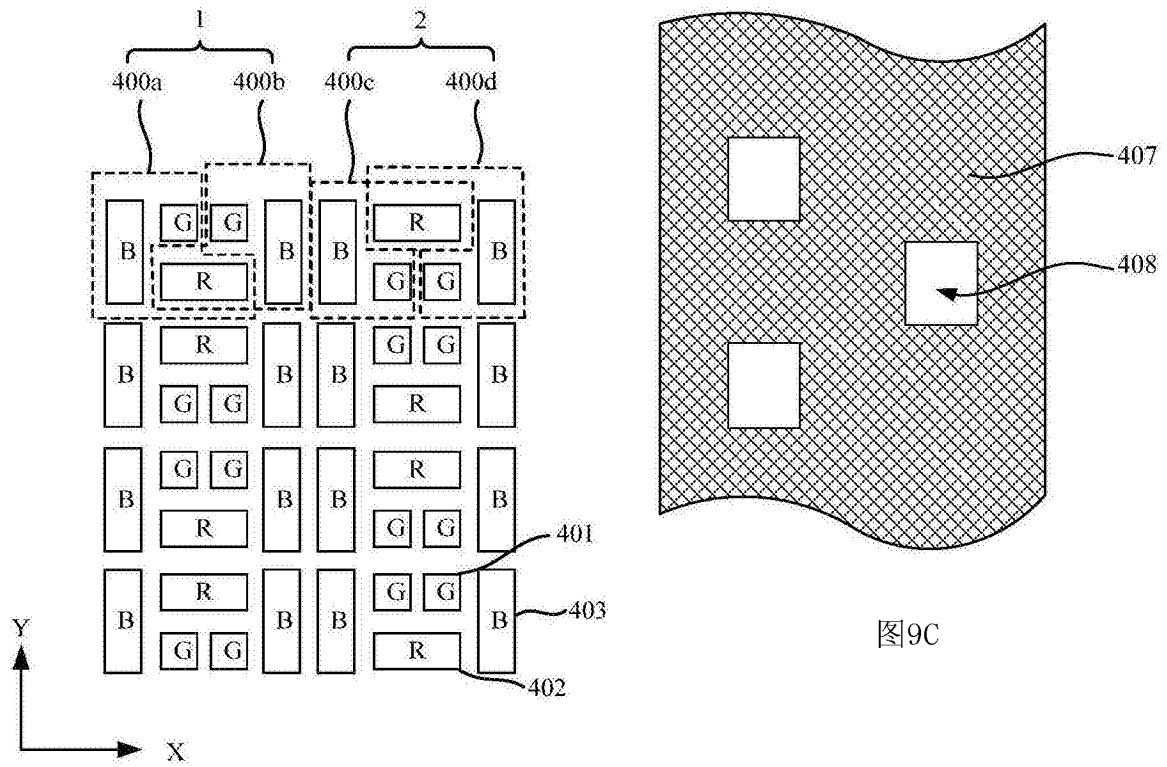
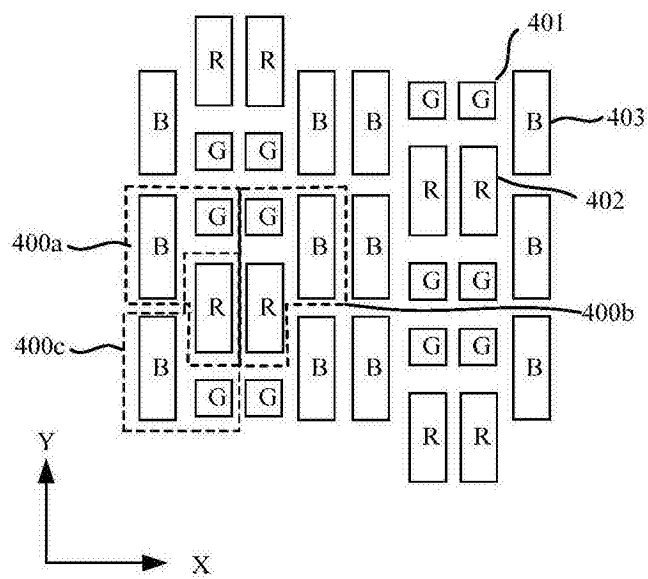


图9C

图9B



10A

图10A

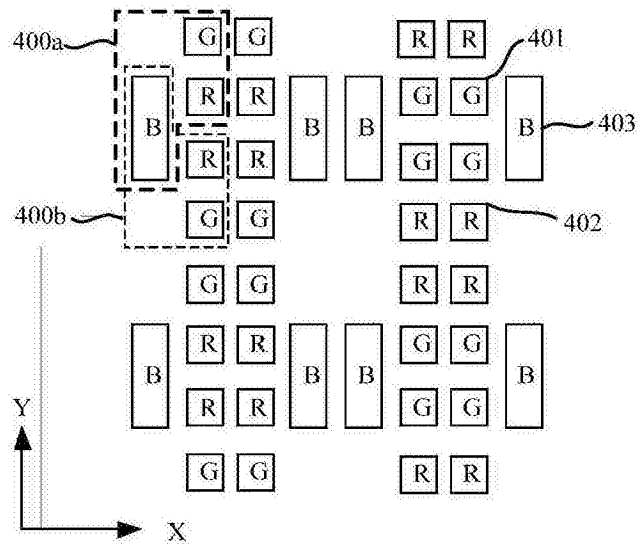


图10B

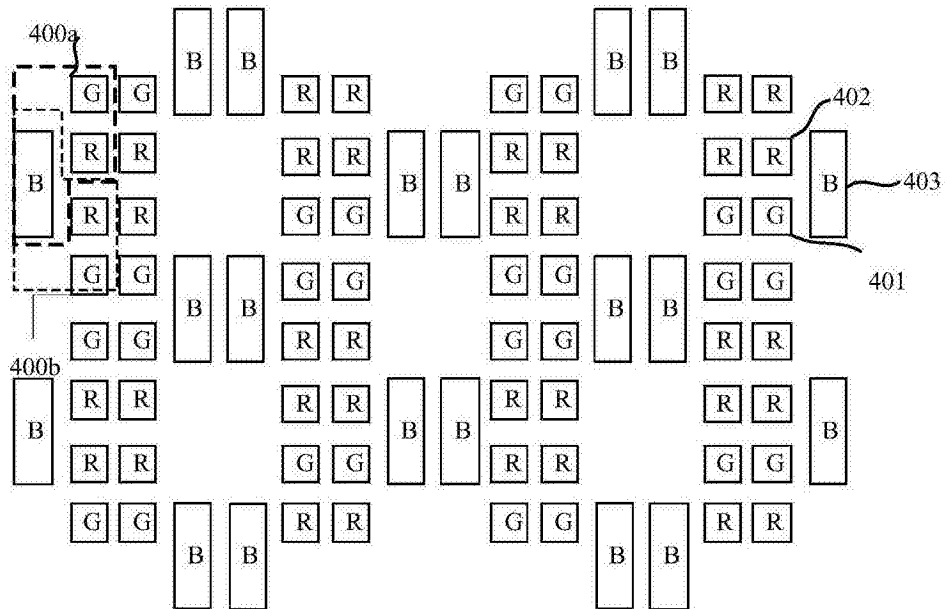


图10C

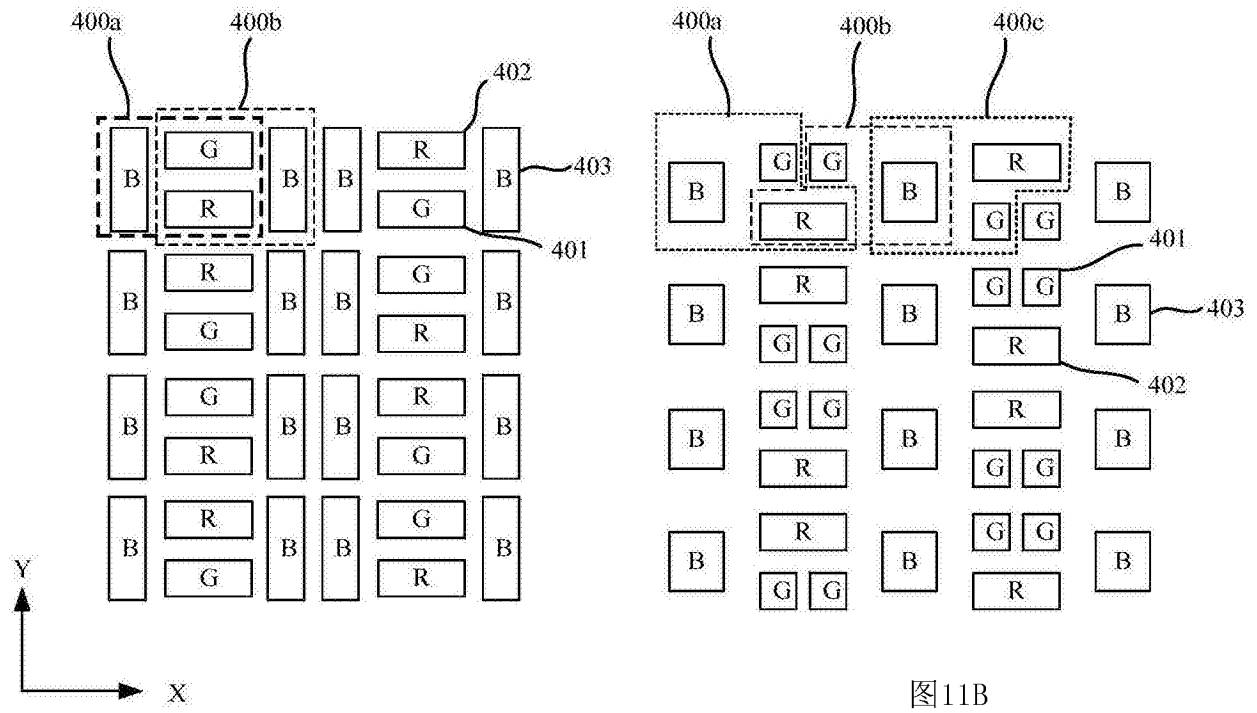


图11B

图11A

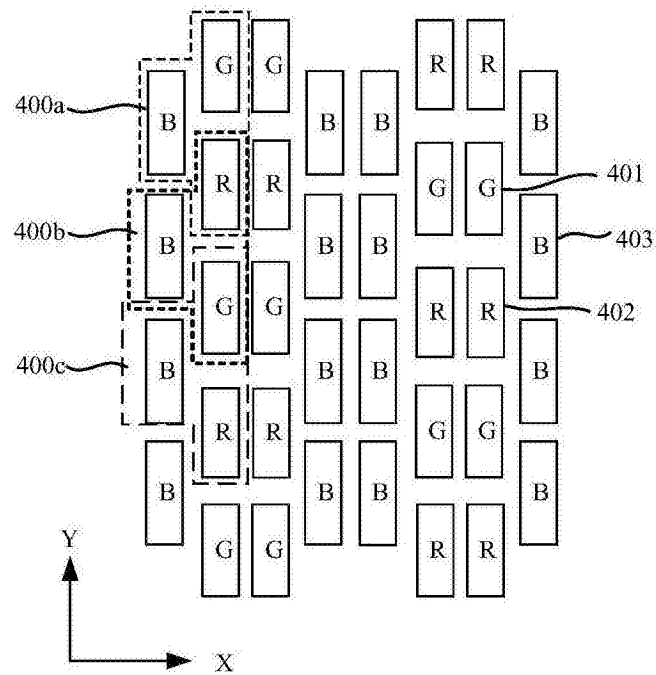


图12A

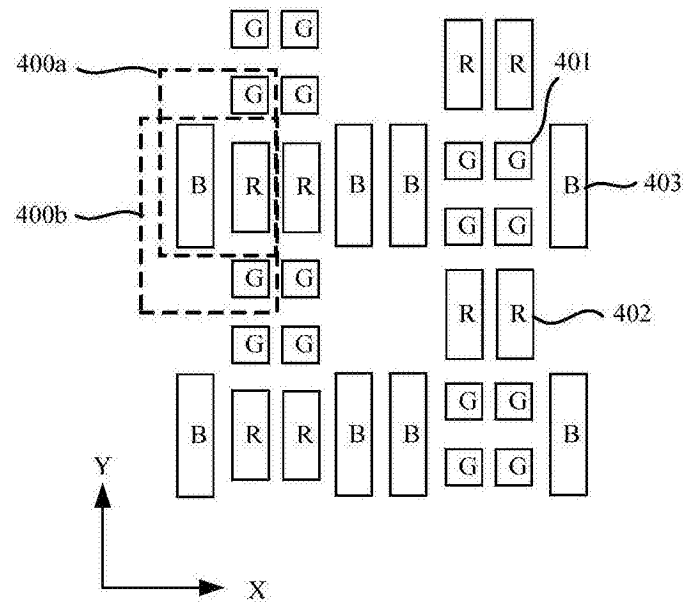


图12B

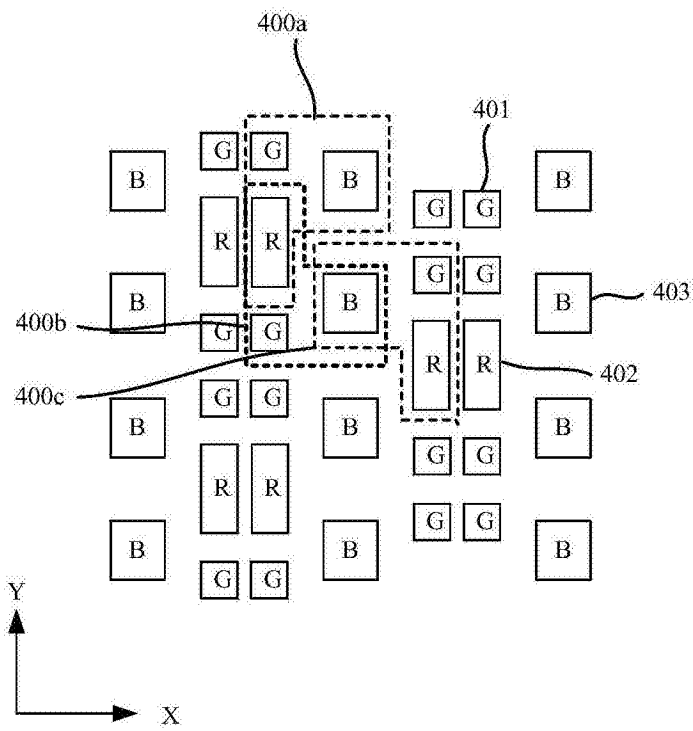


图13A

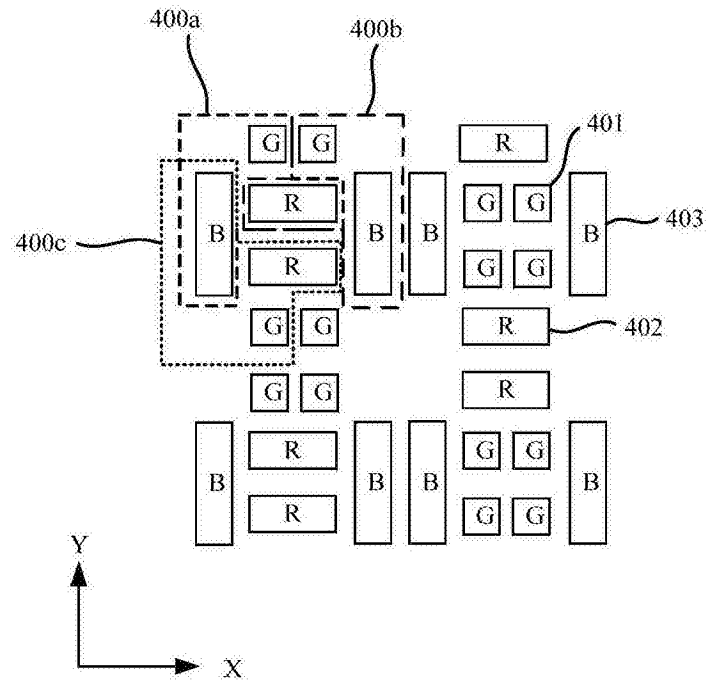


图13B

专利名称(译)	像素结构以及包含该像素结构的OLED显示面板		
公开(公告)号	CN106449710A	公开(公告)日	2017-02-22
申请号	CN201610932723.4	申请日	2016-10-31
[标]申请(专利权)人(译)	昆山工研院新型平板显示技术中心有限公司 昆山国显光电有限公司		
申请(专利权)人(译)	昆山工研院新型平板显示技术中心有限公司 昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山工研院新型平板显示技术中心有限公司 昆山国显光电有限公司		
[标]发明人	王志祥		
发明人	王志祥		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3211 H01L27/3218		
其他公开文献	CN106449710B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种像素结构以及包含该像素结构的OLED显示面板。所述像素结构包括多个阵列排布的像素单元，每个像素单元包括颜色不同的第一子像素、第二子像素和第三子像素；所述第一子像素和第二子像素排布在一列(行)，所述第三子像素排布在另一列(行)；至少一种颜色的子像素是由相邻的两个像素单元共用的，减少了像素电路，并且，可以在相同连接桥尺寸的情况下，增大蒸镀掩膜版上蒸镀开口的尺寸，从而增大子像素的发光区的面积，或者，增大蒸镀掩膜版上连接桥的尺寸，降低掩膜版制作工艺和蒸镀工艺的難度。

