



(12)发明专利申请

(10)申请公布号 CN 110890409 A

(43)申请公布日 2020.03.17

(21)申请号 201911201429.6

(22)申请日 2019.11.29

(71)申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 徐攀 林奕呈 王玲 王国英
张星 韩影

(74)专利代理机构 北京博思佳知识产权代理有限公司 11415

代理人 王茹

(51) Int. Cl.

H01L 27/32(2006.01)

H01L 27/12(2006.01)

H01L 51/56(2006.01)

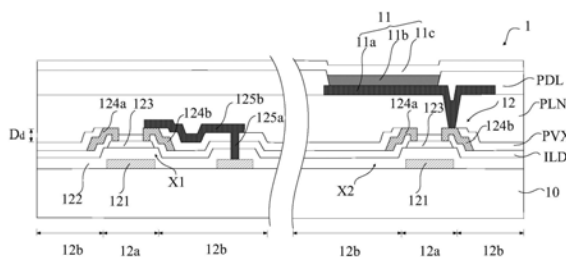
权利要求书2页 说明书9页 附图5页

(54)发明名称

显示装置及其OLED面板、OLED面板的制作方法

(57)摘要

本发明提供了一种显示装置及其OLED面板、OLED面板的制作方法，OLED面板包括：基底，以及位于基底上的发光结构；基底与发光结构之间具有若干膜层以及位于若干膜层上的平坦化层；若干膜层与平坦化层之间的交界面包括第一区域与第二区域，第一区域至少包括晶体管的源极与漏极所在区域；若干膜层包括绝缘层，绝缘层位于第一区域的厚度小于位于第二区域的厚度。根据本发明的实施例，提高若干膜层的全局平坦程度，从而提高平坦化层的平坦效果，进而提高有机发光层的质量以及各子像素的亮度均匀性。



1. 一种OLED面板,其特征在于,包括:

基底,以及位于所述基底上的发光结构;所述基底与所述发光结构之间具有若干膜层以及位于所述若干膜层上的平坦化层;所述若干膜层与所述平坦化层之间的交界面包括第一区域与第二区域,所述第一区域至少包括晶体管的源极与漏极所在区域;所述若干膜层包括绝缘层,所述绝缘层位于所述第一区域的厚度小于位于所述第二区域的厚度。

2. 根据权利要求1所述的OLED面板,其特征在于,所述绝缘层包括层间介质层和/或钝化层。

3. 根据权利要求2所述的OLED面板,其特征在于,朝向背离所述基底的方向,所述若干膜层依次包括:底栅、栅极绝缘层、有源层、所述层间介质层、所述源极与所述漏极、以及所述钝化层;其中:

所述层间介质层和/或所述钝化层仅位于所述第二区域;或

所述层间介质层位于所述第一区域的厚度小于位于所述第二区域的厚度;和/或所述钝化层位于所述第一区域的厚度小于位于所述第二区域的厚度;

或朝向背离所述基底的方向,所述若干膜层依次包括:有源层、栅极绝缘层、顶栅、所述层间介质层、所述源极与所述漏极、以及所述钝化层;其中:

所述层间介质层和/或所述钝化层仅位于所述第二区域;或

所述层间介质层位于所述第一区域的厚度小于位于所述第二区域的厚度;和/或所述钝化层位于所述第一区域的厚度小于位于所述第二区域的厚度。

4. 根据权利要求1所述的OLED面板,其特征在于,所述第一区域还包括连接两所述晶体管的连接线所在区域。

5. 根据权利要求1所述的OLED面板,其特征在于,所述若干膜层形成驱动所述发光结构发光的像素驱动电路,和/或连接各像素驱动电路的连接线。

6. 根据权利要求1所述的OLED面板,其特征在于,所述若干膜层包括光屏蔽层。

7. 根据权利要求1所述的OLED面板,其特征在于,所述第一区域包括:第一子区域,第二子区域,……,第N子区域,所述第二区域包括:第N+1子区域,第N+2子区域,……,第N+M子区域, $N+M \geq 3$;所述绝缘层在所述第一子区域,所述第二子区域,……,所述第N+M子区域的厚度各不相同。

8. 一种显示装置,其特征在于,包括:权利要求1至7任一项所述的OLED面板。

9. 一种OLED面板的制作方法,其特征在于,包括:

提供基底,在所述基底上形成若干膜层,所述若干膜层为若干预设膜层经图形化形成;所述若干预设膜层的各处与最薄处之间的厚度差形成段差,所述若干预设膜层包括第一区域与第二区域,所述第一区域为段差大于预定段差的区域,所述第二区域为段差小于等于所述预定段差的区域;所述若干预设膜层包括绝缘层,所述图形化为去除或减薄所述第一区域的所述绝缘层;

在所述若干膜层上形成平坦化层,在所述平坦化层上形成发光结构。

10. 根据权利要求9所述的OLED面板的制作方法,其特征在于,所述绝缘层包括层间介质层;在所述基底上形成若干膜层包括:

在所述基底依次形成底栅、栅极绝缘层、有源层、层间介质层;

去除或减薄所述第一区域的所述层间介质层以及在所述层间介质层中形成暴露源区

与漏区的通孔；

填充所述通孔并在所述层间介质层上形成源极以及漏极；

或包括：

在所述基底依次形成有源层、栅极绝缘层、顶栅、层间介质层；

去除或减薄所述第一区域的所述层间介质层，并在所述层间介质层与所述栅极绝缘层中形成暴露源区与漏区的通孔；

填充所述通孔并在所述层间介质层上形成源极以及漏极。

11. 根据权利要求10所述的OLED面板的制作方法，其特征在于，所述绝缘层还包括钝化层；在所述基底上形成若干膜层还包括：

在所述源极、所述漏极以及所述层间介质层上形成钝化层；

去除或减薄所述第一区域的所述钝化层。

12. 根据权利要求9所述的OLED面板的制作方法，其特征在于，所述绝缘层包括钝化层；在所述基底上形成若干膜层包括：

在所述基底依次形成底栅、栅极绝缘层、有源层、层间介质层；

在所述层间介质层中形成暴露源区与漏区的通孔；

填充所述通孔并在所述层间介质层上形成源极以及漏极；

在所述源极、所述漏极以及所述层间介质层上形成钝化层；

去除或减薄所述第一区域的所述钝化层；

或包括：

在所述基底依次形成有源层、栅极绝缘层、顶栅、层间介质层；

在所述层间介质层与所述栅极绝缘层中形成暴露源区与漏区的通孔；

填充所述通孔并在所述层间介质层上形成源极以及漏极；

在所述源极、所述漏极以及所述层间介质层上形成钝化层；

去除或减薄所述第一区域的所述钝化层。

13. 根据权利要求9所述的OLED面板的制作方法，其特征在于，所述第一区域包括：第一子区域，第二子区域，……，第N子区域，所述第二区域包括：第N+1子区域，第N+2子区域，……，第N+M子区域， $N+M \geq 3$ ；所述第一子区域为段差大于第一预定段差的区域，所述第二子区域为段差大于第二预定段差且小于等于所述第一预定段差的区域，所述第三子区域为段差大于第三预定段差且小于等于所述第二预定段差的区域，……，所述第N+M子区域为段差大于第N+M预定段差且小于等于第N+M-1预定段差的区域，所述第一预定段差，所述第二预定段差，……，所述第N+M预定段差逐渐减小；通过半透光掩模板干法刻蚀所述绝缘层，完全去除所述第一子区域的所述绝缘层，并去除所述第二子区域，所述第三子区域，……，所述第N+M子区域的所述绝缘层的部分厚度，且所述第二子区域，所述第三子区域，……，所述第N+M子区域的所述绝缘层去除的厚度逐渐减小。

显示装置及其OLED面板、OLED面板的制作方法

技术领域

[0001] 本发明涉及显示设备技术领域,尤其涉及一种显示装置及其OLED面板、OLED面板的制作方法。

背景技术

[0002] 顶发射OLED显示技术具有高寿命,高PPI等优点,该技术已经成为OLED行业主流的方向。不管是已经产品化的中小尺寸的手机屏幕,还是处于技术研发的大尺寸电视,顶发射都是OLED面板一个极具优势的技术方向。

[0003] 但顶发射需要OLED面板的衬底有较高的平坦度,否则OLED发光结构的光学特性受到影响,比如偏色,甚至局部不亮。在小尺寸中,由于背板的膜层相对较薄,因此使用一般的平坦膜就可满足OLED面板对平坦度的要求。但是对于大尺寸或超大尺寸,其金属导线都需要非常小的电阻,即需要非常厚的膜层,这样像素电路部分出现多层金属导体交叠就会造成较高的段差,使用普通的平坦膜就无法满足OLED面板的平坦要求。

发明内容

[0004] 本发明提供一种显示装置及其OLED面板、OLED面板的制作方法,以解决相关技术中的不足。

[0005] 为实现上述目的,本发明实施例的第一方面提供一种OLED面板,包括:

[0006] 基底,以及位于所述基底上的发光结构;所述基底与所述发光结构之间具有若干膜层以及位于所述若干膜层上的平坦化层;所述若干膜层与所述平坦化层之间的交界面包括第一区域与第二区域,所述第一区域至少包括晶体管的源极与漏极所在区域;所述若干膜层包括绝缘层,所述绝缘层位于所述第一区域的厚度小于位于所述第二区域的厚度。

[0007] 本发明中,若干膜层指的是多个膜层的集合;绝缘层的厚度指的是在一平坦处,绝缘层的底表面与顶表面之间的高度差,即自身厚度。

[0008] 可选地,所述绝缘层包括层间介质层和/或钝化层。

[0009] 可选地,朝向背离所述基底的方向,所述若干膜层依次包括:底栅、栅极绝缘层、有源层、所述层间介质层、所述源极与所述漏极、以及所述钝化层;其中:

[0010] 所述层间介质层和/或所述钝化层仅位于所述第二区域;或

[0011] 所述层间介质层位于所述第一区域的厚度小于位于所述第二区域的厚度;和/或所述钝化层位于所述第一区域的厚度小于位于所述第二区域的厚度。

[0012] 可选地,朝向背离所述基底的方向,所述若干膜层依次包括:有源层、栅极绝缘层、顶栅、所述层间介质层、所述源极与所述漏极、以及所述钝化层;其中:

[0013] 所述层间介质层和/或所述钝化层仅位于所述第二区域;或

[0014] 所述层间介质层位于所述第一区域的厚度小于位于所述第二区域的厚度;和/或所述钝化层位于所述第一区域的厚度小于位于所述第二区域的厚度。

[0015] 可选地,所述第一区域还包括连接两所述晶体管的连接线所在区域。

[0016] 可选地,所述连接线连接多个所述晶体管的栅极,或所述连接线连接一个所述晶体管的源极与另一个所述晶体管的漏极,或连接一个所述晶体管的源极或漏极与另一个所述晶体管的栅极。

[0017] 可选地,所述若干膜层形成驱动所述发光结构发光的像素驱动电路,和/或连接各像素驱动电路的连接线。

[0018] 可选地,所述若干膜层包括光屏蔽层。

[0019] 可选地,所述第一区域包括:第一子区域,第二子区域,……,第N子区域,所述第二区域包括:第N+1子区域,第N+2子区域,……,第N+M子区域, $N+M \geq 3$;所述绝缘层在所述第一子区域,所述第二子区域,……,所述第N+M子区域的厚度各不相同。

[0020] 本发明实施例的第二方面提供一种显示装置,包括:上述任一项所述的OLED面板。

[0021] 本发明实施例的第三方面提供一种OLED面板的制作方法,包括:

[0022] 提供基底,在所述基底上形成若干膜层,所述若干膜层为若干预设膜层经图形化形成;所述若干预设膜层的各处与最薄处之间的厚度差形成段差,所述若干预设膜层包括第一区域与第二区域,所述第一区域为段差大于预定段差的区域,所述第二区域为段差小于等于所述预定段差的区域;所述若干预设膜层包括绝缘层,所述图形化为去除或减薄所述第一区域的所述绝缘层;

[0023] 在所述若干膜层上形成平坦化层,在所述平坦化层上形成发光结构。

[0024] 本发明中,若干预设膜层指的是多个预设定膜层的集合,预设定膜层中的绝缘层处处厚度相等。若干预设膜层某处的厚度指的是:多个预设定膜层的集合中,某处位于最下层膜层的底表面与位于最上层膜层的顶表面之间的高度差,即某处多个预设定膜层的自身厚度。

[0025] 可选地,所述绝缘层包括层间介质层;在所述基底上形成若干膜层包括:

[0026] 在所述基底依次形成底栅、栅极绝缘层、有源层、层间介质层;

[0027] 去除或减薄所述第一区域的所述层间介质层以及在所述层间介质层中形成暴露源区与漏区的通孔;

[0028] 填充所述通孔并在所述层间介质层上形成源极以及漏极。

[0029] 可选地,所述绝缘层包括层间介质层;在所述基底上形成若干膜层包括:

[0030] 在所述基底依次形成有源层、栅极绝缘层、顶栅、层间介质层;

[0031] 去除或减薄所述第一区域的所述层间介质层,并在所述层间介质层与所述栅极绝缘层中形成暴露源区与漏区的通孔;

[0032] 填充所述通孔并在所述层间介质层上形成源极以及漏极。

[0033] 可选地,所述绝缘层还包括钝化层;在所述基底上形成若干膜层还包括:

[0034] 在所述源极、所述漏极以及所述层间介质层上形成钝化层;

[0035] 去除或减薄所述第一区域的所述钝化层。

[0036] 可选地,所述绝缘层包括钝化层;在所述基底上形成若干膜层包括:

[0037] 在所述基底依次形成底栅、栅极绝缘层、有源层、层间介质层;

[0038] 在所述层间介质层中形成暴露源区与漏区的通孔;

[0039] 填充所述通孔并在所述层间介质层上形成源极以及漏极;

[0040] 在所述源极、所述漏极以及所述层间介质层上形成钝化层;

- [0041] 去除或减薄所述第一区域的所述钝化层。
- [0042] 可选地,所述绝缘层还包括钝化层;在所述基底上形成若干膜层还包括:
- [0043] 在所述基底依次形成有源层、栅极绝缘层、顶栅、层间介质层;
- [0044] 在所述层间介质层与所述栅极绝缘层中形成暴露源区与漏区的通孔;
- [0045] 填充所述通孔并在所述层间介质层上形成源极以及漏极;
- [0046] 在所述源极、所述漏极以及所述层间介质层上形成钝化层;
- [0047] 去除或减薄所述第一区域的所述钝化层。
- [0048] 可选地,所述第一区域包括:第一子区域,第二子区域,……,第N子区域,所述第二区域包括:第N+1子区域,第N+2子区域,……,第N+M子区域, $N+M \geq 3$;所述第一子区域为段差大于第一预定段差的区域,所述第二子区域为段差大于第二预定段差且小于等于所述第一预定段差的区域,所述第三子区域为段差大于第三预定段差且小于等于所述第二预定段差的区域,……,所述第N+M子区域为段差大于第N+M预定段差且小于等于第N+M-1预定段差的区域,所述第一预定段差,所述第二预定段差,……,所述第N+M预定段差逐渐减小;通过半透光掩模板干法刻蚀所述绝缘层,完全去除所述第一子区域的所述绝缘层,并去除所述第二子区域,所述第三子区域,……,所述第N+M子区域的所述绝缘层的部分厚度,且所述第二子区域,所述第三子区域,……,所述第N+M子区域的所述绝缘层去除的厚度逐渐减小。
- [0049] 根据上述实施例可知,绝缘层位于第一区域的厚度小于位于第二区域的厚度,提高该若干膜层的全局平坦程度,从而提高平坦化层的平坦效果,进而提高有机发光层的质量,以及提高各子像素的亮度均匀性。
- [0050] 应当理解的是,以上的一般描述和后文的细节描述仅是示例性和解释性的,并不能限制本发明。

附图说明

- [0051] 此处的附图被并入说明书中并构成本说明书的一部分,示出了符合本发明的实施例,并与说明书一起用于解释本发明的原理。
- [0052] 图1是根据本发明一实施例示出的OLED面板的俯视图;其中,P区域去除了金属互连层;
- [0053] 图2与图3是沿着图1中AA线与BB线的剖视图;其中,图2中,各处绝缘层的厚度相等,图3中,第一区域与第二区域的绝缘层的厚度不等;
- [0054] 图4是一种2T1C结构的像素驱动电路的电路图;
- [0055] 图5是根据本发明一实施例示出的OLED面板的制作方法流程图;
- [0056] 图6与图7是图5流程对应的中间结构示意图;
- [0057] 图8是根据本发明另一实施例示出的OLED面板的截面结构示意图;
- [0058] 图9是根据本发明再一实施例示出的OLED面板的截面结构示意图。
- [0059] 附图标记列表:
- | | | |
|--------|-------------|---------|
| [0060] | OLED面板1、2、3 | 基底10 |
| [0061] | 发光结构11 | 若干膜层12 |
| [0062] | 若干预设膜层12' | 段差D |
| [0063] | 第一区域12a | 第二区域12b |

[0064]	预定段差D _d	平坦化层PLN
[0065]	第一电极11a	像素定义层PDL
[0066]	发光结构块11b	第二电极11c
[0067]	开关晶体管X1	驱动晶体管X2
[0068]	存储电容C _{st}	扫描信号Sn
[0069]	数据信号V _{Data}	电源信号VDD
[0070]	扫描信号线20	数据信号线30
[0071]	电源信号线40	底栅121
[0072]	栅极绝缘层122	有源层123
[0073]	层间介质层ILD	源极124a
[0074]	漏极124b	钝化层PVX
[0075]	导电插塞125a	金属互连层125b
[0076]	最大预定段差D _{max}	第一预定段差D ₁
[0077]	第二预定段差D ₂	第三预定段差D ₃
[0078]	第一子区域12c ₁	第二子区域12c ₂
[0079]	第三子区域12c ₃	

具体实施方式

[0080] 这里将详细地对示例性实施例进行说明,其示例表示在附图中。下面的描述涉及附图时,除非另有表示,不同附图中的相同数字表示相同或相似的要素。以下示例性实施例中所述实施方式并不代表与本发明相一致的所有实施方式。相反,它们仅是与如所附权利要求书中所详述的、本发明的一些方面相一致的装置和方法的例子。

[0081] 图1是根据本发明一实施例示出的OLED面板的俯视图;其中,P区域去除了金属互连层。图2与图3是沿着图1中AA线与BB线的剖视图;其中,图2中,各处绝缘层的厚度相等,图3中,第一区域与第二区域的绝缘层的厚度不等。

[0082] 参照图1至图3所示,该OLED面板1,包括:

[0083] 基底10,以及位于基底10上的发光结构11;基底10与发光结构11之间具有若干膜层12以及位于若干膜层12上的平坦化层PLN;若干膜层12与平坦化层PLN之间的交界面包括第一区域12a与第二区域12b,第一区域12a至少包括晶体管的源极124a与漏极124b所在区域;若干膜层12包括绝缘层,绝缘层位于第一区域12a的厚度小于位于第二区域12b的厚度。

[0084] 第二区域12b可以为第一区域12a以外的区域。

[0085] 参照图2与图3所示,基底10可以为柔性基底,也可以为硬质基底。柔性基底的材料可以为聚酰亚胺,硬质基底的材料可以为玻璃。

[0086] 平坦化层PLN上具有第一电极11a。第一电极11a以及未覆盖第一电极11a的平坦化层PLN上设置有像素定义层PDL。像素定义层PDL具有暴露第一电极11a的部分区域的开口,开口内设置有发光结构块11b。发光结构块11b以及像素定义层PDL上设置有第二电极11c。发光结构块11b可以为红、绿或蓝,也可以为红、绿、蓝或黄。红绿蓝三基色或红绿蓝黄四基色的发光结构11交替分布。发光结构块11b可以为有机发光材料层(OLED)。第一电极11a可以为阳极,材料为反光材料。第二电极11c可以为阴极,材料为具有部分透光、部分反光功能

的材料。换言之，OLED面板1为顶发光结构。

[0087] 参照图1至图3所示，本实施例中，第一电极11a与基底10之间设置有像素驱动电路。换言之，发光结构11为主动驱动发光方式OLED (Active Matrix OLED, AMOLED)。

[0088] 图4是一种2T1C结构的像素驱动电路的电路图。参照图4所示，像素驱动电路包括开关晶体管X1、驱动晶体管X2以及存储电容Cst。

[0089] 开关晶体管X1的栅极与一行扫描信号线电连接，该行扫描信号Sn为开启电压时，开关晶体管X1将一系列数据信号线上的数据信号VData保持在存储电容Cst的一个极板；扫描信号Sn为关断电压时，存储电容Cst上保持的数据信号保持驱动晶体管X2打开，使得一系列电源信号线上的电源信号VDD对一发光结构11的第一电极11a持续供电。

[0090] 参照图1所示，位于同一行的发光结构11的像素驱动电路连接至同一行扫描信号线20，位于同一列的同色发光结构11的像素驱动电路连接至同一列数据信号线30与同一列电源信号线40。存储电容Cst可由电源信号线40与驱动晶体管X2的栅极重叠区域构成。

[0091] 参照图2与图3所示，本实施例中，像素驱动电路中的开关晶体管X1与驱动晶体管X2包括：底栅121、栅极绝缘层122、有源层123、层间介质层ILD、源极124a、漏极124b以及钝化层PVX。开关晶体管X1的漏极124b与驱动晶体管X2的底栅121通过导电插塞125a以及金属互连层125b连接。开关晶体管X1中的各层可与驱动晶体管X2中的同一功能层位于同一层。各行扫描信号线20可以与底栅121位于同一层。各列数据信号线30与各列电源信号线40可以与源极124a、漏极124b位于同一层。

[0092] 参照图2所示，各处绝缘层的厚度相等，像素驱动电路以及连接各像素驱动电路的连接线(包括扫描信号线20、数据信号线30与电源信号线40)的各膜层形成了若干预设膜层12'。若干预设膜层12'的上表面高低起伏。其中，若干预设膜层12'的最薄处，即厚度最小处包括：栅极绝缘层122、层间介质层ILD与钝化层PVX；最厚处包括：底栅121、栅极绝缘层122、有源层123、层间介质层ILD、源极124a(或漏极124b)、钝化层PVX以及金属互连层125b。最厚处与最薄处之间的厚度差为最大预定段差 D_{max} 。当各金属层，例如底栅121、源极124a(或漏极124b)、金属互连层125b的厚度较大时，上述最大段差 D_{max} 较大，采用平坦化层PLN平上述段差时，由于平坦化层PLN的有机材料有粘滞性，会造成平坦效果较差。若在上述平坦效果较差的平面继续蒸镀或喷墨打印各个发光结构块11b时，会出现部分区域的发光结构块11b厚度较厚，部分区域的发光结构块11b厚度较薄，从而引起发光结构块11b在发光时亮度不均匀，甚至不亮。

[0093] 基于上述分析，本实施例将若干预设膜层12'分为：第一区域12a与第二区域12b，第一区域12a为段差D大于预定段差 D_a 的区域，第二区域12b为段差D小于等于预定段差 D_a 的区域。第一区域12a可以至少包括晶体管的源极124a与漏极124b所在区域。去除第一区域12a的钝化层PVX，即，使钝化层PVX位于第一区域12a的厚度为0，参照图3所示，得到若干膜层12。若干膜层12的全局平坦程度大于上述若干预设膜层12'的全局平坦程度，可以提高平坦化层PLN的平坦化效果，提高各发光结构块11b厚度均匀性，从而提高亮度均匀性。

[0094] 预定段差 D_a 可以为最大预定段差 D_{max} 的预定比例，例如30%、40%、50%、60%、70%或80%。上述比例值不同，第一区域12a与第二区域12b各自的范围不同。

[0095] 本实施例中，第二区域12b至少包括仅设置有栅极绝缘层122、层间介质层ILD与钝化层PVX的区域。

[0096] 若干膜层12某处的厚度指的是：多个膜层的集合中，某处位于最下层膜层的底表面与位于最上层膜层的顶表面之间的高度差，即某处多个膜层的自身厚度。若干预设膜层12'的最薄处对应若干膜层12的最薄处。其它实施例中，第二区域12b可以至少包括若干膜层12的最薄处。

[0097] 一些实施例中，也可以去除第一区域12a的钝化层PVX的部分厚度，即减薄第一区域12a的钝化层PVX，得到若干膜层12。

[0098] 一些实施例中，若干膜层12也可以形成像素驱动电路以外的晶体管。

[0099] 一些实施例中，第一区域12a还可以包括连接两晶体管的连接线所在区域。连接线可以为连接多个晶体管的栅极，或连接一个晶体管（例如驱动晶体管X2）的底栅121与另一个晶体管（例如开关晶体管X1）的漏极124b，或连接一个晶体管的源极124a与另一个晶体管的漏极124b。

[0100] 一些实施例中，第一区域12a还可以包括两个或多个连接线的交叠区域。例如，扫描信号线20与数据信号线30的交叠区域，扫描信号线20与电源信号线40的交叠区域。

[0101] 一些实施例中，发光结构11也可以为被动驱动发光方式OLED（Passive Matrix OLED, PMOLED）。若干预设膜层12'包括阳极线、阴极线、电绝缘阳极线与阴极线的绝缘层、以及晶体管。去除或减薄第一区域12a的绝缘层可以提高若干预设膜层12'的全局平坦程度。

[0102] 一些实施例中，若干膜层12还包括设置在基底10上的缓冲层，材质可以为二氧化硅、氮化硅、氮氧化硅等。

[0103] 一些实施例中，开关晶体管X1与驱动晶体管X2还可以包括：有源层123、栅极绝缘层122、顶栅（未图示）、层间介质层ILD、源极124a、漏极124b以及钝化层PVX。该些实施例中，当外界光线从基底10的底部射入OLED面板1，会造成开关晶体管X1和/或驱动晶体管X2的沟道产生光生载流子，改变阈值电压。为防止上述问题，若干膜层12还包括设置在基底10与有源层123之间的光屏蔽层。光屏蔽层可整面设置，也可仅在有源层123下方设置。对于底栅结构的开关晶体管X1与驱动晶体管X2，若底栅121的尺寸小于有源层123的尺寸，也可以在基底10与底栅121之间设置光屏蔽层。

[0104] 一些实施例中，还可以开关晶体管X1与驱动晶体管X2中的一个为顶栅结构，另一个为底栅结构。

[0105] 一些实施例中，像素驱动电路还可以为7T1C结构或其它结构，本实施例对此不加以限定。

[0106] 图5是根据本发明一实施例示出的OLED面板的制作方法流程图。图6与图7是图5流程对应的中间结构示意图。

[0107] 首先，参照图5中的步骤S1、图6与图7所示，提供基底10，在基底10上形成若干膜层12，若干膜层12为若干预设膜层12'经图形化形成；若干预设膜层12'的各处与最薄处之间的厚度差形成段差D，若干预设膜层12'包括第一区域12a与第二区域12b，第一区域12a为段差D大于预定段差 D_a 的区域，第二区域12b为段差D小于等于预定段差 D_a 的区域；若干预设膜层12'包括绝缘层，图形化为去除第一区域12a的绝缘层。

[0108] 基底10可以为柔性基底，也可以为硬质基底。柔性基底的材料可以为聚酰亚胺，硬质基底的材料可以为玻璃。

[0109] 本实施例中，绝缘层包括钝化层PVX。

[0110] 本步骤S1具体可以包括步骤S11~S13。

[0111] 步骤S11:参照图6所示,在基底10上的开关晶体管区域与驱动晶体管区域都依次分别形成:底栅121、栅极绝缘层122、有源层123、层间介质层ILD、源极124a(漏极124b)以及钝化层PVX。换言之,开关晶体管X1与驱动晶体管X2可以同步制作。

[0112] 形成底栅121同时可以形成各行扫描信号线20。形成源极124a(漏极124b)同时可以分别形成各列数据信号线30与各列电源信号线40。换言之,各行扫描信号线20可以与底栅121位于同一层。各列数据信号线30与各列电源信号线40可以与源极124a、漏极124b位于同一层。

[0113] 步骤S12:参照图7所示,去除第一区域12a的钝化层PVX。

[0114] 预定段差 D_d 可以为最大预定段差 D_{max} 的预定比例,例如30%、40%、50%、60%、70%或80%。即去除段差 D 超过最大预定段差 D_{max} 的30%、40%、50%、60%、70%或80%区域的钝化层PVX。

[0115] 第一区域12a可以至少包括晶体管的源极124a与漏极124b所在区域。

[0116] 本步骤S12对钝化层PVX的图形化可以采用干法刻蚀或湿法刻蚀完成。干法刻蚀或湿法刻蚀过程中的掩模板可以为图形化的光刻胶。

[0117] 一些实施中,步骤S12也可以去除第一区域12a的钝化层PVX的部分厚度,即减薄第一区域12a的钝化层PVX。

[0118] 步骤S13:参照图3所示,制作分别暴露开关晶体管X1的漏极124b、驱动晶体管X2的底栅121的通孔;填充该两个通孔并在保留的钝化层PVX上形成金属层,图形化金属层形成金属互连层125b。通孔内的金属层形成导电插塞125a。

[0119] 接着,参照图5中的步骤S2与图3所示,在若干膜层12上形成平坦化层PLN,在平坦化层PLN上形成发光结构11。

[0120] 平坦化层PLN可以采用涂布法形成。

[0121] 若干发光结构11中的第一电极11a可以先采用沉积法形成一整面第一电极材料层,后经干法刻蚀或湿法刻蚀形成若干个第一电极块;像素定义层PDL可以采用涂布法形成;发光结构块11b可以采用蒸镀法或喷墨打印法形成;第二电极11c可以采用沉积法形成一整面第二电极材料层。

[0122] 由于若干膜层12的全局段差小于若干预设膜层12'的全局段差,因而可以提高平坦化层PLN的平坦化效果,从而提高各发光结构块11b厚度均匀性,提高亮度均匀性。

[0123] 对于顶栅结构的开关晶体管X1与驱动晶体管X2,步骤S11包括:在基底10上的开关晶体管区域与驱动晶体管区域都依次分别形成:有源层123、栅极绝缘层122、顶栅、层间介质层ILD、源极124a(漏极124b)以及钝化层PVX。之后步骤请参照上述实施例的各步骤,本实施例在此不再赘述。

[0124] 图8是根据本发明另一实施例示出的OLED面板的截面结构示意图。参照图8所示,本实施例的OLED面板2与图1至图4中的OLED面板1大致相同,区别仅在于:若干膜层12中,去除的为第一区域12a的层间介质层ILD。

[0125] 相应地,对于制作方法,区别仅在于:步骤S11中,在形成栅极绝缘层ILD后,去除第一区域12a的层间介质层ILD,暴露源区与漏区;之后在源区与漏区上对应形成源极124a与124b。步骤S12中,不再去除第一区域12a的钝化层PVX。

[0126] 一些实施中,也可以去除第一区域12a的层间介质层ILD的部分厚度,即减薄第一区域12a的层间介质层ILD。

[0127] 相应地,对于制作方法,区别仅在于:步骤S11中,在形成栅极绝缘层ILD后,减薄第一区域12a的层间介质层ILD,并在减薄后的层间介质层ILD中形成暴露源区与漏区的通孔;之后填充通孔并在减薄后的层间介质层ILD上形成源极124a与124b。步骤S12中,不再去除第一区域12a的钝化层PVX。

[0128] 图8所示实施例的方案也可以与图1至图7所示实施例的方案结合,即同时去除第一区域12a的层间介质层ILD与钝化层PVX。

[0129] 一些实施中,也可以同时去除第一区域12a的层间介质层ILD与钝化层PVX的部分厚度,即同时减薄第一区域12a的层间介质层ILD与钝化层PVX。

[0130] 图9是根据本发明再一实施例示出的OLED面板的截面结构示意图。参照图9所示,本实施例的OLED面板3与图1至图4中的OLED面板1大致相同,区别仅在于:第一区域包括:第一子区域12c₁,第二区域包括:第二子区域12c₂与第三子区域12c₃;第一子区域12c₁为段差D大于第一预定段差D₁的区域,第二子区域12c₂为段差D大于第二预定段差D₂且小于等于第一预定段差D₁的区域,第三子区域12c₃为段差D大于第三预定段差D₃且小于等于第二预定段差D₂的区域,第一预定段差D₁,第二预定段差D₂,第三预定段差D₃逐渐减小;第一子区域12c₁的钝化层PVX在图形化时完全去除,第二子区域12c₂、第三子区域12c₃的钝化层PVX在图形化时去除部分厚度且去除的厚度逐渐减小。

[0131] 对应地,对于制作方法,步骤S12中,通过半透光掩模板干法刻蚀钝化层PVX。半透光掩模板可以采用金属镀层遮光,半透光掩模板具有若干开口,对应第一子区域12c₁的开口最大,以使得第一子区域12c₁的光刻胶曝光量最大,从而第一子区域12c₁的钝化层PVX整个厚度被完全去除。对应第二子区域12c₂的开口大于对应第三子区域12c₃的开口,以使得第二子区域12c₂的光刻胶曝光量大于第三子区域12c₃的光刻胶曝光量,从而第二子区域12c₂的钝化层PVX刻蚀量大于第三子区域12c₃的钝化层PVX刻蚀量。

[0132] 一些实施例中,第一区域包括:第一子区域,第二子区域,……,第N子区域,第二区域包括:第N+1子区域,第N+2子区域,……,第N+M子区域,N+M \geq 3;第一子区域为段差大于第一预定段差的区域,第二子区域为段差大于第二预定段差且小于等于第一预定段差的区域,第三子区域为段差大于第三预定段差且小于等于第二预定段差的区域,……,第N+M子区域为段差大于第N预定段差且小于等于第N-1预定段差的区域,第一预定段差,第二预定段差,……,第N预定段差逐渐减小;第一子区域的钝化层PVX在图形化时完全去除,第二子区域,第三子区域,……,第N+M子区域的钝化层PVX在图形化时去除部分厚度且去除的厚度逐渐减小。

[0133] 对应地,对于制作方法,半透光掩模板的各开口中,对应第一子区域的开口大于对应第二子区域的开口,对应第二子区域的开口大于对应第三子区域的开口,……,对应第N+M-1子区域的开口大于对应第N+M子区域的开口,以使得第一子区域,第二子区域,……,第N+M子区域的光刻胶的曝光量逐渐减小。

[0134] 本实施例的方案也可以与图8所示实施例的方案结合,即层间介质层ILD在不同区域的去除厚度不同。

[0135] 基于上述OLED面板1、2、3,本发明一实施例还提供一种包括上述任一OLED面板1、

2、3的显示装置。显示装置可以为：电子纸、手机、平板电脑、电视机、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0136] 需要指出的是，在附图中，为了图示的清晰可能夸大了层和区域的尺寸。而且可以理解，当元件或层被称为在另一元件或层“上”时，它可以直接在其他元件上，或者可以存在中间的层。另外，可以理解，当元件或层被称为在另一元件或层“下”时，它可以直接在其他元件下，或者可以存在一个以上的中间的层或元件。另外，还可以理解，当层或元件被称为在两层或两个元件“之间”时，它可以为两层或两个元件之间唯一的层，或还可以存在一个以上的中间层或元件。通篇相似的参考标记指示相似的元件。

[0137] 在本发明中，术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性。术语“若干”指一个、两个或两个以上，除非另有明确的限定。

[0138] 本领域技术人员在考虑说明书及实践这里公开的公开后，将容易想到本发明的其它实施方案。本发明旨在涵盖本发明的任何变型、用途或者适应性变化，这些变型、用途或者适应性变化遵循本发明的一般性原理并包括本发明未公开的本技术领域中的公知常识或惯用技术手段。说明书和实施例仅被视为示例性的，本发明的真正范围和精神由下面的权利要求指出。

[0139] 应当理解的是，本发明并不局限于上面已经描述并在附图中示出的精确结构，并且可以在不脱离其范围进行各种修改和改变。本发明的范围仅由所附的权利要求来限制。

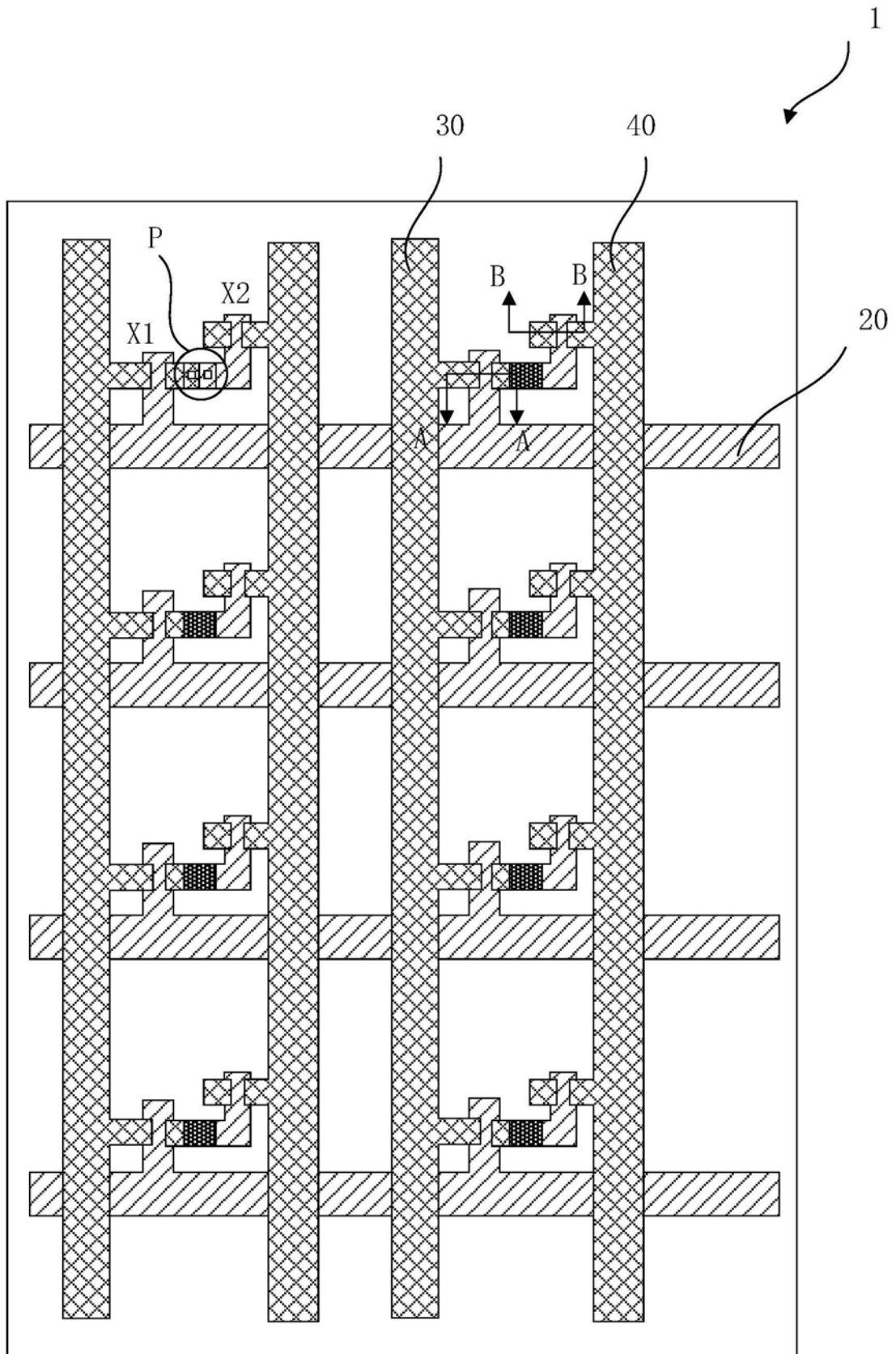


图1

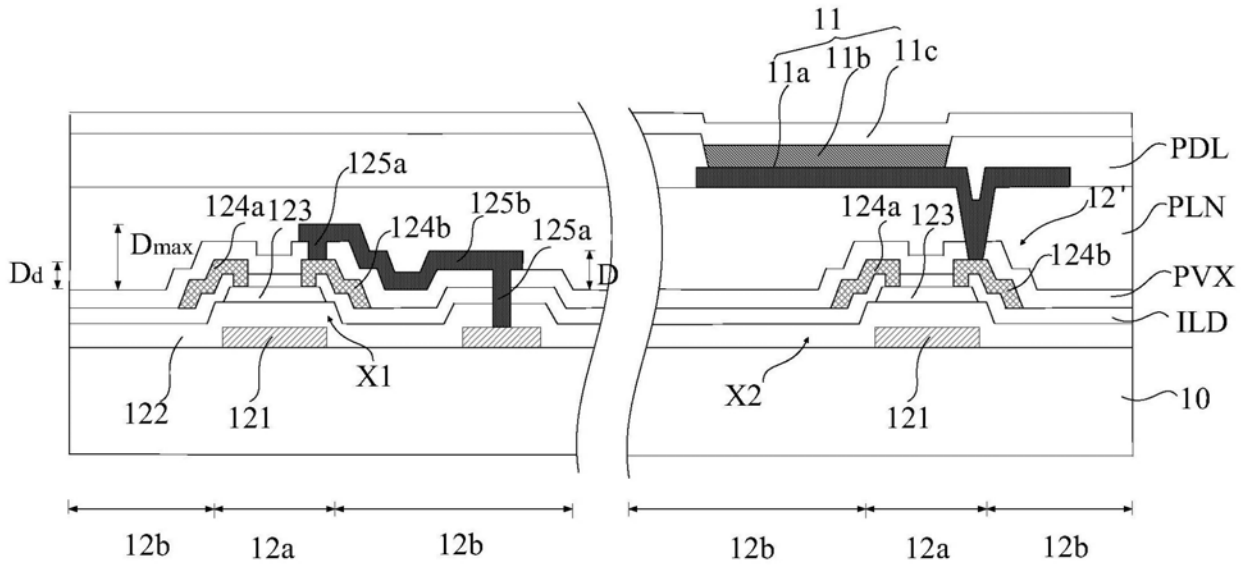


图2

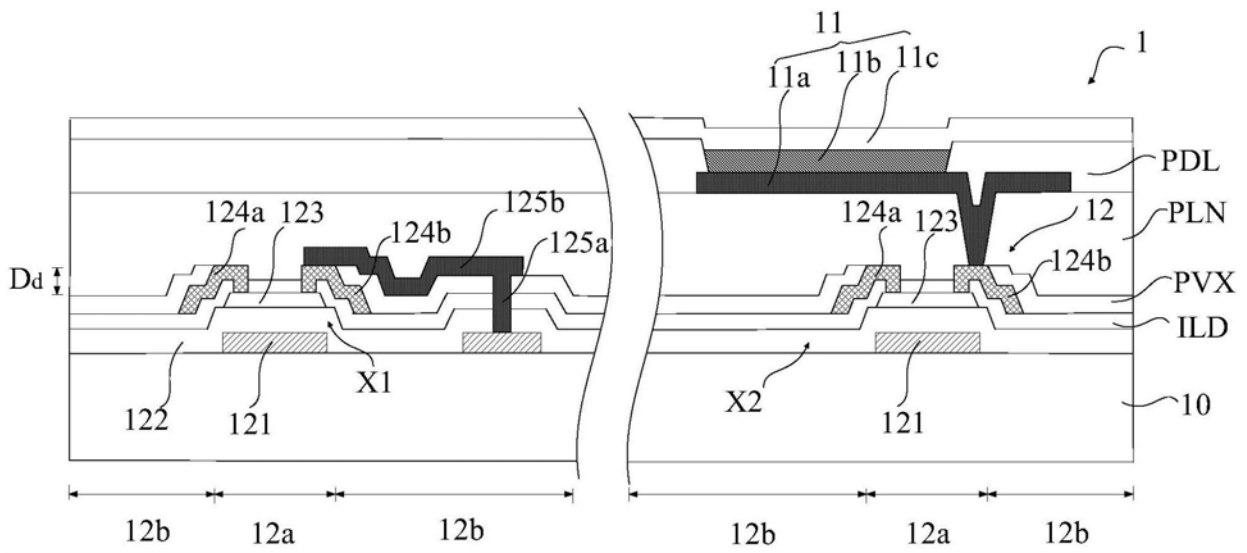


图3

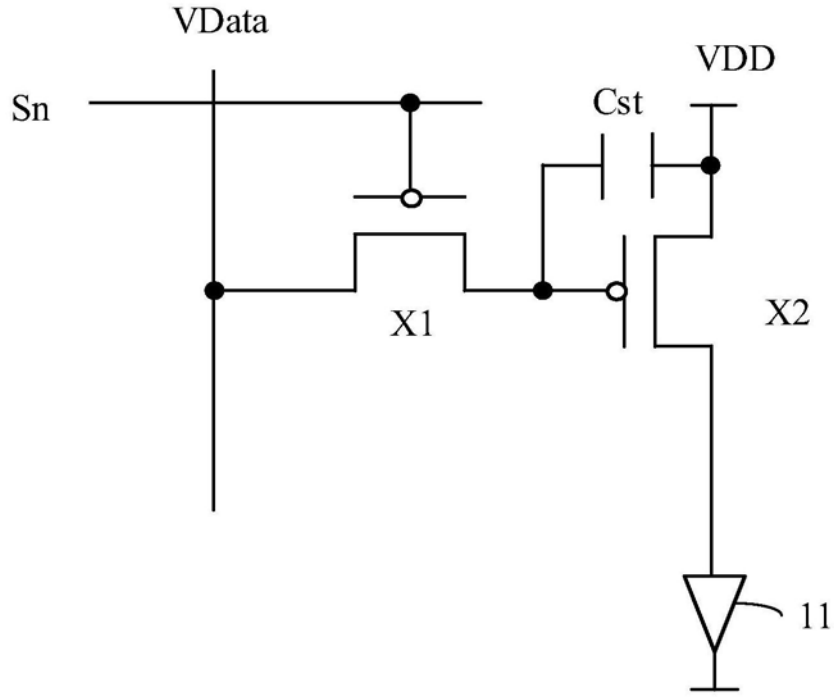


图4

提供基底，在基底上形成若干膜层，若干膜层为若干预设膜层经图形化形成；
 若干预设膜层的各处与最薄处之间的厚度差形成段差，
 若干预设膜层包括第一区域与第二区域，
 第一区域为段差大于预定段差的区域，第二区域为段差小于等于预定段差的区域；
 若干预设膜层包括绝缘层，图形化为去除第一区域的绝缘层

S1

在若干膜层上形成平坦化层，在平坦化层上形成发光结构

S2

图5

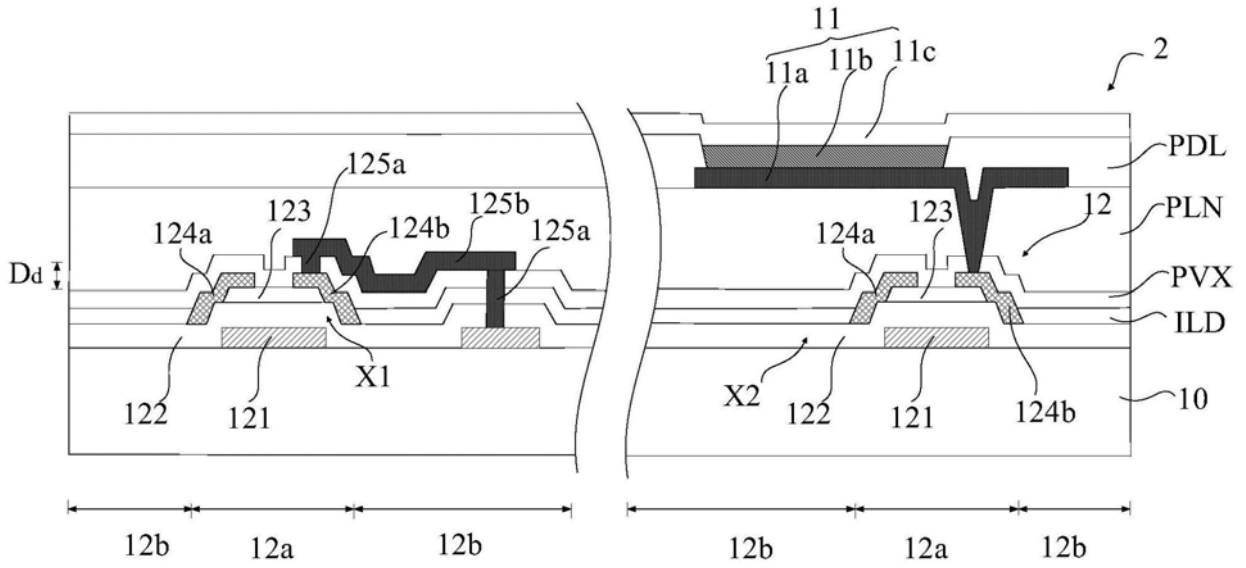


图8

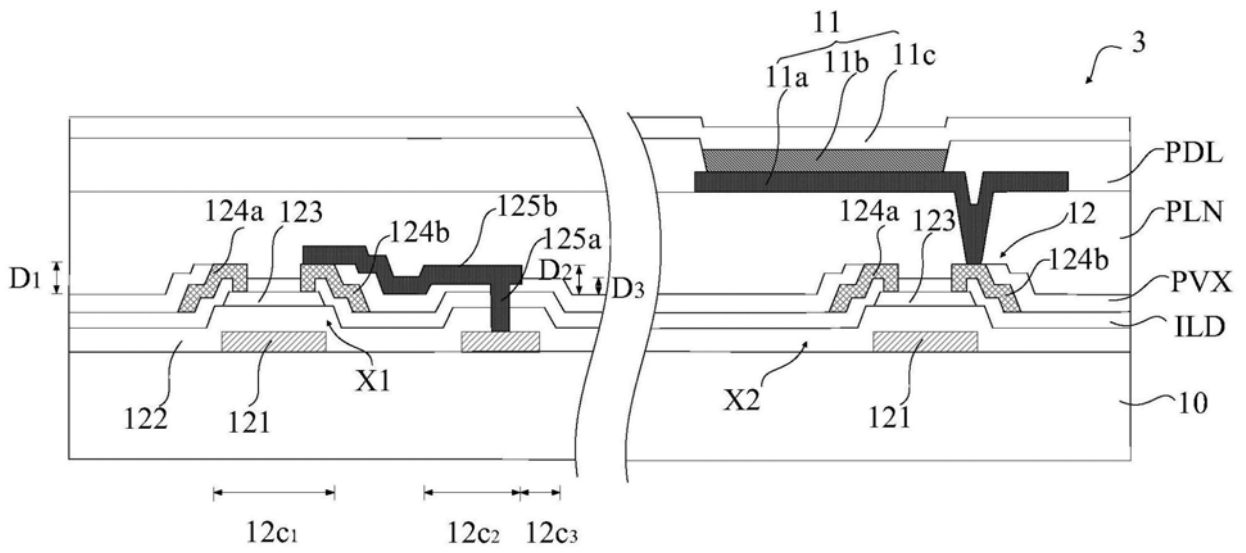


图9

专利名称(译)	显示装置及其OLED面板、OLED面板的制作方法		
公开(公告)号	CN110890409A	公开(公告)日	2020-03-17
申请号	CN201911201429.6	申请日	2019-11-29
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	徐攀 林奕呈 王玲 王国英 张星 韩影		
发明人	徐攀 林奕呈 王玲 王国英 张星 韩影		
IPC分类号	H01L27/32 H01L27/12 H01L51/56		
CPC分类号	H01L27/1248 H01L27/3244 H01L27/3258 H01L51/56		
代理人(译)	王茹		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种显示装置及其OLED面板、OLED面板的制作方法，OLED面板包括：基底，以及位于基底上的发光结构；基底与发光结构之间具有若干膜层以及位于若干膜层上的平坦化层；若干膜层与平坦化层之间的交界面包括第一区域与第二区域，第一区域至少包括晶体管的源极与漏极所在区域；若干膜层包括绝缘层，绝缘层位于第一区域的厚度小于位于第二区域的厚度。根据本发明的实施例，提高若干膜层的全局平坦程度，从而提高平坦化层的平坦效果，进而提高有机发光层的质量以及各子像素的亮度均匀性。

