



(43)申请公布日 2017.05.10

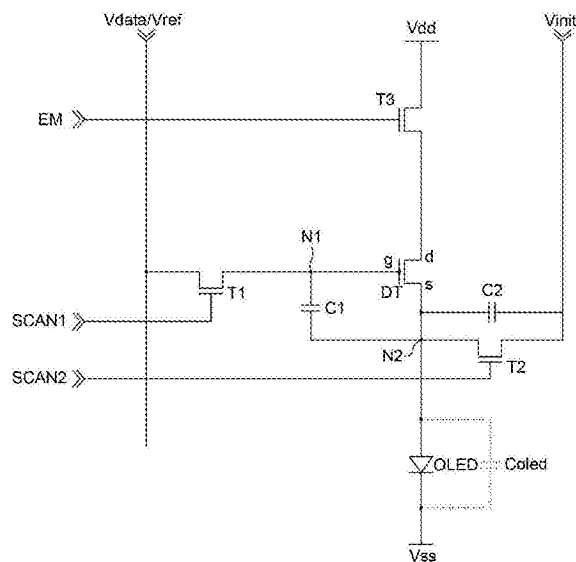
(72)发明人 尹相勋 姜昌宪 李定杰

权利要求书3页 说明书16页 附图14页

OLED显示装置

(57)摘要

本发明涉及一种包括电路的OLED显示装置，所述电路用于控制第N行单位像素的电压和与第N行单位像素相邻的像素行的阳极的电压，以将第N行单位像素和与第N行单位像素相邻的像素行之间的电压差最小化，以便防止由于引入到第N行单位像素的漏电流导致的第N行单位像素的亮度下降。所述电路配置成当第N行单位像素在OLED显示装置的驱动时序期间处于采样时段或编程时段时，将与第N行单位像素相邻的像素行的阳极的电压设定为等于或低于第N行单位像素的阳极的电压。由此，本发明能够将由于具有高电位阳极的像素与具有低电位阳极的像素之间的阳极之间的电压差，不希望的漏电流通过公共单个层流向低电位阳极的现象被最小化。



1. 一种OLED显示装置,其中在第N行单位像素处于采样时段或编程时段时,与第N行单位像素相邻的在前行单位像素或后行单位像素中的至少一个行单位像素处于下述时段中的任意一个:保持时段,保持时段是从向所述至少一个行单位像素的每一个写入数据电压的完成之后到所述至少一个行单位像素的每一个发光之前的时段;第一初始化时段,其中所述至少一个行单位像素的每一个中包括的OLED的阳极的电压具有比OLED驱动电压低的值;和第二初始化时段,其中驱动元件的栅极节点与源极节点之间的电压差具有比所述驱动元件的阈值电压高的值,所述驱动元件用于调节施加至所述至少一个行单位像素的每一个中包括的OLED的OLED驱动电压,或者所述至少一个行单位像素处于第一初始化时段和第二初始化时段。

2. 根据权利要求1所述的OLED显示装置,其中在第N行单位像素处于采样时段或编程时段时,与第N行单位像素相邻的在前行单位像素处于保持时段。

3. 根据权利要求1所述的OLED显示装置,其中在第N行单位像素处于采样时段或编程时段时,与第N行单位像素相邻的在后行单位像素处于第二初始化时段。

4. 根据权利要求1所述的OLED显示装置,其中在第N行单位像素中,第二初始化时段比第一初始化时段更早开始。

5. 根据权利要求1所述的OLED显示装置,其中在第N行单位像素中,第一初始化时段和第二初始化时段同时开始。

6. 根据权利要求1所述的OLED显示装置,其中在与第N行单位像素相邻的在前行单位像素处于采样时段时,在第N行单位像素中开始第一初始化时段或第二初始化时段。

7. 根据权利要求6所述的OLED显示装置,其中在第N-1或第N-2行单位像素处于采样时段时,在第N行单位像素中开始第一初始化时段或第二初始化时段。

8. 根据权利要求5所述的OLED显示装置,其中在第N行单位像素中,第一初始化时段和第二初始化时段同时结束。

9. 根据权利要求1所述的OLED显示装置,其中第N行单位像素的第一初始化时段或第二初始化时段在第N-1行单位像素的采样时段之前开始。

10. 根据权利要求1所述的OLED显示装置,其中第N行单位像素在两个水平时段上经过第一初始化时段,在两个水平时段上经过第二初始化时段,或在两个水平时段上经过保持时段。

11. 根据权利要求1所述的OLED显示装置,其中在第N行单位像素处于采样时段或编程时段时,第N-1行单位像素和第N-2行单位像素处于保持时段。

12. 根据权利要求1所述的OLED显示装置,其中所述OLED是发光元件且多个像素的每一个包括驱动所述发光元件的像素驱动电路,并且

所述像素驱动电路包括:

与所述发光元件一起串联连接在高电位电压供给线与低电位电压供给线之间的所述驱动元件;

第一开关元件,所述第一开关元件响应于第一扫描信号将数据线与所述第一节点连接,所述第一节点与所述驱动元件的栅极连接;

第二开关元件,所述第二开关元件响应于第二扫描信号将初始化电压供给线与所述第二节点连接,所述第二节点与所述驱动元件的源极连接;

第三开关元件,所述第三开关元件响应于发光信号将所述高电位电压供给线与所述驱动元件的漏极连接;和

连接在所述第一节点与所述第二节点之间的第一电容器,

所述像素驱动电路在被划分为初始化时段、采样时段、编程时段、保持时段、以及发光时段的时段中操作,在初始化时段中,当所述第三开关元件处于截止状态时,所述像素驱动电路导通所述第一开关元件和所述第二开关元件,以将所述第一节点和所述第二节点初始化,

在采样时段中,所述像素驱动电路导通所述第一开关元件和所述第三开关元件,以感测所述驱动元件的阈值电压,

在编程时段中,当所述第三开关元件处于截止状态时,所述像素驱动电路导通所述第一开关元件,以向所述像素写入数据电压,

保持时段是从向所述像素写入数据电压的完成之后到所述像素发光之前的时段,

在发光时段中,所述像素驱动电路导通所述第三开关元件,以使所述驱动元件向所述发光元件提供驱动电流。

13. 根据权利要求12所述的OLED显示装置,其中所述初始化时段包括第一初始化时段或第二初始化时段,

第一初始化时段是从所述第一开关元件和所述第二开关元件分别响应于第一扫描信号和第二扫描信号导通时一直到所述第三开关元件响应于发光信号导通之前的时段,

第二初始化时段是在所述第一开关元件响应于所述第一扫描信号导通之前,所述第二开关元件响应于所述第二扫描信号导通的时段。

14. 根据权利要求13所述的OLED显示装置,其中在第一初始化时段中,在所述第三开关元件响应于所述发光信号导通之前所述第二开关元件响应于所述第二扫描信号截止,或者当所述第三开关元件响应于所述发光信号导通时所述第二开关元件响应于所述第二扫描信号截止。

15. 一种装置,包括:

电路,所述电路控制第N行单位像素的电压和与第N行单位像素相邻的像素行的阳极的电压,以将第N行单位像素和与第N行单位像素相邻的像素行之间的电压差最小化,以便抑制由引入到第N行单位像素的漏电流导致的第N行单位像素的亮度的下降,

其中所述电路配置成在第N行单位像素在OLED显示装置的驱动时序期间处于采样时段或编程时段时,将与第N行单位像素相邻的像素行的阳极的电压设定为等于或低于第N行单位像素的阳极的电压。

16. 根据权利要求15所述的装置,其中在向像素写入数据电压的完成之后与在像素发光之前之间确保时间延迟,以使当第N行单位像素处于编程时段时,与第N行单位像素相邻的在前像素行中的至少一个处于非发光状态,

所述电路对所述阳极的电压的控制由时序控制器支持,所述时序控制器从外部源接收图像数据和同步信号,通过多条数据线将所述图像数据和产生的数据控制信号输出至数据驱动器,并且通过多条栅极线将产生的栅极控制信号输出至栅极驱动器,在所述OLED显示装置的驱动时序期间在编程时段与发光时段之间增加保持时段。

17. 根据权利要求15所述的装置,其中确保在像素发光之后施加在像素的OLED的阳极

与阴极之间的电压低于所述像素的OLED的阈值驱动电压的时段,以使当第N行单位像素处于编程时段时,与第N行单位像素相邻的在后像素行中的至少一个处于非发光状态,

所述电路对所述阳极的电压的控制由时序控制器支持,所述时序控制器从外部源接收图像数据和同步信号,通过多条数据线将所述图像数据和产生的数据控制信号输出至数据驱动器,并且通过多条栅极线将产生的栅极控制信号输出至栅极驱动器,在所述OLED显示装置的驱动时序期间将像素初始化的初始化时段包括第二初始化时段,

所述第二初始化时段是在与数据线连接的第一开关元件响应于第一扫描信号导通之前,与初始化电压供给线连接的第二开关元件响应于第二扫描信号导通的时段。

18. 根据权利要求15所述的装置,其中所述电路对所述阳极的电压的控制由栅极驱动器支持,所述栅极驱动器从时序控制器接收栅极控制信号,每个栅极控制信号包括通过多条栅极线输出至每个像素的第一扫描信号、第二扫描信号和发光信号。

19. 根据权利要求15所述的装置,其中所述电路对所述阳极的电压的控制由数据驱动器支持,所述数据驱动器从时序控制器接收图像数据和数据控制信号并且通过多条数据线将转换后的数据电压输出至每个像素。

20. 根据权利要求15所述的装置,其中所述电路对所述阳极的电压的控制由包括多个像素的显示面板支持,分别设置在多条栅极线和多条数据线的交叉区域中的所述多个像素的每一个包括与OLED连接的像素驱动电路、栅极线、数据线、高电位电压供给线、低电位电压供给线和初始化电压供给线。

OLED显示装置

技术领域

[0001] 本发明涉及一种有机发光二极管(下文中称为“OLED”)显示装置。

背景技术

[0002] 组成OLED显示装置的多个像素的每一个包括在阳极与阴极之间具有有机发光层的OLED、以及单独驱动OLED的像素电路。像素电路包括开关薄膜晶体管(下文中称为“TFT”)、电容器和驱动TFT。开关TFT响应于扫描脉冲给电容器充入数据电压。驱动TFT通过根据充入在电容器中的数据电压控制提供至OLED的电流的量来调节OLED的发光。

[0003] 这种OLED显示装置由在屏幕上包括x个行单位像素和y个列单位像素的X*Y矩阵构成。就是说,每个水平像素行由x个像素构成,每个垂直像素行由y个像素构成。OLED显示装置通过按照从屏幕上的第一行单位像素到最下端的第x行单位像素的顺序写入数据,显示单个帧的图像。

[0004] 同时,在组成OLED的有机发光层中,与阳极相邻的空穴注入层和空穴传输层在组成OLED显示装置的所有像素中被配置为公共的单个层。然而,在OLED显示装置按顺序给第一行单位像素到最下端行单位像素写入数据时,存在在相邻像素的阳极之间产生电压差的时间。由于包括高电位阳极的像素与包括低电位阳极的像素之间的阳极电压差,不希望的漏电流通过公共的单个层流向包括低电位阳极的像素。漏电流可致使施加至第N像素行的数据电压的设定值偏离制造商的意愿。在公共的单个层的电阻减小时,由漏电流导致的这种数据电压偏差成为大问题。

[0005] 同时,在OLED显示装置中,因为像素由于工艺变量而可能具有不同的驱动TFT阈值电压 V_{th} 和迁移率,所以发生问题。此外,出现了高电位电压VDD的压降,导致驱动OLED的电流的量发生变化。因而,在像素之间产生亮度偏差。一般来说,初始驱动TFT特性偏差在屏幕上产生污点或图案,而由于当驱动OLED时随时间而发生的劣化导致的驱动TFT特性偏差减小了OLED显示面板的寿命或产生残像。因此,已不断尝试通过引入补偿TFT特性偏差和高电位电压VDD的压降的补偿电路来减小像素之间的亮度偏差并因而提高图像质量。

发明内容

[0006] 技术问题

[0007] 本发明旨在解决上述问题。在本发明中,在向第N行单位像素写入数据并显示图像的时间,通过使用电压补偿电路使相邻像素行对第N行单位像素的影响最小化。因此,本发明的一个目的是提供一种OLED显示装置,其解决了由于在数据写入时段期间的漏电流产生的电压差所导致的亮度偏差问题。

[0008] 技术方案

[0009] 为了实现上述目的,本发明的一个方面提供了一种OLED显示装置,其中当第N行单位像素处于采样时段或编程时段中时,与第N行单位像素相邻的在前(previous)行单位像素或在后(next)行单位像素的至少一个行单位像素处于下述时段的任意之一:(1)从向所

述至少一个行单位像素的每一个写入数据电压的完成之后到所述至少一个行单位像素的每一个发光之前的保持时段；(2) 第一初始化时段，其中所述至少一个行单位像素的每一个中包含的OLED的阳极的电压具有比OLED驱动电压低的值；以及(3) 第二初始化时段，其中驱动元件的栅极节点和源极节点之间的电压差具有比所述驱动元件的阈值电压高的值，所述驱动元件用于调节施加至所述至少一个行单位像素的每一个中包含的OLED的OLED驱动电压；或者，所述至少一个行单位像素处于所述第一初始化时段和所述第二初始化时段中。

[0010] 为了实现上述目的，在根据本发明示例性实施方式的OLED显示装置中，多个像素的每一个包括作为发光元件的OLED和驱动所述发光元件的像素驱动电路。此外，所述像素驱动电路包括：与所述发光元件一起串联连接在高电位电压供给线与低电位电压供给线之间的驱动元件；第一开关元件，所述第一开关元件响应于第一扫描信号将数据线与所述第一节点连接，所述第一节点与所述驱动元件的栅极连接；第二开关元件，所述第二开关元件响应于第二扫描信号将初始化电压供给线与第二节点连接，所述第二节点与所述驱动元件的源极连接；第三开关元件，所述第三开关元件响应于发光信号将所述高电位电压供给线与所述驱动元件的漏极连接；和连接在所述第一节点与所述第二节点之间的第一电容器，所述像素驱动电路在被划分为初始化时段、采样时段、编程时段、保持时段、以及发光时段的时段中操作，在所述初始化时段中，当所述第三开关元件处于截止状态时，所述像素驱动电路导通所述第一开关元件和所述第二开关元件，以将所述第一节点和所述第二节点初始化；在所述采样时段中，所述像素驱动电路导通所述第一开关元件和所述第三开关元件，以感测所述驱动元件的阈值电压；在所述编程时段中，当所述第三开关元件处于截止状态时，所述像素驱动电路导通所述第一开关元件，以向所述像素写入数据电压；所述保持时段是从向所述像素写入数据电压的完成之后到所述像素发光之前的时段；在所述发光时段中，所述像素驱动电路导通所述第三开关元件，以使所述驱动元件给所述发光元件提供驱动电流。

[0011] 本发明提供了一种OLED显示装置，因为驱动TFT特性偏差和高电位电压VDD的压降被补偿，所以OLED显示装置具有减小的像素之间的亮度偏差。

[0012] 本发明提供了一种OLED显示装置，因为像素之间的亮度偏差减小，所以OLED显示装置具有提高的图像质量。

[0013] 本发明提供了一种OLED显示装置，因为即使当施加相对较低的数据驱动电压时仍实现均等的亮度，所以OLED显示装置具有增加的数据驱动电压的裕度。

[0014] 此外，本发明提供了一种OLED显示装置，因为按顺序显示相同图像的三个帧具有恒定和稳定的亮度而与在其各自的先前帧中显示的图像无关，所以OLED显示装置具有出色的响应特性。

附图说明

[0015] 图1是根据本发明示例性实施方式的OLED显示装置的构造图；

[0016] 图2是图1中所示的每个像素(P)的驱动波形图；

[0017] 图3是图1中所示的每个像素(P)的电路图；

[0018] 图4a和4b分别是根据本发明其他示例性实施方式的每个像素(P)的电路图；

[0019] 图5a是图解在OLED显示装置的显示面板中的一帧实现黑色图像并且下一帧实现

白色图像时,从与第N行单位像素相邻的像素行(例如,第N-2、第N-1、第N+1和第N+2行单位像素)引入到与第N栅极线对应的第N行单位像素的漏电流的流入方向的示意图;

[0020] 图5b是图解在OLED显示装置的显示面板中的一帧实现黑色图像并且下一帧实现白色图像时,与第N栅极线对应的第N行单位像素中的 V_{gs} 值的模拟结果的图表;

[0021] 图6a是图解在OLED显示装置的显示面板中的一帧实现白色图像并且下一帧也实现白色图像时,从与第N行单位像素相邻的像素行(例如,第N-2、第N-1、第N+1和第N+2行单位像素)引入到与第N栅极线对应的第N行单位像素的漏电流的流入方向的示意图;

[0022] 图6b是图解在OLED显示装置的显示面板中的一帧实现白色图像并且下一帧也实现白色图像时,与第N栅极线对应的第N行单位像素中的 V_{gs} 值的模拟结果的图表;

[0023] 图7、9、11和13是图解根据本发明的示例性实施方式,当OLED显示装置的显示面板中的与第N栅极线对应的第N行单位像素处于采样时段 t_2 或编程时段 t_3 时,与第N行单位像素相邻的像素行(例如,第N-2、第N-1、第N+1和第N+2行单位像素)处于发光状态的示意图;

[0024] 分别对应于图7、9、11和13的图8a、8b、10a、10b、12a、12b、14a和14b是图解根据本发明示例性实施方式的OLED显示装置的显示面板中的与第N栅极线对应的第N行单位像素以及与第N行单位像素相邻的像素行(例如,第N-2、第N-1、第N+1和第N+2行单位像素)的驱动方法的驱动波形图;

[0025] 图15是比较按照图8a的驱动波形图通过本发明的驱动方法驱动OLED显示装置的像素的情形与通过现有技术的驱动方法驱动像素的情形下的I-V曲线的图表;以及

[0026] 图16是比较应用本发明的驱动方法的情形与应用现有技术的驱动方法的情形下的响应特性的图表。

[0027] 优选实施方式

[0028] 下文中,将参照附图详细描述根据本发明示例性实施方式的OLED显示装置及其驱动方法。

[0029] 本发明中采用的薄膜晶体管(TFT)可以是P型的或N型的。在下面的示例性实施方式中,为便于解释,将描述TFT是N型的情形。在这点上,栅极高电压 V_{GH} 是导通TFT的栅极导通电压,栅极低电压 V_{GL} 是使TFT截止的栅极截止电压。在解释脉冲型信号时,栅极高电压(V_{GH})状态被定义为“高状态”,栅极低电压(V_{GL})状态被定义为“低状态”。

[0030] 图1是根据本发明示例性实施方式的OLED显示装置的构造图。

[0031] 如图1中所示,OLED显示装置包括:显示面板2,显示面板2包括根据多条栅极线GL和多条数据线DL的交叉而限定的多个像素(P);用于驱动多条栅极线GL的栅极驱动器4;用于驱动多条数据线DL的数据驱动器6;以及时序控制器8,时序控制器8用于排列从外部输入的图像数据RGB,将排列后的图像数据RGB提供至数据驱动器6,并且输出栅极控制信号GCS和数据控制信号DCS以控制栅极驱动器4和数据驱动器6。

[0032] 每个像素(P)包括OLED和像素驱动电路,像素驱动电路包括配置成给OLED提供驱动电流的驱动TFT DT。每个像素驱动电路单独驱动各个像素(P)的OLED。此外,像素驱动电路配置成补偿驱动TFT DT之间的特性偏差并且补偿高电位电压VDD的压降。因而,可减小像素(P)之间的亮度偏差。将参照图2到6详细描述根据本发明的像素(P)。

[0033] 显示面板2包括彼此交叉的多条栅极线GL和多条数据线DL。像素(P)设置在栅极线GL和数据线DL的交叉区域中。

[0034] 栅极驱动器4响应于从时序控制器8提供的多个栅极控制信号GCS给多条栅极线GL提供多个栅极信号。多个栅极信号包括第一扫描信号SCAN1、第二扫描信号SCAN2和发光信号EM。这些信号通过多条栅极线GL提供至每个像素(P)。高电位电压VDD具有比低电位电压VSS高的电平。低电位电压VSS可以是地电压。初始化电压Vinit具有比每个像素(P)的OLED的阈值电压低的电平。

[0035] 数据驱动器6响应于从时序控制器8提供的多个数据控制信号DCS使用基准伽马电压将从时序控制器8输入的数字图像数据RGB转换为数据电压Vdata。此外,数据驱动器6将转换后的数据电压Vdata提供至多条数据线DL。同时,数据驱动器6仅在每个像素(P)的编程时段t3(参照图2)中输出数据电压Vdata。在编程时段以外的其他时段中,数据驱动器6输出基准电压Vref。

[0036] 时序控制器8将外部输入的图像数据RGB排列成与显示面板2的尺寸和分辨率匹配,然后将排列后的图像数据提供至数据驱动器6。时序控制器8通过使用从外部输入的同步信号SYNC,例如点时钟DCLK、数据使能信号DE、水平同步信号Hsync和垂直同步信号Vsync产生多个栅极控制信号GCS和多个数据控制信号DCS。此外,时序控制器8将产生的栅极控制信号GCS和数据控制信号DCS分别提供至栅极驱动器4和数据驱动器6,以便控制栅极驱动器4和数据驱动器6。

[0037] 下文中,将参照图2到图4更详细地描述根据本发明示例性实施方式的每个像素(P)。

[0038] 参照图2,根据本发明示例性实施方式的每个像素(P)响应于提供至像素(P)的多个栅极信号的脉冲时序而在被划分为初始化时段t1、采样时段t2、编程时段t3、保持时段t4和发光时段t5的多个时段中操作。

[0039] 初始化时段t1可包括第一初始化时段t11。在第一初始化时段t11中,像素(P)中的驱动TFT的栅极节点(图3中的第一节点N1)和源极节点(图3中的第二节点N2)之间的电压差具有比驱动TFT的阈值电压高的值。例如,对于通过根据图3的电路图的像素驱动电路驱动的像素(P)来说,在第一初始化时段t11中,当第一扫描信号SCAN1以高状态输出时,第二扫描信号SCAN2可以以高状态输出且之后以低状态输出,并且同时发光信号EM可以以低状态输出。

[0040] 同时,尽管图2中未示出,但除第一初始化时段t11以外,初始化时段t1还可包括第二初始化时段t12。在第二初始化时段t12中,施加在OLED的阳极与阴极之间的电压具有比OLED的阈值驱动电压低的值。在此,OLED的阈值驱动电压是指用于驱动OLED的最小电压。OLED的阈值驱动电压是依赖于OLED的设计(材料的种类、界面特性、厚度等)的OLED的特征值。当第一初始化时段t11还未抵达时,可开始第二初始化时段t12。例如,对于通过根据图3的电路图的像素驱动电路驱动的像素(P)来说,在第二初始化时段t12中,当第一扫描信号SCAN1以低状态输出时,第二扫描信号SCAN2可以以高状态输出并且同时发光信号EM可以以低状态输出。

[0041] 在采样时段t2中,感测或采样像素(P)中的驱动TFT的阈值电压。例如,对于通过根据图3的电路图的像素驱动电路驱动的像素(P)来说,在采样时段t2中,第一扫描信号SCAN1和发光信号EM可以以高状态输出并且同时第二扫描信号SCAN2可以以低状态输出。

[0042] 在编程时段t3中,像素(P)将数据写入电容器。例如,对于通过根据图3的电路图的

像素驱动电路驱动的像素(P)来说,在编程时段t3中,第一扫描信号SCAN1可以以高状态输出并且同时第二扫描信号SCAN2和发光信号EM可以以低状态输出。

[0043] 保持时段t4是位于编程时段t3与发光时段t5之间的时段。例如,对于通过根据图3的电路图的像素驱动电路驱动的像素(P)来说,在保持时段t4中,第一扫描信号SCAN1、第二扫描信号SCAN2和发光信号EM全部可以以低状态输出。

[0044] 在发光时段t5中,像素(P)被提供与写入的数据对应的电流并且发光。例如,对于通过根据图3的电路图的像素驱动电路驱动的像素(P)来说,在发光时段t5中,发光信号EM可以以高状态输出并且第一扫描信号SCAN1和第二扫描信号SCAN2可以以低状态输出。

[0045] 同时,数据驱动器6与每个像素(P)的编程时段t3同步地给多条数据线DL提供数据电压Vdata。在编程时段t3以外的其他时段中,数据驱动器6给多条数据线DL提供基准电压Vref。

[0046] 参照图3,每个像素(P)包括OLED和驱动OLED的像素驱动电路,像素驱动电路包括四个TFT和两个电容器。具体地说,像素驱动电路包括驱动TFT DT、第一到第三TFT T1到T3、以及第一电容器C1和第二电容器C2。

[0047] 驱动TFT DT与OLED一起串联连接在VDD供给线和VSS供给线之间。在发光时段t5中,驱动TFT DT给OLED提供驱动电流。

[0048] 第一TFT T1响应于第一扫描信号SCAN1导通或截止。当第一TFT T1导通时,数据线DL与第一节点N1连接,第一节点N1与驱动TFT DT的栅极连接。第一TFT T1在初始化时段t1和采样时段t2中将从数据线DL提供的基准电压Vref提供至第一节点N1。此外,在编程时段t3中,第一TFT T1将从数据线DL提供的数据电压Vdata提供至第一节点N1。

[0049] 第二TFT T2响应于第二扫描信号SCAN2导通或截止。当第二TFT T2导通时,初始化电压(Vinit)供给线与第二节点N2连接,第二节点N2与驱动TFT DT的源极连接。第二TFT T2在初始化时段t1中将从Vinit供给线提供的初始化电压Vinit提供至第二节点N2。

[0050] 第三TFT T3响应于发光信号EM导通或截止。当第三TFT T3导通时,高电位电压(VDD)供给线与驱动TFT DT的漏极连接。在采样时段t2和发光时段t5中,第三TFT T3将从VDD供给线提供的高电位电压VDD提供至驱动TFT DT的漏极。

[0051] 第一电容器C1设置在第一节点N1与第二节点N2之间,从而将第一节点N1和第二节点N2连接。第一电容器C1在采样时段t2中存储驱动TFT DT的阈值电压Vth。

[0052] 第二电容器C2设置在Vinit供给线与第二节点N2之间,从而将Vinit供给线与第二节点N2连接。第二电容器C2串联连接至第一电容器C1,并因而相对减小第一电容器C1的电容比。因而,第二电容器C2用于针对在编程时段t3中施加至第一节点N1的数据电压Vdata来说提高OLED的亮度。同时,如图4a中所示,第二电容器C2可设置在VDD供给线与第二节点N2之间,从而将VDD供给线与第二节点N2连接。可选择地,如图4b中所示,第二电容器C2可设置在VSS供给线与第二节点N2之间,从而将VSS供给线与第二节点N2连接。

[0053] 下文中,将参照图2和3描述根据本发明示例性实施方式的每个像素(P)的驱动方法。

[0054] 首先,在初始化时段t1(例如没有第二初始化时段t12)中,第一TFT T1和第二TFT T2在第一初始化时段t11中导通。然后,基准电压Vref经由第一TFT T1提供至第一节点N1,并且初始化电压Vinit提供至第二节点N2。结果,像素(P)被初始化。初始化时段t1是指第三

TFT T3导通之前的时段,并且在时段中,第二TFT T2截止。

[0055] 随后,在采样时段 t_2 中,第一TFT T1和第三TFT T3导通。然后,第一节点N1维持基准电压 V_{ref} 。当驱动TFT DT的漏极浮置时,高电位电压VDD施加至驱动TFT DT的漏极。同时,电流从驱动TFT DT的漏极流向源极。当驱动TFT DT的源极电压等于“ $V_{ref}-V_{th}$ ”时,驱动TFT DT截止。在此,“ V_{th} ”代表驱动TFT DT的阈值电压。在该时段中,第三TFT T3导通。

[0056] 之后,在编程时段 t_3 中,第三TFT T3截止并且第一TFT T1维持导通状态。然后,数据电压 V_{data} 经由导通状态的第一TFT T1提供至第一节点N1。

[0057] 结果,根据第一电容器C1和第二电容器C2的串联连接,由于电压分布导致的耦合现象,第二节点N2的电压变为“ $V_{ref}-V_{th}+C'(V_{data}-V_{ref})$ ”。在此,“C'”代表“ $C_1/(C_1+C_2+Co_{led})$ ”。“ Co_{led} ”代表OLED的电容。根据本发明,因为设置与第一电容器C1串联连接的第二电容器C2,所以第一电容器C1的电容比相对减小。因此,针对在编程时段 t_3 中施加至第一节点N1的数据电压 V_{data} ,可提高OLED的亮度。

[0058] 然后,在保持时段 t_4 中,没有TFT导通。就是说,第一TFT T1截止并且第二TFT T2和第三TFT T3维持截止状态。结果,在编程时段 t_3 中写入到像素(P)中的数据电压 V_{data} 和阈值电压被保持。就是说,保持时段 t_4 是指编程时段 t_3 之后且发光时段 t_5 之前的时段。

[0059] 随后,在发光时段 t_5 中,第三TFT T3导通。然后,高电位电压VDD经由第三TFT T3施加至驱动TFT DT的漏极。结果,驱动TFT DT给OLED提供驱动电流。在这种情形中,从驱动TFT DT提供至OLED的驱动电流由表达式“ $K(V_{data}-V_{ref}-C'(V_{data}-V_{ref}))^2$ ”表示。参照该表达式,能够看出OLED的驱动电流不受驱动TFT DT的阈值电压 V_{th} 和高电位电压VDD影响。因此,可通过补偿每个像素(P)中的驱动TFT特性偏差和高电位电压VDD的压降来减小像素(P)之间的亮度偏差。同时,根据本发明,可通过在发光时段 t_5 的起点处调整发光信号EM从低状态转变为高状态的上升时间来补偿驱动TFT DT之间的迁移率偏差。

[0060] 本发明的发明人发现在通过现有技术的方法驱动像素(P)时产生的亮度降低是由相邻像素(P)的阳极之间的漏电流导致的。这将参照图5a、图5b、图6a和图6b更详细地描述。

[0061] 图5a是图解在OLED显示装置的显示面板中的一帧实现黑色图像并且下一帧实现白色图像时,从与第N行单位像素相邻的像素行(例如,第N-2、第N-1、第N+1和第N+2行单位像素)引入到与第N栅极线对应的第N行单位像素的漏电流的流入方向的示意图。

[0062] 图5b是图解在OLED显示装置的显示面板中的一帧实现黑色图像并且下一帧实现白色图像时,与第N栅极线对应的第N行单位像素中的 V_{gs} 值的模拟结果的图表。

[0063] 图6a是图解在OLED显示装置的显示面板中的一帧实现白色图像并且下一帧也实现白色图像时,从与第N行单位像素相邻的像素行(例如,第N-2、第N-1、第N+1和第N+2行单位像素)引入到与第N栅极线对应的第N行单位像素的漏电流的流入方向的示意图。

[0064] 图6b是图解在OLED显示装置的显示面板中的一帧实现白色图像并且下一帧也实现白色图像时,与第N栅极线对应的第N行单位像素中的 V_{gs} 值的模拟结果的图表。

[0065] 第N行单位像素与相邻的像素行(例如,第N-1行单位像素和第N+1行单位像素以及它们随后的相邻像素行)共享有机发光层中的作为所谓公共层的空穴注入层和空穴传输层。

[0066] 同时,在向第N行单位像素写入数据的同时,第N行单位像素之前的行单位像素(例如,第N-1和第N-2行单位像素)显示与在相应帧上希望显示的数据对应的图像,并且第N行

单位像素之后的行单位像素(例如,第N+1和第N+2行单位像素)显示与在前一帧上希望显示的数据对应的图像。图5a和图6a图解了在OLED显示装置的显示面板中向第N行单位像素写入数据以发光的情形中,从与第N行单位像素相邻的像素行(例如,第N-2、第N-1、第N+1和第N+2行单位像素)引入到第N行单位像素的漏电流的流入方向。图5a对应于显示面板中的一帧实现黑色图像并且下一帧实现白色图像的情形,图6a对应于一帧实现白色图像并且下一帧也实现白色图像的情形。

[0067] 在向第N行单位像素写入数据的同时,第N行单位像素的阳极电压被降低至等于或小于阴极电压,以便不使电流流到OLED。在这种情形中,与施加至第N行单位像素的阳极的电压相比,施加至相邻像素行的阳极的电压相对较高。因此,在第N行单位像素的阳极与相邻像素行的阳极之间产生电压差。

[0068] 更具体地说,参照图5a,如果显示面板的一帧实现黑色图像并且下一帧实现白色图像,则第N+1行单位像素实现帧的黑色状态(即,非发光状态),因而阳极电压较低。然而,第N-1行单位像素实现下一帧的白色图状态(即,通常具有300尼特亮度的发光状态),因而阳极电压相对高于第N+1行单位像素的阳极电压。因此,施加至第N行单位像素的阳极的电压与施加至第N+1行单位像素的阳极的电压之间的差别不大。因而,以较小的量流动漏电流,而施加至第N行单位像素的阳极的电压与施加至第N-1行单位像素的阳极的电压之间的差别相对非常大,因而,以较大的量流动漏电流。换句话说,大量的漏电流经由有机发光层的公共层从第N-1行单位像素的高电位阳极引入到第N行单位像素的低电位阳极。参照图5b,能够看出在第N行单位像素的编程时段 t_3 中,第二节点的电压值不是恒定的,而是表现出稍微增加。作为驱动TFT DT的第一节点(栅极节点)与第二节点(源极节点)之间的电压差的 V_{gs} 为3.31V。

[0069] 同时,参照图6a,如果显示面板的一帧实现白色图像并且下一帧也实现白色图像,则第N+1行单位像素和第N-1行单位像素处于白色状态,因而第N+1行单位像素的阳极电压和第N-1行单位像素的阳极电压较高。因此,施加至第N行单位像素的阳极的电压与施加至第N-1行单位像素的阳极的电压之间的差别较大,并且施加至第N行单位像素的阳极的电压与施加至第N+1行单位像素的阳极的电压之间的差别也非常大。因而,大量的漏电流经由有机发光层的公共层从第N-1行单位像素和第N+1行单位像素的高电位阳极引入到第N行单位像素的低电位阳极(即,在正方向上引入)。参照图6b,能够看出在第N行单位像素的编程时段 t_3 中,第二节点的电压值不是恒定的,而是表现出稍微增加。在这种情形中, V_{gs} 为3.12V。

[0070] 通过比较图5b和图6b,显示面板的一帧实现白色图像并且下一帧也实现白色图像的情形中的 V_{gs} (例如,3.12V)低于显示面板的一帧实现黑色图像并且下一帧实现白色图像的情形中的 V_{gs} (例如,3.31V)。就是说,能够看出与显示面板的一帧实现黑色图像(即,非发光状态)并且下一帧实现白色图像(即,通常具有300亮度的发光状态)的情形相比,漏电流的影响在显示面板的一帧实现白色图像并且下一帧也实现白色图像的情形中更大。结果,能够看出在向第N行单位像素写入数据的同时,当与第N行单位像素相邻的像素行处于发光状态时,由于相邻像素行的阳极电压增加,所以漏电流的影响增大。

[0071] 同时,在描述图5a和图6a时,为了解释方便而仅描述了与第N行单位像素最相邻的第N-1行单位像素和第N+1行单位像素的影响。然而,实际上,本发明不限于此。第N-2行单位像素和第N+2行单位像素或者第N-3行单位像素和第N+3行单位像素也具有影响。换句话说,

随着像素行更邻近第N行单位像素,像素行对第N行单位像素具有更大的影响;随着像素行不怎么邻近第N行单位像素,像素行对第N行单位像素具有更小的影响。

[0072] 下面的内容关于当在相邻像素行的阳极之间存在电压差时漏电流流动的原因。第N行单位像素与相邻的像素行(例如,第N-1行单位像素和第N+1行单位像素以及它们随后的相邻像素行)共享有机发光层中的作为所谓公共层的空穴注入层和空穴传输层。然而,有机发光层的空穴注入层和空穴传输层与OLED的阳极连接。因此,如果在第N行单位像素的阳极与相邻的像素行的阳极之间存在电压差,则电流流经所谓的公共层。

[0073] 随着公共层的电阻减小,漏电流的这种流动增大。此外,特别是当公共层被掺杂少量的杂质以便提高OLED的元件性能时,漏电流的流动增大。因为杂质具有导电性,所以随着杂质的掺杂浓度增加,公共层的电阻减小,因而产生更大量的漏电流。如果考虑到漏电流而降低掺杂浓度,则不可能提高OLED的元件性能。

[0074] 换句话说,为了使漏电流的流入最小化,可考虑增加电阻。然而,这种方法可劣化OLED的元件性能。

[0075] 因而,本发明的发明人构思了一种OLED显示装置的驱动方法,其在不对OLED元件的结构或像素驱动电路的结构进行任何修改的情况下通过操控像素驱动电路的驱动方法,简单地解决了漏电流问题。这将在下面详细描述。在此,本发明的构思(当第N行单位像素处于编程时段t3时,控制每个像素的阳极的电压以便使其他相邻行单位像素实现非发光状态)的应用不限于像素驱动电路的种类。

[0076] 图7、9、11和13是图解根据本发明的示例性实施方式,当OLED显示装置的显示面板中的与第N栅极线对应的第N行单位像素处于采样时段t2或编程时段t3时,与第N行单位像素相邻的像素行(例如,第N-2、第N-1、第N+1和第N+2行单位像素)处于发光状态的示意图。

[0077] 分别对应于图7、9、11和13的图8a、8b、10a、10b、12a、12b、14a和14b是图解根据本发明示例性实施方式的OLED显示装置的显示面板中的与第N栅极线对应的第N行单位像素以及与第N行单位像素相邻的像素行(例如,第N-2、第N-1、第N+1和第N+2行单位像素)的驱动方法的驱动波形图。

[0078] 在OLED显示装置的显示面板中的与第N栅极线对应的第N行单位像素从一帧行进至下一帧的时间,如果第N行单位像素在采样时段t2中或在编程时段t3中被驱动,则给第二节点施加比施加至OLED的阴极的电压低的电压。就是说,给第N行单位像素中的OLED的阳极施加低于阴极电压的电压。因此,第N行单位像素在采样时段t2中或在编程时段t3中处于非发光状态。在这种情形中,相邻像素行被设为处于非发光状态,因而从相邻像素行(或相邻行单位像素)引入到第N行单位像素的漏电流被最小化。更具体地说,当第N行单位像素处于采样时段t2或编程时段t3时,相邻像素行的阳极电压被设为等于或小于第N行单位像素的阳极电压,以便抑制电压差。因而,从相邻像素行引入到第N行单位像素的漏电流被最小化。根据此方法,例如,当第N行单位像素处于采样时段t2或编程时段t3时,(1)第N-1行单位像素处于保持时段t4,(2)第N+1行单位像素处于第一初始化时段t11和第二初始化时段t12中的任意一个,或者处于第一初始化时段t11和第二初始化时段t12。

[0079] 图7图解了第N行单位像素处于采样时段t2或编程时段t3,其相邻像素行之中的第N-1行单位像素和第N+1行单位像素处于非发光状态的情形。在此,虚线箭头表示漏电流的流入路径。尽管图7图解了由六个像素构成的一行以及包括第N行和与第N行最相邻的前面

两行和后面两行的五行,但很显然此图示仅是为了便于解释,行和列的构造不限于此。

[0080] 更具体地说,当第N行单位像素处于采样时段t2或编程时段t3时,(1)第N-1行单位像素处于保持时段t4,(2)第N+1行单位像素处于第一初始化时段t11和第二初始化时段t12中的任意一个,或者处于第一初始化时段t11和第二初始化时段t12。

[0081] 图8a和图8b是图解第N行单位像素以及与第N行单位像素相邻的像素行(例如,第N-2、第N-1、第N+1和第N+2行单位像素)的驱动方法的驱动波形图。图8a和图8b是当像素(P)采用图3中所示的4T2C结构作为像素驱动电路时用于驱动图7中所示的显示面板的驱动波形图。这仅仅是示例。图7中所示的根据本发明示例性实施方式的驱动方法还能够应用于驱动图7中所示的显示面板并且如参照图2所述在初始化时段t1、采样时段t2、编程时段t3、保持时段t4和发光时段t5中操作的任何其他结构的像素驱动电路。

[0082] 参照图8a,可控制驱动时序,使得当第N行单位像素处于采样时段t2或编程时段t3时,第N-1行单位像素处于保持时段t4并且第N+1行单位像素处于第二初始化时段t12。

[0083] 在此,其中驱动TFT DT的第一节点N1与第二节点N2之间的电压差比驱动TFT DT的阈值电压高的第一初始化时段t11对应于下述时段:从配置成允许第一扫描信号SCAN1流动的TFT和配置成允许第二扫描信号SCAN2流动的TFT同时导通时一直到配置成允许EM信号EM流动的TFT导通之前。在这种情形中,配置成允许第二扫描信号SCAN2流动的TFT可在配置成允许EM信号EM流动的TFT导通之前截止或者可在配置成允许EM信号EM流动的TFT导通的同时截止。

[0084] 此外,其中OLED的阳极与阴极之间的电压比OLED阈值驱动电压低第二初始化时段t12对应于下述时段:从配置成允许第二扫描信号SCAN2流动的TFT导通时一直到配置成允许第一扫描信号SCAN1流动的TFT导通之前。第二初始化时段t12可在时间上比第一初始化时段t11更早出现,但在时间上不能比第一初始化时段t11更晚出现。就是说,可从第二初始化时段t12到第一初始化时段t11进行驱动,但不可能从第一初始化时段t11到第二初始化时段t12进行驱动。对于第一初始化时段t11和第二初始化时段t12的解释同样适用于图10、12和14。

[0085] 就是说,参照图8a,可控制驱动时序,使得在组成OLED显示装置的显示面板的每个像素(P)中第二初始化时段t12比第一初始化时段t11更早开始。

[0086] 参照图8b,可控制驱动时序,使得当第N行单位像素处于采样时段t2或编程时段t3时,第N-1行单位像素处于保持时段t4并且第N+1行单位像素处于第一初始化时段t11。换句话说,可控制驱动时序,使得组成OLED显示装置的显示面板的每个像素(P)经过第一初始化时段t11而不经第二初始化时段t12。

[0087] 如果组成OLED显示装置的显示面板的每个像素(P)经过发光时段t5与第一初始化时段t11之间的第二初始化时段t12,则在第一初始化时段t11之前已给像素中的驱动TFT DT的第二节点N2施加了比驱动TFT DT的阈值电压低的电压(例如,初始化电压Vinit)。与组成OLED显示装置的显示面板的每个像素(P)仅经过作为初始化时段t1的第一初始化时段t11的情形(1)相比,在像素(P)除了作为初始化时段t1的第一初始化时段t11之外还经过第二初始化时段t12的情形(2)中,其中阳极电压比施加至驱动TFT DT的电压低的时段增加了第二初始化时段t12。因而,可有效抑制漏电流流入第N行单位像素。

[0088] 如果像素(P)采用图3中所示的4T2C结构作为像素驱动电路,则第一初始化时段

t11和第二初始化时段t12在时间上不能完全重叠。然而,如果像素(P)采用其他结构的像素驱动电路,则第一初始化时段t11和第二初始化时段t12在时间上可完全重叠,即初始化时段t1可以是第一初始化时段t11或第二初始化时段t12。就是说,第一初始化时段t11和第二初始化时段t12可同时开始和结束。换句话说,可驱动每个像素(P),使得在每个像素(P)中的驱动TFT的栅极节点与源极节点之间的电压差高于驱动TFT的阈值电压的同时,OLED的阳极电压低于OLED驱动电压。

[0089] 然后,图9图解了当第N行单位像素处于采样时段t2或编程时段t3时,其相邻像素行之中的第N-1行单位像素、第N+1行单位像素和第N+2行单位像素处于非发光状态的情形。在此,虚线箭头表示漏电流的流入路径。尽管图9图解了由六个像素构成的一行以及包括第N行和与第N行最相邻的前面两行和后面两行的五行,但很显然此图示仅是为了便于解释,行和列的构造不限于此。

[0090] 更具体地说,当第N行单位像素处于采样时段t2或编程时段t3时,(1)第N-1行单位像素处于保持时段t4,(2)第N+1行单位像素和第N+2行单位像素处于第一初始化时段t11和第二初始化时段t12中的任意一个,或者处于第一初始化时段t11和第二初始化时段t12。

[0091] 图10a和图10b是图解第N行单位像素以及与第N行单位像素相邻的像素行(例如,第N-2、第N-1、第N+1和第N+2行单位像素)的驱动方法的驱动波形图。图10a和图10b是当像素(P)采用图3中所示的4T2C结构作为像素驱动电路时用于驱动图9中所示的显示面板的驱动波形图。就是说,这仅仅是示例,图9中所示的根据本发明示例性实施方式的驱动方法还能够应用于驱动图9中所示的显示面板并且如参照图2所述在第一初始化时段t11、第二初始化时段t12、初始化时段t1、采样时段t2、编程时段t3、保持时段t4和发光时段t5中操作的任何其他结构的像素驱动电路。

[0092] 参照图10a,可控制驱动时序,使得当第N行单位像素处于采样时段t2或编程时段t3时,第N-1行单位像素处于保持时段t4并且第N+1行单位像素和第N+2行单位像素全部处于第二初始化时段t12。

[0093] 就是说,可控制驱动时序,使得组成OLED显示装置的显示面板的每个像素(P)在两个水平时段2H上经过第二初始化时段t12。在此,水平时段1H是指在显示面板由M条栅极线GL构成以显示单个帧时通过将被分配用于显示单个帧的时段除以M而获得的时段。两个水平时段2H是水平时段1H的两倍。

[0094] 此外,参照图10a,可控制驱动时序,使得组成OLED显示装置的显示面板的第N行单位像素的第二初始化时段t12在写入第N-1行单位像素的采样时段t2之前开始。

[0095] 亦或,参照图10a,可控制驱动时序,使得在组成OLED显示装置的显示面板的每个像素(P)中第二初始化时段t12比第一初始化时段t11更早开始。然而,在任何情形中,第一初始化时段t11不会比第二初始化时段t12更早结束。

[0096] 参照图10b,可控制驱动时序,使得当第N行单位像素处于采样时段t2或编程时段t3时,第N-1行单位像素处于保持时段t4并且第N+1行单位像素和第N+2行单位像素全部处于第一初始化时段t11。

[0097] 就是说,参照图10b,可控制驱动时序,使得组成OLED显示装置的显示面板的每个像素(P)在两个水平时段2H上经过第一初始化时段t11。

[0098] 此外,参照图10b,可控制驱动时序,使得组成OLED显示装置的显示面板的第N行单

位像素的第一初始化时段 t_{11} 在写入第 $N-1$ 行单位像素的采样时段 t_2 之前开始。

[0099] 亦或,参照图10b,可控制驱动时序,使得组成OLED显示装置的显示面板的每个像素(P)仅经过第一初始化时段 t_{11} 。

[0100] 如果采用图3中所示的4T2C结构作为像素驱动电路,则第一初始化时段 t_{11} 和第二初始化时段 t_{12} 在时间上不能完全重叠。然而,如果采用其他结构的像素驱动电路,则第一初始化时段 t_{11} 和第二初始化时段 t_{12} 在时间上可完全重叠,即初始化时段 t_1 可以是第一初始化时段 t_{11} 或第二初始化时段 t_{12} 。就是说,第一初始化时段 t_{11} 和第二初始化时段 t_{12} 可同时开始和结束。换句话说,可驱动每个像素(P),使得在每个像素(P)中的驱动TFT的栅极节点与源极节点之间的电压差高于驱动TFT的阈值电压的同时,OLED的阳极电压低于OLED驱动电压。

[0101] 然后,图11图解了当第 N 行单位像素处于采样时段 t_2 或编程时段 t_3 时,其相邻像素行之中的第 $N-1$ 行单位像素、第 $N-2$ 行单位像素和第 $N+1$ 行单位像素处于非发光状态的情形。在此,虚线箭头表示漏电流的流入路径。尽管图11图解了由六个像素构成的一行以及包括第 N 行和与第 N 行最相邻的前面两行和后面两行的五行,但很显然此图示仅是为了便于解释,行和列的构造不限于此。

[0102] 更具体地说,当第 N 行单位像素处于采样时段 t_2 或编程时段 t_3 时,(1)第 $N-2$ 行单位像素和第 $N-1$ 行单位像素处于保持时段 t_4 , (2)第 $N+1$ 行单位像素处于第一初始化时段 t_{11} 和第二初始化时段 t_{12} 中的任意一个,或者处于第一初始化时段 t_{11} 和第二初始化时段 t_{12} 。

[0103] 图12a和图12b是图解第 N 行单位像素以及与第 N 行单位像素相邻的像素行(例如,第 $N-2$ 、第 $N-1$ 、第 $N+1$ 和第 $N+2$ 行单位像素)的驱动方法的驱动波形图。图12a和图12b是当像素(P)采用图3中所示的4T2C结构作为像素驱动电路时用于驱动图11中所示的显示面板的驱动波形图。就是说,这仅仅是示例,图11中所示的根据本发明示例性实施方式的驱动方法还能够应用于驱动图11中所示的显示面板并且如参照图2所述在第一初始化时段 t_{11} 、第二初始化时段 t_{12} 、初始化时段 t_1 、采样时段 t_2 、编程时段 t_3 、保持时段 t_4 和发光时段 t_5 中操作的任何其他结构的像素驱动电路。

[0104] 参照图12a,可控制驱动时序,使得当第 N 行单位像素处于采样时段 t_2 或编程时段 t_3 时,第 $N-2$ 行单位像素和第 $N-1$ 行单位像素处于保持时段 t_4 并且第 $N+1$ 行单位像素处于第二初始化时段 t_{12} 。

[0105] 就是说,参照图12a,可控制驱动时序,使得在组成OLED显示装置的显示面板的每个像素(P)中第二初始化时段 t_{12} 比第一初始化时段 t_{11} 更早开始。然而,在任何情形中,第一初始化时段 t_{11} 不会比第二初始化时段 t_{12} 更早结束。

[0106] 参照图12b,可控制驱动时序,使得当第 N 行单位像素处于采样时段 t_2 或编程时段 t_3 时,第 $N-2$ 行单位像素和第 $N-1$ 行单位像素处于保持时段 t_4 并且第 $N+1$ 行单位像素处于第一初始化时段 t_{11} 。

[0107] 就是说,参照图12b,可控制驱动时序,使得组成OLED显示装置的显示面板的每个像素(P)仅经过第一初始化时段 t_{11} 。

[0108] 如果像素(P)采用图3中所示的4T2C结构作为像素驱动电路,则第一初始化时段 t_{11} 和第二初始化时段 t_{12} 在时间上不能完全重叠,但如果像素(P)采用其他结构的像素驱动电路,则第一初始化时段 t_{11} 和第二初始化时段 t_{12} 在时间上可完全重叠,即初始化时段

t1可以是第一初始化时段t11或第二初始化时段t12。就是说,第一初始化时段t11和第二初始化时段t12可同时开始和结束。换句话说,可驱动每个像素(P),使得在每个像素(P)中的驱动TFT的栅极节点与源极节点之间的电压差高于驱动TFT的阈值电压的同时,OLED的阳极电压低于OLED驱动电压。

[0109] 然后,图13图解了当第N行单位像素处于采样时段t2或编程时段t3时,其相邻像素行之中的第N-1行单位像素、第N-2行单位像素、第N+1行单位像素和第N+2行单位像素处于非发光状态的情形。在此,虚线箭头表示漏电流的流入路径。尽管图13图解了由六个像素构成的一行以及包括第N行和与第N行最相邻的前面两行和后面两行的五行,但很显然此图示仅是为了便于解释,行和列的构造不限于此。

[0110] 更具体地说,当第N行单位像素处于采样时段t2或编程时段t3时,(1)第N-2行单位像素和第N-1行单位像素处于保持时段t4,(2)第N+1行单位像素和第N+2行单位像素处于第一初始化时段t11、第二初始化时段t12和初始化时段t1中的任意一个,或者处于第一初始化时段t11和第二初始化时段t12。

[0111] 图14a和图14b是图解第N行单位像素以及与第N行单位像素相邻的像素行(例如,第N-2、第N-1、第N+1和第N+2行单位像素)的驱动方法的驱动波形图。图14a和图14b是当像素(P)采用图3中所示的4T2C结构作为像素驱动电路时用于驱动图13中所示的显示面板的驱动波形图。就是说,这仅仅是示例,图13中所示的根据本发明示例性实施方式的驱动方法还能够应用于驱动图13中所示的显示面板并且如参照图2所述在第一初始化时段t11、第二初始化时段t12、初始化时段t1、采样时段t2、编程时段t3、保持时段t4和发光时段t5中操作的任何其他结构的像素驱动电路。

[0112] 参照图14a,可控制驱动时序,使得当第N行单位像素处于采样时段t2或编程时段t3时,第N-2行单位像素和第N-1行单位像素处于保持时段t4并且第N+1行单位像素和第N+2行单位像素处于第二初始化时段t12。

[0113] 就是说,参照图14a,可控制驱动时序,使得组成OLED显示装置的显示面板的每个像素(P)在两个水平时段2H上经过保持时段t4。

[0114] 此外,参照图14a,可控制驱动时序,使得在组成OLED显示装置的显示面板的每个像素(P)中第二初始化时段t12比第一初始化时段t11更早开始。然而,在任何情形中,第一初始化时段t11不会比第二初始化时段t12更早结束。

[0115] 此外,参照图14a,可控制驱动时序,使得组成OLED显示装置的显示面板的每个像素(P)在两个水平时段2H上经过第二初始化时段t12。

[0116] 参照图14b,可控制驱动时序,使得当第N行单位像素处于采样时段t2或编程时段t3时,第N-2行单位像素和第N-1行单位像素处于保持时段t4并且第N+1行单位像素和第N+2行单位像素处于第一初始化时段t11。

[0117] 就是说,参照图14b,可控制驱动时序,使得组成OLED显示装置的显示面板的每个像素在两个水平时段2H上经过保持时段t4。

[0118] 亦或,参照图14b,可控制驱动时序,使得组成OLED显示装置的显示面板的每个像素仅经过第一初始化时段t11。

[0119] 此外,参照图14b,可控制驱动时序,使得组成OLED显示装置的显示面板的每个像素在两个水平时段2H上经过第一初始化时段t11。

[0120] 如果采用图3中所示的4T2C结构作为像素驱动电路,则第一初始化时段t11和第二初始化时段t12在时间上不能完全重叠。然而,如果采用其他结构的像素驱动电路,则第一初始化时段t11和第二初始化时段t12在时间上可完全重叠,即初始化时段t1可以是第一初始化时段t11或第二初始化时段t12。就是说,第一初始化时段t11和第二初始化时段t12可同时开始和同时结束。换句话说,可驱动每个像素(P),使得在每个像素(P)中的驱动TFT的栅极节点与源极节点之间的电压差高于驱动TFT的阈值电压的同时,OLED的阳极电压低于OLED驱动电压。

[0121] 简言之,当组成OLED显示装置的显示面板的第N行单位像素处于采样时段t2或编程时段t3时,与第N行单位像素相邻的像素行被设为处于非发光状态。因而,相邻像素行的阳极电压被设为等于或小于第N行单位像素的阳极电压,使得从相邻像素行引入到第N行单位像素的漏电流被最小化。为此,控制驱动时序,使得当第N行单位像素处于采样时段t2或编程时段t3时,与第N行单位像素相邻的在前行单位像素(例如,第N-1、第N-2和第N-3行单位像素)中的至少一个处于保持时段t4,并且与第N行单位像素相邻的在后相邻行单位像素(例如,第N+1、第N+2和第N+3行单位像素)中的至少一个处于第一初始化时段t11或第二初始化时段t12中的任意一个,或者处于第一初始化时段t11和第二初始化时段t12。

[0122] 接下来,图15是比较通过现有技术的驱动方法(下文中称为“现有技术”)驱动根据图3的电路图进行配置的像素驱动电路的情形与按照图8a的驱动波形图,通过图7中所示的本发明的OLED显示装置的驱动方法(下文中称为“本发明”)驱动像素电路的情形下的I-V曲线的图表。

[0123] 从图15能够看出,当施加相同数据驱动电压时,与现有技术相比,在本发明中较高的电流流到OLED。在相同数据驱动电压的条件下,由于流到OLED的电流增加,所以亮度增加。这意味着与现有技术相比,在本发明中,即使当施加相对较低的数据驱动电压时,也能实现均等的亮度。因而,根据本发明,可增加数据驱动电压的裕度。

[0124] 接下来,图16是比较当包括根据图3的电路图进行配置的像素驱动电路的显示面板从实现黑色图像的状态开始时,应用本发明的驱动方法的情形与应用现有技术的驱动方法的情形下的响应特性的图表。然后,在第一帧实现白色图像,在第二帧实现白色图像,并且在第三帧实现白色图像。

[0125] 参照图16,能够看出在现有技术中,其中白色图像转变为白色图像的第二帧和第三帧的亮度低于其中黑色图像转变为白色图像的第一帧的亮度。就是说,显示相同图像的三个帧根据在其各自的先前帧中显示的图像而在亮度方面是不同的。然而,能够看出在本发明中,第一帧的亮度并未与第二帧和第三帧的亮度不同,而是具有均等的亮度。就是说,能够看出显示相同图像的三个帧具有恒定和稳定的亮度,而与在其各自的先前帧中显示的图像无关。

[0126] 在根据本发明示例性实施方式的OLED显示装置中,当第N行单位像素处于采样时段或编程时段时,与第N行单位像素相邻的在前行单位像素或后行单位像素中的至少一个行单位像素处于下述时段中的任意一个:保持时段,所述保持时段是从向所述至少一个行单位像素的每一个写入数据电压的完成之后到所述至少一个行单位像素的每一个发光之前的时段;第一初始化时段,其中所述至少一个行单位像素的每一个中包括的OLED的阳极的电压具有比OLED驱动电压低的值;和第二初始化时段,其中驱动元件的栅极节点与源

极节点之间的电压差具有比所述驱动元件的阈值电压高的值,所述驱动元件用于调节施加至所述至少一个行单位像素的每一个中包括的OLED的OLED驱动电压,或者所述至少一个行单位像素处于第一初始化时段和第二初始化时段。

[0127] 作为根据本发明示例性实施方式的OLED显示装置的另一特征,当第N行单位像素处于采样时段或编程时段时,与第N行单位像素相邻的在前行单位像素处于保持时段。

[0128] 作为根据本发明示例性实施方式的OLED显示装置的又一特征,当第N行单位像素处于采样时段或编程时段时,与第N行单位像素相邻的在后行单位像素处于第二初始化时段。

[0129] 作为根据本发明示例性实施方式的OLED显示装置的再一特征,在第N行单位像素中,第二初始化时段比第一初始化时段更早开始。

[0130] 作为根据本发明示例性实施方式的OLED显示装置的再一特征,在第N行单位像素中,第一初始化时段和第二初始化时段同时开始。

[0131] 作为根据本发明示例性实施方式的OLED显示装置的再一特征,当与第N行单位像素相邻的在前行单位像素处于采样时段时,在第N行单位像素中开始第一初始化时段或第二初始化时段。

[0132] 作为根据本发明示例性实施方式的OLED显示装置的再一特征,当第N-1或第N-2行单位像素处于采样时段时,在第N行单位像素中开始第一初始化时段或第二初始化时段。

[0133] 作为根据本发明示例性实施方式的OLED显示装置的再一特征,在第N行单位像素中,第一初始化时段和第二初始化时段同时结束。

[0134] 作为根据本发明示例性实施方式的OLED显示装置的再一特征,第N行单位像素的第一初始化时段或第二初始化时段在第N-1行单位像素的采样时段之前开始。

[0135] 作为根据本发明示例性实施方式的OLED显示装置的再一特征,第N行单位像素在两个水平时段2H上经过第一初始化时段 t_{11} ,在两个水平时段2H上经过第二初始化时段 t_{12} ,或在两个水平时段2H上经过保持时段 t_4 。

[0136] 作为根据本发明示例性实施方式的OLED显示装置的再一特征,当第N行单位像素处于采样时段或编程时段时,第N-1行单位像素和第N-2行单位像素处于保持时段。

[0137] 作为根据本发明示例性实施方式的OLED显示装置的再一特征,所述OLED是发光元件且多个像素的每一个包括驱动所述发光元件的像素驱动电路。所述像素驱动电路包括:与所述发光元件一起串联连接在高电位电压供给线与低电位电压供给线之间的所述驱动元件;第一开关元件,所述第一开关元件响应于第一扫描信号将数据线与所述第一节点连接,所述第一节点与所述驱动元件的栅极连接;第二开关元件,所述第二开关元件响应于第二扫描信号将初始化电压供给线与所述第二节点连接,所述第二节点与所述驱动元件的源极连接;第三开关元件,所述第三开关元件响应于发光信号将所述高电位电压供给线与所述驱动元件的漏极连接;和连接在所述第一节点与所述第二节点之间的第一电容器,所述像素驱动电路在被划分为初始化时段、采样时段、编程时段、保持时段、以及发光时段的时段中操作,在初始化时段中,当所述第三开关元件处于截止状态时,所述像素驱动电路导通所述第一开关元件和所述第二开关元件,以将所述第一节点和所述第二节点初始化;在采样时段中,所述像素驱动电路导通所述第一开关元件和所述第三开关元件,以感测所述驱动元件的阈值电压;在编程时段中,当所述第三开关元件处于截止状态时,所述像素驱动电路导通所述

第一开关元件,以向所述像素写入数据电压;保持时段是从向所述像素写入数据电压的完成之后到所述像素发光之前的时段;在发光时段中,所述像素驱动电路导通所述第三开关元件,以使所述驱动元件向所述发光元件提供驱动电流。

[0138] 作为根据本发明示例性实施方式的OLED显示装置的再一特征,所述初始化时段包括第一初始化时段或第二初始化时段。第一初始化时段是从所述第一开关元件和所述第二开关元件分别响应于第一扫描信号和第二扫描信号导通时一直到所述第三开关元件响应于发光信号导通之前的时段。第二初始化时段是在所述第一开关元件响应于所述第一扫描信号导通之前所述第二开关元件响应于所述第二扫描信号导通的时段。

[0139] 作为根据本发明示例性实施方式的OLED显示装置的再一特征,在第一初始化时段中,在所述第三开关元件响应于所述发光信号导通之前,所述第二开关元件响应于所述第二扫描信号截止。或者,当所述第三开关元件响应于所述发光信号导通时,所述第二开关元件响应于所述第二扫描信号截止。

[0140] 根据本发明示例性实施方式的OLED显示装置包括电路,所述电路控制第N行单位像素的电压和与第N行单位像素相邻的像素行的阳极的电压,以便将第N行单位像素和与第N行单位像素相邻的像素行之间的电压差最小化,以抑制由引入到第N行单位像素的漏电流导致的第N行单位像素的亮度的下降,并且所述电路配置成当第N行单位像素在OLED显示装置的驱动时序期间处于采样时段或编程时段时,将与第N行单位像素相邻的像素行的阳极的电压设定为等于或低于第N行单位像素的阳极的电压。

[0141] 作为根据本发明示例性实施方式的OLED显示装置的再一特征,在向像素写入数据电压的完成之后与在像素发光之前之间确保时间延迟,以使当第N行单位像素处于编程时段时,与第N行单位像素相邻的在前像素行中的至少一个处于非发光状态,所述电路对所述阳极的电压的控制由时序控制器支持,所述时序控制器从外部源接收图像数据和同步信号,通过多条数据线将所述图像数据和产生的数据控制信号输出至数据驱动器,并且通过多条栅极线将产生的栅极控制信号输出至栅极驱动器,因而在OLED显示装置的驱动时序期间在编程时段与发光时段之间增加保持时段。

[0142] 作为根据本发明示例性实施方式的OLED显示装置的再一特征,确保在像素发光之后施加在像素的OLED的阳极与阴极之间的电压低于像素的OLED的阈值驱动电压的时段,以使当第N行单位像素处于编程时段时,与第N行单位像素相邻的在后像素行中的至少一个处于非发光状态,所述电路对所述阳极的电压的控制由时序控制器支持,所述时序控制器从外部源接收图像数据和同步信号,通过多条数据线将所述图像数据和产生的数据控制信号输出至数据驱动器,并且通过多条栅极线将产生的栅极控制信号输出至栅极驱动器,因而在OLED显示装置的驱动时序期间将像素初始化的初始化时段包括第二初始化时段,第二初始化时段是在与数据线连接的第一开关元件响应于第一扫描信号导通之前,与初始化电压供给线连接的第二开关元件响应于第二扫描信号导通的时段。

[0143] 作为根据本发明示例性实施方式的OLED显示装置的再一特征,所述电路对所述阳极的电压的控制由栅极驱动器支持,所述栅极驱动器从时序控制器接收栅极控制信号,每个栅极控制信号包括通过多条栅极线输出至每个像素的第一扫描信号、第二扫描信号和发光信号。

[0144] 作为根据本发明示例性实施方式的OLED显示装置的再一特征,所述电路对所述阳

极的电压的控制由数据驱动器支持,所述数据驱动器从时序控制器接收图像数据和数据控制信号并且通过多条数据线将转换后的数据电压输出至每个像素。

[0145] 作为根据本发明示例性实施方式的OLED显示装置的再一特征,所述电路对所述阳极的电压的控制由包括多个像素的显示面板支持,分别设置在多条栅极线和多条数据线的交叉区域中的所述多个像素的每一个包括与OLED连接的像素驱动电路、栅极线、数据线、高电位电压供给线、低电位电压供给线和初始化电压供给线。

[0146] 本发明不限于上述示例性实施方式和附图,在不背离本发明的范围的情况下能够进行各种替换、修改和变化,这对于所属领域技术人员来说是显而易见的。

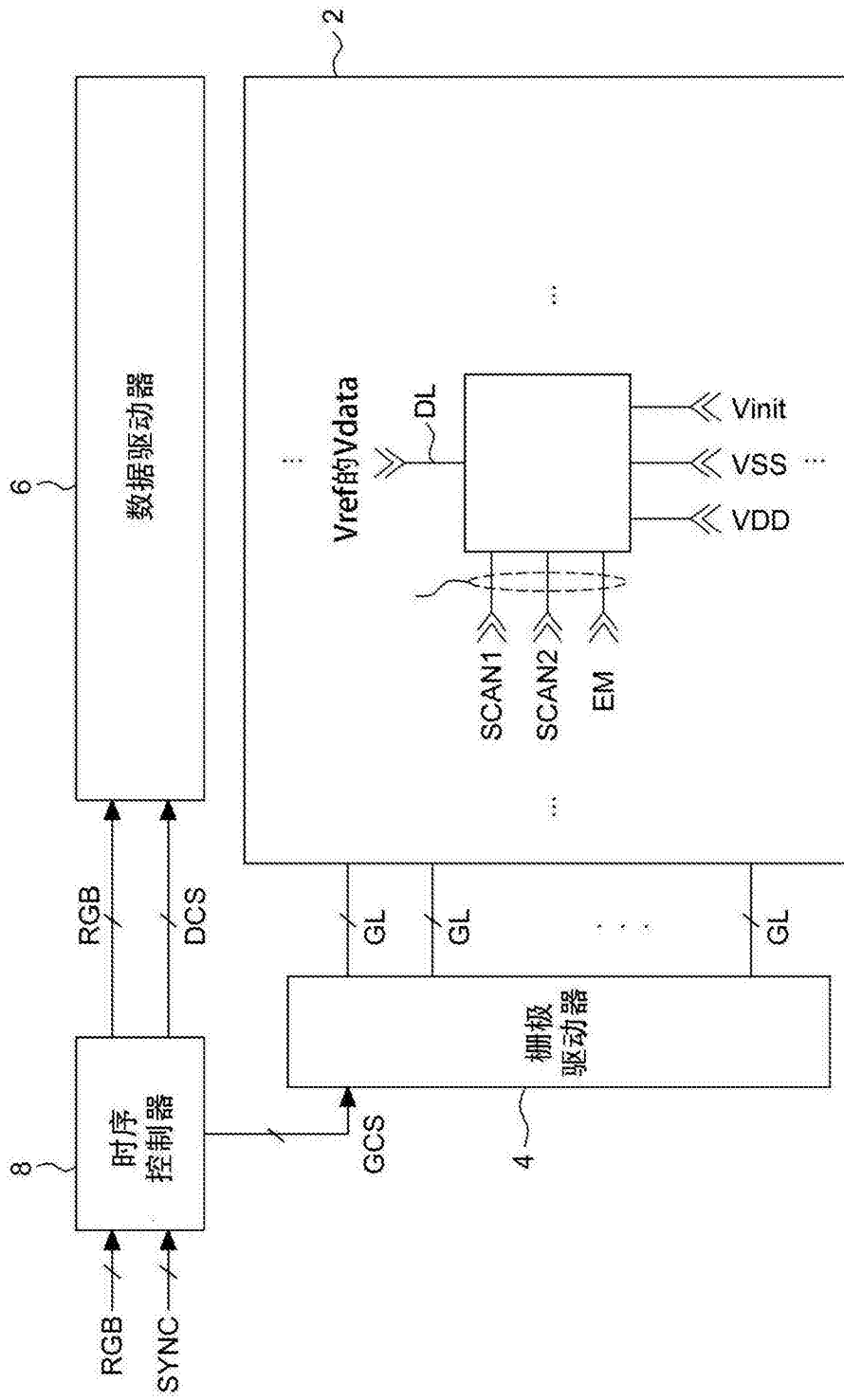


图1

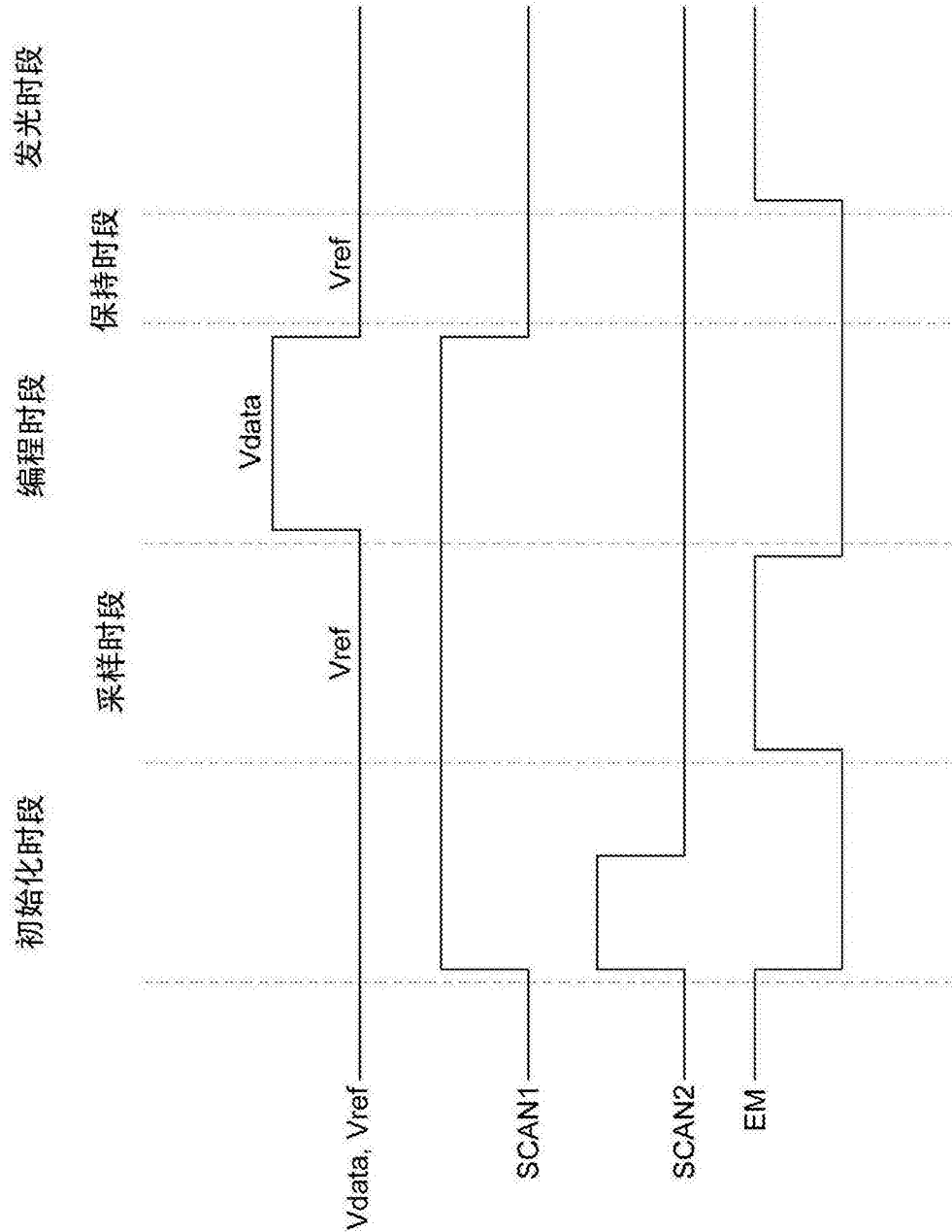


图2

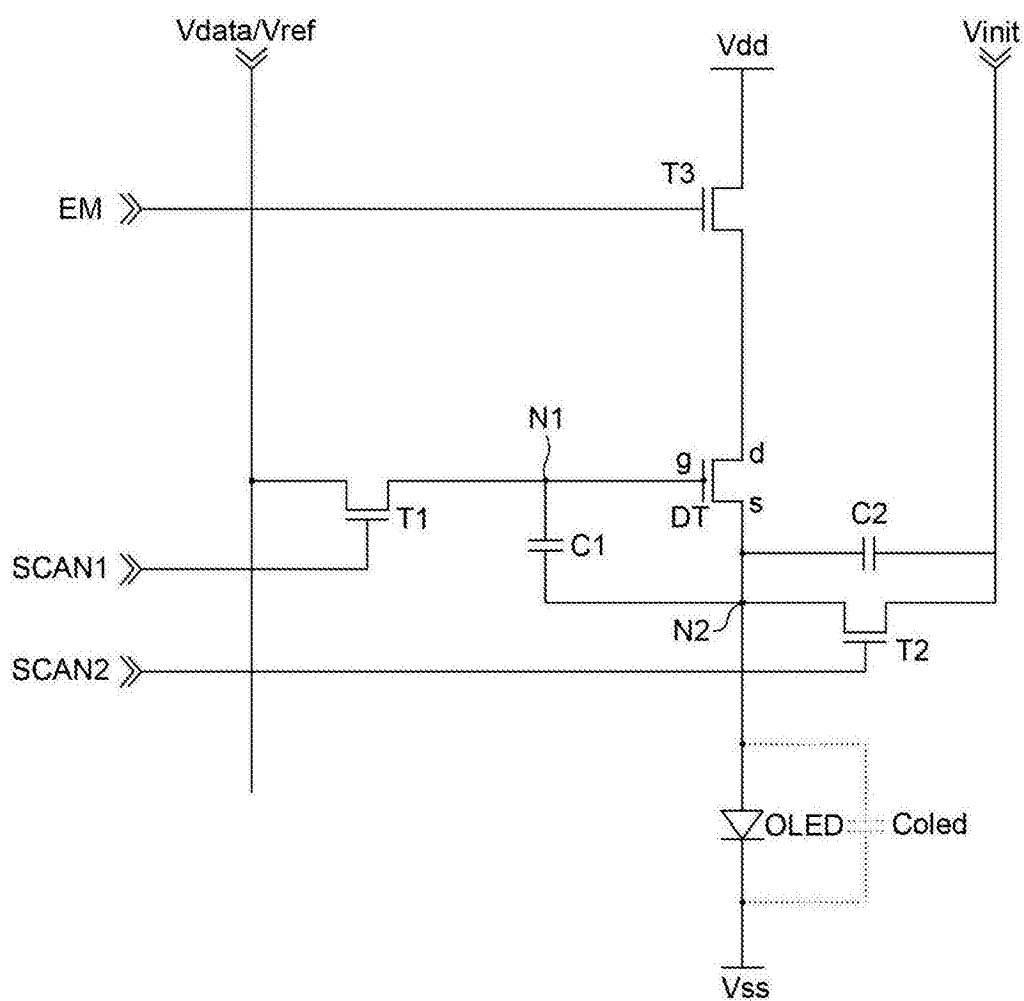


图3

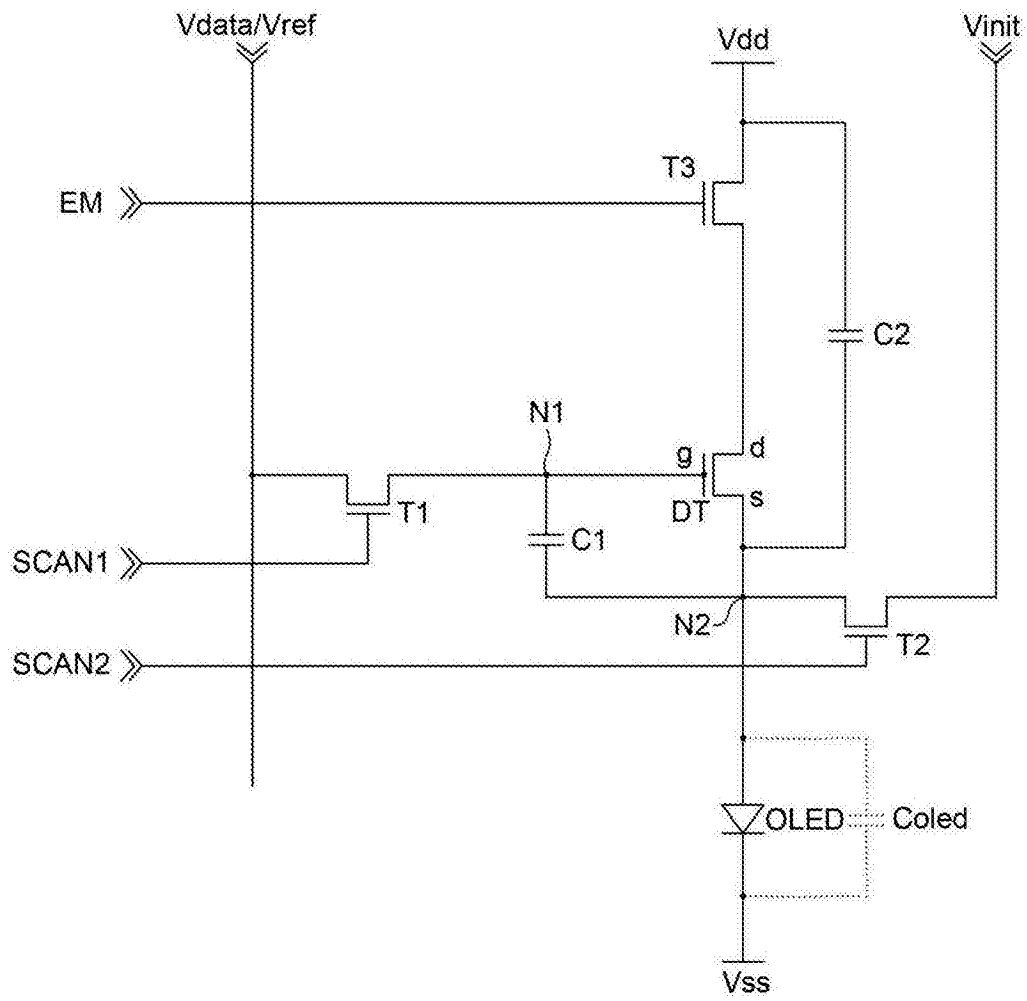


图4a

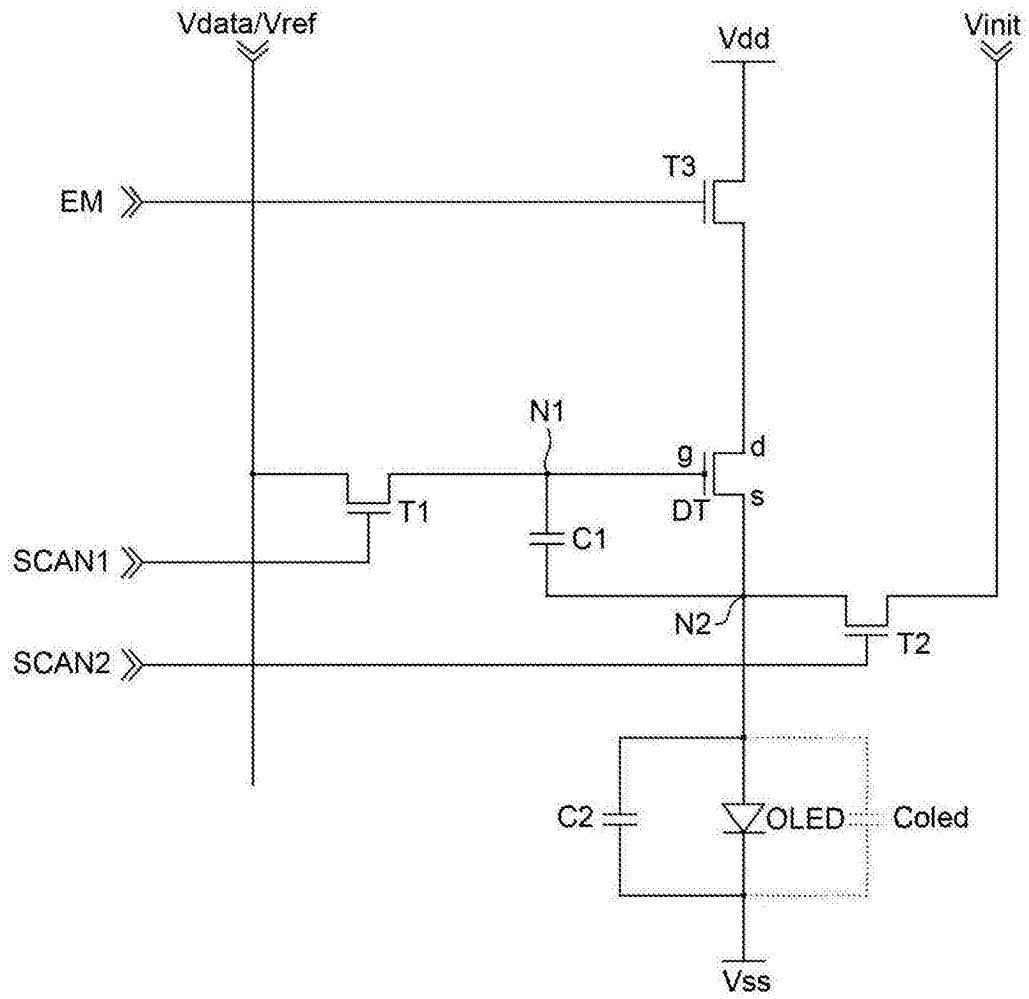


图4b

黑色 → 白色

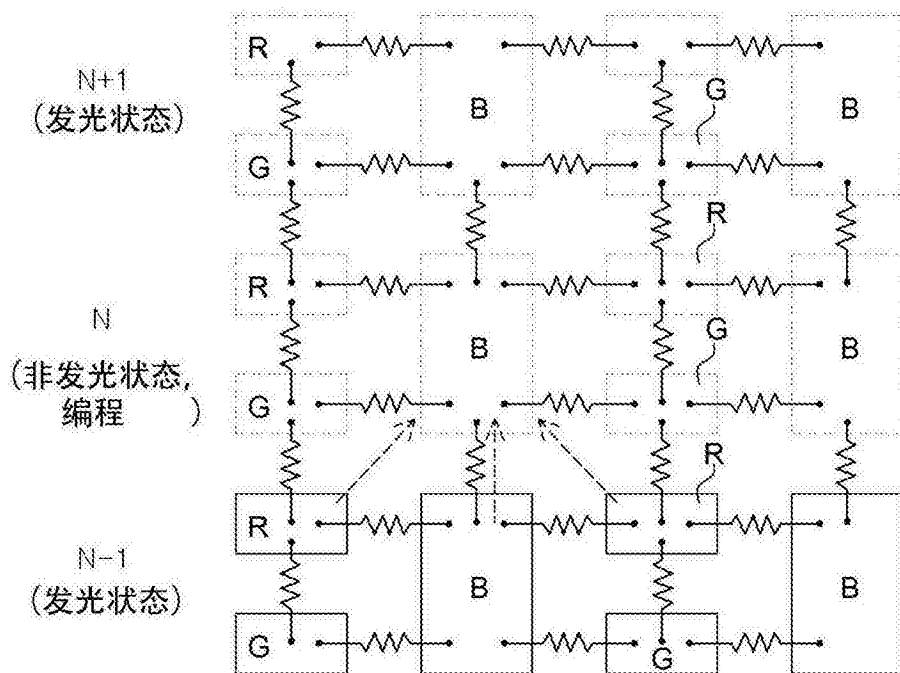


图5a

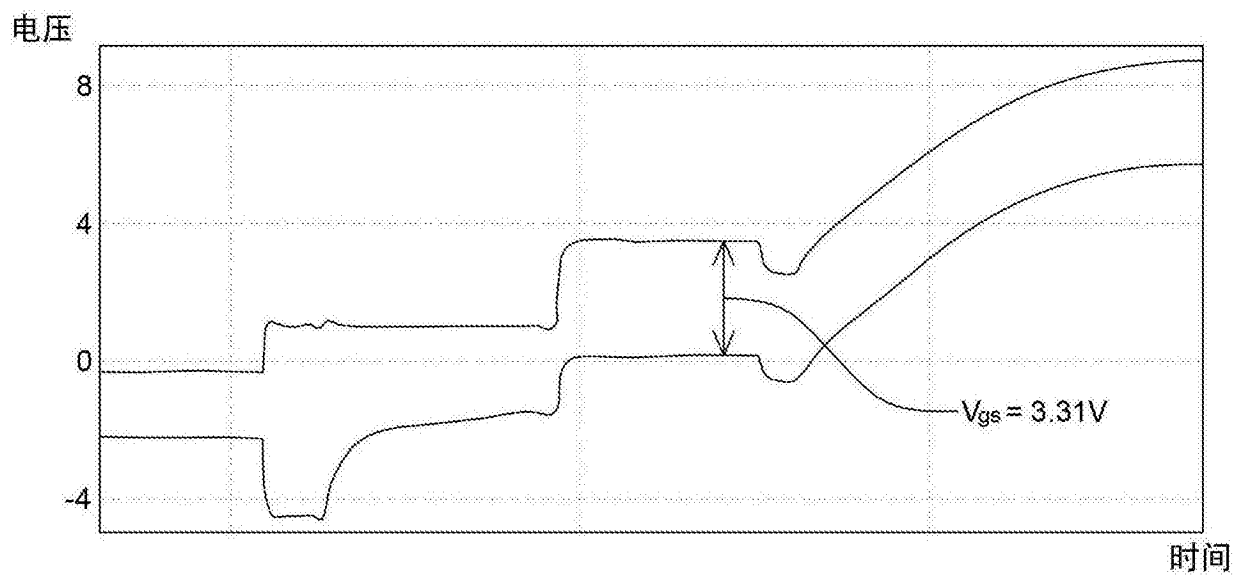


图5b

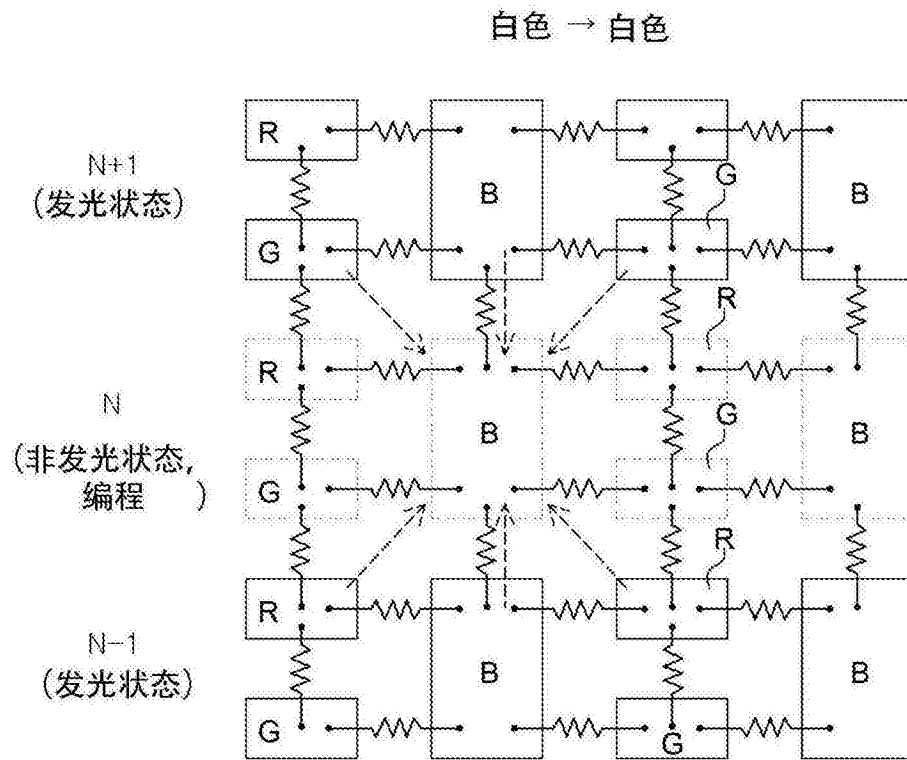


图6a

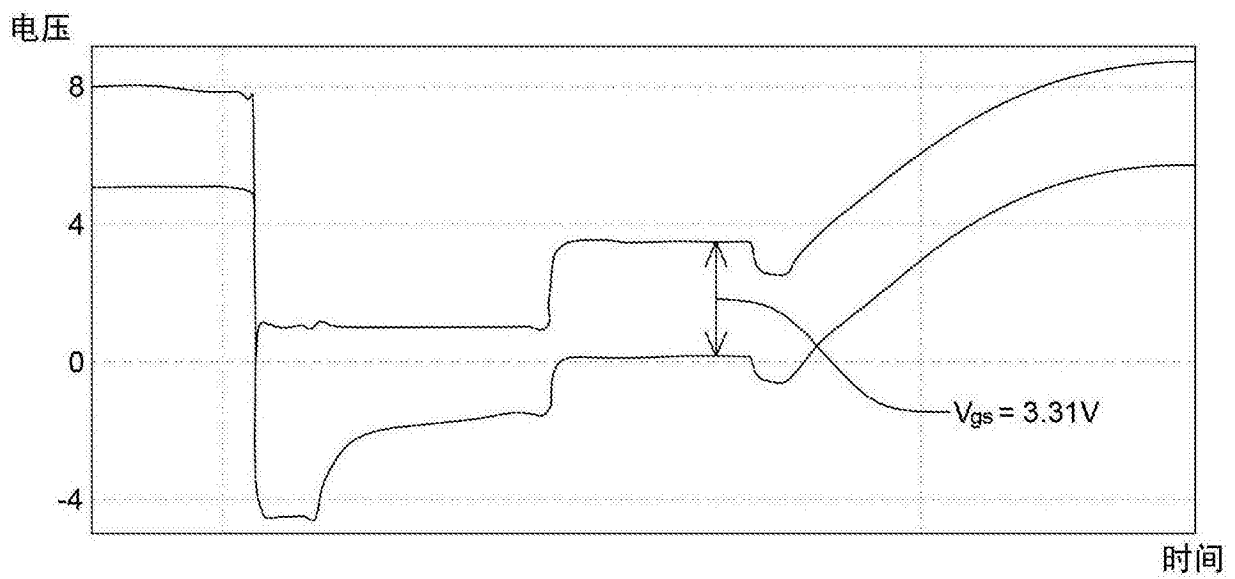


图6b

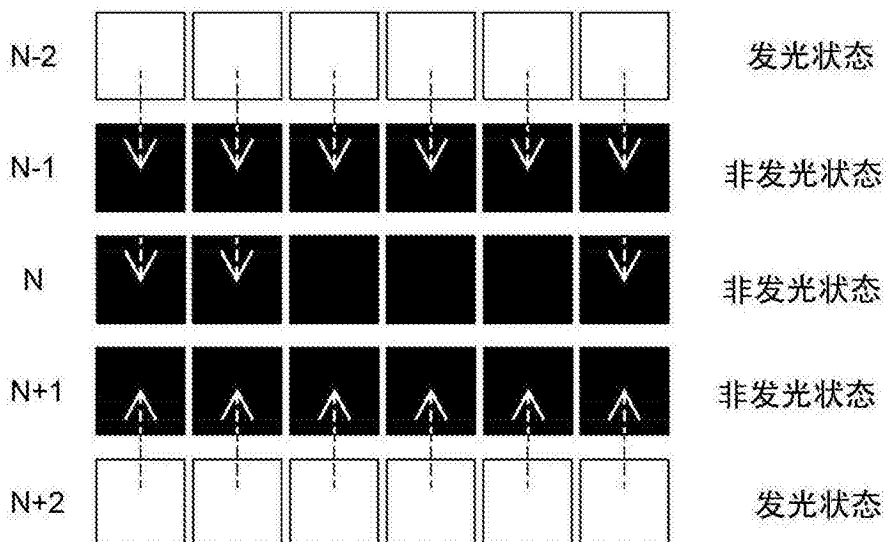


图7

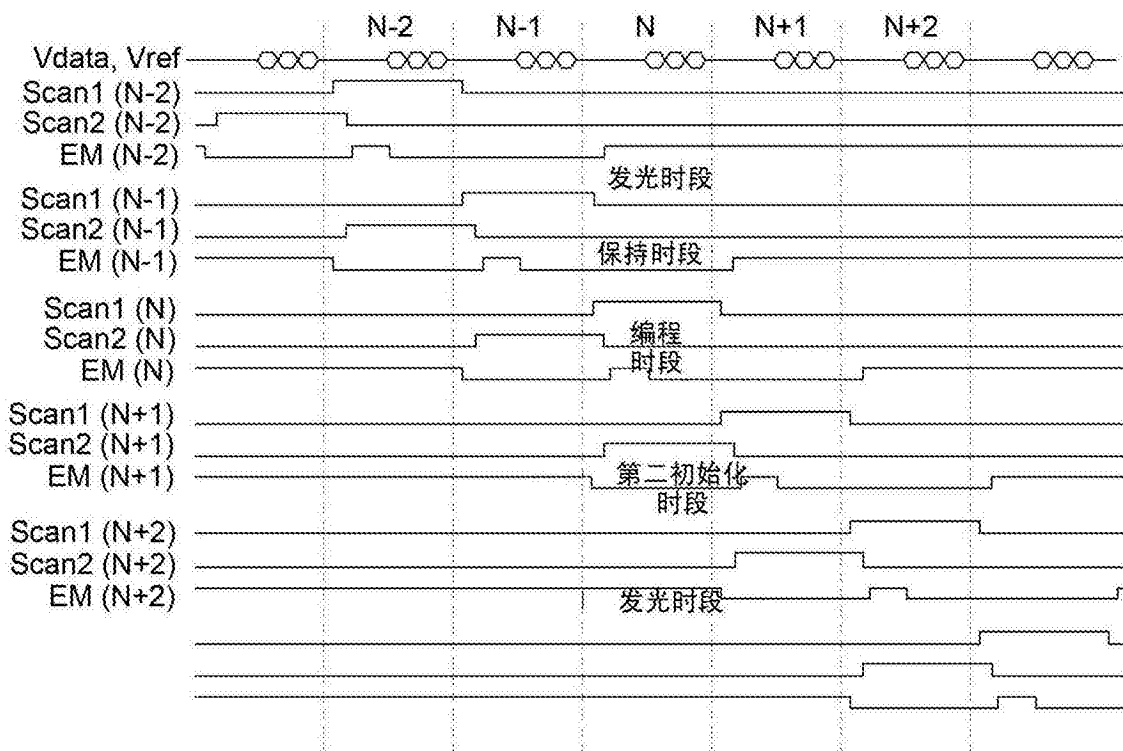


图8a

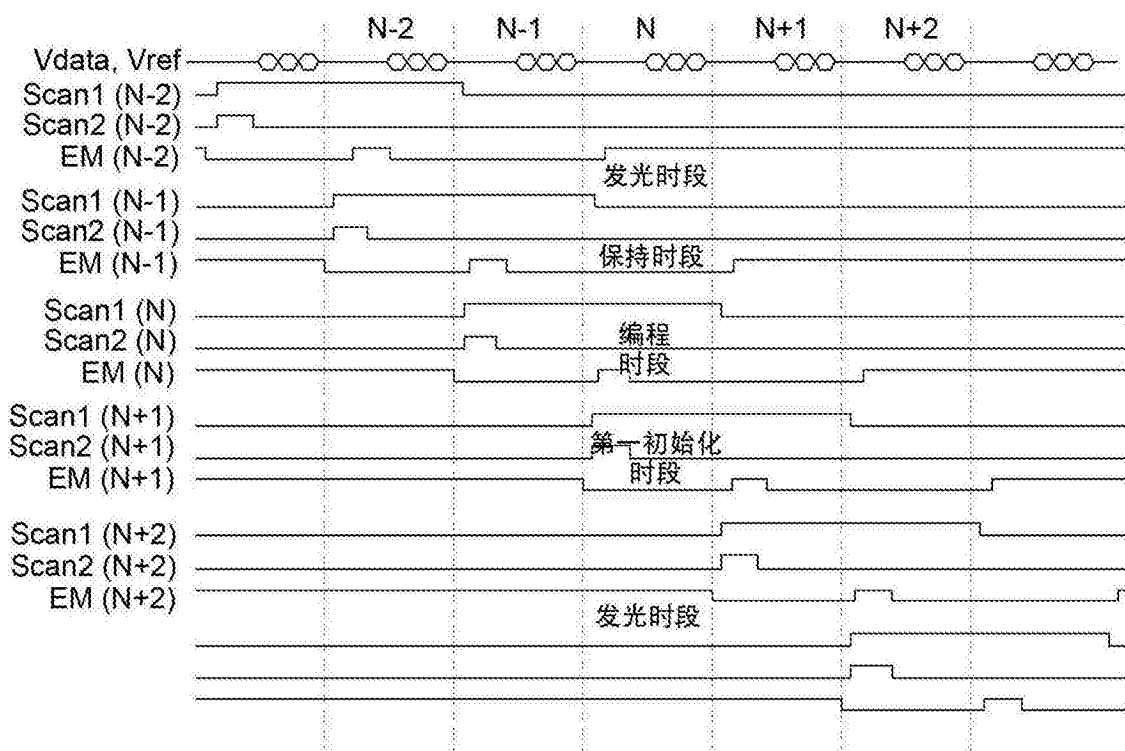


图8b

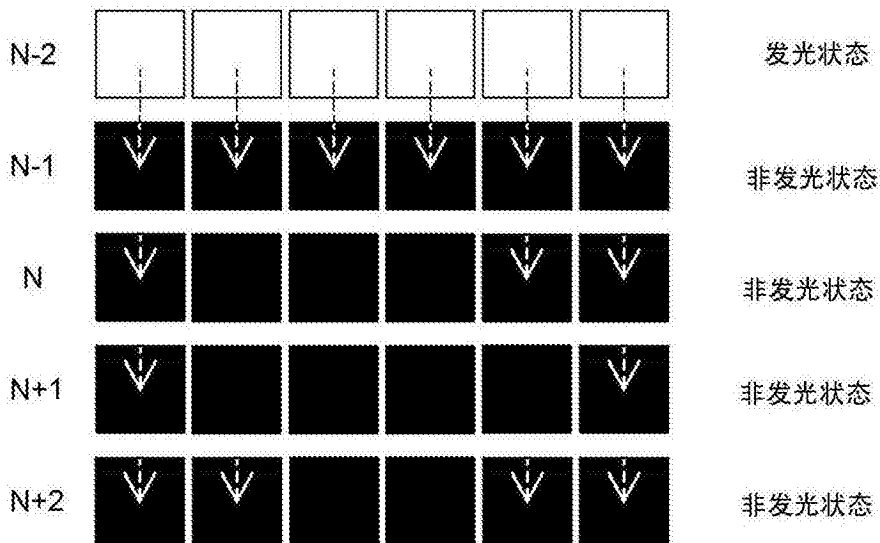


图9

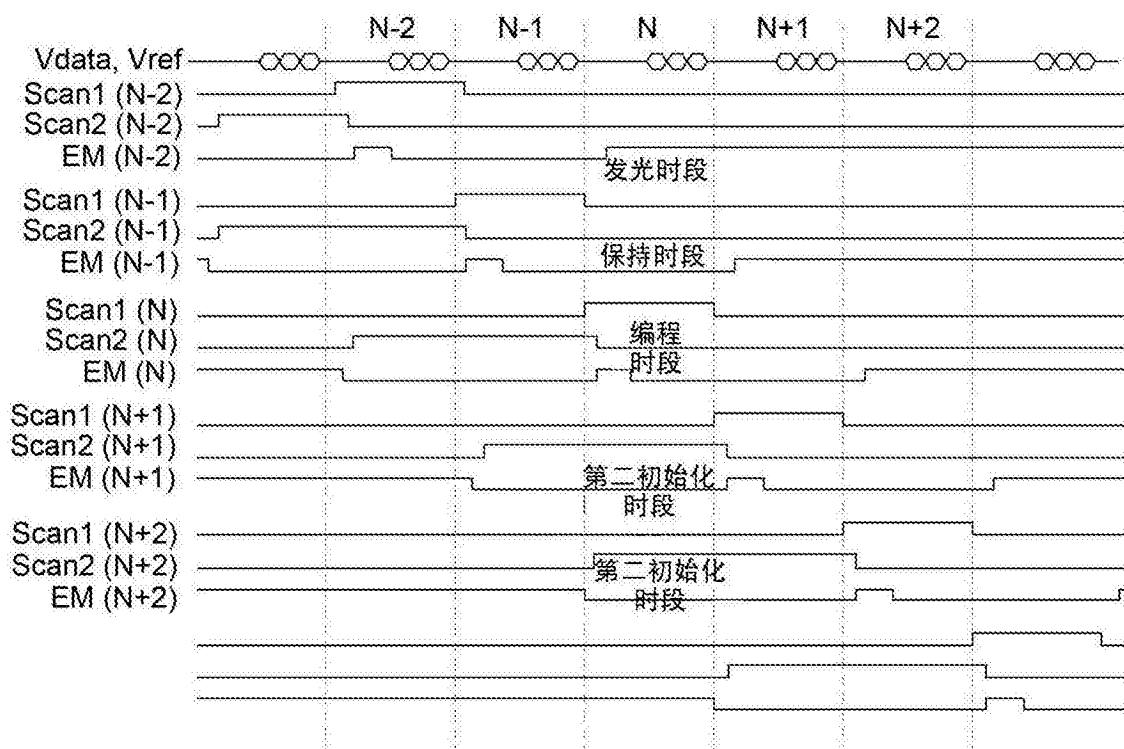


图10a

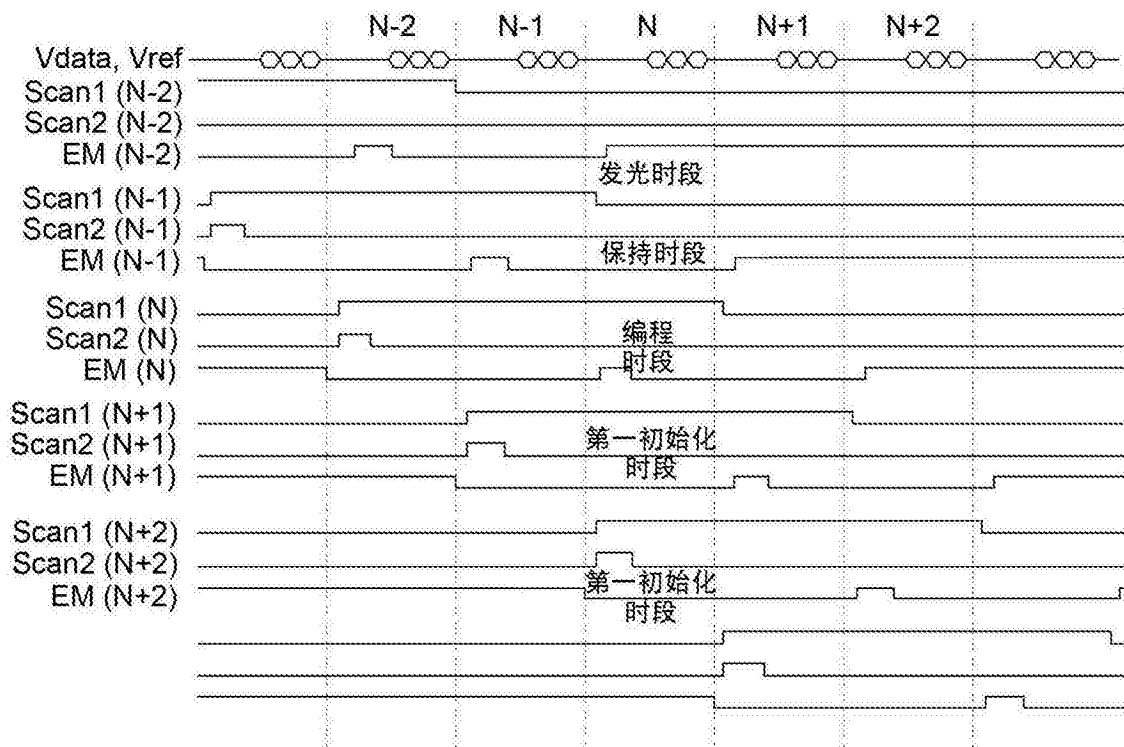


图10b

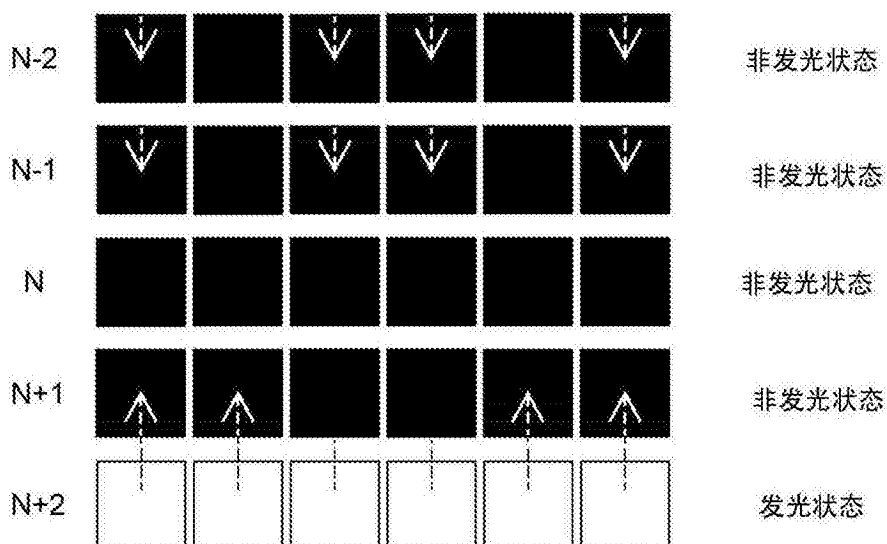


图11

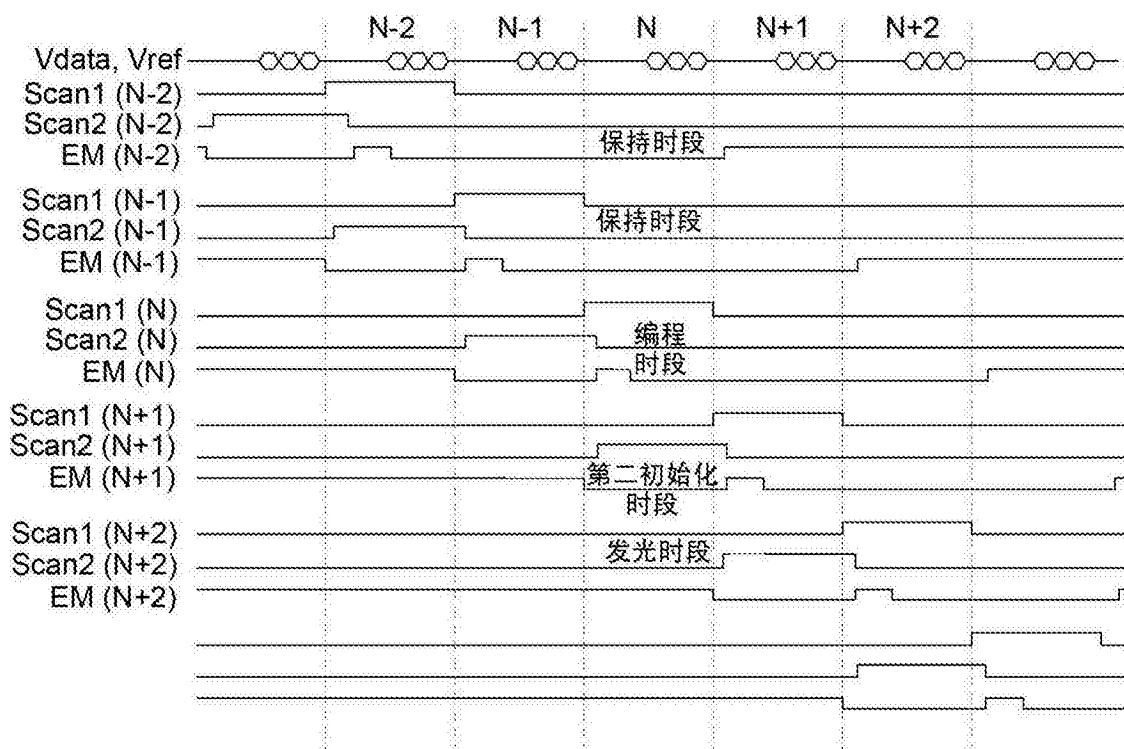


图12a

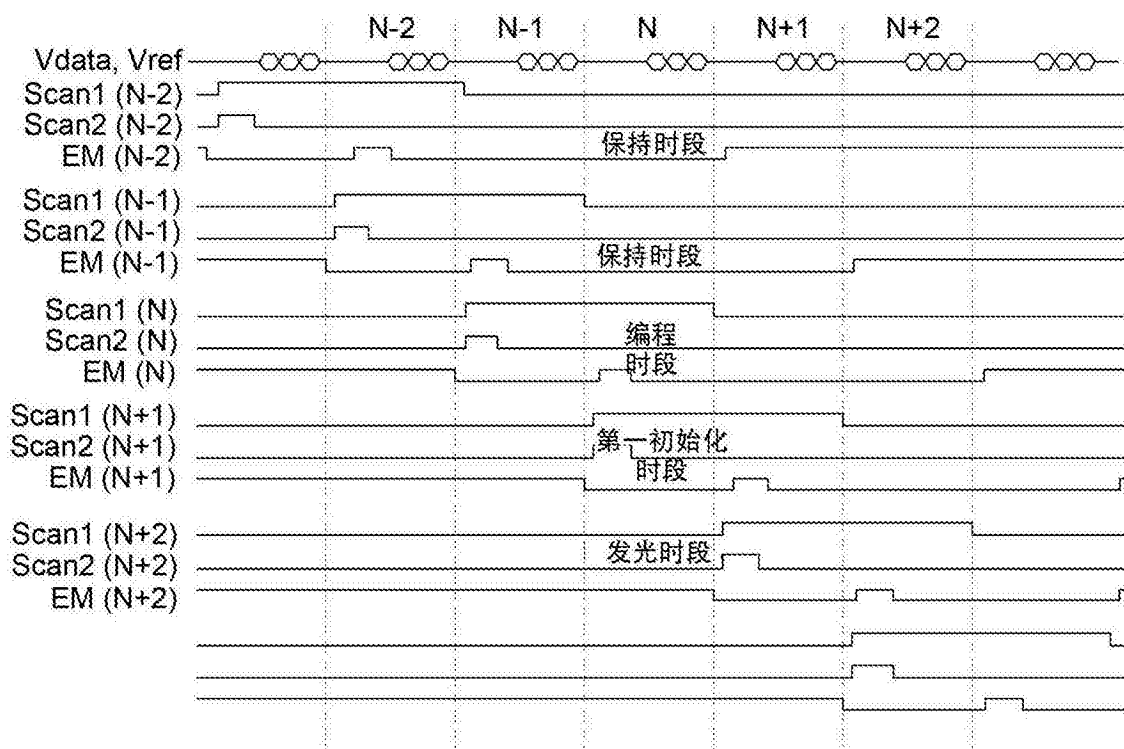


图12b

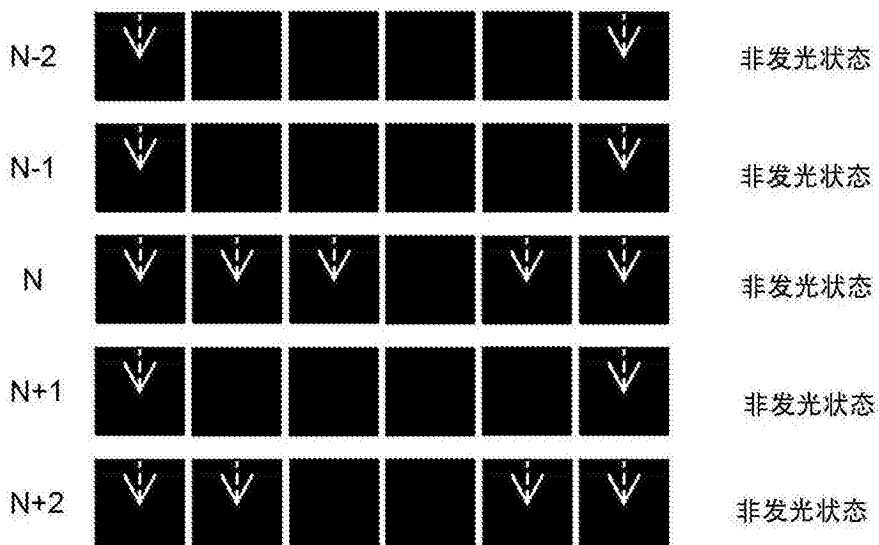


图13

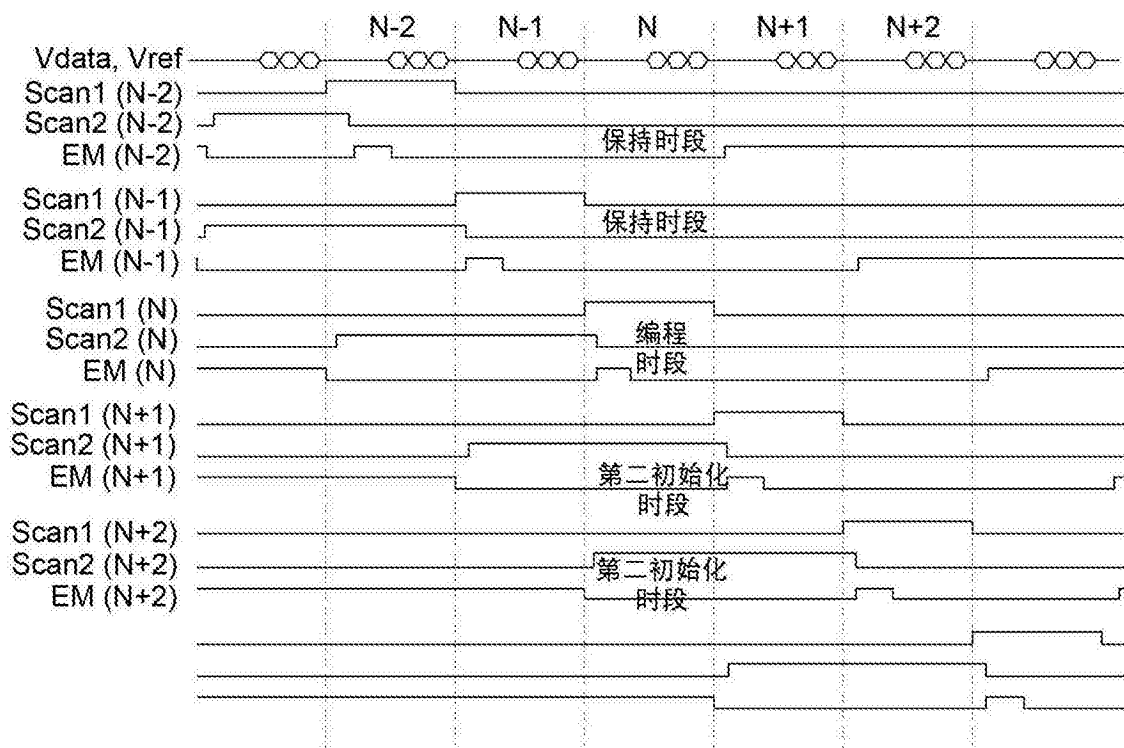


图14a

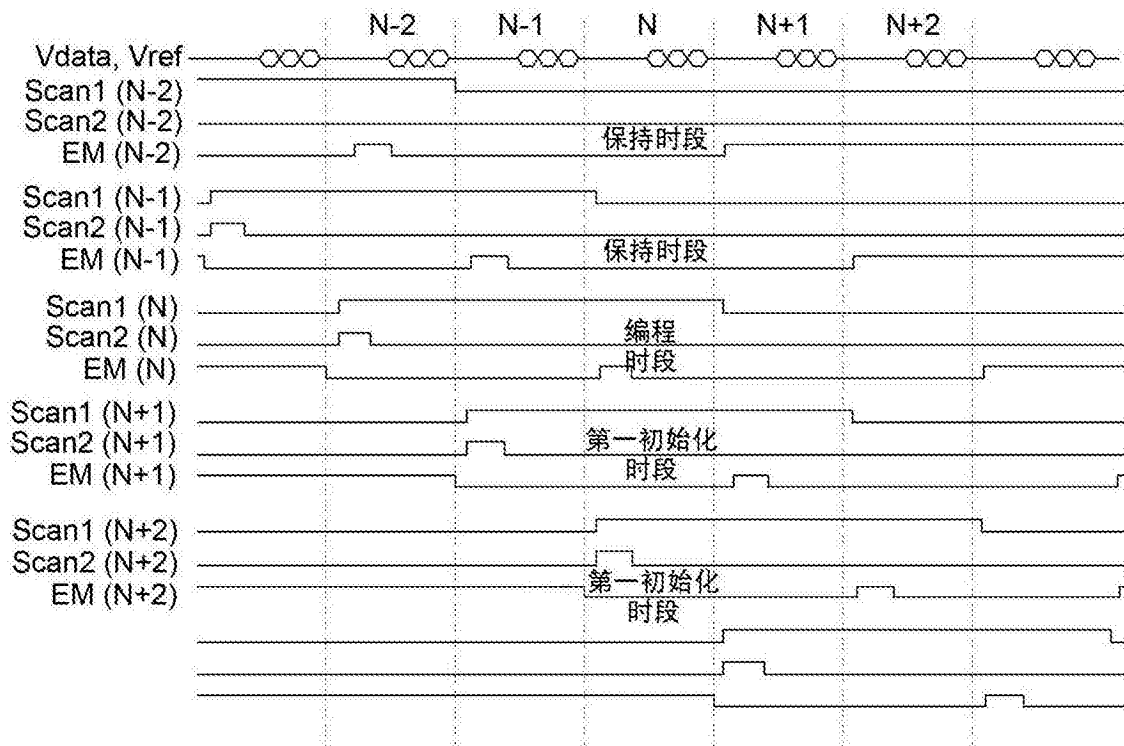


图14b

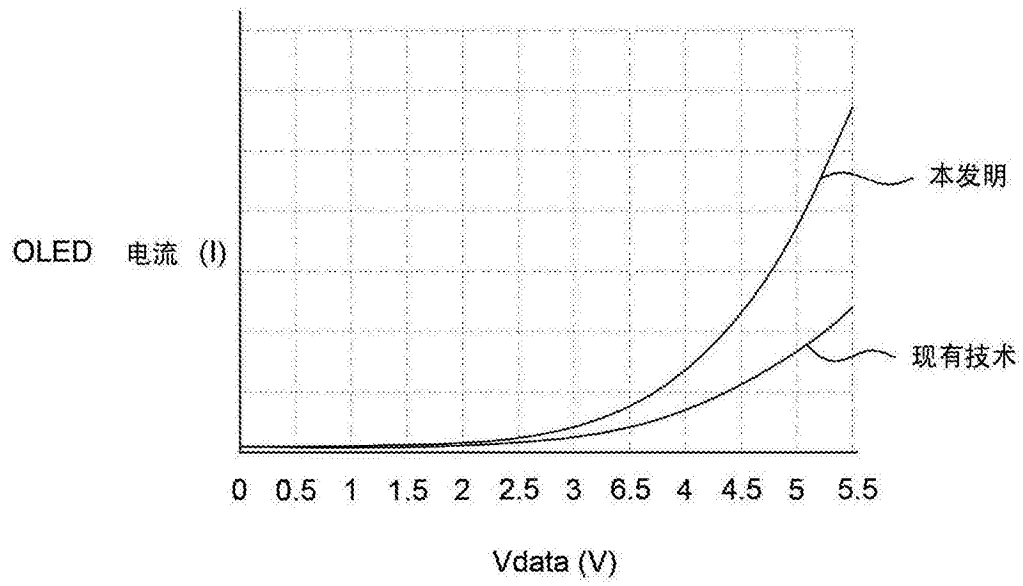


图15

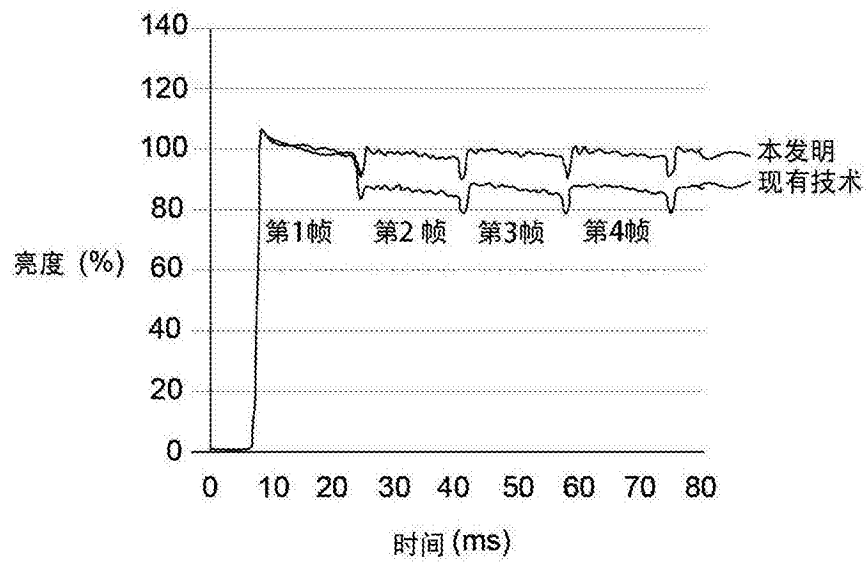


图16

专利名称(译)	OLED显示装置		
公开(公告)号	CN106663407A	公开(公告)日	2017-05-10
申请号	CN201580043439.5	申请日	2015-07-03
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	尹相勋 姜昌宪 李定恣		
发明人	尹相勋 姜昌宪 李定恣		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3291 G09G3/3233 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2310/0256 G09G2320/0214 G09G2320/0223		
代理人(译)	徐金国		
优先权	1020140084053 2014-07-04 KR		
其他公开文献	CN106663407B		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种包括电路的OLED显示装置，所述电路用于控制第N行单位像素的电压和与第N行单位像素相邻的像素行的阳极的电压，以将第N行单位像素和与第N行单位像素相邻的像素行之间的电压差最小化，以便防止由于引入到第N行单位像素的漏电流导致的第N行单位像素的亮度下降。所述电路配置成当第N行单位像素在OLED显示装置的驱动时序期间处于采样时段或编程时段时，将与第N行单位像素相邻的像素行的阳极的电压设定为等于或低于第N行单位像素的阳极的电压。由此，本发明能够将由于具有高电位阳极的像素与具有低电位阳极的像素之间的阳极之间的电压差，不希望的漏电流通过公共单个层流向低电位阳极的现象被最小化。

