



(12)发明专利申请

(10)申请公布号 CN 107845364 A

(43)申请公布日 2018.03.27

(21)申请号 201610832039.9

(22)申请日 2016.09.19

(71)申请人 上海和辉光电有限公司

地址 201506 上海市金山区九工路1568号

(72)发明人 周兴雨

(74)专利代理机构 上海隆天律师事务所 31282

代理人 钟宗 夏彬

(51)Int.Cl.

G09G 3/3225(2016.01)

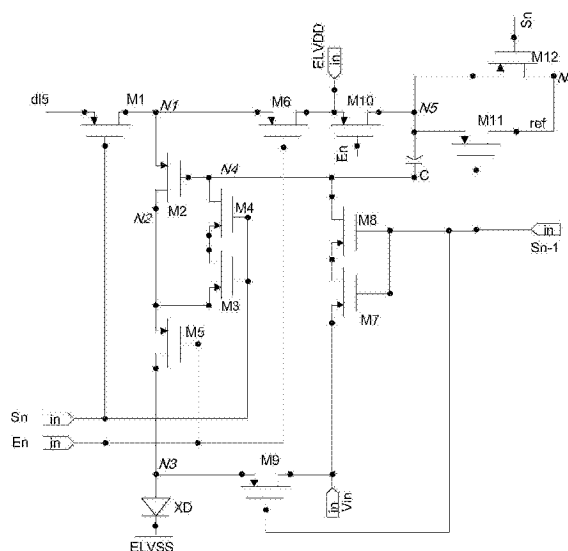
权利要求书2页 说明书6页 附图9页

(54)发明名称

像素补偿电路以及显示装置

(57)摘要

本发明提供了像素补偿电路以及显示装置，其中像素补偿电路包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、第七晶体管、第八晶体管、第九晶体管、第十晶体管、第十一晶体管、第十二晶体管、发光二极管和电容器。本发明的像素补偿电路对电压源的电压因为走线的阻值而产生的压降进行补偿，使得OLED显示器件的驱动电流不受电压源的电压在显示面板产生的压降的影响，尽可能减小显示面板的不同位置处的驱动电流值与当前设定的驱动电流值的偏差，提高显示面板的亮度均匀性，提升用户的观看体验。



1. 一种像素补偿电路,其特征在于,包括:

一第一晶体管(M1),所述第一晶体管(M1)的第一极耦接一数据信号(dI5),第二极耦接一第一节点(N1),栅极耦接一第二扫描信号(Sn);

一第二晶体管(M2),所述第二晶体管(M2)的第一极耦接所述第一节点(N1),第二极耦接一第二节点(N2),栅极耦接一第四节点(N4);

一第一开关组件,所述第一开关组件的第一端耦接所述第二节点(N2),第二端耦接所述第四节点(N4),控制端耦接所述第二扫描信号(Sn);

一第五晶体管(M5),所述第五晶体管(M5)的第一极耦接所述第二节点(N2),第二极耦接一第三节点(N3),栅极耦接一使能信号(En);

一第六晶体管(M6),所述第六晶体管(M6)的第一极耦接所述第一节点(N1),第二极耦接一电压源正极(ELVDD),栅极耦接所述使能信号(En);

一第十晶体管(M10),所述第十晶体管(M10)的第一极耦接所述电压源正极(ELVDD),第二极耦接一第五节点(N5),栅极耦接所述使能信号(En);

一第十一晶体管(M11),所述第十一晶体管(M11)的第一极耦接所述第五节点(N5),第二极耦接一参考电压(ref),栅极耦接一第一扫描信号(Sn-1);

一电容器(C),所述电容器(C)的第一端耦接所述第五节点(N5),第二端耦接所述第四节点(N4);

一发光二极管(XD),所述发光二极管(XD)的正极耦接所述第三节点(N3),负极耦接一电压源负极(ELVSS)。

2. 根据权利要求1所述的像素补偿电路,其特征在于,所述第一晶体管(M1)、第二晶体管(M2)、第五晶体管(M5)、第六晶体管(M6)、第十晶体管(M10)和第十一晶体管(M11)均为PMOS晶体管。

3. 根据权利要求1所述的像素补偿电路,其特征在于,所述第一开关组件包括一第三晶体管(M3)和一第四晶体管(M4),其中:

所述第三晶体管(M3)的第一极耦接所述第二节点(N2),所述第三晶体管(M3)的第二极耦接所述第四晶体管(M4)的第一极,所述第四晶体管(M4)的第二极耦接所述第四节点,所述第三晶体管(M3)和第四晶体管(M4)的栅极均耦接所述第二扫描信号(Sn)。

4. 根据权利要求3所述的像素补偿电路,其特征在于,所述第三晶体管(M3)和第四晶体管(M4)均为PMOS管。

5. 根据权利要求1所述的像素补偿电路,其特征在于,还包括一第二开关组件,所述第二开关组件的第一端耦接一初始化信号(Vin),第二端耦接所述第四节点(N4),控制端耦接所述第一扫描信号(Sn-1)。

6. 根据权利要求5所述的像素补偿电路,其特征在于,所述第二开关组件包括一第七晶体管(M7)和一第八晶体管(M8),其中:

所述第七晶体管(M7)的第一极耦接所述初始化信号(Vin),所述第七晶体管(M7)的第二极耦接所述第八晶体管(M8)的第一极,所述第八晶体管(M8)的第二极耦接所述第四节点,所述第七晶体管(M7)和第八晶体管(M8)的栅极均耦接所述第一扫描信号(Sn-1)。

7. 根据权利要求6所述的像素补偿电路,其特征在于,还包括一第九晶体管(M9),所述第九晶体管(M9)的第一极耦接所述第三节点(N3),第二极耦接所述初始化信号(Vin),栅极

耦接所述第一扫描信号 (Sn-1)。

8. 根据权利要求7所述的像素补偿电路, 其特征在于, 所述第七晶体管 (M7)、第八晶体管 (M8) 和第九晶体管 (M9) 均为PMOS管。

9. 根据权利要求1所述的像素补偿电路, 其特征在于, 还包括一第十二晶体管 (M12), 所述第十二晶体管 (M12) 的第一极耦接所述第五节点, 第二极耦接所述参考电压 (ref), 栅极耦接所述第二扫描信号 (Sn)。

10. 根据权利要求9所述的像素补偿电路, 其特征在于, 所述第十二晶体管 (M12) 为PMOS管。

11. 一种显示装置, 其特征在于, 包括权利要求1至10中任一项所述的像素补偿电路。

像素补偿电路以及显示装置

技术领域

[0001] 本发明涉及显示器控制电路领域,特别是一种补偿电压源的电压因走线的阻值在显示面板内产生的压降的像素补偿电路以及显示装置。

背景技术

[0002] 近来,已经开发出与阴极射线管显示器相比具有较小重量和体积的各种平板显示器包括液晶显示器、场发射显示器、等离子体显示面板和有机发光显示器。

[0003] 在平板显示器中,有机发光显示器使用通过电子和空穴的重组产生光的有机发光二极管(OLED)显示图像。有机发光显示器具有较快的响应速度并且以较低的功耗驱动。一个典型的有机发光显示器通过形成在像素中的晶体管向OLED提供根据数据信号的电流,从而OLED发射出光。

[0004] 有机发光显示器根据驱动类型进行区分,可以分为无源驱动型(PMOLED)和有源驱动型(AMOLED),其中无源驱动型不采用薄膜晶体管基板,有源驱动型则采用薄膜晶体管基板。

[0005] 有源驱动的有机发光显示器的每个像素配备具有开关功能的低温多晶硅薄膜晶体管,而且每个像素配备一个电荷存储电容,外围驱动电路和显示组件集成在同一玻璃基板上。每个像素依据一数据信号产生一驱动电流,通过调整有机发光二极管的驱动电流来控制有机发光二极管的亮度。

[0006] 现有的AMOLED显示组件的驱动电路中,由于AMOLED依赖电流驱动,所以提供电压源的电压会因为走线的阻值而在显示面板内产生压降,从而导致AMOLED的显示面板在上中下的电压不同。又因为有机发光二极管的亮度与其驱动电流量成正比,AMOLED的显示面板的电压不均匀,会导致显示面板的亮度不均匀。随着显示面板中走线随时间的老化,走线部分的阻值会进一步升高,显示面板中电压不均匀的情况会更为明显,从而导致显示面板的亮度不均匀程度进一步加深,也就减少了AMOLED显示面板的使用寿命,影响用户的观看体验。

[0007] 在该背景技术部分公开的上述信息仅是为了增进对本发明背景技术的理解,因此它可能包含在这个国家对本领域的普通技术人员来说未知的、不构成现有技术的信息。

发明内容

[0008] 针对现有技术中的缺陷,本发明的目的在于提供一种像素补偿电路以及显示装置,克服了现有技术的缺点,对电压源的电压因为走线的阻值而产生的压降进行补偿,提高亮度均匀性。

[0009] 根据本发明的一个方面,提供一种像素补偿电路,包括:

[0010] 一第一晶体管,所述第一晶体管的第一极耦接一数据信号,第二极耦接一第一节点,栅极耦接一第二扫描信号;

[0011] 一第二晶体管,所述第二晶体管的第一极耦接所述第一节点,第二极耦接一第二

节点,栅极耦接一第四节点;

[0012] 一第一开关组件,所述第一开关组件的第一端耦接所述第二节点,第二端耦接所述第四节点,控制端耦接所述第二扫描信号;

[0013] 一第五晶体管,所述第五晶体管的第一极耦接所述第二节点,第二极耦接一第三节点,栅极耦接一使能信号;

[0014] 一第六晶体管,所述第六晶体管的第一极耦接所述第一节点,第二极耦接一电压源正极,栅极耦接所述使能信号;

[0015] 一第十晶体管,所述第十晶体管的第一极耦接所述电压源正极,第二极耦接一第五节点,栅极耦接所述使能信号;

[0016] 一第十一晶体管,所述第十一晶体管的第一极耦接所述第五节点,第二极耦接一参考电压,栅极耦接一第一扫描信号;

[0017] 一电容器,所述电容器的第一端耦接所述第五节点,第二端耦接所述第四节点;

[0018] 一发光二极管,所述发光二极管的正极耦接所述第三节点,负极耦接一电压源负极。

[0019] 优选地,所述第一晶体管、第二晶体管、第五晶体管、第六晶体管、第十晶体管和第十一晶体管均为PMOS晶体管。

[0020] 优选地,所述第一开关组件包括一第三晶体管和一第四晶体管,其中:

[0021] 所述第三晶体管的第一极耦接所述第二节点,所述第三晶体管的第二极耦接所述第四晶体管的第一极,所述第四晶体管的第二极耦接所述第四节点,所述第三晶体管和第四晶体管的栅极均耦接所述第二扫描信号。

[0022] 优选地,所述第三晶体管和第四晶体管均为PMOS管。

[0023] 优选地,还包括一第二开关组件,所述第二开关组件的第一端耦接一初始化信号,第二端耦接所述第四节点,控制端耦接所述第一扫描信号。

[0024] 优选地,所述第二开关组件包括一第七晶体管和一第八晶体管,其中:

[0025] 所述第七晶体管的第一极耦接所述初始化信号,所述第七晶体管的第二极耦接所述第八晶体管的第一极,所述第八晶体管的第二极耦接所述第四节点,所述第七晶体管和第八晶体管的栅极均耦接所述第一扫描信号。

[0026] 优选地,还包括一第九晶体管,所述第九晶体管的第一极耦接所述第三节点,第二极耦接所述初始化信号,栅极耦接所述第一扫描信号。

[0027] 优选地,所述第七晶体管、第八晶体管和第九晶体管均为PMOS管。

[0028] 优选地,还包括一第十二晶体管,所述第十二晶体管的第一极耦接所述第五节点,第二极耦接所述参考电压,栅极耦接所述第二扫描信号。

[0029] 优选地,所述第十二晶体管为PMOS管。

[0030] 根据本发明的另一个方面,还提供一种显示装置,包括上述像素补偿电路。

[0031] 与现有技术相比,由于使用了以上技术,本发明中的像素补偿电路以及显示装置,对电压源的电压因为走线的阻值而产生的压降进行补偿,使得OLED显示器件的驱动电流不受电压源的电压在显示面板产生的压降的影响,尽可能减小显示面板的不同位置处的驱动电流值与当前设定的驱动电流值的偏差,提高显示面板的亮度均匀性,提升用户的观看体验。

附图说明

[0032] 通过阅读参照以下附图对非限制性实施例所作的详细描述,本发明的其它特征、目的和优点将会变得更明显:

[0033] 图1为本发明的像素补偿电路的电路图;

[0034] 图2为本发明的像素补偿电路的驱动波形图;

[0035] 图3为图2中A阶段的像素补偿电路的导通状态示意图;

[0036] 图4为图2中B阶段的像素补偿电路的导通状态示意图;

[0037] 图5为图2中C阶段的像素补偿电路的导通状态示意图;

[0038] 图6为图2中D阶段的像素补偿电路的导通状态示意图;

[0039] 图7为图2中E阶段的像素补偿电路的导通状态示意图;

[0040] 图8为未采用本发明的像素补偿电路时在不同电压下电流变化的示意图;

[0041] 图9为采用本发明的像素补偿电路后在不同电压下电流变化的示意图。

[0042] 附图标记

[0043]	M1	第一晶体管
[0044]	M2	第二晶体管
[0045]	M3	第三晶体管
[0046]	M4	第四晶体管
[0047]	M5	第五晶体管
[0048]	M6	第六晶体管
[0049]	M7	第七晶体管
[0050]	M8	第八晶体管
[0051]	M9	第九晶体管
[0052]	M10	第十晶体管
[0053]	M11	第十一晶体管
[0054]	M12	第十二晶体管
[0055]	C	电容器
[0056]	XD	发光二极管
[0057]	N1	第一节点
[0058]	N2	第二节点
[0059]	N3	第三节点
[0060]	N4	第四节点
[0061]	N5	第五节点
[0062]	N6	第六节点
[0063]	dI5	数据信号
[0064]	ELVDD	电压源正极
[0065]	ELVSS	电压源负极
[0066]	Vin	初始化电压
[0067]	ref	参考电压

[0068]	En	使能信号
[0069]	Sn-1	第一扫描信号
[0070]	Sn	第二扫描信号

具体实施方式

[0071] 现在将参考附图更全面地描述示例实施方式。然而,示例实施方式能够以多种形式实施,且不应被理解为限于在此阐述的实施方式;相反,提供这些实施方式使得本发明将全面和完整,并将示例实施方式的构思全面地传达给本领域的技术人员。在图中相同的附图标记表示相同或类似的结构,因而将省略对它们的重复描述。

[0072] 所描述的特征、结构或特性可以以任何合适的方式结合在一个或更多实施方式中。在下面的描述中,提供许多具体细节从而给出对本发明的实施方式的充分理解。然而,本领域技术人员应意识到,没有特定细节中的一个或更多,或者采用其它的方法、组元、材料等,也可以实践本发明的技术方案。在某些情况下,不详细示出或描述公知结构、材料或者操作以避免模糊本发明。

[0073] 如图1所示,本发明的像素补偿电路包括第一晶体管M1、第二晶体管M2、第三晶体管M3、第四晶体管M4、第五晶体管M6、第七晶体管M7、第八晶体管M8、第九晶体管M9、第十晶体管M11、第十二晶体管M12、电容器C和二极管XD。

[0074] 其中,各个晶体管的连接方式为:所述第一晶体管M1的第一极耦接一数据信号dI5,第二极耦接一第一节点N1,栅极耦接一第二扫描信号Sn;第二晶体管M2的第一极耦接所述第一节点N1,第二极耦接一第二节点N2,栅极耦接一第四节点N4;第三晶体管M3的第一极耦接所述第二节点N2,第二极耦接所述第四晶体管M4的第一极,栅极耦接所述第二扫描信号Sn;第四晶体管M4的第一极耦接第三晶体管M3的第二极,第二极耦接所述第四节点N4,栅极耦接所述第二扫描信号Sn;第五晶体管M5的第一极耦接所述第二节点N2,第二极耦接一第三节点N3,栅极耦接一使能信号En;所述第六晶体管M6的第一极耦接所述第一节点N1,第二极耦接一电压源正极ELVDD,栅极耦接所述使能信号En;

[0075] 所述第七晶体管M7的第一极耦接一初始化电压Vin,第二极耦接第八晶体管M8的第一极,栅极耦接一第一扫描信号Sn-1;所述第八晶体管M8的第一极耦接第七晶体管M7的第二极,第二极耦接所述第四节点N4,栅极耦接一第一扫描信号Sn-1;所述第九晶体管M9的第一极耦接所述第三节点N3,第二极耦接所述初始化电压Vin,栅极耦接所述第一扫描信号Sn-1;所述第十晶体管M10的第一极耦接所述电压源正极ELVDD,第二极耦接一第五节点N5,栅极耦接所述使能信号En;所述第十一晶体管M11的第一极耦接所述第五节点N5,第二极耦接一第六节点N6,栅极耦接所述第一扫描信号Sn-1;所述第十二晶体管M12的第一极耦接所述第五节点N5,第二极耦接所述第六节点N6,栅极耦接所述第二扫描信号Sn。

[0076] 电容器C和发光二极管XD的连接方式为:所述电容器C的第一端耦接所述第五节点N5,第二端耦接所述第四节点N4;所述二极管XD的正极耦接所述第三节点N3,所述发光二极管XD的负极耦接一电压源负极ELVSS。

[0077] 其中第六节点N6输入一参考电压(ref)。

[0078] 图1中各个晶体管均选择为PMOS晶体管,各个晶体管的第一极为源极,即s极,各个晶体管的第二极为漏极,即d极。其中各个晶体管的宽长比参数选择如下:

[0079] 所述第二晶体管M2的宽长比为:长度3.5um,长度40um;除所述第二晶体管M2之外的其他晶体管,即所述第一晶体管M1、第三晶体管M3、第四晶体管M4、第五晶体管M5、第六晶体管M6、第七晶体管M7、第八晶体管M8、第九晶体管M9、第十晶体管M10、第十一晶体管M11和第十二晶体管M12的宽长比为:长度3.3um,宽度3.6um。

[0080] 其中,第三晶体管M3和第四晶体管M4作为第一双栅晶体管,第七晶体管M7和第八晶体管M8作为第二双栅晶体管。双栅极晶体管与单栅极晶体管相比具有门限电压(V_{th})较大,漏电流较低的特点。

[0081] 在实际应用中,各个晶体管也可以选用其他类型的晶体管,各个晶体管的宽长比参数也不限于上面所列举的数值;另外,所述第一双栅晶体管和所述第二双栅晶体管也可以分别选择在同一衬底上制作的具有两个栅极的结构,相应调整各个双栅晶体管的导通电压和饱和电压的参数即可;均能实现本发明的目的,即补偿电压源的电压因走线的阻值在显示面板内产生的压降,其均属于本发明的保护范围之内。

[0082] 本发明的技术方案中采用了数据信号dI5、使能信号 E_n 、第一扫描信号 S_{n-1} 和第二扫描信号 S_n ,其中使能信号 E_n 、第一扫描信号 S_{n-1} 和第二扫描信号 S_n 的波形图如图2所示。其他信号输入端的电压状态为:电压源正极ELVDD为正电压,电压源负极ELVSS为负电压,初始化电压 V_{in} 为负电压,参考电压 ref 为正电压。其中,电压源正极ELVDD是提供电流的电压源,在AMOLED发光时,产生持续稳定的电压,因此ELVDD会有持续的电流流过;电压源负极ELVSS是OLED显示组件的阴极电位。

[0083] 在此结合图3~图7,通过图2中波形图的A、B、C、D、E五个阶段来分别介绍图1中的像素补偿电路的导通状态。图3~图7中画叉号表示对应的晶体管当前不导通。

[0084] 如图3所示,即对应图2中波形图处于A状态时,使能信号 E_n 为高电平,第一扫描信号 S_{n-1} 为低电平,第二扫描信号 S_n 为高电平。图中画叉号的晶体管当前不导通,即第一晶体管M1、第三晶体管M3、第四晶体管M4、第五晶体管M5、第六晶体管M6、第十晶体管M10和第十二晶体管M12不导通。

[0085] 此时,初始化电压 V_{in} 的电压写入第四节点N4和OLED阳极,参考电压 ref 的电压写入到第五节点N5。

[0086] 如图4所示,即对应图2中波形图处于B状态时,使能信号 E_n 为高电平,第一扫描信号 S_{n-1} 为高电平,第二扫描信号 S_n 为高电平。图中画叉号的晶体管当前不导通,即除了第二晶体管M2导通,其他十一个晶体管均不导通。

[0087] 此时,第四节点N4保持初始化电压 V_{in} 的电压,第五节点保持参考电压 ref 。

[0088] 如图5所示,即对应图2中波形图处于C状态时,使能信号 E_n 为高电平,第一扫描信号 S_{n-1} 为高电平,第二扫描信号 S_n 为低电平。图中画叉号的晶体管当前不导通,即第五晶体管M5、第六晶体管M6、第七晶体管M7、第八晶体管M8、第九晶体管M9、第十晶体管M10和第十一晶体管M11不导通。

[0089] 此时,数据信号电压通过第一晶体管M1、第二晶体管M2、第三晶体管M3和第四晶体管M4写入到第四节点N4,直到第二晶体管M2进入到截止区,第五节点N5保持参考电压 ref 。此时,第四节点N4和第五节点N5的电压满足如下公式:

[0090] $V_{n4} = V_{data} + V_{th}$

[0091] $V_{n5} = V_{ref}$

[0092] 其中, V_{n4} 为第四节点 $N4$ 的电压, V_{n5} 为第五节点 $N5$ 的电压, V_{data} 为数据信号 $dI5$ 的电压, V_{th} 为第二晶体管 $M2$ 的门限电压, V_{ref} 为参考电压 ref 。

[0093] 如图6所示, 即对应图2中波形图处于D状态时, 使能信号 En 为高电平, 第一扫描信号 S_{n-1} 为高电平, 第二扫描信号 S_n 为高电平。图中画叉号的晶体管当前不导通, 即从第一晶体管 $M1$ 到第十二晶体管 $M12$ 的十二个晶体管全都不导通。

[0094] 此时, 第四节点 $N4$ 保持为 $V_{data} + V_{th}$, 第五节点 $N5$ 保持为 V_{ref} 。

[0095] 如图7所示, 即对应图2中波形图处于E状态时, 使能信号 En 为低电平, 第一扫描信号 S_{n-1} 为高电平, 第二扫描信号 S_n 为高电平。图中画叉号的晶体管当前不导通, 即第一晶体管 $M1$ 、第三晶体管 $M3$ 、第四晶体管 $M4$ 、第七晶体管 $M7$ 、第八晶体管 $M8$ 、第九晶体管 $M9$ 、第十一晶体管 $M11$ 和第十二晶体管 $M12$ 均不导通。

[0096] 此时, 电压源正极 $ELVDD$ 电压写入到第五节点 $N5$, 此时因为电容 C 的耦合作用, 第四节点 $N4$ 的电压也会变化。第四节点 $N4$ 和第五节点 $N5$ 的电压满足如下公式:

$$[0097] \quad V_{n5} = V_{eIvdd} = V_s$$

$$[0098] \quad V_{n4} = V_{data} + V_{th} + V_{eIvdd} - V_{ref} = V_g$$

[0099] 其中, V_s 为第二晶体管 $M2$ 的源极电压, V_g 为第二晶体管 $M2$ 的栅极电压, V_{eIvdd} 为电压源正极的电压。从第二晶体管 $M2$ 到第五晶体管 $M5$ 的电流 I_d , 即流过发光二极管 XD 的电流值满足如下公式:

$$[0100] \quad I_d = \mu C W / L (V_{sg} + V_{th})^2$$

$$[0101] \quad = \mu C W / L (V_{ref} - V_{data})^2$$

[0102] 由上述电流公式可以看出, 此电流值与 $ELVDD$ 电压源无关。

[0103] 图8和9分别示出了在不采用本发明的像素补偿电路和采用了本发明的补偿电路时, 电流的变化情况。

[0104] 如图8所示, 为未采用本发明的像素补偿电路时, 在电压源正极

[0105] $ELVDD$ 的电压分别为 $5.1V$ 和 $4.6V$ 时, 上述电流 I_d 的变化情况, 可以看出, $ELVDD$ 的电压变化 $0.5V$ 时, 电流变化值达到 $70nA$ 。如图9所示, 为采用了本发明的像素补偿电路之后, 在电压源正极 $ELVDD$ 的电压分别为 $5.1V$ 和 $4.6V$ 时, 上述电流 I_d 的变化情况, 可以看出, $ELVDD$ 的电压变化 $0.5V$ 时, 电流变化值仅有 $3nA$ 。

[0106] 结合图8和图9可以看出, 采用了本发明的像素补偿电路后, 将电流变化值从 $70nA$ 降低到 $3nA$, 对电流变化的情况有很大的改善。

[0107] 本发明还提供了一种显示装置, 包括上述的像素补偿电路。采用了上述像素补偿电路的显示装置, 可以有效提高显示面板的亮度均匀性, 其工作原理即如上述像素补偿电路的原理, 在此不再赘述。

[0108] 本发明中的像素补偿电路以及显示装置对电压源的电压因为走线的阻值而产生的压降进行补偿, 使得 $OLED$ 显示器件的驱动电流不受电压源的电压在显示面板产生的压降的影响, 尽可能减小显示面板的不同位置处的驱动电流值与当前设定的驱动电流值的偏差, 提高显示面板的亮度均匀性, 提升用户的观看体验。

[0109] 以上对本发明的具体实施例进行了描述。需要理解的是, 本发明并不局限于上述特定实施方式, 本领域技术人员可以在权利要求的范围内做出各种变形或修改, 这并不影响本发明的实质内容。

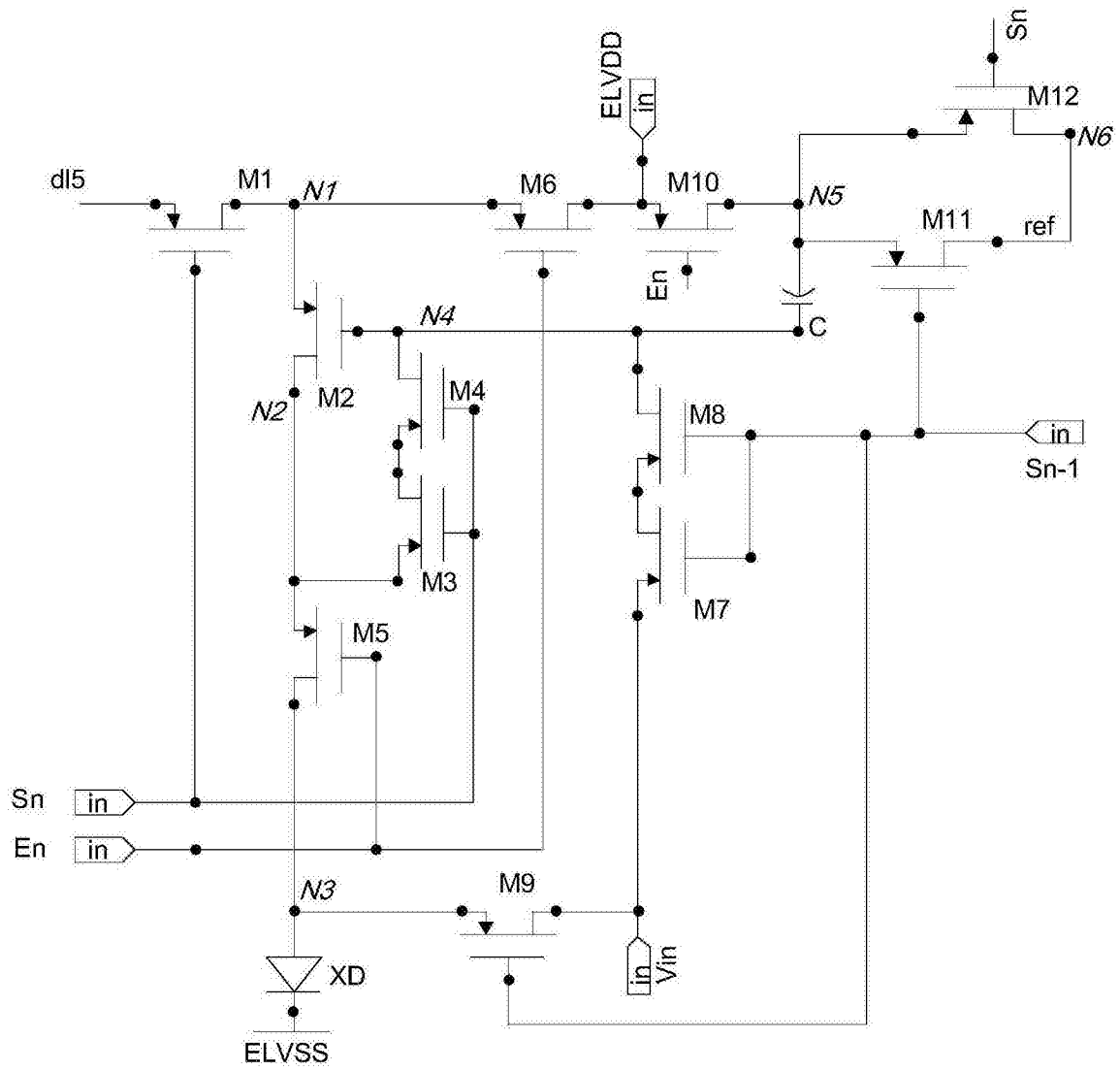


图1

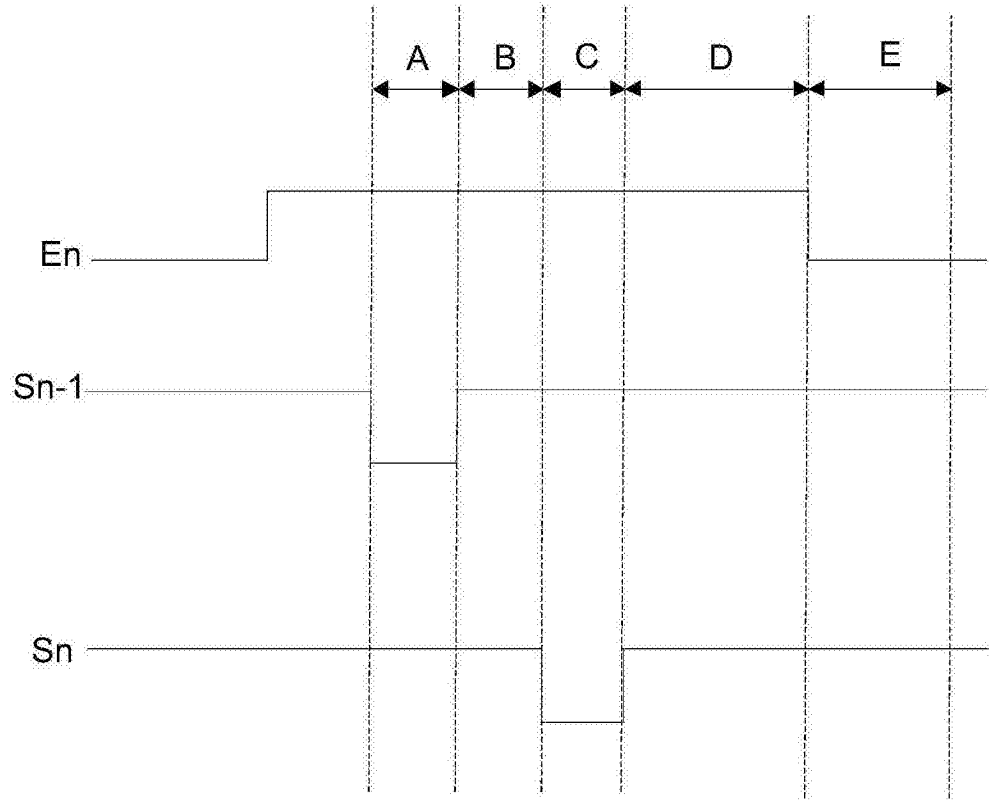


图2

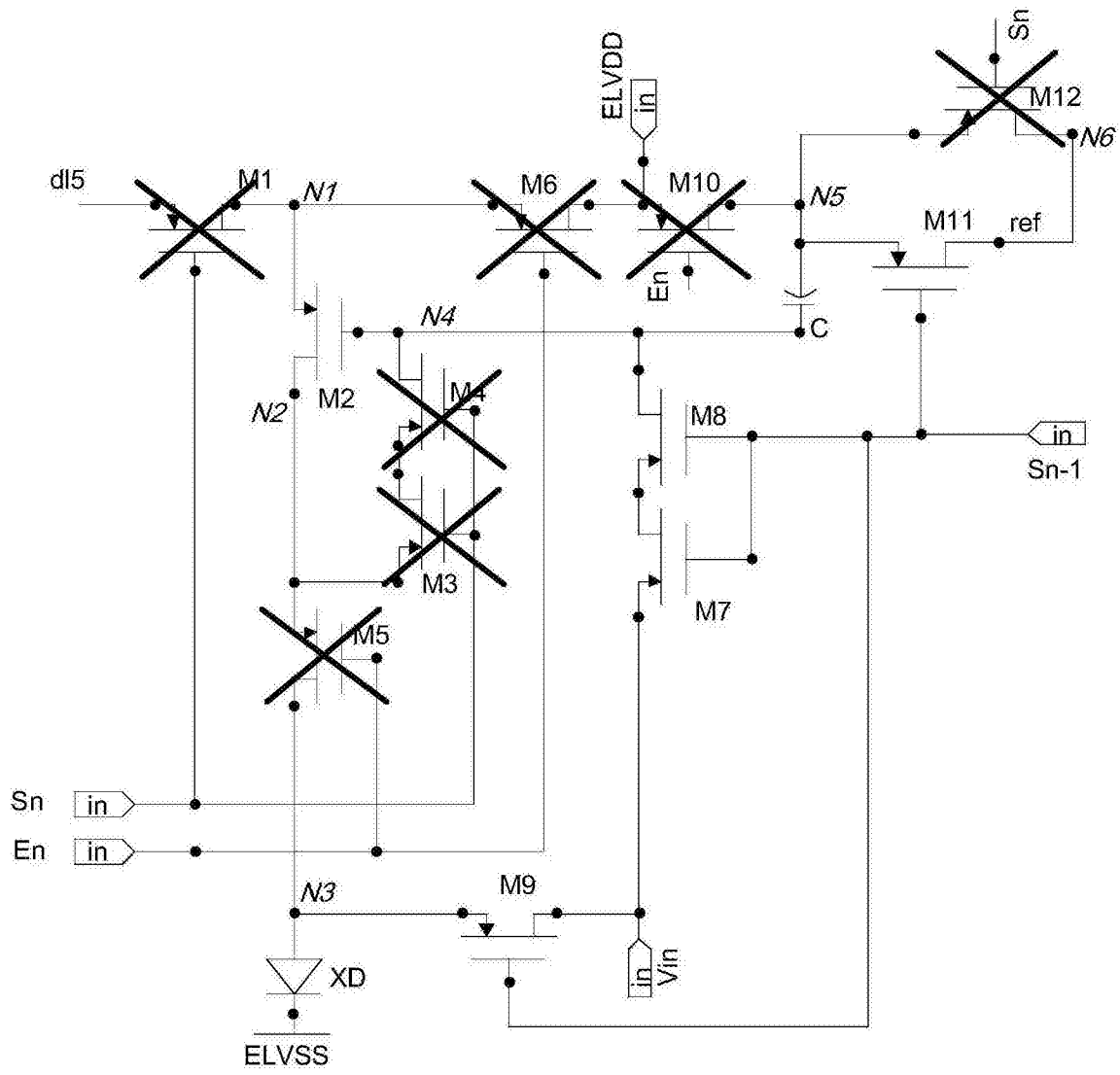


图3

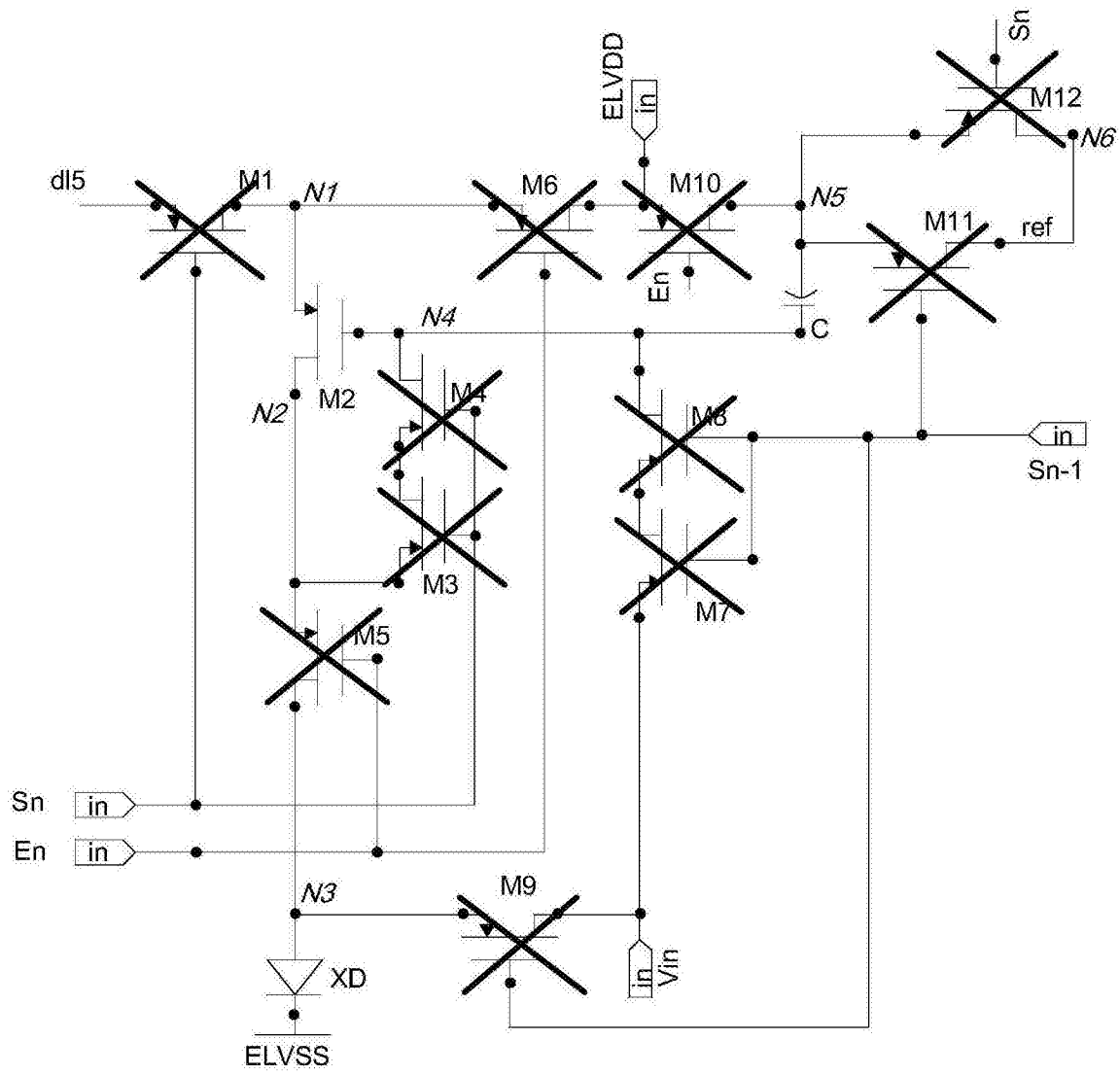


图4

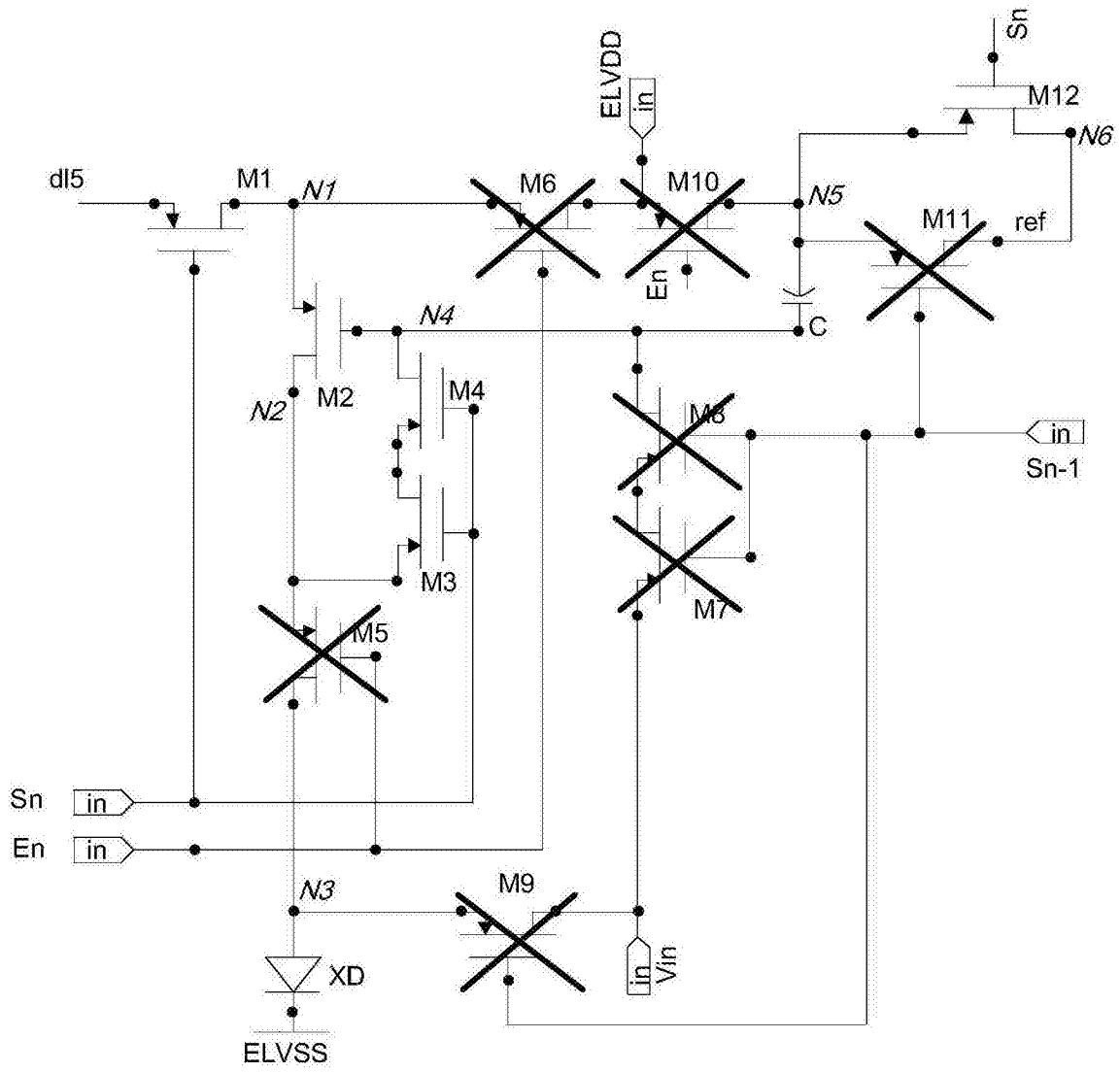


图5

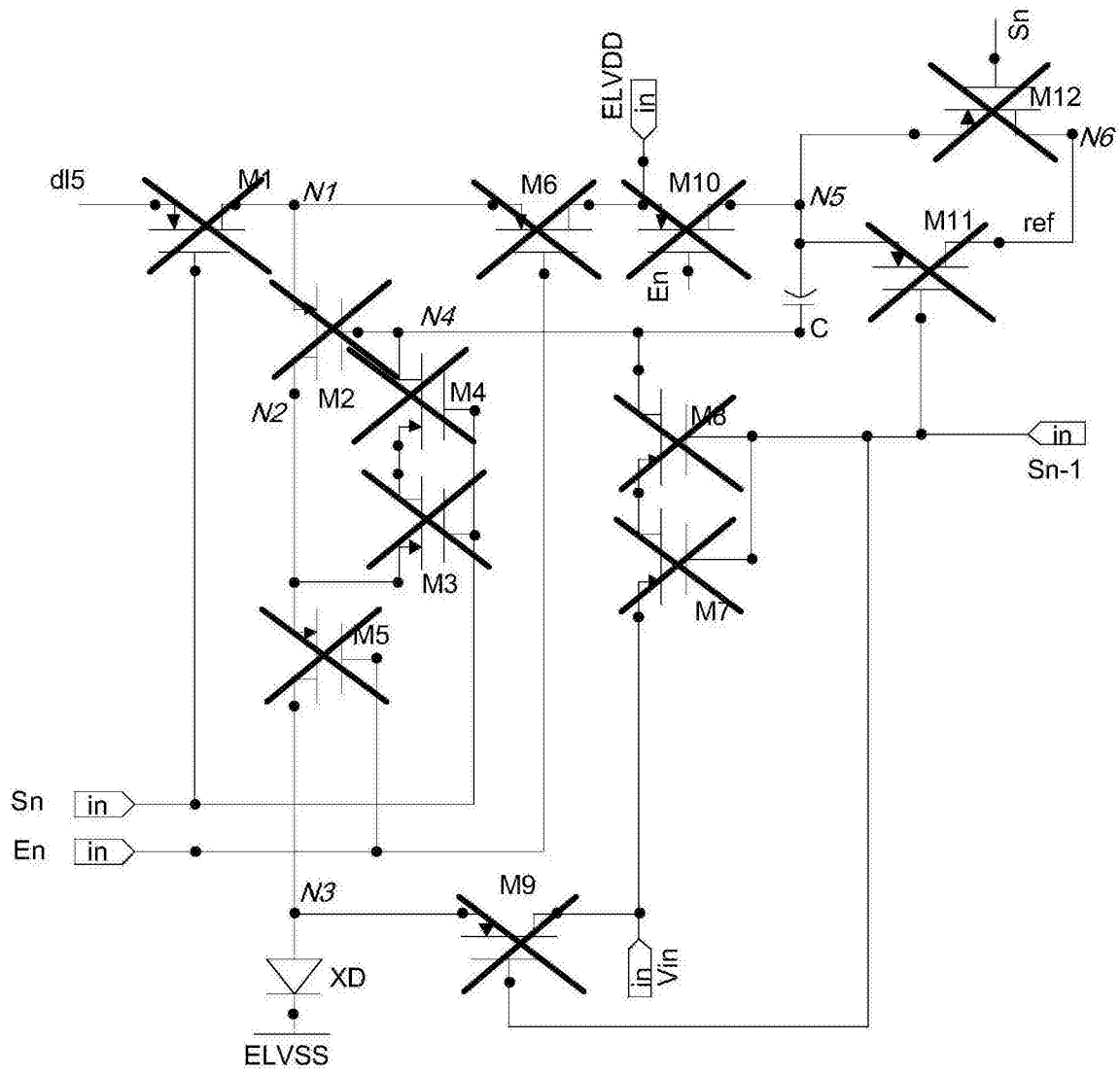


图6

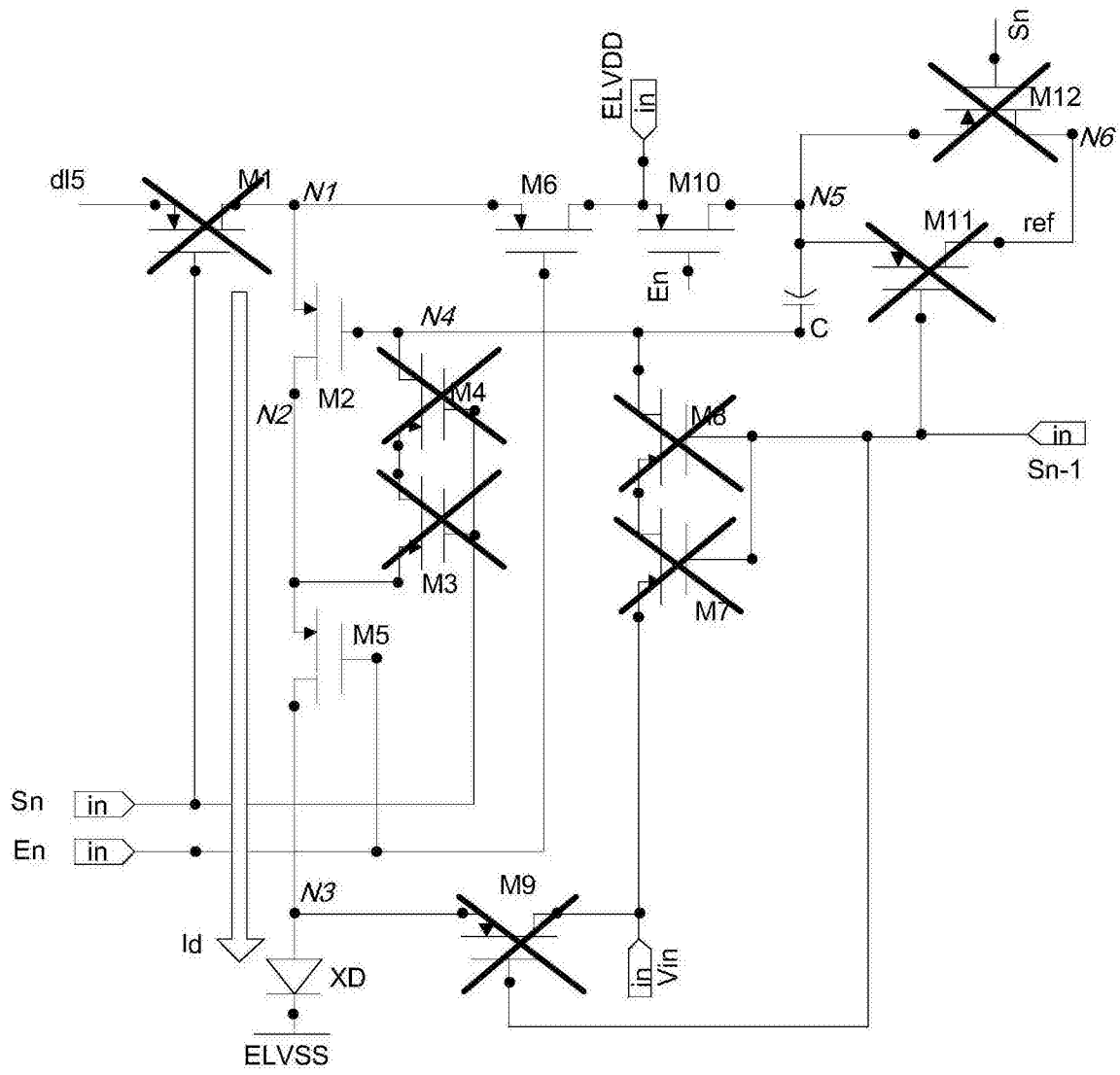


图7

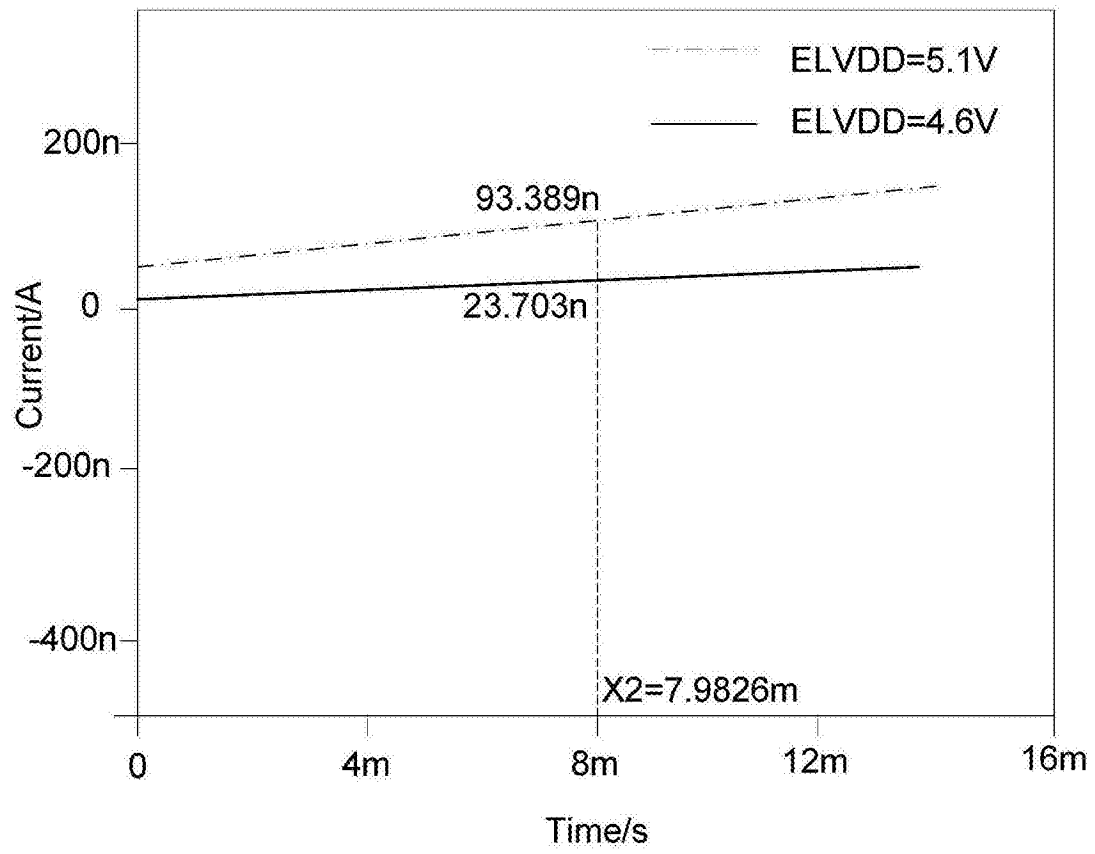


图8

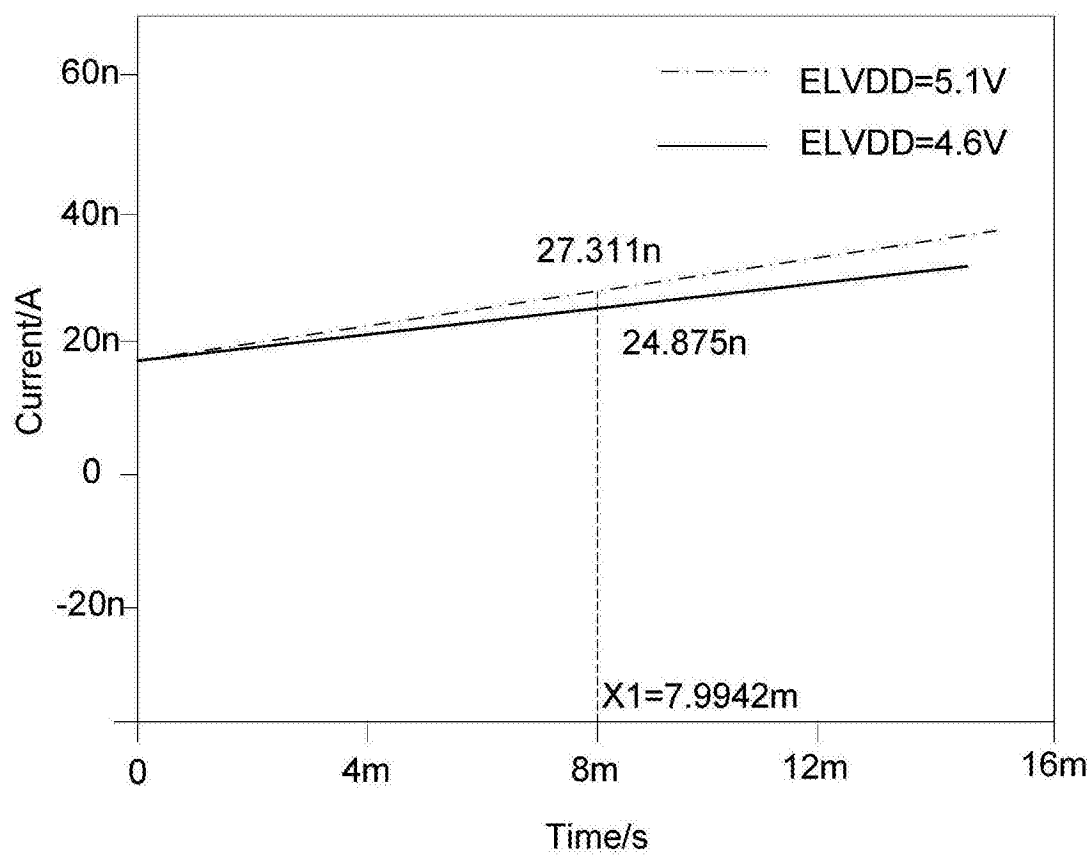


图9

专利名称(译)	像素补偿电路以及显示装置		
公开(公告)号	CN107845364A	公开(公告)日	2018-03-27
申请号	CN201610832039.9	申请日	2016-09-19
[标]申请(专利权)人(译)	上海和辉光电有限公司		
申请(专利权)人(译)	上海和辉光电有限公司		
当前申请(专利权)人(译)	上海和辉光电有限公司		
[标]发明人	周兴雨		
发明人	周兴雨		
IPC分类号	G09G3/3225		
代理人(译)	夏彬		
其他公开文献	CN107845364B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了像素补偿电路以及显示装置，其中像素补偿电路包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、第七晶体管、第八晶体管、第九晶体管、第十晶体管、第十一晶体管、第十二晶体管、发光二极管和电容器。本发明的像素补偿电路对电压源的电压因为走线的阻值而产生的压降进行补偿，使得OLED显示器件的驱动电流不受电压源的电压在显示面板产生的压降的影响，尽可能减小显示面板的不同位置处的驱动电流值与当前设定的驱动电流值的偏差，提高显示面板的亮度均匀性，提升用户的观看体验。

