



(12)实用新型专利

(10)授权公告号 CN 206541596 U

(45)授权公告日 2017. 10. 03

(21)申请号 201720121603.6

(22)申请日 2017.02.09

(73)专利权人 信利(惠州)智能显示有限公司

地址 516029 广东省惠州市仲恺高新区新
华大道南1号

(72)发明人 胡中艺 翁祖伟 朱杰 吴锦坤
胡君文 苏君海 李建华

(74)专利代理机构 广州三环专利商标代理有限
公司 44202

代理人 温旭

(51)Int.Cl.

G09G 3/3208(2016.01)

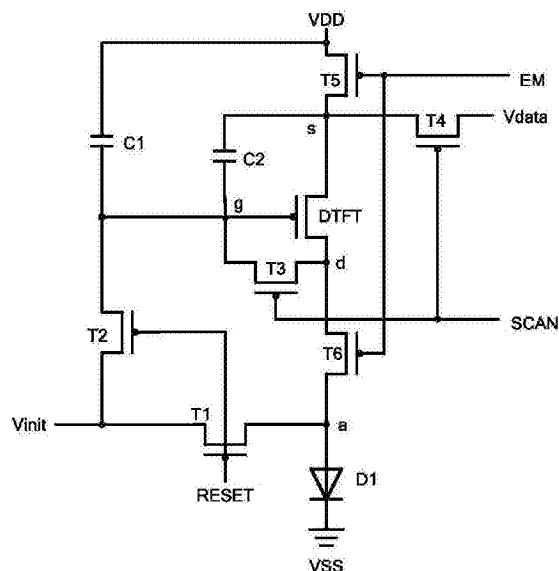
权利要求书1页 说明书4页 附图1页

(54)实用新型名称

一种OLED像素驱动电路

(57)摘要

本实用新型提供一种OLED像素驱动电路,包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、驱动晶体管、第一存储电容、第二存储电容、有机发光二极管、第一电压源、第二电压源、初始化电源、第一节点、第二节点、第三节点以及第四节点;并设置有资料信号输入端、复位信号端、信号扫描端、发光控制信号端;本实用新型通过调节第一存储电容和第二存储电容的电容值大小,增大了资料信号的电压,降低驱动晶体管功耗的同时减小了像素版图空间,有利于制作更高PPI像素面板。



1. 一种OLED像素驱动电路,其特征在于:包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、驱动晶体管、第一存储电容、第二存储电容、有机发光二极管、第一电压源、第二电压源、初始化电源、第一节点、第二节点、第三节点以及第四节点;并设置有资料信号输入端、复位信号端、信号扫描端、发光控制信号端;

所述第一晶体管的第一源极/漏极连接所述初始化电源,栅极连接所述复位信号端,第二源极/漏极连接所述第一节点;

所述第二晶体管的第一源极/漏极连接所述初始化电源,栅极连接所述复位信号端,第二源极/漏极连接所述第四节点;

所述第三晶体管的第一源极/漏极连接所述第四节点,栅极连接所述信号扫描端,第二源极/漏极连接所述第二节点;

所述第四晶体管的第一源极/漏极连接所述第三节点,栅极连接所述信号扫描端,第二源极/漏极连接所述资料信号输入端;

所述第五晶体管的第一源极/漏极连接所述第三节点,栅极连接所述发光控制信号端,第二源极/漏极连接所述第一电压源;

所述第六晶体管的第一源极/漏极连接所述第一节点,栅极连接所述发光控制信号端,第二源极/漏极连接所述第二节点;

所述驱动晶体管的第一源极/漏极连接所述第二节点,栅极连接所述第四节点,第二源极/漏极连接所述第三节点;

所述第一存储电容的两端分别连接第一电压源和所述第四节点;所述第二存储电容的两端分别连接所述第三节点和所述第四节点;

所述有机发光二极管的正极连接所述第一节点,负极连接第二电压源。

2. 如权利要求1所述的一种OLED像素驱动电路,其特征在于:所述第二电压源提供的电压大于所述初始化电源提供的电压。

一种OLED像素驱动电路

技术领域

[0001] 本实用新型涉及OLED显示技术领域,具体涉及一种OLED像素驱动电路。

背景技术

[0002] 相对于液晶显示装置,有机发光二极管(Organic Light Emitting Diode,OLED)显示装置具有可自发光、对比度高、反应速度快、可视角广等优点。在现有工艺条件下,要使有机发光二极管(OLED)的发光亮度限定在某一规定范围内,则资料信号电压Vdata也随即被相应的限定在了某一规定范围内。但是,现有技术中如CN101231821A专利中公开的7T1C像素电路,其资料信号电压Vdata的电压范围较小,造成对电路中IC信号电压精度要求非常高,不利于后期Gamma调节,如:将所述OLED的亮度等分成256灰阶时,每个灰阶对应的Vdata差值大概估计为 $\Delta Vdata = (\text{Max}(Vdata) - \text{Min}(Vdata)) / 256$,由于 $\Delta Vdata$ 越小,则对IC信号电压精度要求越高。为了达到增大 $\Delta Vdata$ 的目的,现有技术中采取的方法是增大驱动晶体管(DTFT)的沟道长度,这种方法占用了较大的像素电路版图空间,无法实现高PPI(Pixels Per Inch,表示每英寸所拥有的像素数目),另一方面还增大了驱动DTFT在OLED发光期间额外功耗。

发明内容

[0003] 针对上述现有技术的不足,本实用新型提供一种OLED像素驱动电路,增大了资料信号电压的电压范围,降低了对电路中IC信号电压精度的要高。

[0004] 为解决上述技术问题,本实用新型采用的技术方案为:本实用新型提供一种OLED像素驱动电路,一种OLED像素驱动电路,包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、驱动晶体管、第一存储电容、第二存储电容、有机发光二极管、第一电压源、第二电压源、初始化电源、第一节点、第二节点、第三节点以及第四节点;并设置有资料信号输入端、复位信号端、信号扫描端、发光控制信号端;

[0005] 所述第一晶体管的第一源极/漏极连接所述初始化电源,栅极连接所述复位信号端,第二源极/漏极连接所述第一节点;

[0006] 所述第二晶体管的第一源极/漏极连接所述初始化电源,栅极连接所述复位信号端,第二源极/漏极连接所述第四节点;

[0007] 所述第三晶体管的第一源极/漏极连接所述第四节点,栅极连接所述信号扫描端,第二源极/漏极连接所述第二节点;

[0008] 所述第四晶体管的第一源极/漏极连接所述第三节点,栅极连接所述信号扫描端,第二源极/漏极连接所述资料信号输入端;

[0009] 所述第五晶体管的第一源极/漏极连接所述第三节点,栅极连接所述发光控制信号端,第二源极/漏极连接所述第一电压源;

[0010] 所述第六晶体管的第一源极/漏极连接所述第一节点,栅极连接所述发光控制信号端,第二源极/漏极连接所述第二节点;

- [0011] 所述驱动晶体管的第一源极/漏极连接所述第二节点,栅极连接所述第四节点,第二源极/漏极连接所述第三节点;
- [0012] 所述第一存储电容的两端分别连接第一电压源和所述第四节点;
- [0013] 所述第二存储电容的两端分别连接所述第三节点和所述第四节点;
- [0014] 所述有机发光二极管的正极连接所述第一节点,负极连接第二电压源。
- [0015] 具体地,所述第二电压源提供的电压大于所述初始化电源提供的电压。
- [0016] 需要说明的是,所述第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、驱动晶体管的第一源极/漏极和第二源极/漏极的制作工艺相同,名称上可互换,其可根据电压的方向在名称上改变。
- [0017] 本实用新型的有益效果在于:本实用新型提供的一种OLED像素驱动电路,通过调节第一存储电容和第二存储电容的大小增大资料信号的电压范围,一方面,降低了对IC信号电压的精度要求,对后期Gamma调节提供方便;另一方面,由于无需增大驱动晶体管的沟道长度,实现了降低驱动晶体管功耗的同时减小了像素版图空间,有利于制作更高PPI (Pixels Per Inch,表示每英寸所拥有的像素数目)的像素面板。

附图说明

- [0018] 图1是本实用新型实施例提供的一种OLED像素驱动电路的结构示意图;
- [0019] 图2是图1中一种OLED像素驱动电路的驱动时序示意图。

具体实施方式

- [0020] 下面将结合附图,对本实用新型的技术方案进行清楚的描述,所描述的实施例仅仅是本实用新型的一部分实施例,而不是全部的实施例。
- [0021] 本实用新型实施例提供一种OLED像素驱动电路,如图1所示,一种OLED像素驱动电路,包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6、驱动晶体管DTFT、第一存储电容C1、第二存储电容C2、有机发光二极管D1、第一电压源VDD、第二电压源VSS、初始化电源Vinit、第一节点a、第二节点d、第三节点s以及第四节点g;并设置有资料信号输入端Vdata、复位信号端RESET、信号扫描端SCAN、发光控制信号端EM;
- [0022] 所述第一晶体管的第一源极/漏极连接所述初始化电源Vinit,栅极连接所述复位信号端RESET,第二源极/漏极连接所述第一节点a;
- [0023] 所述第二晶体管的第一源极/漏极连接所述初始化电源Vinit,栅极连接所述复位信号端RESET,第二源极/漏极连接所述第四节点g;
- [0024] 所述第三晶体管的第一源极/漏极连接所述第四节点g,栅极连接所述信号扫描端SCAN,第二源极/漏极连接所述第二节点d;
- [0025] 所述第四晶体管的第一源极/漏极连接所述第三节点s,栅极连接所述信号扫描端SCAN,第二源极/漏极连接所述资料信号输入端Vdata;
- [0026] 所述第五晶体管的第一源极/漏极连接所述第三节点s,栅极连接所述发光控制信号端EM,第二源极/漏极连接所述第一电压源VDD;
- [0027] 所述第六晶体管的第一源极/漏极连接所述第一节点a,栅极连接所述发光控制信

号端EM,第二源极/漏极连接所述第二节点d;

[0028] 所述驱动晶体管的第一源极/漏极连接所述第二节点d,栅极连接所述第四节点g,第二源极/漏极连接所述第三节点s;

[0029] 所述第一存储电容的两端分别连接第一电压源VDD和所述第四节点g;所述第二存储电容的两端分别连接所述第三节点s和所述第四节点g;

[0030] 所述有机发光二极管的正极连接所述第一节点a,负极连接第二电压源VSS。

[0031] 具体地,所述第二电压源提供的电压大于所述初始化电源提供的电压。

[0032] 如图2所示,为本实用新型实施例提供的一种OLED像素驱动电路的驱动时序示意图,包括复位信号端RESET、信号扫描端SCAN、发光控制信号端EM的输入信号波形图。

[0033] 本实施例的OLED像素驱动电路的工作原理说明如下:

[0034] 初始化阶段X1:复位信号端RESET为低电平,信号扫描端SCAN为高电平,发光控制信号端EM为高电平,第一晶体管T1和第二晶体管T2导通,有机发光二极管反向偏置,消除积累电荷,同时,第四节点g电位放电至Vinit;

[0035] 数据写入阶段X2:复位信号端RESET为高电平,信号扫描端SCAN为低电平,发光控制信号端EM为高电平,第三晶体管T3和第四晶体管T4导通,此时第三节点s电位 $V_s = V_{data}$,驱动晶体管DTFT栅极和第一源极/漏极短接,形成二极管结构,第四节点g电位 $V_g = V_{data} - V_{th}$,其中 V_{th} 为驱动晶体管DTFT的阈值电压;

[0036] 发光阶段X3:复位信号端RESET为高电平,信号扫描端SCAN为高电平,发光控制信号端EM为低电平,第五晶体管T5和第六晶体管T6导通,此时第三节点s电位 $V_s = V_{DD}$,由于第一存储电容C1、第二存储电容C2的耦合效应,此时第四节点g电位 $V_g = (V_{data} - V_{th}) + \frac{C_2}{C_1 + C_2} (V_{DD} - V_{data})$,由此形成由第一电压源VDD经由第五晶体管T5、驱动晶体管DTFT、第六晶体管T6和有机发光二极管D1到第二电压源VSS的电流回路,有机发光二极管此时发光,驱动晶体管DTFT工作在饱和区,驱动有机发光二极管D1的电流 I_{OLED} 满足:

$$I_{OLED} = \frac{1}{2} \mu C_{ox} \frac{W}{L} \left[V_{DD} - (V_{data} - V_{th}) - \frac{C_2}{C_1 + C_2} (V_{DD} - V_{data}) - V_{th} \right]^2$$

$$= \frac{1}{2} \mu C_{ox} \frac{W}{L} \left[\frac{C_1}{C_1 + C_2} (V_{DD} - V_{data}) \right]^2, (V_{DD} > V_{data})$$

[0037] 将上式转换为以 V_{data} 为因变量的式子:

$$V_{data} = V_{DD} - \frac{C_1 + C_2}{C_1} \sqrt{\frac{2 * L * I_{OLED}}{\mu C_{ox} W}}$$

[0040] 其中, μ 为沟道的电子迁移率, C_{ox} 为驱动管单位面积的沟道电容, W 为驱动晶体管DTFT沟道宽度, L 为驱动晶体管DTFT沟道长度。

[0041] 在保证 μ 、 C_{ox} 工艺水平、 W 大小一致的情况下,现有技术中像素驱动电路的存储电容值 C 为固定值,且 $C = C_{st}$,只能通过增大驱动晶体管DTFT沟道长度 L 的大小来增大 V_{data} 范围;与现有技术相比,本实用新型通过设置第一存储电容 C_1 和第二存储电容 C_2 ,并使得 $C_1 + C_2 = C_{st}$, $C_1 < C_{st}$, $(C_1 + C_2) / C_1 > 1$,实现不增大驱动晶体管DTFT沟道长度 L ,只需通过调节第

一存储电容C1和第二存储电容C2的大小即可增大Vdata的范围。

[0042] 综上,本实用新型通过设置第一存储电容C1和第二存储电容C2并通过调节第一存储电容C1和第二存储电容C2的大小,增大了资料信号Vdata的电压范围,降低了对IC信号电压的精度要求,对后期Gamma调节提供方便;并且由于无需增大驱动晶体管的沟道长度,使得驱动晶体管功耗降低的同时减小了像素版图空间,有利于制作更高的PPI (Pixels Per Inch,表示每英寸所拥有的像素数目)面板。

[0043] 需要说明的是,本实用新型在现有像素驱动电路的基础上,将电路中的存储电容一分为二,实现资料信号Vdata电压范围增大,在其他像素驱动电路中,如6T1C的像素驱动电路,将存储电容一分为二或一分为多实现资料信号Vdata电压范围增大的技术方案,也应该在本专利的保护范围内。

[0044] 如上述实施例为本实用新型较佳的实施方式,但本实用新型的实施方式并不受上述实施例的限制,其他的任何未背离本实用新型的精神实质与原理下所作的改变、修饰、替代、组合、简化,均应为等效的置换方式,都包含在本实用新型的保护范围之内。

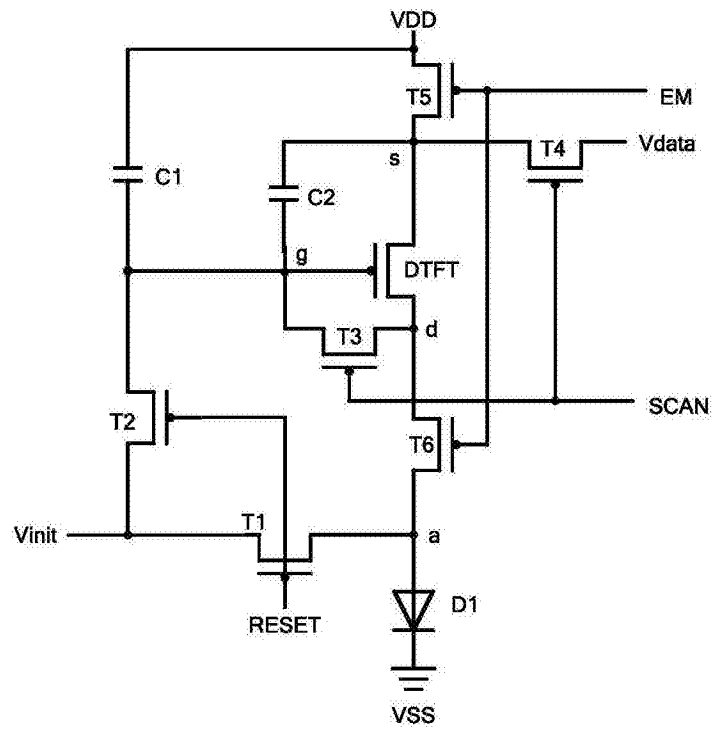


图1

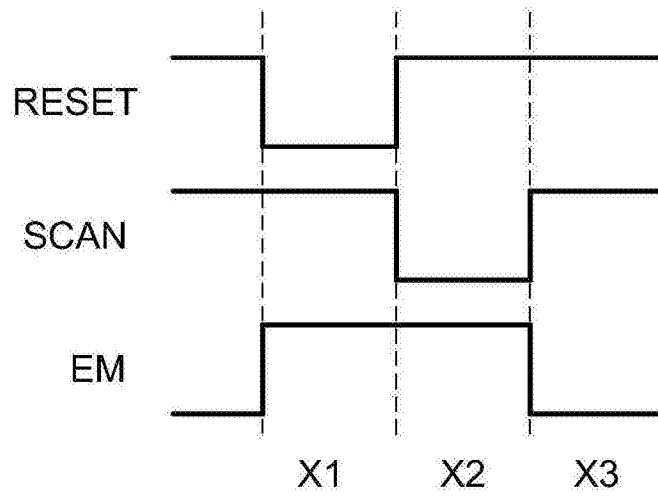


图2

专利名称(译)	一种OLED像素驱动电路		
公开(公告)号	CN206541596U	公开(公告)日	2017-10-03
申请号	CN201720121603.6	申请日	2017-02-09
[标]申请(专利权)人(译)	信利(惠州)智能显示有限公司		
申请(专利权)人(译)	信利(惠州)智能显示有限公司		
当前申请(专利权)人(译)	信利(惠州)智能显示有限公司		
[标]发明人	胡中艺 翁祖伟 朱杰 吴锦坤 胡君文 苏君海 李建华		
发明人	胡中艺 翁祖伟 朱杰 吴锦坤 胡君文 苏君海 李建华		
IPC分类号	G09G3/3208		
代理人(译)	温旭		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型提供一种OLED像素驱动电路，包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、驱动晶体管、第一存储电容、第二存储电容、有机发光二极管、第一电压源、第二电压源、初始化电源、第一节点、第二节点、第三节点以及第四节点；并设置有资料信号输入端、复位信号端、信号扫描端、发光控制信号端；本实用新型通过调节第一存储电容和第二存储电容的电容值大小，增大了资料信号的电压，降低驱动晶体管功耗的同时减小了像素版图空间，有利于制作更高PPI像素面板。

