



(12)发明专利申请

(10)申请公布号 CN 111048043 A

(43)申请公布日 2020.04.21

(21)申请号 201911176194.X

(22)申请日 2019.11.26

(71)申请人 昆山国显光电有限公司

地址 215300 江苏省苏州市昆山市开发区
龙腾路1号4幢

(72)发明人 杜永强

(74)专利代理机构 广东君龙律师事务所 44470

代理人 丁建春

(51)Int.Cl.

G09G 3/3225(2016.01)

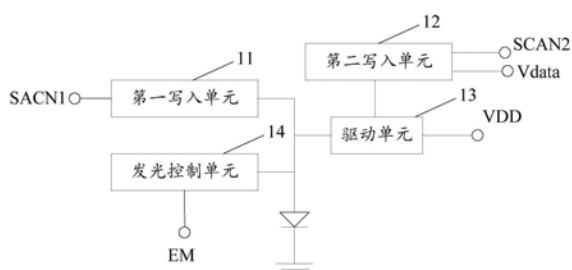
权利要求书2页 说明书6页 附图3页

(54)发明名称

OLED像素电路及显示装置

(57)摘要

本申请提供一种OLED像素电路及显示装置，包括多个阵列分布的像素单元，像素单元包括：第一写入单元，接收第一扫描信号，并写入初始信号；第二写入单元，接收第二扫描信号，并写入数据信号；驱动单元，接收电源信号并连接第一写入单元和第二写入单元接收初始信号和数据信号生成驱动信号，从而利用电源信号生成匹配的驱动电流；发光控制单元，接收发光使能信号并连接驱动单元和对应的发光二极管，以利用驱动电流驱动发光二极管；其中，初始信号关联电源信号和驱动单元的阈值信号，驱动信号关联电源信号、驱动单元的阈值信号和数据信号，以使驱动单元生成的驱动电流仅关联数据信号。以解决阈值电压及电源走线上的电阻引起的显示不均的问题。



1. 一种OLED像素电路,其特征在于,包括多个阵列分布的像素单元,每个所述像素单元分别包括:

第一写入单元,接收第一扫描信号,并在所述第一扫描信号的驱动下写入初始信号;

第二写入单元,接收第二扫描信号,并在所述第二扫描信号的驱动下写入数据信号;

驱动单元,接收电源信号,并藉由驱动节点连接的所述第一写入单元和所述第二写入单元而接收所述初始信号和所述数据信号且生成驱动信号,从而根据所述驱动信号利用所述电源信号生成匹配的驱动电流;

发光控制单元,接收发光使能信号并连接所述驱动单元和对应的发光二极管,以根据所述发光使能信号利用所述驱动电流驱动所述发光二极管;

其中,所述初始信号关联所述电源信号和所述驱动单元的阈值信号,所述驱动信号关联所述电源信号、所述驱动单元的阈值信号和所述数据信号,以使所述驱动单元生成的所述驱动电流仅关联所述数据信号。

2. 根据权利要求1所述的像素电路,其特征在于,所述像素单元还包括:

初始化单元,接收第三扫描信号,以在所述第三扫描信号的驱动下而接收参考信号,并利用所述参考信号对所述驱动单元及所述发光二极管进行初始化。

3. 根据权利要求2所述的像素电路,其特征在于,所述第一写入单元包括:

第一晶体管,其包括第一通路端、第二通路端及控制端,所述第一晶体管的第一通路端连接所述驱动单元,所述第一晶体管的第二通路端连接所述驱动单元,所述控制端连接第一扫描信号线,以接收第一扫描信号。

4. 根据权利要求3所述的像素电路,其特征在于,所述第二写入单元包括:

第二晶体管,其包括第一通路端、第二通路端及控制端,所述第二晶体管的第一通路端连接数据信号线以接收数据信号,所述第二晶体管的第二通路端连接所述驱动单元,所述控制端连接第二扫描信号线,以接收第二扫描信号。

5. 根据权利要求4所述的像素电路,其特征在于,所述驱动单元包括:

第三晶体管,其包括第一通路端、第二通路端及控制端,所述第三晶体管的第一通路端连接电源信号线以接收电源信号,所述第三晶体管的第二通路端连接所述第一晶体管的第二通路端,所述控制端连接所述第一晶体管的第一通路端。

6. 根据权利要求5所述的像素电路,其特征在于,所述发光控制端单元包括:

第四晶体管,其包括第一通路端、第二通路端及控制端,所述第四晶体管的第一通路端连接所述第三晶体管的第二通路端,所述第四晶体管的第二通路端连接接地端,所述控制端连接发光使能信号线以接收发光使能信号。

7. 根据权利要求6所述的像素电路,其特征在于,所述初始化单元包括:

第五晶体管,其包括第一通路端、第二通路端及控制端,所述第五晶体管的第一通路端连接所述第四晶体管的第二通路端,所述第五晶体管的第二通路端连接参考信号线,以接收所述参考信号,所述控制端连接第三扫描信号线,以接收第三扫描信号;

第六晶体管,其包括第一通路端、第二通路端及控制端,所述第六晶体管的第一通路端连接所述第三晶体管的控制端,所述第六晶体管的第二通路端连接参考信号线,以接收所述参考信号,所述控制端连接第三扫描信号线,以接收第三扫描信号。

8. 根据权利要求7所述的像素电路,其特征在于,所述像素单元还包括:

发光二极管,其包括阳极及阴极,所述发光二极管的阳极连接所述第四晶体管的第二通路端,所述发光二极管的阴极连接接地端;

存储电容,其包括第一通路端及第二通路端,所述存储电容的第一通路端连接所述第二晶体管的第二通路端,所述存储电容的第二通路端连接所述第三晶体管的控制端。

9.根据权利要求7所述的像素电路,其特征在于,所述第一晶体管、所述第二晶体管及所述第六晶体管为双栅晶体管。

10.一种显示装置,其特征在于,其包括如权利要求1-9任意一项所述的OLED像素电路。

OLED像素电路及显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别是涉及一种OLED像素电路及显示装置。

背景技术

[0002] 有源(主动)矩阵有机发光二极管(Active-matrix Organic Light Emitting Diode, AMOLED)与LCD(Liquid Crystal Display, 液晶显示)等其他显示技术相比, AMOLED显示技术具有自发光、广色域、广视角、高对比度、低功耗等诸多优点,这让AMOLED在平板显示领域中大放异彩。

[0003] AMOLED像素驱动单路通常由LTPS-TFT(Low-temperature polysilicon thin film transistor, 低温多晶硅薄膜晶体管)构成,但是 LTPS工艺会造成薄膜晶体管电学特性不均,比如阈值电压在不同像素之间的偏移,会造成显示不均匀的问题,而且像素电路的电源走线上的电阻会导致走线上电压分布不均,这同样也会造成显示不均匀的问题。

发明内容

[0004] 本发明主要解决的技术问题是提供一种OLED像素电路及显示装置,以能够同时实现解决阈值电压及电源走线上的电阻引起的显示不均的问题。

[0005] 为解决上述技术问题,本发明提供的第一个技术方案为:提供一种OLED像素电路,包括多个阵列分布的像素单元,每个所述像素单元分别包括:第一写入单元,接收第一扫描信号,并在所述第一扫描信号的驱动下写入初始信号;第二写入单元,接收第二扫描信号,并在所述第二扫描信号的驱动下写入数据信号;驱动单元,接收电源信号,并藉由驱动节点连接的所述第一写入单元和所述第二写入单元而接收所述初始信号和所述数据信号且生成驱动信号,从而根据所述驱动信号利用所述电源信号生成匹配的驱动电流;发光控制单元,接收发光使能信号并连接所述驱动单元和对应的发光二极管,以根据所述发光使能信号利用所述驱动电流驱动所述发光二极管;其中,所述初始信号关联所述电源信号和所述驱动单元的阈值信号,所述驱动信号关联所述电源信号、所述驱动单元的阈值信号和所述数据信号,以使所述驱动单元生成的所述驱动电流仅关联所述数据信号。

[0006] 其中,所述像素单元还包括:初始化单元,接收第三扫描信号,以在所述第三扫描信号的驱动下而接收参考信号,并利用所述参考信号对所述驱动单元及所述发光二极管进行初始化。

[0007] 其中,所述第一写入单元包括:第一晶体管,其包括第一通路端、第二通路端及控制端,所述第一晶体管的第一通路端连接所述驱动单元,所述第一晶体管的第二通路端连接所述驱动单元,所述控制端连接第一扫描信号线,以接收第一扫描信号。

[0008] 其中,所述第二写入单元包括:第二晶体管,其包括第一通路端、第二通路端及控制端,所述第二晶体管的第一通路端连接数据信号线以接收数据信号,所述第二晶体管的第二通路端连接所述驱动单元,所述控制端连接第二扫描信号线,以接收第二扫描信号。

[0009] 其中,所述驱动单元包括:第三晶体管,其包括第一通路端、第二通路端及控制端,

所述第三晶体管的第一通路端连接电源信号线以接收电源信号,所述第三晶体管的第二通路端连接所述第一晶体管的第二通路端,所述控制端连接所述第一晶体管的第一通路端。

[0010] 其中,所述发光控制端单元包括:第四晶体管,其包括第一通路端、第二通路端及控制端,所述第四晶体管的第一通路端连接所述第三晶体管的第二通路端,所述第四晶体管的第二通路端连接接地端,所述控制端连接发光使能信号线以接收发光使能信号。

[0011] 其中,所述初始化单元包括:第五晶体管,其包括第一通路端、第二通路端及控制端,所述第五晶体管的第一通路端连接所述第四晶体管的第二通路端,所述第五晶体管的第二通路端连接参考信号线,以接收所述参考信号,所述控制端连接第三扫描信号线,以接收第三扫描信号;第六晶体管,其包括第一通路端、第二通路端及控制端,所述第六晶体管的第一通路端连接所述第三晶体管的控制端,所述第六晶体管的第二通路端连接参考信号线,以接收所述参考信号,所述控制端连接第三扫描信号线,以接收第三扫描信号。

[0012] 其中,所述像素单元还包括:发光二极管,其包括阳极及阴极,所述发光二极管的阳极连接所述第四晶体管的第二通路端,所述发光二极管的阴极连接接地端;存储电容,其包括第一通路端及第二通路端,所述存储电容的第一通路端连接所述第二晶体管的第二通路端,所述存储电容的第二通路端连接所述第三晶体管的控制端。

[0013] 其中,所述第一晶体管、所述第二晶体管及所述第六晶体管为双栅晶体管。

[0014] 为解决上述技术问题,本发明提供的第二个技术方案为:提供一种显示装置,包括上述任意一项所述的OLED像素电路。

[0015] 本发明的有益效果:相对于现有技术,本发明通过设置第一写入单元、第二写入单元、驱动单元及发光控制单元。使第一写入单元接收第一扫描信号,并在第一扫描信号的驱动下写入初始信号;使第二写入单元接收第二扫描信号,并在第二扫描信号的驱动下写入数据信号;使驱动单元接收电源信号,并藉由驱动节点连接的第一写入单元和第二写入单元接收初始信号和数据信号生成驱动信号,从而根据驱动信号利用电源信号生成匹配的驱动电流;使发光控制单元接收发光使能信号并连接驱动单元和对应的发光二极管,以根据发光使能信号利用驱动电流驱动发光二极管;其中,初始信号关联电源信号和驱动单元的阈值信号,驱动信号关联电源信号、驱动单元的阈值信号和数据信号,以使驱动单元生成的驱动电流仅关联数据信号。以此使驱动电流与驱动单元的阈值电压及电源信号无关,进而实现解决阈值电压及电源走线上的电阻引起的显示不均的问题。

附图说明

[0016] 图1是本发明OLED像素电路的第一实施例的结构示意图;

[0017] 图2是本发明OLED像素电路的第二实施例的结构示意图;

[0018] 图3是本发明OLED像素电路的第三实施例的结构示意图;

[0019] 图4是本发明OLED像素电路的时序波形图;

[0020] 图5是本发明显示装置的第一实施例的结构示意图。

具体实施方式

[0021] 下面结合附图和实施例对本发明进行详细的说明。

[0022] 请参见图1,为本发明OLED像素电路的第一实施例的结构示意图。包括第一写入单

元11、第二写入单元12、驱动单元13及发光控制单元14。其中，第一写入单元11接收第一扫描信号SCAN1，并在第一扫描信号SCAN1的驱动下写入初始信号 $VDD - |V_{th}|$ 。第二写入单元12接收第二扫描信号SCAN2，并在第二扫描信号SCAN2的驱动下写入数据信号Vdata。驱动单元13接收电源信号VDD，并藉由驱动节点连接第一写入单元11和第二写入单元12而接收初始信号 $VDD - V_{th}$ 和数据信号Vdata而生成驱动信号 $VDD - |V_{th}| - Vdata$ ，从而根据驱动信号 $VDD - |V_{th}| - Vdata$ 而利用电源信号VDD生成匹配的驱动电流I；发光控制单元14接收发光使能信号EM并连接驱动单元13和对应的发光二极管，以根据发光使能信号EM利用驱动电流I驱动发光二极管；

[0023] 在本实施例中，初始信号 $VDD - |V_{th}|$ 关联电源信号VDD和驱动单元的阈值信号 V_{th} ，而驱动信号 $VDD - |V_{th}| - Vdata$ 关联电源信号VDD、驱动单元的阈值信号 V_{th} 和数据信号Vdata，以使驱动单元13生成的驱动电流I仅关联数据信号Vdata。

[0024] 具体地，在本实施例中，通过第一写入单元11写入初始信号 $VDD - |V_{th}|$ ，而初始信号 $VDD - |V_{th}|$ 与电源信号VDD及阈值电压 V_{th} 有关，第二写入单元12写入数据信号Vdata，驱动单元13根据初始信号 $VDD - |V_{th}|$ 和数据信号Vdata而生成驱动信号 $VDD - |V_{th}| - Vdata$ ，进而根据驱动信号 $VDD - |V_{th}| - Vdata$ 而利用电源信号VDD生成匹配的驱动电流I，以此得到的驱动电流I与阈值电压 V_{th} 及电源信号VDD无关，进而实现解决阈值电压及电源走线上的电阻引起的显示不均的问题。

[0025] 请参见图2，为本发明OLED像素电路的第二实施例的结构示意图。与上述图1所述的第一实施例相比，区别在于，本实施例还包括初始化单元15。具体地，初始化单元15接收第三扫描信号SCAN3，以在第三扫描信号SCAN3的驱动下而接收参考信号Vref，并利用参考信号Vref对驱动单元13及发光二极管进行初始化。以防止上一阶段驱动单元13的栅极电位过高，导致电源信号VDD写入失败。

[0026] 请参见图3，为本发明OLED像素电路的第三实施例的结构示意图。在本实施例中，第一写入单元11包括：第一晶体管M1，第一晶体管M1包括第一通路端、第二通路端及控制端，第一晶体管M1的第一通路端连接驱动单元13，第一晶体管M1的第二通路端连接驱动单元13，控制端连接第一扫描信号线，以接收第一扫描信号SCAN1。具体地，第一晶体管M1的第一通路端连接驱动单元13的第三晶体管M3的控制端，第一晶体管M1的第二通路端连接驱动单元13的第三晶体管M3的第二通路端。在本实施例中，第三晶体管M3的第二通路端为漏极，控制端为栅极，第一晶体管M1将第三晶体管M3的栅极与漏极短接，以使第三晶体管M3形成一个二极管连接。

[0027] 其中，第二写入单元12包括：第二晶体管M2，第二晶体管M2包括第一通路端、第二通路端及控制端，第二晶体管M2的第一通路端连接数据信号线以接收数据信号Vdata，第二晶体管M2的第二通路端连接驱动单元13，所述控制端连接第二扫描信号线，以接收第二扫描信号SCAN2。具体地，第二晶体管M2的第二通路端连接驱动单元13的第三晶体管M3的控制端。

[0028] 其中，驱动单元13包括：第三晶体管M3，第三晶体管M3包括第一通路端、第二通路端及控制端，第三晶体管M3的第一通路端连接电源信号线以接收电源信号VDD，第三晶体管M3的第二通路端连接第一晶体管M1的第二通路端，控制端连接第一晶体管M1的第一通路端。在第一晶体管M1导通时，第三晶体管M3的漏极及栅极短接，形成二极管连接。

[0029] 其中,发光控制端单元14包括:第四晶体管M4,第四晶体管 M4包括第一通路端、第二通路端及控制端,第四晶体管M4的第一通路端连接第三晶体管M3的第二通路端,第四晶体管M4的第二通路端连接接地端Vss,控制端连接发光使能信号线以接收发光使能信号EM。

[0030] 其中,初始化单元15包括:第五晶体管M5,第五晶体管M5包括第一通路端、第二通路端及控制端,第五晶体管M5的第一通路端连接第四晶体管M4的第二通路端,第五晶体管M5的第二通路端连接参考信号线,以接收参考信号Vref,控制端连接第三扫描信号线,以接收第三扫描信号SCAN3;第六晶体管M6,第六晶体管M6包括第一通路端、第二通路端及控制端,第六晶体管M6的第一通路端连接第三晶体管M3的控制端,第六晶体管M6的第二通路端连接参考信号线,以接收参考信号Vref,控制端连接第三扫描信号线,以接收第三扫描信号SCAN3。

[0031] 其中,像素单元还包括:发光二极管D存储电容C,发光二极管D包括阳极及阴极,发光二极管D的阳极连接第四晶体管M4的第二通路端,发光二极管D的阴极连接接地端Vss;存储电容C包括第一通路端及第二通路端,存储电容C的第一通路端连接第二晶体管M2的第二通路端,存储电容C的第二通路端连接第三晶体管M3 的控制端。

[0032] 在本实施例中,第一写入单元11中的第一晶体管M1、第二写入单元12中的第二晶体管M2及初始化单元15中的第六晶体管M6为双栅晶体管。在本申请中,将第一晶体管M1、第二晶体管M2及第六晶体管M6设置为双栅晶体管,能够减少漏电流的产生。

[0033] 在本实施例中,第一晶体管M1、第二晶体管M2、第三晶体管 M3、第四晶体管M4、第五晶体管M5及第六晶体管M6为P型晶体管,其均在低电平时导通,高电平时截至。

[0034] 请参见图4,为本发明OLED像素电路的时序波形图。

[0035] 在初始化阶段,即t1阶段,第三扫描信号SCAN3为低电平,第五晶体管M5及第六晶体管M6导通,第一晶体管M1、第二晶体管 M2、第三晶体管M3及第四晶体管M4均截止,参考信号Vref写入至发光二极管D的阳极及第三晶体管M3的控制端,进而对其进行初始化。具体的,在第三扫描信号SCAN3为低电平时,第五晶体管 M5导通,参考信号Vref通过第五晶体管M5写入至发光二极管D的阳极,进而对发光二极管D的阳极进行初始化。在第三扫描信号SCAN3为低电平时,第六晶体管M6导通,参考信号Vref通过第六晶体管M6写入至第三晶体管M3的控制端,进而对第三晶体管M3 的控制端进行初始化。使发光二极管的阳极及第三晶体管M3的控制端的电压为参考信号Vref。

[0036] 在第一写入阶段时,即t2阶段,第一扫描信号SCAN1为低电平,此时第一晶体管M1导通,由于第一晶体管M1的第一通路端及第二通路端分别连接第三晶体管M3的控制端及第二通路端,在第一晶体管M1导通时,第三晶体管M3的栅极及漏极短接,形成一个二极管连接,此时电源信号VDD写入至第三晶体管M3,由于第三晶体管 M3为驱动晶体管,在其栅极及漏极短接时,电源信号VDD写入后,第三晶体管M3的栅极(控制端)写入的是初始信号的电位,即初始信号为电源信号VDD及第三晶体管M3的阈值电压Vth之差,即 $VDD - |V_{th}|$ 。

[0037] 在第二写入阶段时,即t3阶段,第二扫描信号SCAN2为低电平,此时第二晶体管M2导通,数据信号Vdata通过第二晶体管M2写入至存储电容C,此时第三晶体管M3的栅极电位为驱动信号的电位,即驱动信号为电源信号VDD、第三晶体管M3的阈值电压Vth及数据信号Vdata之差、即 $VDD - |V_{th}| - V_{data}$ 。在此阶段中,由于存储电容C的存在,第三晶体管M3的栅极电压会保持此时的电压直至下一个初始化阶段。

[0038] 在发光阶段时,即 t_4 阶段,发光使能信号EM为低电平,此时第四晶体管M4导通,流经发光二极管D的电流为:

$$\begin{aligned}
 I &= \frac{\mu c_{ox} W}{2L} (V_{sg} - |V_{th}|)^2 \\
 [0039] \quad &= \frac{\mu c_{ox} W}{2L} (V_s - V_g - |V_{th}|)^2 = \frac{\mu c_{ox} W}{2L} (VDD - (VDD - |V_{th}| - Vdata) - |V_{th}|)^2 \\
 &= \frac{\mu c_{ox} W}{2L} (Vdata)^2
 \end{aligned}$$

[0040] 由上述公式可知,本发明所述的OLED像素电路的驱动电流与第三晶体管M3的阈值电压 V_{th} 及电源信号线的电源信号VDD无关,其只与数据信号Vdata有关,以此实现了解决阈值电压及电源走线上的电阻引起的显示不均的问题的目的。

[0041] 请参见图5,为本发明显示装置的结构示意图。本发明所述的显示装置401包括上述所述的OLED像素电路402。显示装置401的其他器件及功能与现有显示装置401的器件及功能相同,在此不再赘述。

[0042] 具体的,显示装置401可以为双面显示装置、柔性显示装置、全面屏显示装置中任一种。柔性显示装置可以应用于弯曲的电子设备;双面显示装置可以应用于为使显示装置两侧的人员都能看到显示内容的装置;全面屏显示装置可以应用于全面屏手机或其他装置,在此不做限定。

[0043] 本发明的显示装置401具体可以应用于手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。对于显示装置的其他必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。

[0044] 在本发明各实施例中,OLED像素电路只描述了部分相关电路,其他结构与现有技术中的OLED像素电路的结构相同,在此不再赘述。

[0045] 本发明提供的OLED像素电路及显示装置,通过第一写入单元11接收第一扫描信号SCAN1,并在第一扫描信号SCAN1的驱动下写入初始信号 $VDD - |V_{th}|$;第二写入单元12接收第二扫描信号SCAN2,并在第二扫描信号SCAN2的驱动下写入数据信号Vdata;驱动单元13接收电源信号VDD,并藉由第一写入单元11和第二写入单元12接收初始信号 $VDD - |V_{th}|$ 和数据信号Vdata,进而生成驱动信号 $VDD - |V_{th}| - Vdata$,从而根据驱动信号 $VDD - |V_{th}| - Vdata$ 而利用电源信号VDD生成匹配的驱动电流I;根据上述所述的OLED像素电路,生成的驱动电流为 $I = \frac{\mu c_{ox} W}{2L} (Vdata)^2$ 发光控制单元14接收发光使能信号EM并连接驱动单元13和对应的发光二极管D,以根据发光使能信号EM而利用驱动电流I驱动发光二极管;其中,初始信号 $VDD - V_{th}$ 关联电源信号VDD和所述驱动单元的阈值信号 V_{th} ,而驱动信号 $VDD - |V_{th}| - Vdata$ 关联电源信号VDD、驱动单元的阈值信号 V_{th} 和数据信号Vdata,以使驱动单元 $VDD - |V_{th}| - Vdata$ 生成的驱动电流 $I = \frac{\mu c_{ox} W}{2L} (Vdata)^2$ 仅关联数据信号Vdata。即通过本发明提供的OLED像素电路能够解决阈值电压及电源走线上的电阻引起的显示不均的问题。

[0046] 以上仅为本发明的实施方式,并非因此限制本发明的专利范围,凡是利用本发明

说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

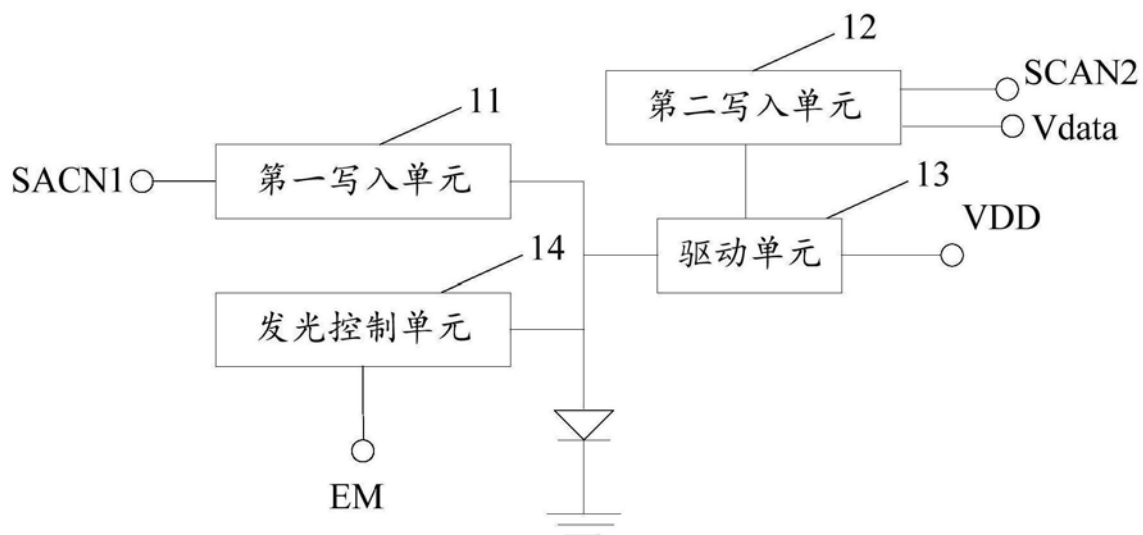


图1

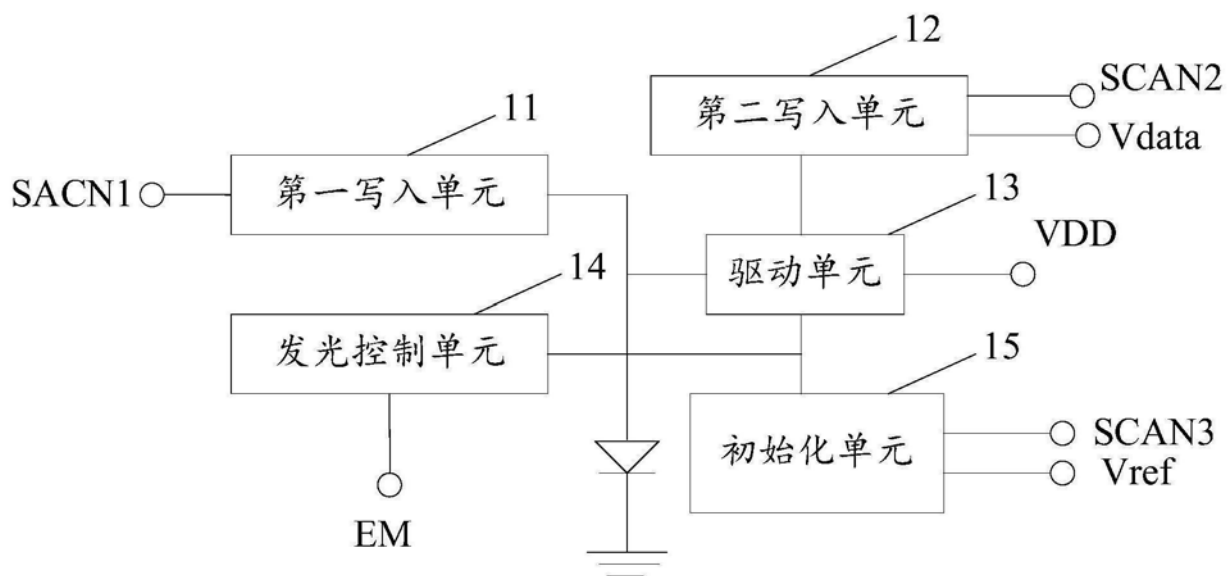


图2

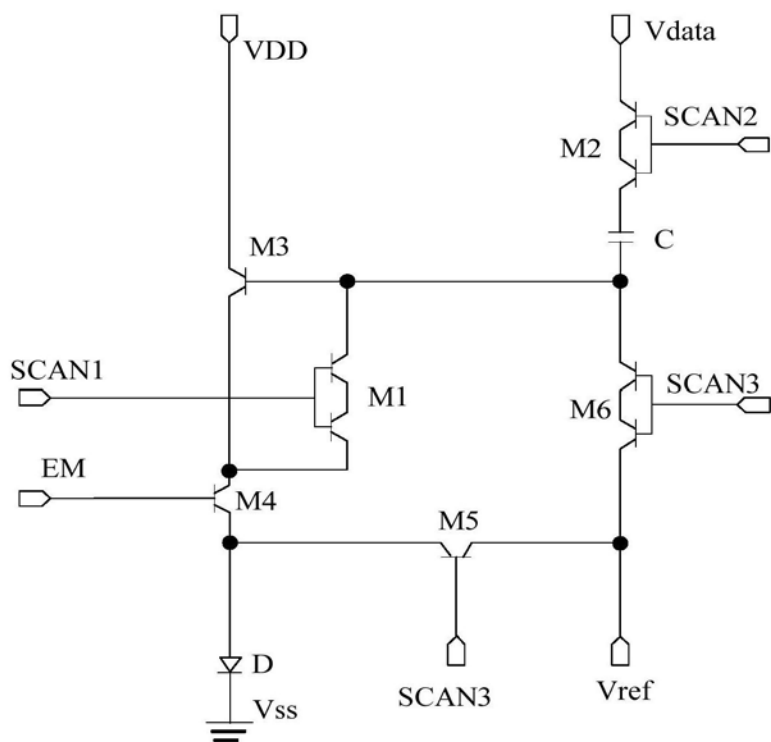


图3

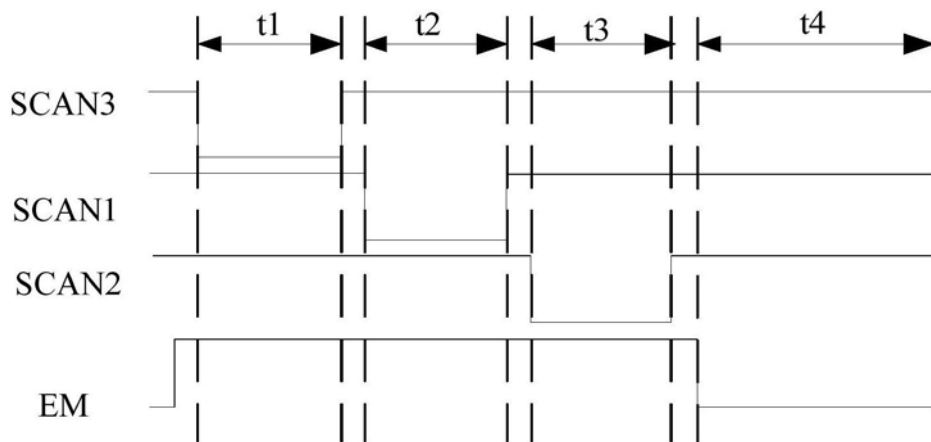


图4

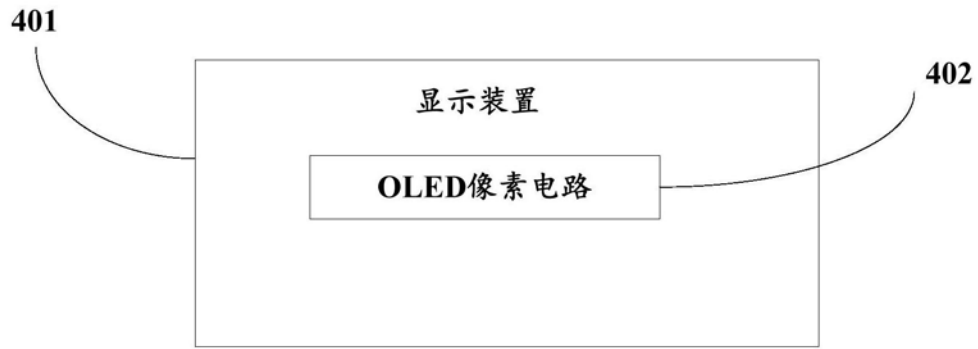


图5

专利名称(译)	OLED像素电路及显示装置		
公开(公告)号	CN111048043A	公开(公告)日	2020-04-21
申请号	CN201911176194.X	申请日	2019-11-26
[标]申请(专利权)人(译)	昆山国显光电有限公司		
申请(专利权)人(译)	昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山国显光电有限公司		
[标]发明人	杜永强		
发明人	杜永强		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3225 G09G2320/02		
代理人(译)	丁建春		
外部链接	Espacenet SIPO		

摘要(译)

本申请提供一种OLED像素电路及显示装置，包括多个阵列分布的像素单元，像素单元包括：第一写入单元，接收第一扫描信号，并写入初始信号；第二写入单元，接收第二扫描信号，并写入数据信号；驱动单元，接收电源信号并连接第一写入单元和第二写入单元接收初始信号和数据信号生成驱动信号，从而利用电源信号生成匹配的驱动电流；发光控制单元，接收发光使能信号并连接驱动单元和对应的发光二极管，以利用驱动电流驱动发光二极管；其中，初始信号关联电源信号和驱动单元的阈值信号，驱动信号关联电源信号、驱动单元的阈值信号和数据信号，以使驱动单元生成的驱动电流仅关联数据信号。以解决阈值电压及电源走线上的电阻引起的显示不均的问题。

