



(12)发明专利

(10)授权公告号 CN 106875892 B

(45)授权公告日 2019.03.22

(21)申请号 201710114594.2

审查员 王鑫

(22)申请日 2017.02.28

(65)同一申请的已公布的文献号

申请公布号 CN 106875892 A

(43)申请公布日 2017.06.20

(73)专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 杨盛际 董学 吕敬 陈小川

刘冬妮 王磊 付杰 卢鹏程

岳晗 肖丽

(74)专利代理机构 北京安信方达知识产权代理

有限公司 11262

代理人 林桐苒 李丹

(51)Int.Cl.

G09G 3/3225(2016.01)

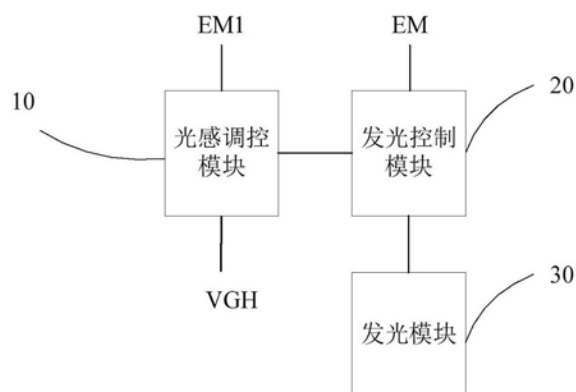
权利要求书3页 说明书9页 附图7页

(54)发明名称

一种像素电路及其驱动方法、显示装置

(57)摘要

一种像素电路,包括:发光控制模块、光感调控模块和发光模块,其中,所述光感调控模块,分别与调控信号端、第一电位端和所述发光控制模块连接,所述光感调控模块用于接收所述发光模块的光照,在根据光照强度信号生成相应的电信号和所述调控信号端的控制下将所述第一电位端的信号提供给所述发光控制模块;所述发光控制模块,分别与发光控制信号端、所述光感调控模块和所述发光模块连接,所述发光控制模块用于在所述发光控制信号端与所述光感调控模块提供的信号的控制下控制所述发光模块发光,本方案可以周期间歇式调节发光模块发光,缓解EL材料发强光所导致发光器件寿命降低。



1. 一种像素电路,其特征在于,包括:发光控制模块、光感调控模块和发光模块,其中,
所述光感调控模块,分别与调控信号端、第一电位端和所述发光控制模块连接,所述光感调控模块用于接收所述发光模块的光照,在根据光照强度信号生成相应的电信号和所述调控信号端的控制下将所述第一电位端的信号提供给所述发光控制模块;所述光感调控模块包括:第一重置单元、第二存储单元,调控单元和光感单元,其中,

所述第一重置单元分别与第一扫描信号端、第二电位端和第二节点连接,用于在所述第一扫描信号端的控制下将所述第二电位端的信号提供给所述第二节点;

所述第二存储单元分别与所述第二节点以及所述第二电位端相连;所述第二存储单元用于在所述第二节点的信号与所述第二电位端的信号的控制下进行充电或放电;

所述光感单元分别与所述第二节点以及低电位端连接,所述光感单元用于接收所述发光模块的光照,根据光照强度信息改变所述第二节点的电位;

所述调控单元分别与所述第二节点、所述第一电位端、所述调控信号端和所述发光控制模块连接,所述调控单元根据所述第二节点和所述调控信号端的信号控制将所述第一电位端的信号提供给所述发光控制模块;

所述发光控制模块,分别与发光控制信号端、所述光感调控模块和所述发光模块连接,所述发光控制模块用于在所述发光控制信号端与所述光感调控模块提供的信号的控制下控制所述发光模块不发光。

2. 如权利要求1所述的像素电路,其特征在于,所述第一重置单元包括第九开关晶体管,其中,

所述第九开关晶体管的控制极与所述第一扫描信号端连接,所述第九开关晶体管的第一极与所述第二电位端连接,所述第九开关晶体管的第二极与所述第二节点连接;

所述第二存储单元包括第二电容,其中,

所述第二电容连接在所述第二电位端和所述第二节点之间;

所述光感单元包括:光敏二极管,其中,

所述光敏二极管的阳极与所述第二节点连接,所述光敏二极管的阴极与所述低电位端连接。

3. 如权利要求1所述的像素电路,其特征在于,所述调控单元包括:第七开关晶体管和第八开关晶体管,其中,

所述第七开关晶体管的控制极与所述调控信号端连接,所述第七开关晶体管的第一极与所述第八开关晶体管的第二极连接,所述第七开关晶体管的第二极与所述发光控制模块连接;

所述第八开关晶体管的控制极与所述第二节点连接,所述第八开关晶体管的第一极与所述第一电位端连接,所述第八开关晶体管的第二极与所述第七开关晶体管的第一极连接。

4. 如权利要求1所述的像素电路,其特征在于,所述发光控制模块包括:第二重置单元、第一存储单元、补偿单元、驱动晶体管、数据写入单元、第一发光控制单元和第二发光控制单元,其中,

所述第二重置单元分别与所述第一扫描信号端、初始化信号端和第一节点连接,用于在所述第一扫描信号端的控制下将所述初始化信号端的信号提供给所述第一节点;

所述第一存储单元分别与所述第一节点以及第三电位端相连;所述第一存储模块用于在所述第一节点的信号与所述第三电位端的信号的控制下进行充电或放电;

所述补偿单元分别与所述驱动晶体管的控制极、所述驱动晶体管的第二极及第二扫描信号端连接,所述补偿单元用于在所述第二扫描信号端的控制下导通所述驱动晶体管的控制极与所述驱动晶体管的第二极;

所述驱动晶体管的控制极与所述第一节点连接,所述驱动晶体管的第二极分别与所述数据写入单元和所述第一发光控制单元连接;

所述数据写入单元分别与第二扫描信号端、数据信号端以及所述驱动晶体管的第二极相连;所述数据写入单元用于在所述第二扫描信号端的控制下通过所述驱动晶体管和所述补偿单元将所述数据信号端的信号提供给所述第一节点;

所述第一发光控制单元分别与所述发光控制信号端、所述第三电位端及所述驱动晶体管的第二极连接,用于在所述发光控制信号端的控制下导通所述驱动晶体管的第二极;

所述第二发光控制单元分别与所述发光控制信号端、所述驱动晶体管的第二极及所述发光模块连接,用于在所述发光控制信号端的控制下导通所述驱动晶体管的第二极,控制所述发光模块发光。

5.如权利要求4所述的像素电路,其特征在于,所述第二重置单元包括第一开关晶体管,其中,

所述第一开关晶体管的控制极与所述第一扫描信号端连接,所述第一开关晶体管的第二极与所述初始化信号端连接,所述第一开关晶体管的第二极和所述第一节点连接;

所述第一存储单元包括第一电容,其中,

所述第一电容连接在所述第一节点和所述第三电位端之间;

所述补偿单元包括第二开关晶体管,其中,

所述第二开关晶体管的控制极与所述第二扫描信号端连接,所述第二开关晶体管的第二极与所述驱动晶体管的控制极连接,所述第二开关晶体管的第二极与所述驱动晶体管的第二极连接;

所述数据写入单元包括第五开关晶体管,其中,

所述第五开关晶体管的控制极与所述第二扫描信号端连接,所述第五开关晶体管的第二极与所述数据信号端,所述第五开关晶体管的第二极所述驱动晶体管的第二极连接;

所述第一发光控制单元包括第四开关晶体管,所述第二发光控制单元包括第六开关晶体管,其中,

所述第四开关晶体管的控制极与所述发光控制信号端连接,所述第四开关晶体管的第二极与所述第二电位端连接,所述第四开关晶体管的第二极与所述驱动晶体管的第二极连接;

所述第六开关晶体管的控制极与所述发光控制信号端和所述光感调控模块连接、所述第六开关晶体管的第二极与所述驱动晶体管的第二极连接,所述第六开关晶体管的第二极与所述发光模块连接;

所述发光模块包括有机发光二极管,所述有机发光二极管的阳极与所述发光控制模块连接,所述有机发光二极管的阴极与低电位端连接。

6.如权利要求4或5所述的像素电路,其特征在于,

所述驱动晶体管为P型晶体管，

所有开关晶体管均为P型晶体管，所述P型晶体管中第一极为源极，第二极为漏极。

7. 一种显示面板，其特征在于，包括如权利要求1-6任一项所述的像素电路。

8. 一种像素电路的驱动方法，所述像素电路为如权利要求4-6任一项所述的像素电路，其特征在于，包括：

所述光感调控模块接收所述发光模块的光照，在根据光照强度信号生成相应的电信号和所述调控信号端的控制下将所述第一电位端的信号提供给所述发光控制模块；

所述发光控制模块在所述发光控制信号端与所述光感调控模块提供的信号的控制下控制所述发光模块发光。

9. 如权利要求8所述的驱动方法，其特征在于，所述驱动方法包括：

第一阶段，所述第一重置单元在所述第一扫描信号端的控制下将所述第二电位端的信号提供给所述第二节点，所述第二存储单元在所述第二节点的信号与所述第一重置单元的信号的控制下进行充电；所述第二重置单元在所述第一扫描信号端的控制下将所述初始信号端的信号提供给所述第一节点，所述第一存储单元在所述第一节点的信号与所述第三电位端的信号的控制下进行放电；

第二阶段，所述光感单元接收光照，根据光照强度信号改变所述第二节点的电位，所述第二存储单元在所述第二节点的信号与所述第二电位端的信号的控制下放电；所述数据写入单元在所述第二扫描信号线的控制下通过所述驱动晶体管和所述补偿单元将所述数据信号端的信号和所述驱动晶体管的阈值电压的差值提供给所述第一节点，所述第一存储单元在所述第一节点的信号与所述第三电位端的信号的控制下进行充电；

第三阶段，所述第一发光控制单元和所述第二发光控制单元在所述发光控制信号端的控制下，接入所述第三电位端的信号通过所述驱动晶体管的第一极和第二极，控制所述发光模块发光；

第四阶段，所述调控单元在所述第二节点的信号和所述调控信号端的信号的控制下将所述第一电位端和发光控制信号端叠加形成的信号提供给所述第二发光控制单元，所述第二发光控制单元在所述发光控制信号端和所述第一电位端叠加形成的信号的控制下关闭，控制所述发光模块不发光。

一种像素电路及其驱动方法、显示装置

技术领域

[0001] 本发明实施例涉及但不限于显示技术领域,尤指一种像素电路及其驱动方法、显示装置。

背景技术

[0002] 有源矩阵有机发光二极管(Active-Matrix Organic Light Emitting Diode,简称AMOLED)是当今平板显示器研究领域的热点之一,与液晶显示器相比,OLED(Organic Light-Emitting Diode,有机发光二极管)具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点,目前,在手机、PDA(Personal Digital Assistant,个人数字助理)、数码相机等显示领域OLED已经开始取代传统的LCD(Liquid Crystal Display,液晶显示器)显示屏。

[0003] 在常规OLED显示器件中,RGB(红绿蓝)蒸镀的材料是有区别的,不同材料的发光特性也不尽相同,因此RGB的发光寿命也是不同的,所以RGB有效发光区域也一样,尽管如此,由于在特定的显示条件下,比如,强光效长时间显示,会大大损耗OLED的寿命。

发明内容

[0004] 本发明要解决的技术问题是提供一种像素电路及其驱动方法、显示装置,以缓解EL(电致发光材料)材料发强光所导致发光器件寿命降低。

[0005] 一种像素电路,包括:发光控制模块、光感调控模块和发光模块,其中,

[0006] 所述光感调控模块,分别与调控信号端、第一电位端和所述发光控制模块连接,所述光感调控模块用于接收所述发光模块的光照,在根据光照强度信号生成相应的电信号和所述调控信号端的控制下将所述第一电位端的信号提供给所述发光控制模块;

[0007] 所述发光控制模块,分别与发光控制信号端、所述光感调控模块和所述发光模块连接,所述发光控制模块用于在所述发光控制信号端与所述光感调控模块提供的信号的控制下控制所述发光模块发光。

[0008] 可选地,所述光感调控模块包括:第一重置单元、第二存储单元,调控单元和光感单元,其中,

[0009] 所述第一重置单元分别与第一扫描信号端、第二电位端和第二节点连接,用于在所述第一扫描信号端的控制下将所述第二电位端的信号提供给所述第二节点;

[0010] 所述第二存储单元分别与所述第二节点以及所述第一电位端相连;所述第二存储单元用于在所述第二节点的信号与所述第二电位端的信号的控制下进行充电或放电;

[0011] 所述光感单元分别与所述第二节点以及低电位端连接,所述光感单元用于接收所述发光模块的光照,根据光照强度信息改变所述第二节点的电位;

[0012] 所述调控单元分别与所述第二节点、第一电位端、所述调控信号端和所述发光控制模块连接,所述调控单元根据所述第二节点和所述调控信号端的信号控制将所述第一电位端的信号提供给所述发光控制模块。

- [0013] 可选地,所述第一重置单元包括第九开关晶体管,其中,
- [0014] 所述第九开关晶体管的控制极与所述第一扫描信号端连接,所述第九开关晶体管的第一极与所述第二电位端连接,所述第九开关晶体管的第二极与所述第二节点连接。
- [0015] 所述第二存储单元包括第二电容,其中,
- [0016] 所述第二电容连接在所述第二电位端和所述第二节点之间。
- [0017] 所述光感单元包括:光敏二极管,其中,
- [0018] 所述光敏二极管的阳极与所述第二节点连接,所述光敏二极管的阴极与所述低电位端连接。
- [0019] 可选地,所述调控单元包括:第七开关晶体管和第八开关晶体管,其中,
- [0020] 所述第七开关晶体管的控制极与所述调控信号端连接,所述第七开关晶体管的第一极与所述第八开关晶体管的第二极连接,所述第七开关晶体管的第二极与所述发光控制模块连接;
- [0021] 所述第八开关晶体管的控制极与所述第二节点连接,所述第八开关晶体管的第一极与所述第一电位端连接,所述第八开关晶体管的第二极与所述第七开关晶体管的第一极连接。
- [0022] 可选地,所述发光控制模块包括:第二重置单元、第一存储单元、补偿单元、驱动晶体管、数据写入单元、第一发光控制单元和第二发光控制单元,其中,
- [0023] 所述第二重置单元分别与所述第一扫描信号端、初始化信号端和第一节点连接,用于在所述第一扫描信号端的控制下将所述初始化信号端的信号提供给所述第一节点;
- [0024] 所述第一存储单元分别与所述第一节点以及第三电位端相连;所述第一存储模块用于在所述第一节点的信号与所述第三电位端的信号的控制下进行充电或放电;
- [0025] 所述补偿单元分别与所述驱动晶体管的控制极、所述驱动晶体管的第二极及第二扫描信号端连接,所述补偿单元用于在所述第二扫描信号端的控制下导通所述驱动晶体管的控制极与所述驱动晶体管的第二极;
- [0026] 所述驱动晶体管的控制极与所述第一节点连接,所述驱动晶体管的第一极分别与所述数据写入单元和所述第一发光控制单元连接;
- [0027] 所述数据写入单元分别与第二扫描信号端、数据信号端以及所述驱动晶体管的第一极相连;所述数据写入单元用于在所述第二扫描信号端的控制下通过所述驱动晶体管和所述补偿单元将所述数据信号端的信号提供给所述第一节点;
- [0028] 所述第一发光控制单元分别与所述发光控制信号端、所述第三电位端及所述驱动晶体管的第一极连接,用于在所述发光控制信号端的控制下导通所述驱动晶体管的第一极;
- [0029] 所述第二发光控制单元分别与所述发光控制信号端、所述驱动晶体管的第二极及所述发光模块连接,用于在所述发光控制信号端的控制下导通所述驱动晶体管的第二极,控制所述发光模块发光。
- [0030] 可选地,所述第二重置单元包括第一开关晶体管,其中,
- [0031] 所述第一开关晶体管的控制极与所述第一扫描信号端连接,所述第一开关晶体管的第一极与所述初始化信号端连接,所述第一开关晶体管的第二极和所述第一节点连接。
- [0032] 所述第一存储单元包括第一电容,其中,

- [0033] 所述第一电容连接在所述第一节点和所述第三电位端之间；
- [0034] 所述补偿单元包括第二开关晶体管，其中，
- [0035] 所述第二开关晶体管的控制极与所述第二扫描信号端连接，所述第二开关晶体管的第一极与所述驱动晶体管的控制极连接，所述第二开关晶体管的第二极与所述驱动晶体管的第二极连接；
- [0036] 所述数据写入单元包括第五开关晶体管，其中，
- [0037] 所述第五开关晶体管的控制极与所述第二扫描信号端连接，所述第五开关晶体管的第一极与所述数据信号端，所述第五开关晶体管的第二极所述驱动晶体管的第一极连接；
- [0038] 所述第一发光控制单元包括第四开关晶体管，所述第二发光控制单元包括第六开关晶体管，其中，
- [0039] 所述第四开关晶体管的控制极与所述发光控制信号端连接，所述第四开关晶体管的第一极与所述第二电位端连接，所述第四开关晶体管的第二极与所述驱动晶体管的第一极连接；
- [0040] 所述第六开关晶体管的控制极与所述发光控制信号端和所述光感调控模块连接、所述第六开关晶体管的第一极与所述驱动晶体管的第二极连接，所述第六开关晶体管的第二极与所述发光模块连接；
- [0041] 所述发光模块包括有机发光二极管，所述有机发光二极管的阳极与所述发光控制模块连接，所述有机发光二极管的阴极与低电位端连接。
- [0042] 可选地，所述驱动晶体管为P型晶体管，
- [0043] 所有开关晶体管均为P型晶体管，所述P型晶体管中第一极为源极，第二极为漏极。
- [0044] 一种显示面板，包括上述的像素电路。
- [0045] 一种像素电路的驱动方法，所述像素电路为上述的像素电路，包括：
- [0046] 所述光感调控模块接收所述发光模块的光照，在根据光照强度信号生成相应的电信号和所述调控信号端的控制下将所述第一电位端的信号提供给所述发光控制模块；
- [0047] 所述发光控制模块在所述发光控制信号端与所述光感调控模块提供的信号的控制下控制所述发光模块发光。
- [0048] 可选地，所述驱动方法包括：
- [0049] 第一阶段，所述第一重置单元在所述第一扫描信号端的控制下将所述第二电位端的信号提供给所述所述第二节点，所述第二存储单元在所述第二节点的信号与所述第一重置单元的信号的控制下进行充电；所述第二重置单元在所述第一扫描信号端的控制下将所述初始信号端的信号提供给所述第一节点，所述第一存储单元在所述第一节点的信号与所述第三电位端的信号的控制下进行放电；
- [0050] 第二阶段，所述光感单元接收发光模块的光照，根据光照强度信号改变所述第二节点的电位，所述第二存储单元在所述第二节点的信号与所述第二电位端的信号的控制下放电；所述数据写入单元在所述第二扫描信号线的控制下通过所述驱动晶体管和所述补偿单元将所述数据信号端的信号和所述驱动晶体管的阈值电压的差值提供给所述第一节点，所述第一存储单元在所述第一节点的信号与所述第三电位端的信号的控制下进行充电；
- [0051] 第三阶段，所述第一发光控制单元和所述第二发光控制单元在所述发光控制信号

端的控制下,接入所述第三电位端的信号通过所述驱动晶体管的第一极和第二极,控制所述发光模块发光;

[0052] 第四阶段,所述调控单元在所述第二节点的信号和所述调控信号端的信号的控制下将所述第一电位端的信号提供给所述第二开关控制单元,所述第二开关控制单元在所述开关控制信号端的信号和所述第一电位端的信号的控制下关闭,控制所述发光模块不发光。

[0053] 综上,本发明实施例提供一种像素电路及其驱动方法、显示装置,可以周期间歇式调节发光模块发光,缓解EL材料发强光所导致发光器件寿命降低。

附图说明

[0054] 图1为本发明实施例一的像素电路的示意图;

[0055] 图2为本发明实施例二的像素电路的示意图;

[0056] 图3为本发明实施例三的像素电路的示意图;

[0057] 图4为本发明实施例的一种像素电路的驱动方法的流程图;

[0058] 图5为本发明实施例的时序图;

[0059] 图6A为本实施例的像素电路在第一阶段各晶体管的开闭示意图;

[0060] 图6B为本实施例的像素电路在第一阶段各晶体管的开闭示意图;

[0061] 图6C为本实施例的像素电路在第一阶段各晶体管的开闭示意图;

[0062] 图6D为本实施例的像素电路在第一阶段各晶体管的开闭示意图。

具体实施方式

[0063] 为使本发明的目的、技术方案和优点更加清楚明白,下文中将结合附图对本发明的实施例进行详细说明。需要说明的是,在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互任意组合。

[0064] 实施例一

[0065] 本实施例提供一种像素电路如图1所示,本实施例的像素电路包括:光感调控模块10、发光控制模块20和发光模块30,其中,

[0066] 光感调控模块10,分别与调控信号端EM1、第一电位端VGH和发光控制模块20连接,光感调控模块10用于接收发光模块30的光照,在根据光照强度信号生成相应的电信号和调控信号端EM1的控制下将第一电位端VGH的信号提供给发光控制模块20;

[0067] 发光控制模块20,分别与发光控制信号端EM、光感调控模块10和发光模块30连接,发光控制模块20用于在发光控制信号端EM与光感调控模块10提供的信号的控制下控制发光模块30发光。

[0068] 本实施例在OLED背板工艺基础上,制作反接PN节(PIN),PIN的组成为P+doping→a+Si Doping→N+Doping过程,PIN节位于EL发光器件下方,本实施例中,即集成光感调控模块,直接采集该像素发光状态,可以通过周期间歇式调节作用,使得这种设计可以有效缓解EL材料发强光所导致OLED寿命降低的问题。

[0069] 实施例二

[0070] 如图2所示,本实施例中光感调控模块10包括:第一重置单元11、第二存储单元12,

调控单元13和光感单元14,其中,

[0071] 第一重置单元11分别与第一扫描信号端Scan1、第二电位端Vcom和第二节点N2连接,用于在第一扫描信号端Scan1的控制下将第二电位端Vcom的信号提供给第二节点N2;

[0072] 第二存储模块12分别与第二节点N2以及第二电位端Vcom相连;第二存储模块12用于在第二节点N2的信号与第二电位端Vcom的信号的控制下进行充电或放电;

[0073] 光感单元14分别与第二节点N2以及低电位端Vss连接,光感单元14用于接收发光模块30的光照,根据光照强度信息改变第二节点N2的电位;

[0074] 调控单元13分别与第二节点N2、第一电位端VGH、调控信号端EM1和发光控制模块20连接,调控单元13根据第二节点N2和调控信号端EM1的信号控制将第一电位端VGH的信号提供给发光控制模块20。

[0075] 其中,第二电位端Vcom接入的是高电平信号,第一电位端VGH接入的是高电平信号。

[0076] 发光控制模块20包括:第二重置单元21、第一存储单元22、补偿单元23、驱动晶体管24、数据写入单元25、第一发光控制单元26和第二发光控制单元27,其中,

[0077] 第二重置单元21分别与第一扫描信号端Scan1、初始化信号端Vinit和第一节点N1连接,用于在第一扫描信号端Scan1的控制下将初始化信号端Vinit的信号提供给第一节点N1;

[0078] 第一存储单元22分别与第一节点N1以及第三电位端Vdd相连;第一存储模块22用于在第一节点N1的信号与第三电位端Vdd的信号的控制下进行充电或放电;

[0079] 补偿单元23分别与驱动晶体管24的控制极、驱动晶体管24的第二极及第二扫描信号端Scan2连接,补偿单元23用于在第二扫描信号端Scan2的控制下导通驱动晶体管24的控制极与驱动晶体管24的第二极;

[0080] 驱动晶体管24的控制极与第一节点N1连接,驱动晶体管24的第一极分别与数据写入单元25和第一发光控制单元26连接;

[0081] 数据写入单元25分别与第二扫描信号端Scan2、数据信号端Vdata以及驱动晶体管24的第一极相连;数据写入单元25用于在第二扫描信号端Scan2的控制下通过驱动晶体管24和补偿单元23将数据信号端Vdata的信号提供给第一节点N1;

[0082] 第一发光控制单元26分别与发光控制信号端EM、第三电位端Vdd及驱动晶体管24的第一极连接,用于在发光控制信号端EM的控制下导通驱动晶体管24的第一极;

[0083] 第二发光控制单元27分别与发光控制信号端EM、驱动晶体管24的第二极及发光模块30连接,用于在发光控制信号端EM的控制下导通驱动晶体管24的第二极,控制发光模块30发光。

[0084] 其中,初始化信号端Vinit接入的是低电平信号,第三电位端Vdd接入的是高电平信号。

[0085] 当发光模块30长时间发光时,光感单元14会采集发光模块30的光照,当光照强度过高时,光感单元14即会改变第二节点N2的电位,进而驱动开启调控单元13,调控单元13再在调控信号的控制下选择性地将一指定电平信号输出给发光控制模块20的第二发光控制单元27,进而控制发光模块30发光,达到周期间歇式调节作用。

[0086] 实施例三

[0087] 在具体实施时,在本发明实施例提供的上述像素电路中,如图3所示:

[0088] 第二重置单元21包括第一开关晶体管M1,其中,第一开关晶体管M1的控制极与第一扫描信号端Scan1连接,第一开关晶体管M1的第一极与初始化信号端Vinit连接,第一开关晶体管M1的第二极和第一节点N1连接。

[0089] 第一存储单元22包括第一电容C1,其中,第一电容C1连接在第一节点N1和第三电位端Vdd之间。

[0090] 补偿单元23包括第二开关晶体管M2,其中,第二开关晶体管M2的控制极与第二扫描信号端Scan2连接,第二开关晶体管M2的第一极与驱动晶体管M3的控制极连接,第二开关晶体管M2的第二极与驱动晶体管M4的第二极连接。

[0091] 数据写入单元25包括第五开关晶体管M5,其中,第五开关晶体管M5的控制极与第二扫描信号端Scan2连接,第五开关晶体管M5的第一极与数据信号端Vdata,第五开关晶体管M5的第二极与驱动晶体管M3的第一极连接。

[0092] 第一发光控制单元26包括第四开关晶体管M4,第二发光控制单元27包括第六开关晶体管M6,其中,

[0093] 第四开关晶体管M4的控制极与发光控制信号端EM连接,第四开关晶体管M4的第一极与第三电位端Vdd连接,第四开关晶体管M4的第二极与驱动晶体管M3的第一极连接;

[0094] 第六开关晶体管M6的控制极与发光控制信号端EM和光感调控模块10中的第七晶体管M7的第二极连接、第六开关晶体管M6的第一极与驱动晶体管M4的第二极连接,第六开关晶体管M6的第二极与发光模块30连接。

[0095] 第一重置单元11包括第九开关晶体管M9,其中,第九开关晶体管M9的控制极与第一扫描信号端Scan1连接,第九开关晶体管M9的第一极与第二电位端Vcom连接,第九开关晶体管M9的第二极与第二节点N2连接。

[0096] 第二存储单元12包括第二电容C2,其中,第二电容C2连接在第一电位端Vcom和第二节点N2之间。

[0097] 所述光感单元14包括:光敏二极管,其中,所述光敏二极管的阳极与第二节点N2连接,所述光敏二极管的阴极与所述低电位端连接。

[0098] 调控单元13包括:第七开关晶体管M7和第八开关晶体管M8,其中,

[0099] 第七开关晶体管M7的控制极与调控信号端EM1连接,第七开关晶体管M7的第一极与第八开关晶体管M7的第二极连接,第七开关晶体管M7的第二极与发光控制模块20中的第六开关晶体管M6的控制极连接;

[0100] 第八开关晶体管M8的控制极与第二节点N2连接,第八开关晶体管M8的第一极与所述第一电位端VGH连接,第八开关晶体管M8的第二极与第七开关晶体管M9的第一极连接。

[0101] 发光模块30包括有机发光二极管(OLED),有机发光二极管的阳极与发光控制模块20中第六开关晶体管M6的第二极连接,所述有机发光二极管的阴极与低电位端连接。

[0102] 为了简化像素驱动电路的制作工艺流程,在具体实施时,在本发明实施例提供的上述像素电路中,如图3所示,驱动晶体管M3为P型晶体管,所述P型晶体管中第一极为源极,第二极为漏极,所有的开关晶体管可以均为P型开关晶体管,所述P型晶体管中第一极为源极,第二极为漏极。

[0103] 同时应该理解的是,本实施例中的M1-M9也并不限于薄膜晶体管,任何具有电压控

制能力以使得本发明按照上述工作方式工作的控制器件均应包含在本发明的保护范围内，本领域技术人员能够根据实际需要进行改变，此处不再赘述。

[0104] 在具体实施时，在本发明实施例提供的上述像素电路中，P型开关晶体管在高电位作用下截止，在低电位作用下导通。

[0105] 需要说明的是，在本发明实施例提供的上述像素驱动电路中，驱动晶体管和开关晶体管可以是薄膜晶体管(Thin Film Transistor, 简称TFT)，也可以是金属氧化物半导体场效应管(Metal Oxide Semiconductor, 简称MOS)，在此不作限定。在具体实施时，这些开关晶体管的控制极作为开关晶体管的栅极，并且这些开关晶体管根据开关晶体管类型以及信号端的信号的不同，可以将第一极作为开关晶体管的源极或漏极，以及将第二极作为开关晶体管的漏极或源极，在此不作限定。并且在描述具体实施例时，均是以驱动晶体管和开关晶体管为薄膜晶体管为例进行说明的。

[0106] 本发明实施例一种像素电路的驱动方法，包括：

[0107] 所述光感调控模块接收所述发光模块的光照，在根据光照强度信号生成相应的电信号和所述调控信号端的控制下将所述第一电位端的信号提供给所述发光控制模块；

[0108] 所述发光控制模块在所述发光控制信号端与所述光感调控模块提供的信号的控制下控制所述发光模块发光。

[0109] 本实施例在OLED背板工艺基础上，制作反接PN节(PIN)，PIN的组成为P+doping $\rightarrow$ a+Si Doping $\rightarrow$ N+Doping过程，PIN节位于EL发光器件下方，本实施例中，即集成光感调控模块，直接采集该像素发光状态，可以通过周期间歇式调节作用，使得这种设计可以有效缓解EL材料发强光所导致OLED寿命降低的问题。

[0110] 图4为本发明实施例的一种像素电路的驱动方法的流程图，如图4所示，包括：第一阶段、第二阶段、第三阶段和第四阶段，如下：

[0111] S401、第一阶段，所述第一重置单元在所述第一扫描信号端的控制下将所述第二电位端的信号提供给所述第二节点，所述第二存储单元在所述第二节点的信号与所述第一重置单元的信号的控制下进行充电；所述第二重置单元在所述第一扫描信号端的控制下将所述初始信号端的信号提供给所述第一节点，所述第一存储单元在所述第一节点的信号与所述第三电位端的信号的控制下进行放电；

[0112] S402、第二阶段，所述光感单元接收光照，根据光照强度信号改变所述第二节点的电位，所述第二存储单元在所述第二节点的信号与所述第二电位端的信号的控制下放电；所述数据写入单元在所述第二扫描信号线的控制下通过所述驱动晶体管和所述补偿单元将所述数据信号端的信号提供给所述第一节点，所述第一存储单元在所述第一节点的信号与所述第一电位端的信号的控制下进行充电；

[0113] S403、第三阶段，所述第一发光控制单元和所述第二发光控制单元在所述发光控制信号端的控制下，接入所述第三电位端的信号通过所述驱动晶体管的第一极和第二极，控制所述发光模块发光；

[0114] S404、第四阶段，所述调控单元在所述第二节点的信号和所述调控信号端的信号的控制下将所述第一电位端的信号提供给所述第二开关控制单元，所述第二开关控制单元在所述开关控制信号端的信号和所述第一电位端的信号的控制下关闭，控制所述发光模块不发光。

[0115] 下面以图3所示的像素电路为例,结合电路时序图对本发明实施例提供的上述像素电路的工作过程作以描述。下述描述中以1表示高电位,0表示低电位。需要说明的是,1和0是逻辑电位,其仅是为了更好的解释本发明实施例的具体工作过程,而不是在具体实施时施加在各开关晶体管的控制极上的电位。

[0116] 以下针对图5所示的时序图,对上述像素电路的各个过程进行逐一说明:

[0117] 在第一阶段T1,Scan1=0,Scan2=1,EM=1,EM1=1,Vdata=0。

[0118] 图6A为本实施例的像素电路在第一阶段各晶体管的开闭示意图。其中,“×”代表晶体管截止,无“×”代表晶体管导通,路径及箭头代表电流流向。图6B、图6C和6D在第二阶段、第三阶段和第四阶段像素电路中各晶体管的开闭示意中“×”含义与图6A相同。其中:

[0119] 此时,如图6A所示,由于Scan1=0,因此第一开关晶体管M1和第九开关晶体管M9导通;由于Scan2=1,因此第二开关晶体管M2和第五开关晶体管M5截止;由于EM=1,因此第四开关晶体管M4和第六开关晶体管M6截止;由于EM1=1,因此第七开关晶体管M7截止。

[0120] 导通的第一开关晶体管M1将初始化信号端Vinit的信号提供给驱动晶体管M3的栅极,以对驱动晶体管M3的栅极重置放电为初始化信号端Vinit的信号的电压,将N1点重置接地,电势为Vint,使之前的电压信号进行重置。

[0121] 导通的第九开关晶体管M9将电位端Vcom的信号提供给第二节点N2,此时将第二电容C2右端的第二节点N2进行重置,电压为Vcom,此时第二节点N2处于高电位,因此第八开关晶体管M8截止。

[0122] 在第二阶段T2,Scan1=1,Scan2=0,EM=1,EM1=1,Vdata=1。

[0123] 此时,如图6B所示,由于Scan1=1,因此第一开关晶体管M1和第九开关晶体管M9截止;由于Scan2=0,因此第二开关晶体管M2和第五开关晶体管M5导通;由于EM=1,因此第四开关晶体管M4和第六开关晶体管M6截止;由于EM1=1,因此第七开关晶体管M7截止。

[0124] 此时如果有强光照射PN节,则第二节点N2电势降低,此时第二节点N2电势是随光照强度大小而改变的,这里值得注意的是,PN节的光照特性是可以通过调节PIN的掺杂条件来改变的,即只有达到高强度照射的时候,所降低的电压才能满足第八开关晶体管M8的导通条件。

[0125] 由于在第一阶段,第一节点N1接低电位,所以驱动DTFT M3打开,Vdata信号通过M5→M3→M2开始对第一节点N1进行充电,一直将第一节点N1充电到Vdata-Vth为止(满足DTFT M3栅源两极之间的压差为Vth),当充电完毕以后,第一节点N1的电位会一直维持在Vdata-Vth。

[0126] 在第三阶段T3,Scan1=1,Scan2=1,EM=0,EM1=1,Vdata=0。

[0127] 此时,如图6C所示,由于Scan1=1,因此第一开关晶体管M1和第九开关晶体管M9截止;由于Scan2=1,因此第二开关晶体管M2和第五开关晶体管M5截止;由于EM=0,因此第四开关晶体管M4和第六开关晶体管M6导通;由于EM1=1,因此第七开关晶体管M7截止。

[0128] 此时,第三开关晶体管M3的源极的电势接入Vdd,电流通过M4→M3→M6,产生光电流使得OLED器件开始发光。

[0129] 由TFT饱和电流公式可以得到: $I = K (V_{GS} - V_{th})^2$

[0130]
$$= K [V_{dd} - (V_{data} - V_{th}) - V_{th}]^2$$

[0131]
$$= K (V_{dd} - V_{data})^2$$

[0132] 由上式中可以看到,此时工作电流I已经不受源跟随器TFT Vth的影响,只与Vdd和

V_{data} 有关。彻底解决了源跟随器TFT由于工艺制程及长时间的操作造成阈值电压(V_{th})漂移的问题,保证信号数据的准确性。

[0133] 由于产生光电流的大小直接由公式中的 V_{data} 大小所决定,那么如果器件长时间工作,势必会导致OLED器件发光寿命降低,从而影响到产品的性能,而此时PN结所形成的调制电压一直锁存在第二节点N2。

[0134] 在第四阶段T3, $Scan1=1$, $Scan2=1$, $EM=0$, $EM1=0$, $V_{data}=0$ 。

[0135] 此时,如图6D所示,由于 $Scan1=1$,因此第一开关晶体管M1和第九开关晶体管M9截止;由于 $Scan2=1$,因此第二开关晶体管M2和第五开关晶体管M5截止;由于 $EM=0$,因此第四开关晶体管M4和第六开关晶体管M6导通;由于 $EM1=0$,因此第七开关晶体管M7导通。

[0136] 当EM1调制信号由高点位转变为低电位时,此时第二节点N2的低电位使得M8导通, V_{GH} 高电平和此时EM信号的低电位叠加形成一个高电位,使第六开关晶体管M6截止,使得现在的OLED电流无法通过阳极,将此时的OLED器件关闭,达到光亮度调节的效果。

[0137] 综上所述,本实施例提供的像素电路,可以有效缓解EL材料发强光所导致OLED寿命降低的问题。

[0138] 本发明实施例还提供了一种显示面板,包括本发明实施例提供的上述像素电路。该显示面板解决问题的原理与前述像素电路相似,因此该显示面板的实施可以参见前述像素电路的实施,重复之处在此不再赘述。

[0139] 在具体实施时,如发光器件为OLED时,本发明实施例提供的显示面板可以为有机电致发光显示面板。

[0140] 在具体实施时,本发明实施例提供的显示面板可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。对于该显示面板的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。

[0141] 本领域普通技术人员可以理解上述方法中的全部或部分步骤可通过程序来指令相关硬件完成,所述程序可以存储于计算机可读存储介质中,如只读存储器、磁盘或光盘等。可选地,上述实施例的全部或部分步骤也可以使用一个或多个集成电路来实现。相应地,上述实施例中的各模块/单元可以采用硬件的形式实现,也可以采用软件功能模块的形式实现。本发明不限制于任何特定形式的硬件和软件的结合。

[0142] 以上仅为本发明的优选实施例,当然,本发明还可有其他多种实施例,在不背离本发明精神及其实质的情况下,熟悉本领域的技术人员当可根据本发明作出各种相应的改变和变形,但这些相应的改变和变形都应属于本发明所附的权利要求的保护范围。

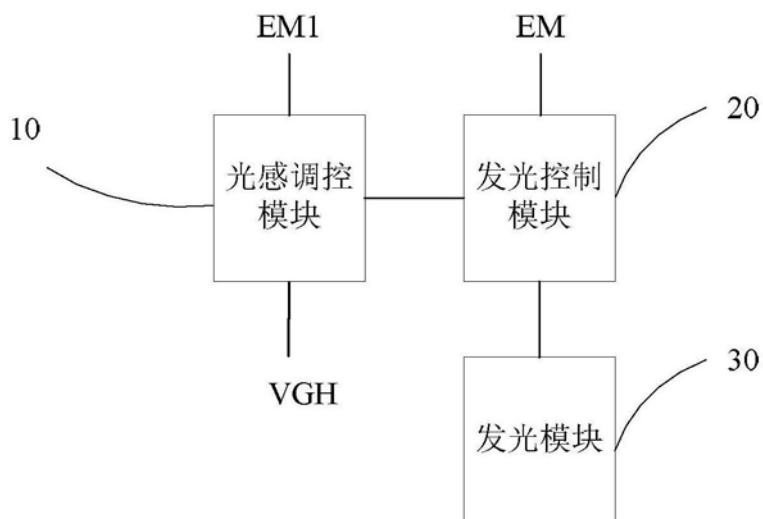


图1

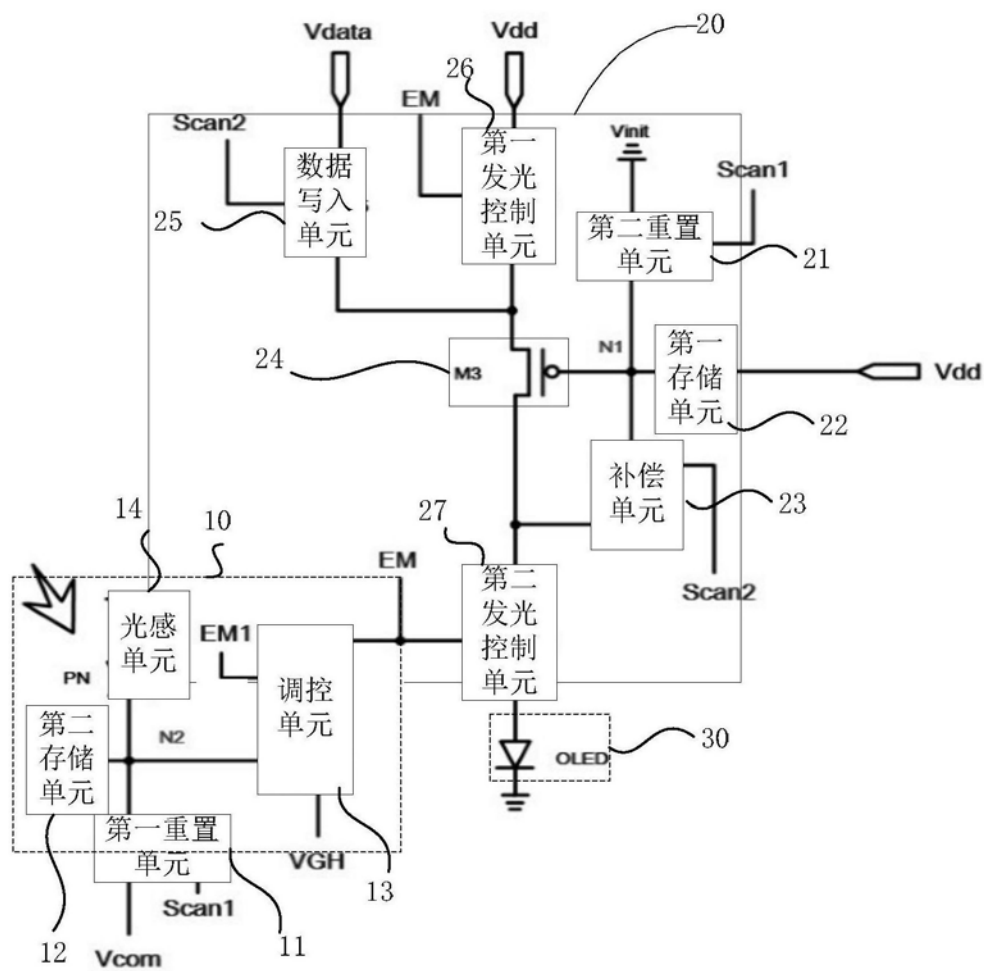


图2

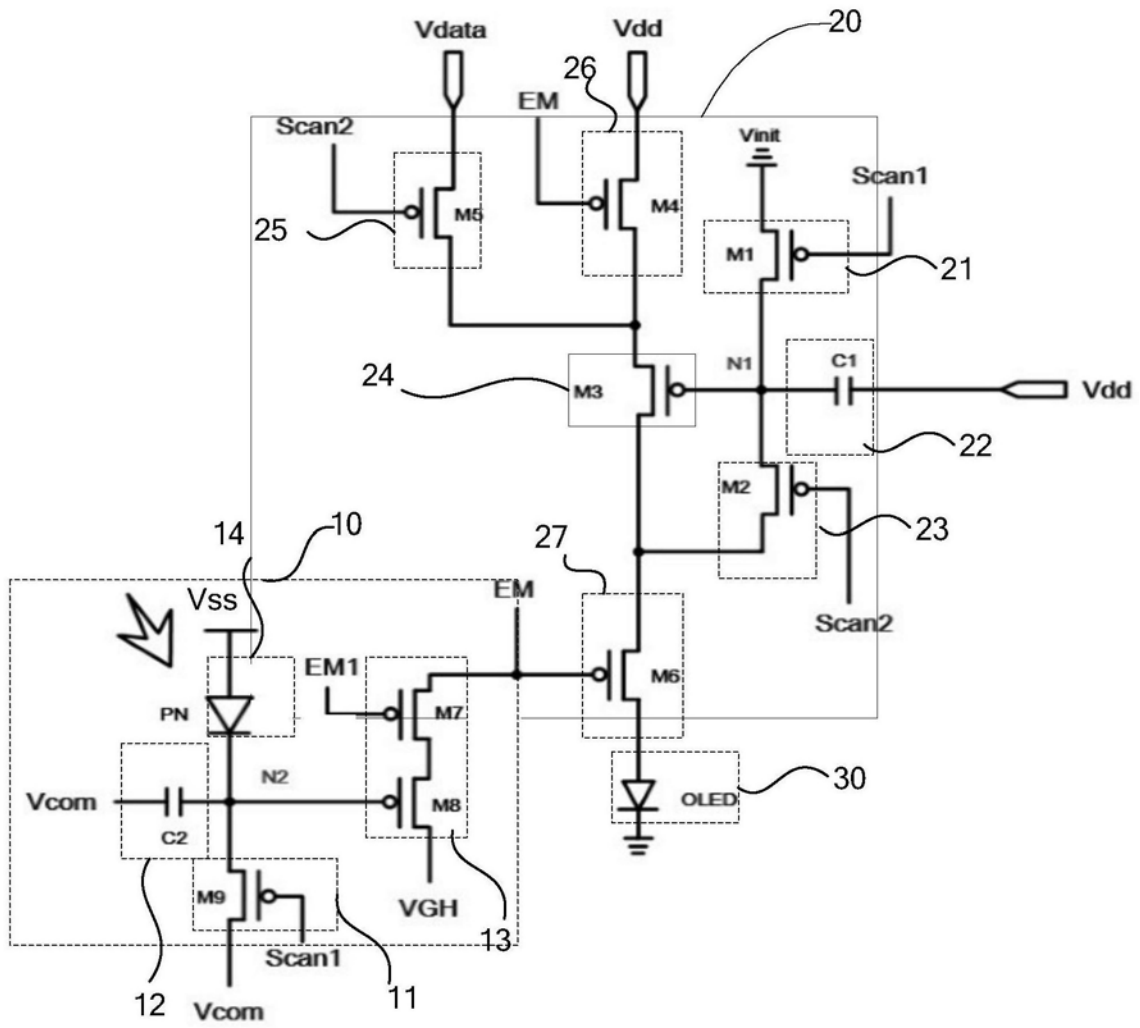


图3

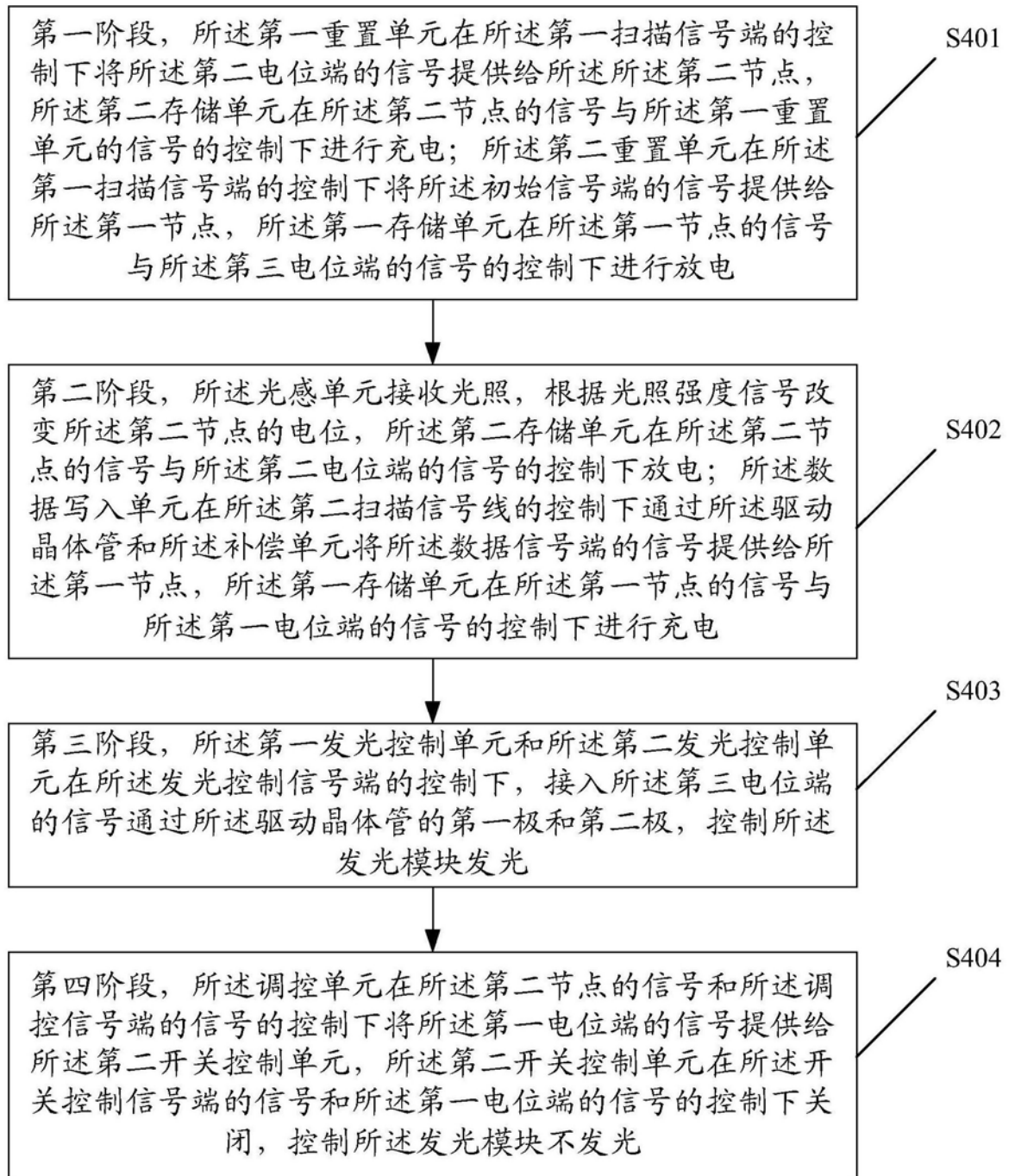


图4

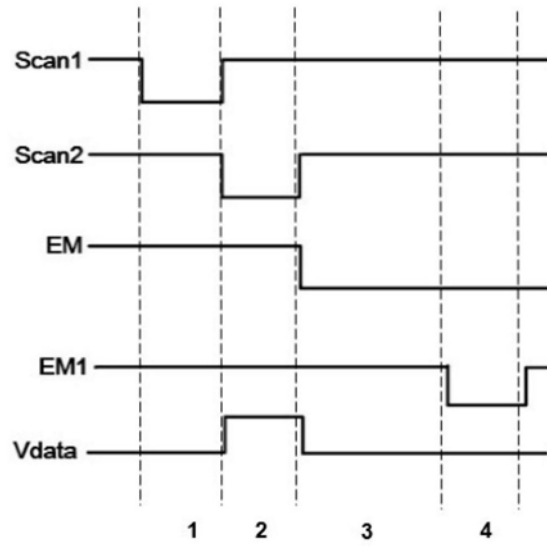


图5

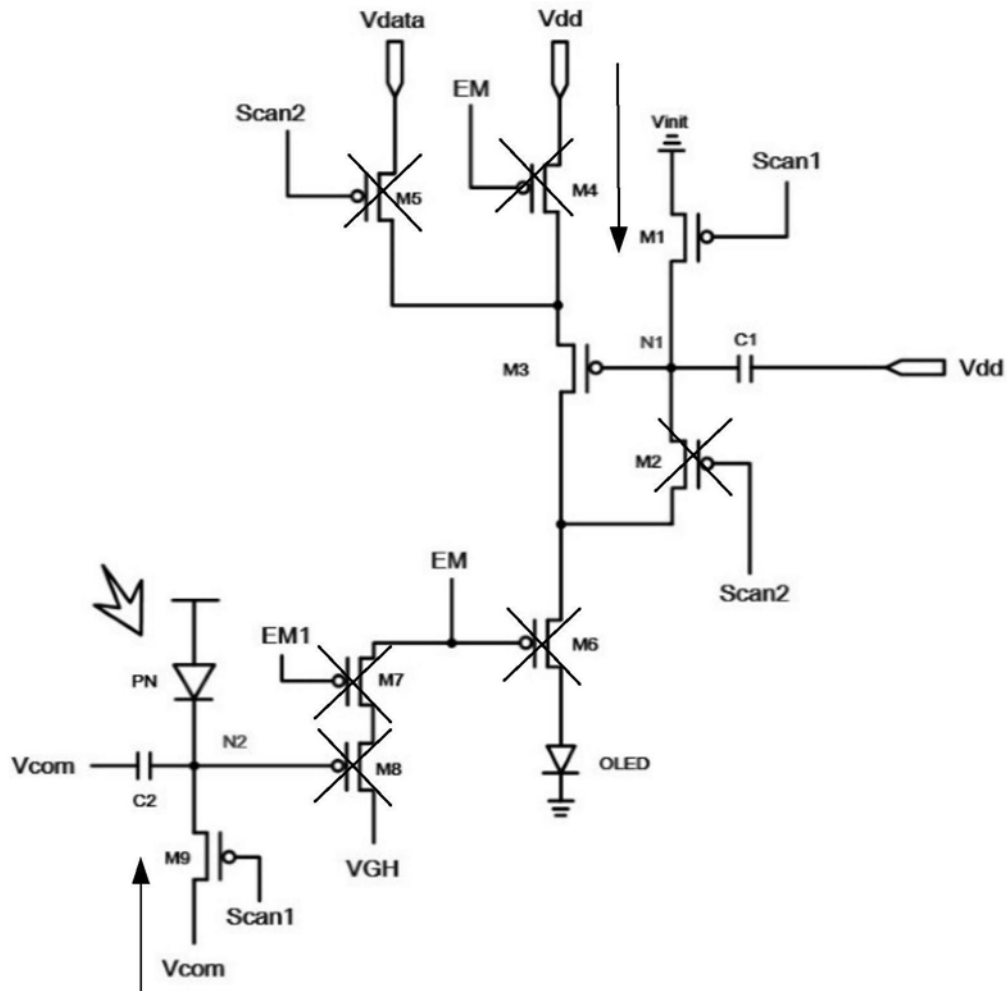


图6A

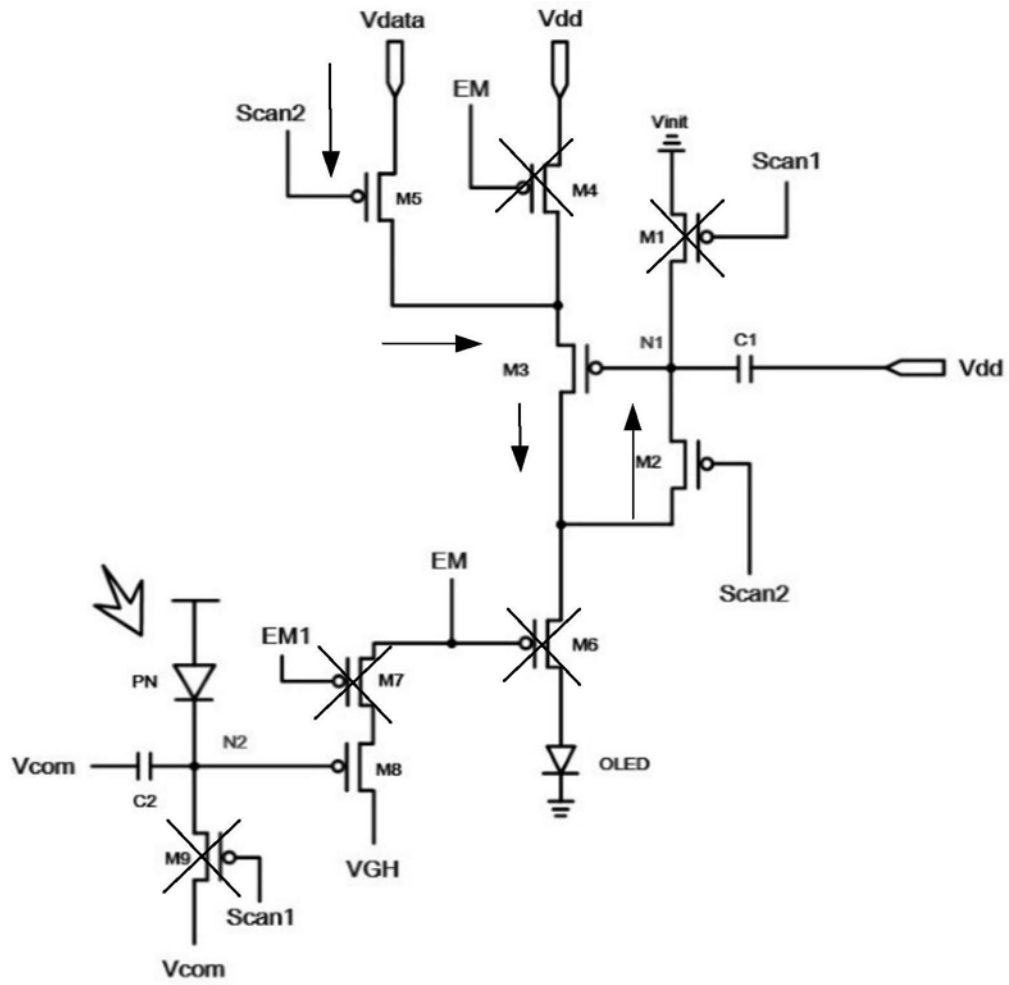


图6B

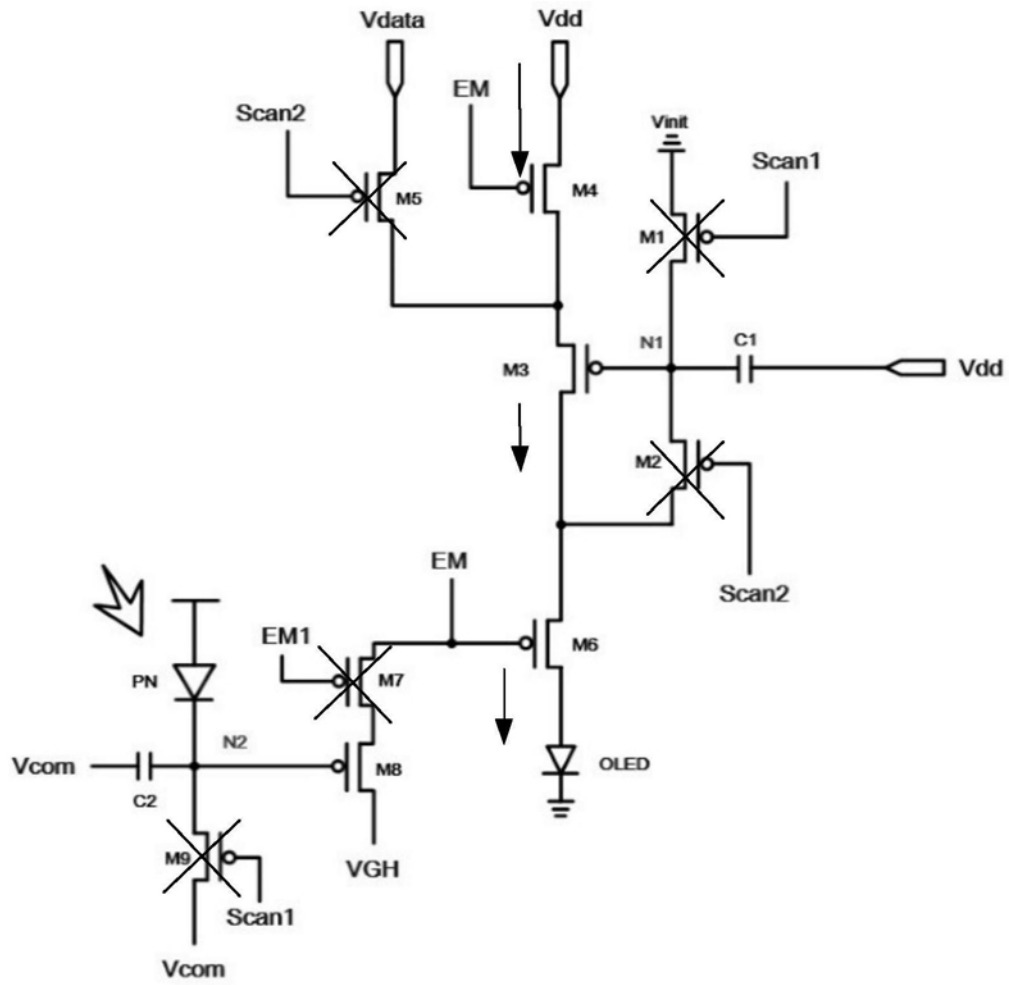


图6C

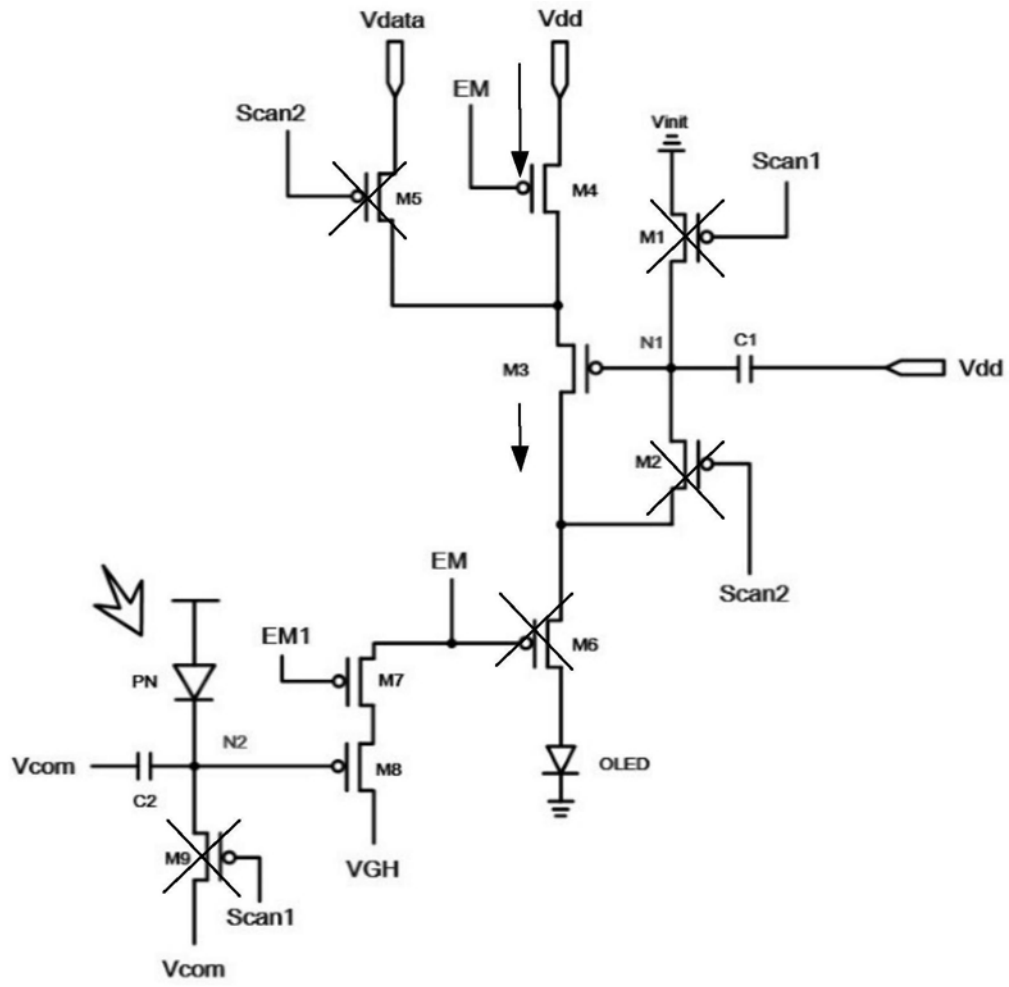


图6D

专利名称(译)	一种像素电路及其驱动方法、显示装置		
公开(公告)号	CN106875892B	公开(公告)日	2019-03-22
申请号	CN201710114594.2	申请日	2017-02-28
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	杨盛际 董学 吕敬 陈小川 刘冬妮 王磊 付杰 卢鹏程 岳晗 肖丽		
发明人	杨盛际 董学 吕敬 陈小川 刘冬妮 王磊 付杰 卢鹏程 岳晗 肖丽		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3225 G09G2320/0633 G09G2330/04		
代理人(译)	李丹		
审查员(译)	王鑫		
其他公开文献	CN106875892A		
外部链接	Espacenet SIPO		

摘要(译)

一种像素电路，包括：发光控制模块、光感调控模块和发光模块，其中，所述光感调控模块，分别与调控信号端、第一电位端和所述发光控制模块连接，所述光感调控模块用于接收所述发光模块的光照，在根据光照强度信号生成相应的电信号和所述调控信号端的控制下将所述第一电位端的信号提供给所述发光控制模块；所述发光控制模块，分别与发光控制信号端、所述光感调控模块和所述发光模块连接，所述发光控制模块用于在所述发光控制信号端与所述光感调控模块提供的信号的控制下控制所述发光模块发光，本方案可以周期间歇式调节发光模块发光，缓解EL材料发强光所导致发光器件寿命降低。

