



(12)发明专利

(10)授权公告号 CN 106652903 B

(45)授权公告日 2018.10.23

(21)申请号 201710124211.X

审查员 宋澄

(22)申请日 2017.03.03

(65)同一申请的已公布的文献号

申请公布号 CN 106652903 A

(43)申请公布日 2017.05.10

(73)专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

专利权人 成都京东方光电科技有限公司

(72)发明人 喻勇 兰传艳 刘静 张光均

(74)专利代理机构 北京中博世达专利商标代理有限公司 11274

代理人 申健

(51)Int.Cl.

G09G 3/3208(2016.01)

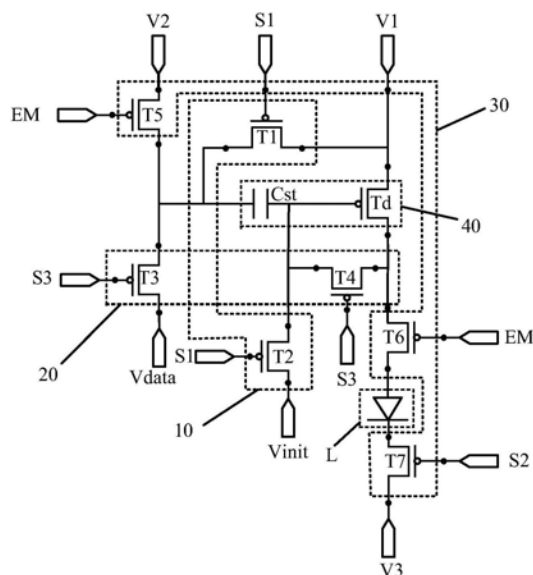
权利要求书2页 说明书7页 附图7页

(54)发明名称

一种OLED像素电路及其驱动方法、显示装置

(57)摘要

本发明涉及显示技术领域,尤其涉及一种OLED像素电路及其驱动方法、显示装置,可消除显示面板开机闪屏、睡眠唤醒闪屏等现象。OLED像素电路,包括:初始化模块,分别连接驱动模块、第一信号端、第一电压端、以及初始电压端,用于对驱动模块进行初始化;数据写入与补偿模块,分别连接驱动模块、扫描信号端、以及数据电压端,用于对驱动模块进行阈值电压的补偿;驱动模块,还连接发光控制模块以及第一电压端,用于在得到阈值电压的补偿后,驱动发光模块进行发光;发光控制模块,还连接发光模块、使能信号端、第二电压端、第二信号端、以及第三电压端,用于在使能信号端、第二电压端、第二信号端、以及第三电压端的控制下,使发光模块开启或关闭。



1. 一种OLED像素电路,其特征在于,包括:初始化模块、数据写入与补偿模块、发光控制模块、驱动模块、以及发光模块;

所述初始化模块,分别连接所述驱动模块、第一信号端、第一电压端、以及初始电压端,用于在所述第一信号端、所述初始电压端、以及所述第一电压端的控制下,对所述驱动模块进行初始化;

所述数据写入与补偿模块,分别连接所述驱动模块、扫描信号端、以及数据电压端,用于在所述扫描信号端的控制下,通过所述数据电压端输入的信号,对所述驱动模块进行阈值电压的补偿;

所述驱动模块,还连接所述发光控制模块以及所述第一电压端,用于在得到阈值电压的补偿后,在所述第一电压端以及所述发光控制模块的控制下,驱动所述发光模块进行发光;

所述发光控制模块,还连接所述发光模块、使能信号端、第二电压端、第二信号端、以及第三电压端,用于在所述使能信号端、所述第二电压端、所述第二信号端、以及所述第三电压端的控制下,使所述发光模块开启或关闭。

2. 根据权利要求1所述的OLED像素电路,其特征在于,所述驱动模块包括存储电容和驱动晶体管;

所述存储电容的第一端连接所述初始化模块、所述数据写入与补偿模块、以及所述发光控制模块,第二端连接所述驱动晶体管的栅极;

所述驱动晶体管的第一极连接所述第一电压端,第二极连接所述发光控制模块、以及所述数据写入与补偿模块。

3. 根据权利要求2所述的OLED像素电路,其特征在于,所述初始化模块包括第一晶体管和第二晶体管;

所述第一晶体管的栅极连接所述第一信号端,第一极连接所述第一电压端,第二极连接所述存储电容的第一端;

所述第二晶体管的栅极连接所述第一信号端,第一极连接所述初始电压端,第二极连接所述存储电容的第二端。

4. 根据权利要求2所述的OLED像素电路,其特征在于,所述数据写入与补偿模块包括第三晶体管和第四晶体管;

所述第三晶体管的栅极连接所述扫描信号端,第一极连接所述数据电压端,第二极连接所述存储电容的第一端;

所述第四晶体管的栅极连接所述扫描信号端,第一极连接所述驱动晶体管的第二极,第二极连接所述存储电容的第二端。

5. 根据权利要求2所述的OLED像素电路,其特征在于,所述发光控制模块包括第五晶体管、第六晶体管和第七晶体管;

所述第五晶体管的栅极连接所述使能信号端,第一极连接所述第二电压端,第二极连接所述存储电容的第一端;

所述第六晶体管的栅极连接所述使能信号端,第一极连接所述驱动晶体管的第二极,第二极连接所述发光模块;

所述第七晶体管的栅极连接所述第二信号端,第一极连接所述第三电压端,第二极连

接所述发光模块。

6. 根据权利要求5所述的OLED像素电路,其特征在于,所述发光模块包括发光器件;所述发光器件的阳极连接所述第六晶体管的第二极,阴极连接所述第七晶体管的第二极。

7. 一种显示装置,其特征在于,包括权利要求1-6任一项所述的OLED像素电路。

8. 一种OLED像素电路的驱动方法,其特征在于,所述驱动方法包括:

在一帧的初始化阶段,初始化模块在第一信号端、第一电压端、以及初始电压端的控制下,对驱动模块进行初始化;

在一帧的数据写入与补偿阶段,数据写入与补偿模块在扫描信号端的控制下,通过数据电压端输入的信号,对所述驱动模块进行阈值电压的补偿;

在第一帧到第N帧中,每一帧的发光阶段,发光控制模块在使能信号端、第二电压端、第二信号端、以及第三电压端的控制下,控制发光模块关闭;在第N帧以后的每一帧的发光阶段,所述发光控制模块在所述使能信号端、所述第二电压端、所述第二信号端、以及所述第三电压端的控制下,控制所述发光模块开启;

其中,N为整数,且 $1 \leq N \leq 5$ 。

9. 根据权利要求8所述的驱动方法,其特征在于,N等于2。

10. 根据权利要求8所述的驱动方法,其特征在于,所述初始化模块包括第一晶体管和第二晶体管;

在一帧的初始化阶段,所述第一信号端输入初始化信号,控制第一晶体管和第二晶体管打开,对所述驱动模块进行初始化。

11. 根据权利要求8所述的驱动方法,其特征在于,所述数据写入与补偿模块包括第三晶体管和第四晶体管;

在一帧的数据写入与补偿阶段,所述扫描信号端输入扫描信号,控制第三晶体管和第四晶体管打开,对所述驱动模块进行阈值电压的补偿。

12. 根据权利要求8所述的驱动方法,其特征在于,所述发光控制模块包括第五晶体管、第六晶体管和第七晶体管;

在第一帧到第N帧中,每一帧的发光阶段,使能信号端输入使能信号,控制第五晶体管和第六晶体管打开,第二信号端输入第一信号控制第七晶体管截止,控制所述发光模块关闭;在第N帧以后的每一帧的发光阶段,使能信号端输入使能信号,控制第五晶体管和第六晶体管打开,第二信号端输入第二信号控制第七晶体管打开,控制所述发光模块开启。

一种OLED像素电路及其驱动方法、显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种OLED像素电路及其驱动方法、显示装置。

背景技术

[0002] 有机电致发光二极管(Organic Light Emitting Diode,OLED)显示器是目前研究领域的热点之一,与液晶显示器(Liquid Crystal Display,LCD)相比,OLED具有低能耗、生产成本低、自发光、宽视角及相应速度快等优点。其中,像素电路设计是OLED显示器核心技术内容,具有重要的研究意义。

[0003] 显示面板的显示区包括多个OLED像素电路,由于在第一帧画面显示时,每个OLED像素电路的电路不稳定,导致每个OLED像素电路中驱动晶体管的开启程度不均一,从而导致经驱动晶体管流向发光器件的电流的大小也不均一,从而导致显示面板出现开机闪屏、睡眠唤醒闪屏等问题。

发明内容

[0004] 本发明的实施例提供一种OLED像素电路及其驱动方法、显示装置,可消除显示面板开机闪屏、睡眠唤醒闪屏等现象。

[0005] 为达到上述目的,本发明的实施例采用如下技术方案:

[0006] 第一方面,提供一种OLED像素电路,包括:初始化模块、数据写入与补偿模块、发光控制模块、驱动模块、以及发光模块;所述初始化模块,分别连接所述驱动模块、第一信号端、第一电压端、以及初始电压端,用于在所述第一信号端、所述初始电压端、以及所述第一电压端的控制下,对所述驱动模块进行初始化;所述数据写入与补偿模块,分别连接所述驱动模块、扫描信号端、以及数据电压端,用于在所述扫描信号端的控制下,通过所述数据电压端输入的信号,对所述驱动模块进行阈值电压的补偿;所述驱动模块,还连接所述发光控制模块以及所述第一电压端,用于在得到阈值电压的补偿后,在所述第一电压端以及所述发光控制模块的控制下,驱动所述发光模块进行发光;所述发光控制模块,还连接所述发光模块、使能信号端、第二电压端、第二信号端、以及第三电压端,用于在使能信号端、第二电压端、第二信号端、以及第三电压端的控制下,使所述发光模块开启或关闭。

[0007] 优选的,所述驱动模块包括存储电容和驱动晶体管;所述存储电容的第一端连接所述初始化模块、所述数据写入与补偿模块、以及所述发光控制模块,第二端连接所述驱动晶体管的栅极;所述驱动晶体管的第一极连接所述第一电压端,第二极连接所述发光控制模块、以及所述数据写入与补偿模块。

[0008] 优选的,所述初始化模块包括第一晶体管和第二晶体管;所述第一晶体管的栅极连接所述第一信号端,第一极连接所述第一电压端,第二极连接所述存储电容的第一端;所述第二晶体管的栅极连接所述第一信号端,第一极连接所述初始电压端,第二极连接所述存储电容的第二端。

[0009] 优选的,所述数据写入与补偿模块包括第三晶体管和第四晶体管;所述第三晶体

管的栅极连接所述扫描信号端,第一极连接所述数据电压端,第二极连接所述存储电容的第一端;所述第四晶体管的栅极连接所述扫描信号端,第一极连接所述驱动晶体管的第二极,第二极连接所述存储电容的第二端。

[0010] 优选的,所述发光控制模块包括第五晶体管、第六晶体管和第七晶体管;所述第五晶体管的栅极连接所述使能信号端,第一极连接所述第二电压端,第二极连接所述存储电容的第一端;所述第六晶体管的栅极连接所述使能信号端,第一极连接所述驱动晶体管的第二极,第二极连接所述发光模块;所述第七晶体管的栅极连接所述第二信号端,第一极连接所述第三电压端,第二极连接所述发光模块。

[0011] 优选的,所述发光模块包括发光器件;所述发光器件的阳极连接所述第六晶体管的第二极,阴极连接所述第七晶体管的第二极。

[0012] 第二方面,提供一种显示装置,包括第一方面所述的OLED像素电路。

[0013] 第三方面,提供一种OLED像素电路的驱动方法,所述驱动方法包括:在一帧的初始化阶段,初始化模块在第一信号端、第一电压端、以及初始电压端的控制下,对驱动模块进行初始化;在一帧的数据写入与补偿阶段,数据写入与补偿模块在扫描信号端的控制下,通过数据电压端输入的信号,对所述驱动模块进行阈值电压的补偿;在第一帧到第N帧中,每一帧的发光阶段,发光控制模块在使能信号端、第二电压端、第二信号端、以及第三电压端的控制下,控制发光模块关闭;在第N帧以后的每一帧的发光阶段,所述发光控制模块在所述使能信号端、所述第二电压端、所述第二信号端、以及所述第三电压端的控制下,控制所述发光模块开启;其中,N为整数,且 $1 \leq N \leq 5$ 。

[0014] 优选的,N等于2。

[0015] 优选的,所述初始化模块包括第一晶体管和第二晶体管;在一帧的初始化阶段,所述第一信号端输入初始化信号,控制第一晶体管和第二晶体管打开,对所述驱动模块进行初始化。

[0016] 优选的,所述数据写入与补偿模块包括第三晶体管和第四晶体管;在一帧的数据写入与补偿阶段,所述扫描信号端输入扫描信号,控制第三晶体管和第四晶体管打开,对所述驱动模块进行阈值电压的补偿。

[0017] 优选的,所述发光控制模块包括第五晶体管、第六晶体管和第七晶体管;在第一帧到第N帧中,每一帧的发光阶段,使能信号端输入使能信号,控制第五晶体管和第六晶体管打开,第二信号端输入第一信号控制第七晶体管截止,控制所述发光模块关闭;在第N帧以后的每一帧的发光阶段,使能信号端输入使能信号,控制第五晶体管和第六晶体管打开,第二信号端输入第二信号控制第七晶体管打开,控制所述发光模块开启。

[0018] 本发明实施例提供一种OLED像素电路及其驱动方法、显示装置,采用发光控制模块对发光模块的开启或关闭进行控制,具体的,在显示刚开始时,OLED像素电路中的电路不稳定,发光控制模块控制发光模块关闭,几帧过后,当OLED像素电路中的电路稳定后,发光控制模块控制发光模块开启。这样一来,当发光模块开启时,OLED像素电路中的电路已经较为稳定,此时OLED像素电路内的多个驱动晶体管的开启程度较为均一,使得经驱动晶体管流向发光器件的电流的大小较为均一,从而可很好的避免显示面板出现闪屏现象。

附图说明

[0019] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0020] 图1为本发明实施例提供的一种OLED像素电路的结构示意图;

[0021] 图2为图1所示OLED像素电路的各个模块的一种具体结构示意图;

[0022] 图3为用于驱动图2所示的OLED像素电路时采用的各个信号的时序图;

[0023] 图4-7为图2所示的OLED像素电路对应不同情况时的等效电路图;

[0024] 图8为本发明实施例提供的一种OLED像素电路驱动方法流程示意图。

[0025] 附图标记

[0026] 10-初始化模块;20-数据写入与补偿模块;30-发光控制模块;40-驱动模块;50-发光模块。

具体实施方式

[0027] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0028] 本发明实施例提供一种OLED像素电路,如图1所示,包括:初始化模块10、数据写入与补偿模块20、发光控制模块30、驱动模块40、以及发光模块50。

[0029] 具体的,初始化模块10,分别连接驱动模块40、第一信号端S1、第一电压端V1、以及初始电压端Vinit,用于在第一信号端S1、初始电压端Vinit、以及第一电压端V1的控制下,对驱动模块40进行初始化。

[0030] 数据写入与补偿模块20,分别连接驱动模块40、扫描信号端S3、以及数据电压端Vdata,用于在扫描信号端S3的控制下,通过数据电压端Vdata输入的信号,对驱动模块40进行阈值电压的补偿。

[0031] 驱动模块40,还连接发光控制模块30以及第一电压端V1,用于在得到阈值电压的补偿后,在第一电压端V1以及发光控制模块30的控制下,驱动发光模块50进行发光。

[0032] 发光控制模块30,还连接发光模块50、使能信号端EM、第二电压端V2、第二信号端S2、以及第三电压端V3,用于在使能信号端EM、第二电压端V2、第二信号端S2、以及第三电压端V3控制下,使发光模块50开启或关闭。

[0033] 本发明实施例提供一种OLED像素电路,采用发光控制模块30对发光模块50的开启或关闭进行控制,具体的,在显示刚开始时,OLED像素电路中的电路不稳定,发光控制模块30控制发光模块50关闭,几帧过后,当OLED像素电路中的电路稳定后,发光控制模块30控制发光模块50开启。这样一来,当发光模块50开启时,OLED像素电路中的电路已经较为稳定,此时OLED像素电路内的多个驱动晶体管的开启程度较为均一,使得经驱动晶体管流向发光器件的电流的大小较为均一,从而可很好的避免显示面板出现闪屏现象。

[0034] 进一步具体的,如图2所示,驱动模块40包括存储电容Cst和驱动晶体管Td。

[0035] 存储电容Cst的第一端连接初始化模块10、数据写入与补偿模块20、以及发光控制

模块30,第二端连接驱动晶体管Td的栅极;

[0036] 驱动晶体管Td的第一极连接第一电压端V1,第二极连接发光控制模块30、以及数据写入与补偿模块20。

[0037] 需要说明的是,所述驱动模块40还可以包括并联的多个驱动晶体管Td。上述仅仅是对驱动模块40的举例说明,其它与该驱动模块40功能相同的结构在此不再一一赘述,但都应当属于本发明的保护范围。

[0038] 如图2所示,初始化模块10包括第一晶体管T1和第二晶体管T2。

[0039] 第一晶体管T1的栅极连接第一信号端S1,第一极连接第一电压端V1,第二极连接存储电容Cst的第一端。

[0040] 第二晶体管T2的栅极连接第一信号端S1,第一极连接初始电压端Vinit,第二极连接存储电容Cst的第二端。

[0041] 需要说明的是,所述初始化模块10还可以包括与第一晶体管T1并联的多个开关晶体管、和/或与第二晶体管T2并联的多个开关晶体管。上述仅仅是对初始化模块10的举例说明,其它与初始化模块10功能相同的结构在此不再一一赘述,但都应当属于本发明的保护范围。

[0042] 如图2所示,数据写入与补偿模块20包括第三晶体管T3和第四晶体管T4。

[0043] 第三晶体管T3的栅极连接扫描信号端S3,第一极连接数据电压端Vdata,第二极连接存储电容Cst的第一端。

[0044] 第四晶体管T4的栅极连接扫描信号端S3,第一极连接驱动晶体管Td的第二极,第二极连接存储电容Cst的第二端。

[0045] 需要说明的是,所述数据写入与补偿模块20还可以包括与第三晶体管T3并联的多个开关晶体管、和/或与第四晶体管T4并联的多个开关晶体管。上述仅仅是对数据写入与补偿模块20的举例说明,其它与数据写入与补偿模块20功能相同的结构在此不再一一赘述,但都应当属于本发明的保护范围。

[0046] 如图2所示,发光控制模块30包括第五晶体管T5、第六晶体管T6和第七晶体管T7。

[0047] 第五晶体管T5的栅极连接使能信号端EM,第一极连接第二电压端V2,第二极连接存储电容Cst的第一端。

[0048] 第六晶体管T6的栅极连接使能信号端EM,第一极连接驱动晶体管Td的第二极,第二极连接发光模块50。

[0049] 第七晶体管T7的栅极连接第二信号端S2,第一极连接第三电压端V3,第二极连接发光模块50。

[0050] 需要说明的是,所述发光控制模块30还可以包括与第五晶体管T5并联的多个开关晶体管、和/或与第六晶体管T6并联的多个开关晶体管、和/或与第七晶体管T7并联的多个开关晶体管。上述仅仅是对发光控制模块30的举例说明,其它与发光控制模块30功能相同的结构在此不再一一赘述,但都应当属于本发明的保护范围。

[0051] 如图2所示,发光模块50包括发光器件L,发光器件L的阳极连接第六晶体管T6的第二极,阴极连接第七晶体管T7的第二极。

[0052] 基于上述对各模块具体电路的描述,以下结合图2和图3对上述OLED像素驱动电路的具体驱动过程进行详细的说明。

[0053] 需要说明的是,第一、本发明实施例对各个模块以及单元中的晶体管的类型不做限定,即上述驱动晶体管Td、第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6以及第七晶体管T7可以是N型晶体管或者P型晶体管。本发明以下实施例均是以上述晶体管均为P型晶体管为例进行的说明。

[0054] 其中,上述晶体管的第一极可以是漏极、第二极可以是源极;或者,第一极可以是源极、第二极可以是漏极。本发明实施例对此不作限制。

[0055] 此外,根据晶体管导电方式的不同,可以将上述像素电路中的晶体管分为增强型晶体管和耗尽型晶体管。本发明实施例对此不作限制。

[0056] 第二、本发明实施例均是以第一电压端V1输入高电平,第三电压端V2输入低电平,或将第二电压端V2接地处理为例进行的说明,并且,这里的高、低仅表示输入的电压之间的相对大小关系。

[0057] 如图3所示,该OLED像素电路的每一帧显示过程可以分为初始化阶段P1、数据写入与补偿阶段P2和发光阶段P3。图3中在发光阶段P3第二信号端S2的电压值中,粗实线表示第1-N帧中每一帧的第二信号端S2的波形图,细实线表示第N帧以后的每一帧的第二信号端S2的波形图。具体的:

[0058] 复位阶段P1,第一信号端S1输入低电平开启信号,第二信号端S2、使能信号端EM以及扫描信号端S3输入高电平截止信号,基于此,图2所示的OLED像素电路的等效电路图如图4所示,第一晶体管T1和第二晶体管T2导通,第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6、第七晶体管T7和驱动晶体管Td均截止,(处于截止状态的晶体管以打“×”表示)。

[0059] 其中,第一晶体管T1导通,初始电压端Vini的电压写入到存储电容Cst的第二端;第二晶体管T2导通,第一电压端V1的电压写入到存储电容Cst的第一端,对存储电容Cst两端的电压进行初始化。此处,初始电压端Vini的电压应高于驱动晶体管Td的开启电压,当初始电压端Vini的电压写入到存储电容Cst的第二端后,驱动晶体管Td应保持截止状态。

[0060] 数据写入阶段P2,扫描信号端S3输入低电平开启信号,第一信号端S1、第二信号端S2以及使能信号端EM输入高电平截止信号,基于此,图2所示的OLED像素电路的等效电路图如图5所示,第三晶体管T3、第四晶体管T4和驱动晶体管Td均打开,第一晶体管T1、第二晶体管T2、第五晶体管T5、第六晶体管T6和第七晶体管T7均截止。

[0061] 其中,第三晶体管T3导通,数据电压端Vdata的电压写入到存储电容Cst的第一端,存储电容Cst的第一端的电压由V1变为Vdata,变化量为 $\Delta V1 = V1 - Vdata$,基于此,存储电容Cst的第二端的电压变为 $Vini - \Delta V1$,此时,存储电容Cst的第二端的电压控制驱动晶体管Td开启。在驱动晶体管Td和第四晶体管T4均导通时,第一电压端V1的电压经驱动晶体管Td和第四晶体管T4写入到存储电容Cst的第二端,由于驱动晶体管Td中存在阈值电压 V_{th} ,因此此时存储电容Cst的第二端的电压变为 $V1 + V_{th}$,存储电容Cst的第二端的电压上升,高于控制驱动晶体管Td的开启电压,控制驱动晶体管Td截止。

[0062] 发光阶段P3,第一帧到第N帧的发光阶段(N为大于等于1的正整数),使能信号端EM输入低电平开启信号,第一信号端S1、第二信号端S2、以及扫描信号端S3输入高电平截止信号,基于此,图2所示的OLED像素电路的等效电路图如图6所示,第五晶体管T5、第六晶体管T6和驱动晶体管Td均打开,第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4和

第七晶体管T7均截止。

[0063] 其中,第五晶体管T5导通,第二电压端V2的电压写入到存储电容Cst的第一端,存储电容Cst第一端的电压由Vdata变为V2,变化量为 $\Delta V2 = Vdata - V2$,基于此,存储电容Cst的第二端的电压变为 $V1 + Vth - \Delta V2 = V1 + Vth - Vdata + V2$,此时,存储电容Cst的第二端的电压降低,控制驱动晶体管Td开启。在驱动晶体管Td和第六晶体管T6均导通时,第一电压端V1的电压经驱动晶体管Td和第六晶体管T6写入到发光器件L的阳极。但由于第七晶体管T7截止,第三电压端V3的电压无法写入到发光器件L的阴极,此时发光器件L保持关闭。

[0064] 第N+1帧以后的每一帧的发光阶段,使能信号端EM和第二信号端S2输入低电平开启信号,第一信号端S1、以及扫描信号端S3输入高电平截止信号,基于此,图2所示的OLED像素电路的等效电路图如图7所示,第五晶体管T5、第六晶体管T6、第七晶体管T7和驱动晶体管Td均打开,第一晶体管T1、第二晶体管T2、第三晶体管T3和第四晶体管T4均截止。

[0065] 其中,第五晶体管T5导通,第二电压端V2的电压写入到存储电容Cst的第一端,存储电容Cst第一端的电压由Vdata变为V2,变化量为 $\Delta V2 = Vdata - V2$,基于此,存储电容Cst的第二端的电压变为 $V1 + Vth - \Delta V2 = V1 + Vth - Vdata + V2$,此时,存储电容Cst的第二端的电压降低,控制驱动晶体管Td开启。在驱动晶体管Td和第六晶体管T6均导通时,第一电压端V1的电压经驱动晶体管Td和第六晶体管T6写入到发光器件L的阳极。第七晶体管T7导通,第三电压端V3的电压写入到发光器件L的阴极,此时发光器件L开启进行画面显示。

[0066] 在发光阶段P3中,驱动晶体管Td开启后,当驱动晶体管Td的栅-源电压Vgs减去驱动晶体管Td的阈值电压Vth得到的值小于等于驱动晶体管Td的漏-源电压Vds时,即 $Vgs - Vth \leq Vds$ 时,驱动晶体管Td能够处于饱和开启状态,此时流过驱动晶体管Td的驱动电流I为:

$$I_{oled} = \frac{1}{2} K (V_{gs} - V_{th})^2$$

$$[0067] \quad = \frac{1}{2} K [(V_1 + V_2 - V_{data} + V_{th}) - V_1 - V_{th}]^2$$

$$= \frac{1}{2} K (V_2 - V_{data})^2。$$

[0068] 其中, $K = W/L \times C \times u$,W/L为驱动晶体管Td的宽长比,C为沟道绝缘层电容,u为沟道载流子迁移率。

[0069] 上述参数只与驱动晶体管Td结构有关,因此,流过驱动晶体管Td的电流只与数据电压端Vdata输出的用于实现显示的数据电压和第二电压端V2输出的电压有关,与驱动晶体管Td的阈值电压Vth无关,从而消除了驱动晶体管Td的阈值电压Vth对发光器件L发光亮度的影响,提高了发光器件L亮度的均一性。

[0070] 本发明实施例还提供一种显示装置,包括上述OLED像素电路。

[0071] 本发明实施例提供一种显示装置,包括如上所述的任意一种像素驱动电路。所述显示装置可以包括多个像素单元阵列,每一个像素单元包括如上所述的任意一个像素驱动电路。本发明实施例提供的显示装置具有与本发明前述实施例提供的像素驱动电路相同的有益效果,由于像素驱动电路在前述实施例中已经进行了详细说明,此处不再赘述。

[0072] 本发明实施例还提供一种OLED像素电路的驱动方法,如图8所示,该驱动方法包括:

[0073] S10、在一帧的初始化阶段P1,初始化模块10在第一信号端S1、第一电压端V1、以及

初始电压端Vinit的控制下,对驱动模块40进行初始化。

[0074] S20、在一帧的数据写入与补偿阶段P2,数据写入与补偿模块20在扫描信号端S3的控制下,通过数据电压端Vdata输入的信号,对驱动模块40进行阈值电压的补偿。

[0075] S30、在第一帧到第N帧中,每一帧的发光阶段P4,发光控制模块30在使能信号端EM、第二电压端V2、第二信号端S2、以及第三电压端V3的控制下,控制发光模块50关闭。

[0076] S40、在第N帧以后的每一帧的发光阶段,发光控制模块30在使能信号端EM、第二电压端V2、第二信号端S2、以及第三电压端V3的控制下,控制发光模块50开启。

[0077] 其中,N为整数,且 $1 \leq N \leq 5$ 。

[0078] 本发明实施例提供一种OLED像素电路的驱动方法,采用发光控制模块30对发光模块50的开启或关闭进行控制,具体的,在显示刚开始时,OLED像素电路中的电路不稳定,发光控制模块30控制发光模块50关闭,几帧过后,当OLED像素电路中的电路稳定后,发光控制模块30控制发光模块50开启。这样一来,当发光模块50开启时,OLED像素电路中的电路已经较为稳定,此时OLED像素电路内的多个驱动晶体管的开启程度较为均一,使得经驱动晶体管流向发光器件的电流的大小较为均一,从而可很好的避免显示面板出现闪屏现象。

[0079] 考虑到两帧过后,OLED像素电路中的电路已经较为稳定,因此,本发明实施例优选的,N=2。

[0080] 优选的,初始化模块10包括第一晶体管T1和第二晶体管T2。

[0081] 在一帧的初始化阶段P1,第一信号端S1输入初始化信号,控制第一晶体管T1和第二晶体管T2打开,对驱动模块40进行初始化。

[0082] 优选的,数据写入与补偿模块20包括第三晶体管T3和第四晶体管T4。

[0083] 在一帧的数据写入与补偿阶段P2,扫描信号端S3输入扫描信号,控制第三晶体管T3和第四晶体管T4打开,对驱动模块40进行阈值电压的补偿。

[0084] 优选的,发光控制模块30包括第五晶体管T5、第六晶体管T6和第七晶体管T7。

[0085] 在第一帧到第N帧中,每一帧的发光阶段P3,使能信号端EM输入使能信号,控制第五晶体管T5和第六晶体管T6打开,第二信号端S2输入第一信号控制第七晶体管T7截止,控制发光模块50关闭。

[0086] 在第N帧以后的每一帧的发光阶段P3,使能信号端EM输入使能信号,控制第五晶体管T5和第六晶体管T6打开,第二信号端S2输入第二信号控制第七晶体管T7打开,控制发光模块50开启。

[0087] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

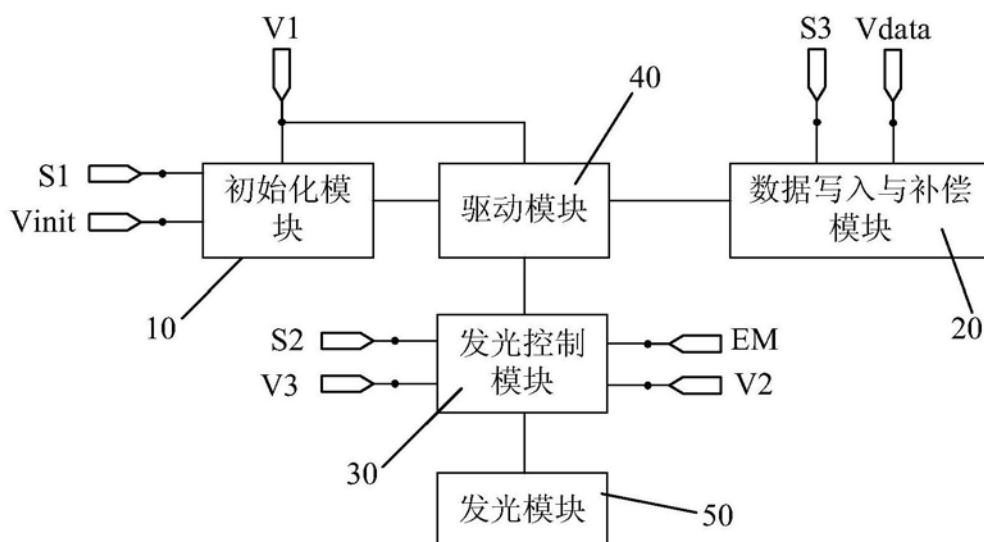


图1

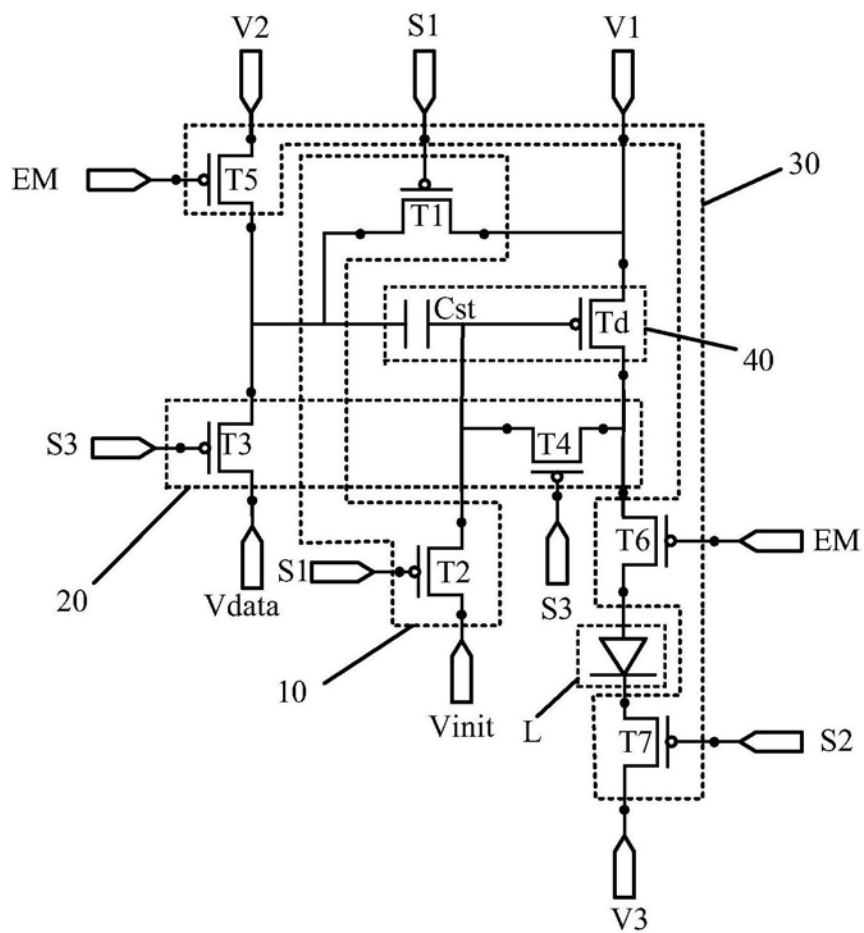


图2

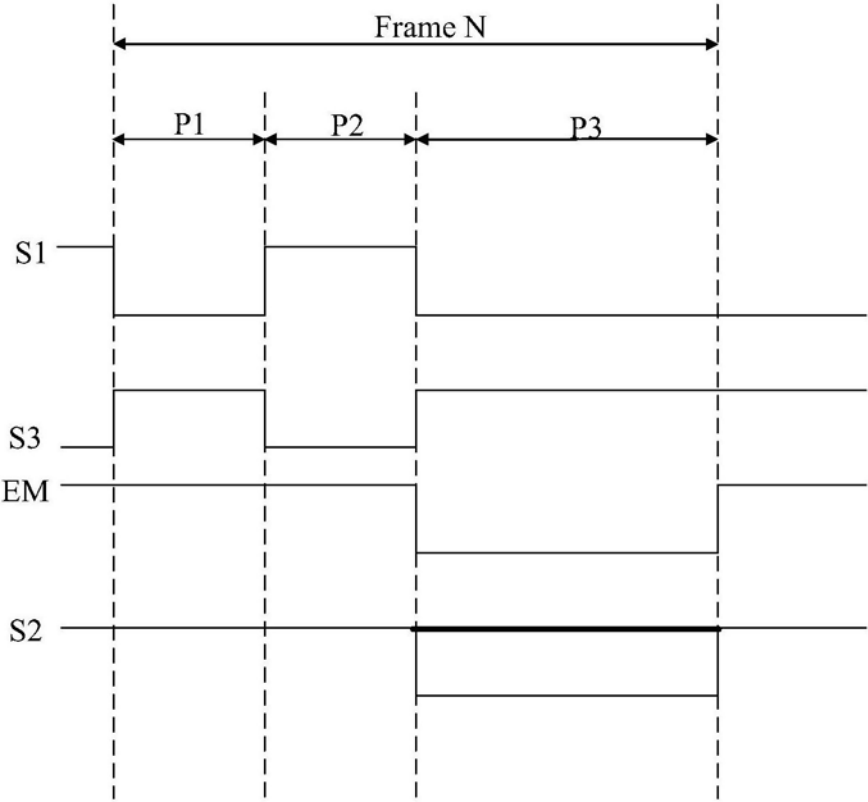


图3

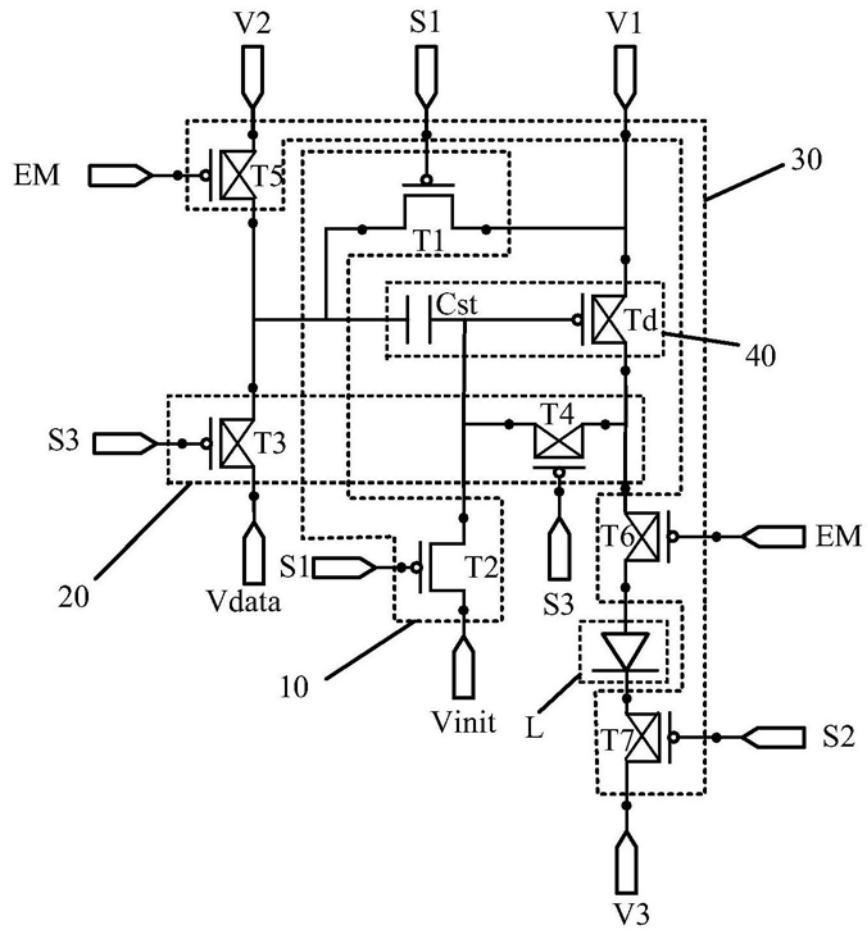


图4

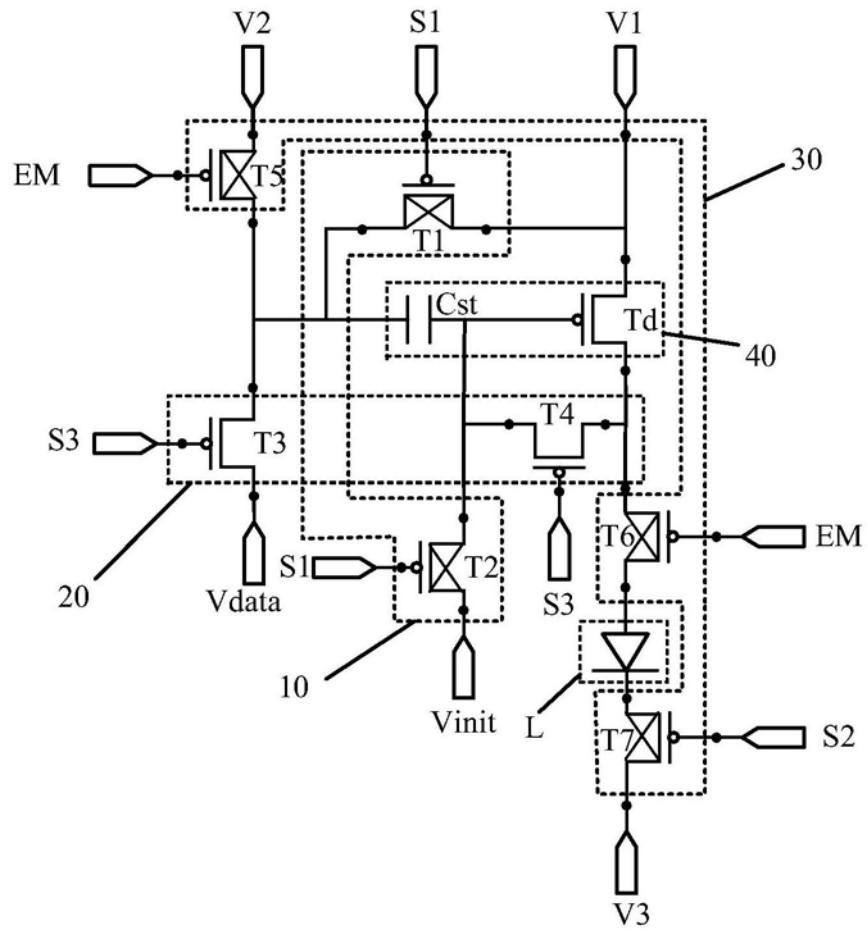


图5

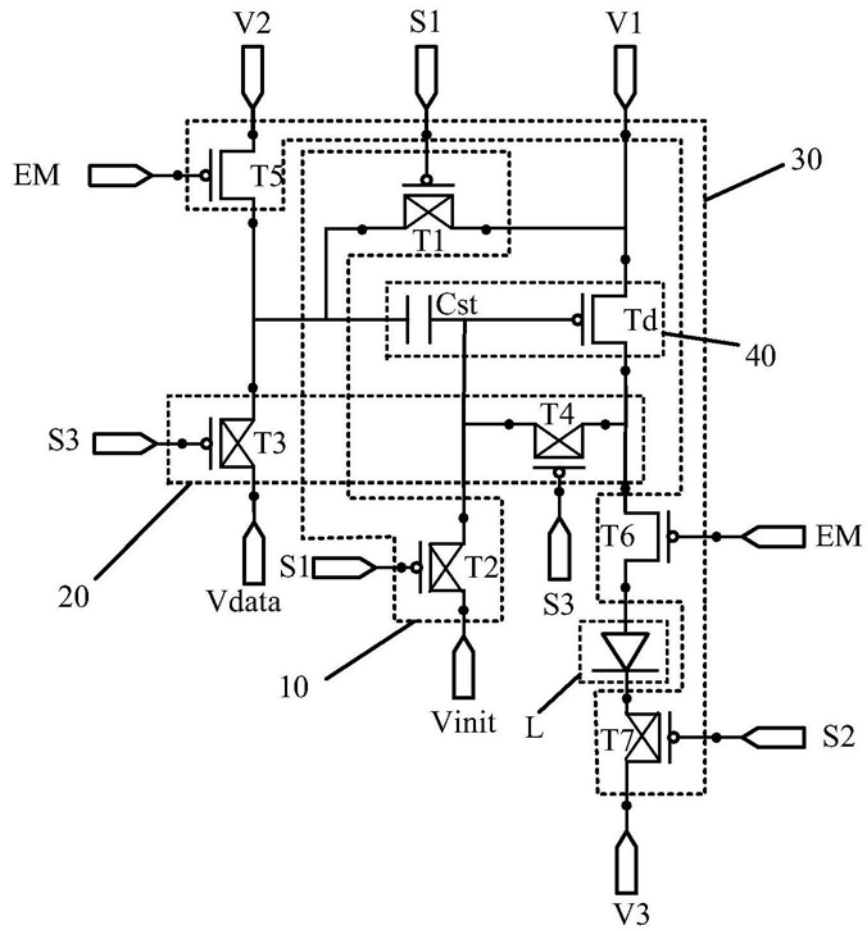


图6

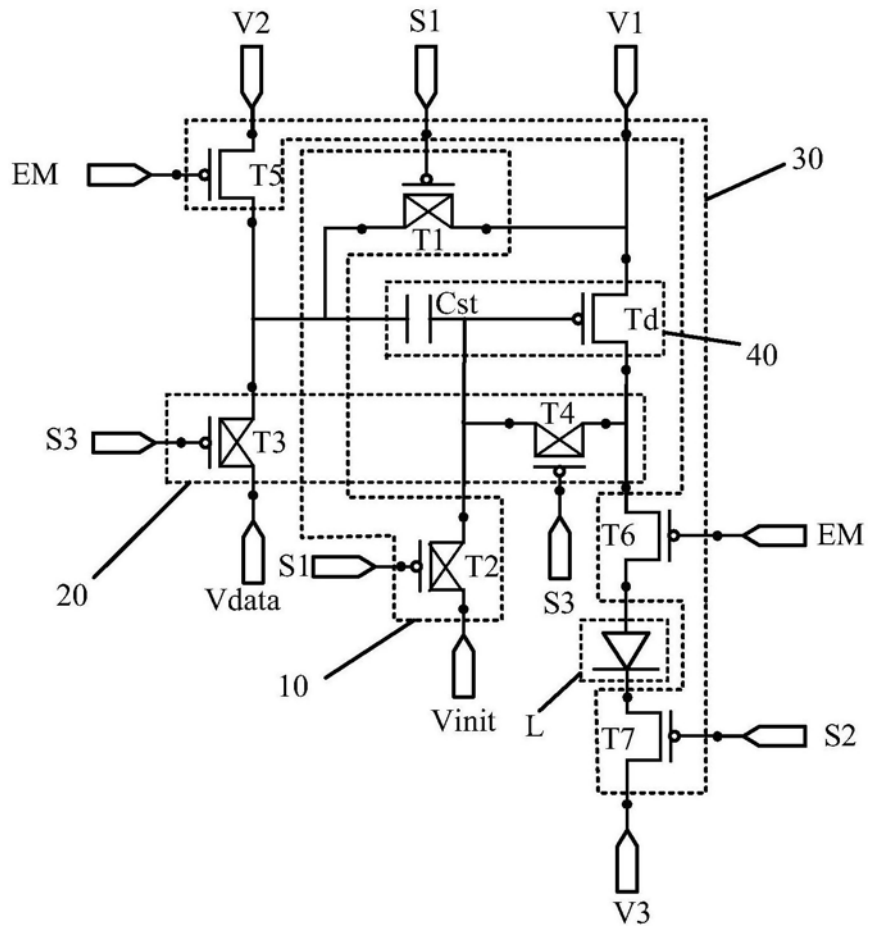


图7

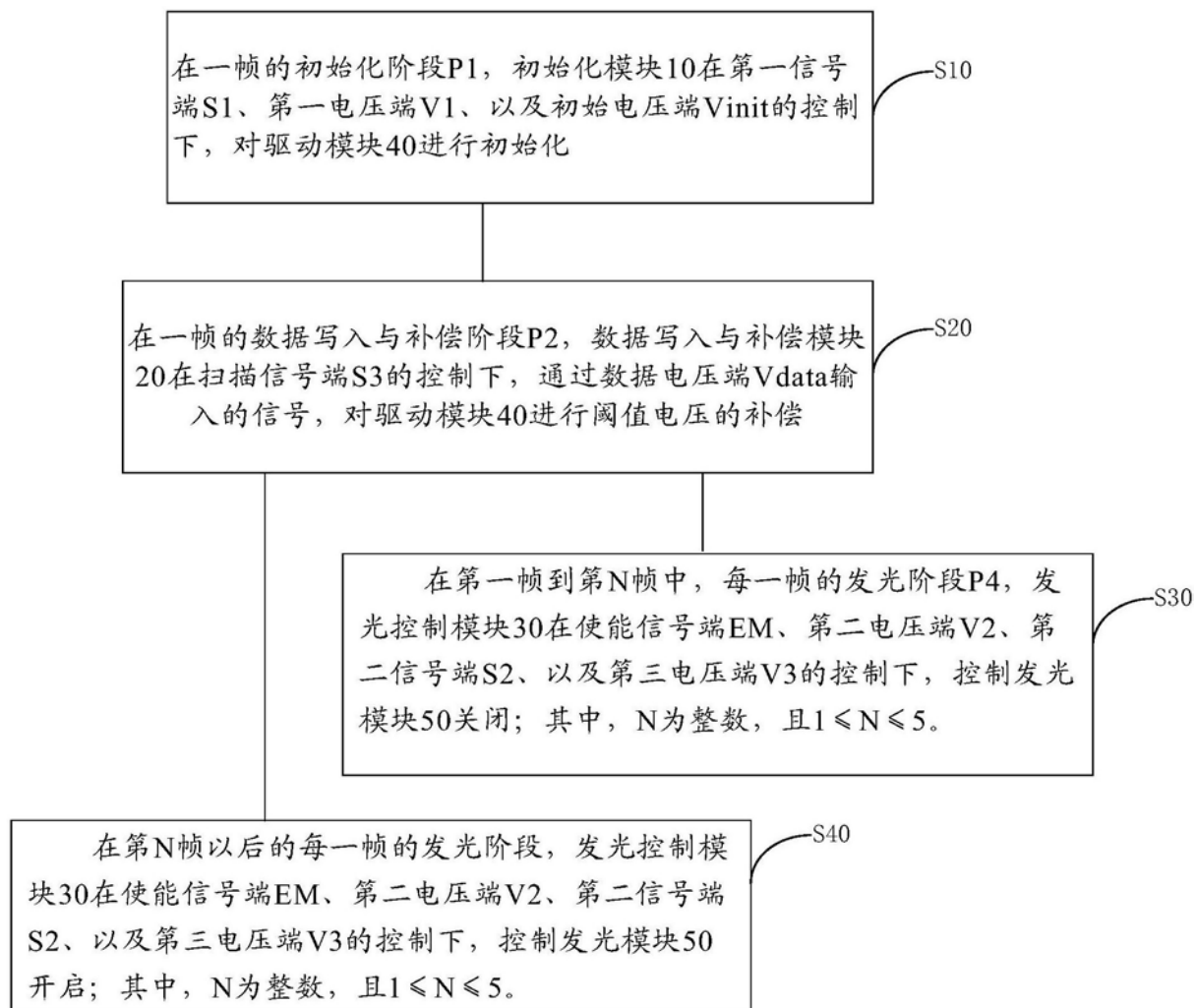


图8

专利名称(译)	一种OLED像素电路及其驱动方法、显示装置		
公开(公告)号	CN106652903B	公开(公告)日	2018-10-23
申请号	CN201710124211.X	申请日	2017-03-03
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	喻勇 兰传艳 刘静 张光均		
发明人	喻勇 兰传艳 刘静 张光均		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3208		
代理人(译)	申健		
其他公开文献	CN106652903A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及显示技术领域，尤其涉及一种OLED像素电路及其驱动方法、显示装置，可消除显示面板开机闪屏、睡眠唤醒闪屏等现象。OLED像素电路，包括：初始化模块，分别连接驱动模块、第一信号端、第一电压端、以及初始电压端，用于对驱动模块进行初始化；数据写入与补偿模块，分别连接驱动模块、扫描信号端、以及数据电压端，用于对驱动模块进行阈值电压的补偿；驱动模块，还连接发光控制模块以及第一电压端，用于在得到阈值电压的补偿后，驱动发光模块进行发光；发光控制模块，还连接发光模块、使能信号端、第二电压端、第二信号端、以及第三电压端，用于在使能信号端、第二电压端、第二信号端、以及第三电压端的控制下，使发光模块开启或关闭。

