



(12)发明专利申请

(10)申请公布号 CN 110010626 A

(43)申请公布日 2019. 07. 12

(21)申请号 201910289224.1

(22)申请日 2019.04.11

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 张文林 杨维

(74)专利代理机构 北京银龙知识产权代理有限公司 11243

代理人 黄灿 张博

(51)Int.Cl.

H01L 27/12(2006.01)

H01L 27/32(2006.01)

H01L 51/56(2006.01)

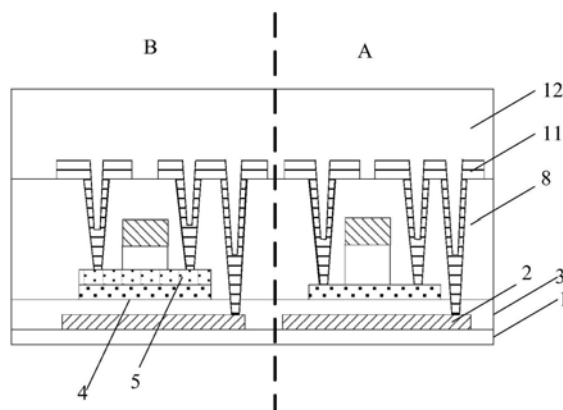
权利要求书1页 说明书6页 附图3页

(54)发明名称

显示基板及其制作方法、显示装置

(57)摘要

本发明提供了一种显示基板及其制作方法、显示装置,属于显示技术领域。其中,显示基板,包括显示区域和GOA区域,所述GOA区域的薄膜晶体管的有源层至少包括层叠设置的第二氧化物半导体层和第一氧化物半导体层,所述第一氧化物半导体层位于所述第二氧化物半导体层和所述OLED显示基板的衬底基板之间,所述第一氧化物半导体层的迁移率小于所述第二氧化物半导体层的迁移率。通过本发明的技术方案,能够实现显示产品的窄边框。



1. 一种显示基板,包括显示区域和GOA区域,其特征在于,所述GOA区域的薄膜晶体管的有源层至少包括层叠设置的第二氧化物半导体层和第一氧化物半导体层,所述第一氧化物半导体层位于所述第二氧化物半导体层和所述显示基板的衬底基板之间,所述第一氧化物半导体层的迁移率小于所述第二氧化物半导体层的迁移率。

2. 根据权利要求1所述的显示基板,其特征在于,所述显示区域的薄膜晶体管的有源层采用所述第一氧化物半导体层。

3. 根据权利要求1所述的显示基板,其特征在于,所述第二氧化物半导体层迁移率在 $30\text{cm}^2/(\text{V} \cdot \text{S})$ 以上。

4. 根据权利要求1所述的显示基板,其特征在于,所述第二氧化物半导体层采用IGZY0或IGT0,其中,Y是Sn元素。

5. 根据权利要求4所述的显示基板,其特征在于,所述第二氧化物半导体层中,In含量是Ga含量的6倍,0含量为10%-35%。

6. 根据权利要求1所述的显示基板,其特征在于,所述第一氧化物半导体采用IGZO。

7. 根据权利要求5所述的显示基板,其特征在于,所述第一氧化物半导体的厚度为300-500 Å。

8. 一种显示装置,其特征在于,包括如权利要求1-7中任一项所述的显示基板。

9. 一种显示基板的制作方法,所述显示基板包括显示区域和GOA区域,其特征在于,所述制作方法包括:

在所述GOA区域依次形成第一氧化物半导体层和第二氧化物半导体层,对所述第二氧化物半导体层和第一氧化物半导体层进行构图形成薄膜晶体管的有源层,所述第一氧化物半导体层的迁移率小于所述第二氧化物半导体层的迁移率。

10. 根据权利要求9所述的显示基板的制作方法,其特征在于,所述制作方法还包括:在所述显示区域利用所述第一氧化物半导体层形成薄膜晶体管的有源层。

显示基板及其制作方法、显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别是指一种显示基板及其制作方法、显示装置。

背景技术

[0002] 显示技术正朝着更高分辨率和更窄边框发展,实现OLED显示产品的窄边框,是目前OLED显示产品开发中的重要方向。

发明内容

[0003] 本发明要解决的技术问题是提供一种显示基板及其制作方法、显示装置,能够实现显示产品的窄边框。

[0004] 为解决上述技术问题,本发明的实施例提供技术方案如下:

[0005] 一方面,提供一种显示基板,包括显示区域和GOA区域,所述GOA区域的薄膜晶体管的有源层至少包括层叠设置的第二氧化物半导体层和第一氧化物半导体层,所述第一氧化物半导体层位于所述第二氧化物半导体层和所述显示基板的衬底基板之间,所述第一氧化物半导体层的迁移率小于所述第二氧化物半导体层的迁移率。

[0006] 进一步地,所述显示区域的薄膜晶体管的有源层采用所述第一氧化物半导体层。

[0007] 进一步地,所述第二氧化物半导体层迁移率在 $30\text{cm}^2/(\text{V} \cdot \text{S})$ 以上。

[0008] 进一步地,所述第二氧化物半导体层采用IGZY0或IGT0,其中,Y是Sn元素。

[0009] 进一步地,所述第二氧化物半导体层中,In含量是Ga含量的6倍,0含量为10%-35%。

[0010] 进一步地,所述第一氧化物半导体采用IGZO。

[0011] 进一步地,所述第一氧化物半导体的厚度为300-500 Å。

[0012] 本发明实施例还提供了一种显示装置,包括如上所述的显示基板。

[0013] 本发明实施例还提供了一种显示基板的制作方法,所述显示基板包括显示区域和GOA区域,所述制作方法包括:

[0014] 在所述GOA区域依次形成第一氧化物半导体层和第二氧化物半导体层,对所述第二氧化物半导体层和第一氧化物半导体层进行构图形成薄膜晶体管的有源层,所述第一氧化物半导体层的迁移率小于所述第二氧化物半导体层的迁移率。

[0015] 进一步地,所述制作方法还包括:

[0016] 在所述显示区域利用所述第一氧化物半导体层形成薄膜晶体管的有源层。

[0017] 本发明的实施例具有以下有益效果:

[0018] 上述方案中,GOA区域的薄膜晶体管的有源层采用层叠设置的第二氧化物半导体层和第一氧化物半导体层,第一氧化物半导体层的迁移率小于第二氧化物半导体层的迁移率,这样第二氧化物半导体层可以采用迁移率高的氧化物半导体,比如IGZY0或IGT0,在GOA区域的薄膜晶体管的迁移率得到提升后,能够减少GOA区域的薄膜晶体管的宽度,从而将显示基板的边框做到更窄,实现显示基板的窄边框。

附图说明

- [0019] 图1为本发明实施例形成遮光层后的示意图；
[0020] 图2为本发明实施例形成缓冲层后的示意图；
[0021] 图3为本发明实施例形成第一氧化物半导体层后的示意图；
[0022] 图4为本发明实施例形成第二氧化物半导体层后的示意图；
[0023] 图5为本发明实施例形成栅绝缘层和栅金属层后的示意图；
[0024] 图6为本发明实施例形成栅绝缘层和栅金属层的图形后的示意图；
[0025] 图7为本发明实施例形成层间绝缘层后的示意图；
[0026] 图8为本发明实施例形成源漏金属层后的示意图；
[0027] 图9为本发明实施例形成钝化层后的示意图。

附图标记

- [0029] 1 衬底基板
[0030] 2 遮光层
[0031] 3 缓冲层
[0032] 4 第一氧化物半导体层
[0033] 5 第二氧化物半导体层
[0034] 6 栅绝缘层
[0035] 7 栅金属层
[0036] 8 钝化层
[0037] 9 第一过孔
[0038] 10 第二过孔
[0039] 11 源漏金属层
[0040] 12 钝化层

具体实施方式

[0041] 为使本发明的实施例要解决的技术问题、技术方案和优点更加清楚，下面将结合附图及具体实施例进行详细描述。

[0042] 现有技术中，为了提升GOA区域的薄膜晶体管的迁移率，GOA区域的薄膜晶体管的有源层采用双层IGZO，通过调整底层IGZO（即位于顶层IGZO和衬底基板之间的IGZO）中的氧含量来提升GOA区域的薄膜晶体管的迁移率，但这样一方面会影响薄膜晶体管的性能的稳定性的，另一方面对迁移率的提升有限，仅能将薄膜晶体管的迁移率从 $10\text{cm}^2/(\text{V} \cdot \text{S})$ 左右提升到 $11\text{--}12\text{cm}^2/(\text{V} \cdot \text{S})$ 。

[0043] 为了解决上述问题，本发明的实施例提供一种显示基板及其制作方法、显示装置，能够实现显示产品的窄边框。

[0044] 本发明的实施例提供一种显示基板，包括显示区域和GOA区域，所述GOA区域的薄膜晶体管的有源层至少包括层叠设置的第二氧化物半导体层和第一氧化物半导体层，所述第一氧化物半导体层位于所述第二氧化物半导体层和所述显示基板的衬底基板之间，所述第一氧化物半导体层的迁移率小于所述第二氧化物半导体层的迁移率。

[0045] 本实施例中，GOA区域的薄膜晶体管的有源层采用层叠设置的第二氧化物半导体

层和第一氧化物半导体层,第一氧化物半导体层的迁移率小于第二氧化物半导体层的迁移率,这样第二氧化物半导体层可以采用迁移率高的氧化物半导体,比如IGZY0或IGT0,在GOA区域的薄膜晶体管的迁移率得到提升后,能够减少GOA区域的薄膜晶体管的宽度,从而将显示基板的边框做到更窄,实现显示基板的窄边框。

[0046] 本实施例的显示基板中,薄膜晶体管可以为顶栅型薄膜晶体管,也可以为底栅型薄膜晶体管。

[0047] 本实施例中,显示基板包括显示区域和GOA区域,显示区域用以进行显示,GOA区域位于显示区域的周边。

[0048] GOA区域的薄膜晶体管的有源层可以包括两层以上的氧化物半导体层,也可以仅包括两层氧化物半导体层。为了简化薄膜晶体管的有源层的结构,简化薄膜晶体管的制程,进而降低显示基板的制作成本,GOA区域的薄膜晶体管的有源层优选采用两层氧化物半导体层层叠组成。

[0049] 进一步地,所述显示区域的薄膜晶体管的有源层采用所述第一氧化物半导体层。由于显示区域不需要缩小薄膜晶体管的宽度,因此,显示区域薄膜晶体管的有源层仍可以采用稳定性较好的第一氧化物半导体层,比如IGZ0。

[0050] 优选地,所述第二氧化物半导体层迁移率在 $30\text{cm}^2/(\text{V}\cdot\text{S})$ 以上,这样可以使得GOA区域的薄膜晶体管拥有较高的迁移率。

[0051] 具体地,所述第二氧化物半导体层可以采用IGZY0或IGT0,其中,Y是Sn元素。所述第二氧化物半导体层中,特点是In含量比例较高,一般而言,In含量是Ga含量的6倍,可以使得第二氧化物半导体层的迁移率在 $30\text{cm}^2/(\text{V}\cdot\text{S})$ 以上;另外,为了保证迁移率,所述第二氧化物半导体层中,0含量优选为10%-35%,比如可以为10%,15%,20%,25%,但应尽量小于30%,因为0含量越大,第二氧化物半导体层的迁移率越低。

[0052] 具体地,所述第一氧化物半导体可以采用IGZ0,IGZ0具有良好的稳定性,所述第一氧化物半导体的厚度可以为**300-500 Å**,从而既可以实现GOA区域的薄膜晶体管的迁移率的提升,又能保证GOA区域的薄膜晶体管性能的稳定性。

[0053] 一具体示例中,GOA区域的薄膜晶体管的有源层采用层叠设置的IGT0和IGZ0,通过对IGT0和IGZ0的厚度进行设计,可以使得GOA区域的薄膜晶体管的阈值电压 V_{th} 达到1.28V,亚阈值摆幅SS达到0.29, $I_{on}=5.6\text{mA}$, $I_{off}=2.8\cdot E^{-12}$, $I_{on}/I_{off}=2\cdot E^9$,采用饱和迁移率计算,可以得到GOA区域的薄膜晶体管的迁移率达到了 $30.2\text{cm}^2/(\text{V}\cdot\text{S})$,并且相比采用双层IGZ0作为有源层,薄膜晶体管的漏电流明显降低,开关态电流比明显降低,稳定性更好。

[0054] 另一具体示例中,GOA区域的薄膜晶体管的有源层采用层叠设置的IGZY0和IGZ0,通过对IGZY0和IGZ0的厚度进行设计,可以使得GOA区域的薄膜晶体管的阈值电压 V_{th} 达到1.1V,SS达到0.31, $I_{on}=1.1\text{mA}$, $I_{off}=6.3\cdot E^{-12}$, $I_{on}/I_{off}=7.1\cdot E^8$,采用饱和迁移率计算,可以得到GOA区域的薄膜晶体管的迁移率达到了 $20.5\text{cm}^2/(\text{V}\cdot\text{S})$,并且相比采用双层IGZ0作为有源层,薄膜晶体管的漏电流明显降低,开关态电流比明显降低,稳定性更好,在70℃的温度下工作一小时,PBTS 4.0V(0.4V-4.4V),即正向偏压力下 V_{th} 偏移4.0V;或者接受5000nit的光照两小时,70℃NBTS-2.6V(-0.4V--3.0V),即负向偏压力和光照下 V_{th} 偏移-2.6V。

[0055] 本发明实施例还提供了一种显示装置,包括如上所述的显示基板。所述显示装置

可以为：液晶显示面板、OLED显示面板、电视、显示器、数码相框、手机、平板电脑等任何具有显示功能的产品或部件，其中，所述显示装置还包括柔性电路板、印刷电路板和背板。

[0056] 本发明实施例还提供了一种显示基板的制作方法，所述显示基板包括显示区域和GOA区域，所述制作方法包括：

[0057] 在所述GOA区域依次形成第一氧化物半导体层和第二氧化物半导体层，对所述第二氧化物半导体层和第一氧化物半导体层进行构图形成薄膜晶体管的有源层，所述第一氧化物半导体层的迁移率小于所述第二氧化物半导体层的迁移率。

[0058] 本实施例中，GOA区域的薄膜晶体管的有源层采用层叠设置的第二氧化物半导体层和第一氧化物半导体层，第一氧化物半导体层的迁移率小于第二氧化物半导体层的迁移率，这样第二氧化物半导体层可以采用迁移率高的氧化物半导体，比如IGZY0或IGT0，在GOA区域的薄膜晶体管的迁移率得到提升后，能够减少GOA区域的薄膜晶体管的宽度，从而将显示基板的边框做到更窄，实现显示基板的窄边框。

[0059] 本实施例中，显示基板包括显示区域和GOA区域，显示区域用以进行显示，GOA区域位于显示区域的周边。

[0060] GOA区域的薄膜晶体管的有源层可以包括两层以上的氧化物半导体层，也可以仅包括两层氧化物半导体层。为了简化薄膜晶体管的有源层的结构，简化薄膜晶体管的制程，进而降低显示基板的制作成本，GOA区域的薄膜晶体管的有源层优选采用两层氧化物半导体层层叠组成。

[0061] 进一步地，所述制作方法还包括：

[0062] 在所述显示区域利用所述第一氧化物半导体层形成薄膜晶体管的有源层。由于显示区域不需要缩小薄膜晶体管的宽度，因此，显示区域薄膜晶体管的有源层仍可以采用稳定性较好的第一氧化物半导体层，比如IGZO。

[0063] 下面以薄膜晶体管为顶栅型薄膜晶体管为例，结合附图以及具体的实施例对本发明的技术方案进行进一步介绍，本实施例的显示基板的制作方法包括以下步骤：

[0064] 步骤1、如图1所示，提供一衬底基板1，在衬底基板1上形成遮光层2；

[0065] 其中，衬底基板1可以为柔性衬底基板或刚性衬底基板，柔性衬底基板可以为聚酰亚胺，刚性衬底基板可以为玻璃基板或石英基板。

[0066] 具体地，在衬底基板1上可以采用溅射或热蒸发的方法形成一层金属薄膜，对金属薄膜进行构图，形成遮光层2的图形，金属薄膜可以是Cu, Al, Ag, Mo, Cr, Nd, Ni, Mn, Ti, Ta, W等金属以及这些金属的合金，金属薄膜可以为单层结构或者多层结构，多层结构比如Cu\Mo, Ti\Cu\Ti, Mo\Al\Mo等。遮光层2能够对薄膜晶体管的有源层进行遮挡，避免外界光照射到有源层上影响薄膜晶体管的性能。

[0067] 步骤2、如图2所示，形成缓冲层3；

[0068] 缓冲层3可以避免玻璃基板或石英基板中的离子移动到薄膜晶体管中，影响薄膜晶体管的性能。具体地，缓冲层可以采用氧化物、氮化物或者氧氮化合物，比如SiNx、或SiO₂或SiNx和SiO₂的组合，厚度控制在2000-4000Å。

[0069] 步骤3、如图3所示，在GOA区域和显示区域的缓冲层3上形成第一氧化物半导体层4；

[0070] 第一氧化物半导体层4可以采用IGZO，厚度控制在300-500 Å。采用现有的沉积功

率和压力进行IGZO的沉积即可,但需要控制IGZO的氧含量,控制在10%-30%之间,尽量小于30%,这样不至于使得薄膜晶体管的迁移率提升的太低。

[0071] 具体地,在缓冲层3上沉积一层第一氧化物半导体层材料,对第一氧化物半导体层材料进行构图,形成第一氧化物半导体层4的图形。

[0072] 步骤4、如图4所示,在GOA区域形成第二氧化物半导体层5;

[0073] 具体地,沉积一层第二氧化物半导体层材料,对第二氧化物半导体层材料进行构图,形成第二氧化物半导体层5的图形。

[0074] 第二氧化物半导体层5为高迁移率的氧化物半导体,比如IGZY0,IGTO等,其中,Y是Sn元素。要求 $\text{In}:\text{Ga}:\text{Zn}:\text{Sn}=6:1:4:1$,一般而言,In是Ga的六倍左右,可以保证形成的有源层的迁移率在 $30\text{cm}^2/(\text{V}\cdot\text{S})$ 以上;另外,为了保证有源层的迁移率,氧含量需控制在10%-35%,比如IGZY0和IGZO可以选择含氧量为10%,15%,20%,或25%,尽量小于30%,不至于使得TFT的迁移率降低。

[0075] 在GOA区域,第二氧化物半导体层5和第一氧化物半导体层4层叠设置组成GOA区域的薄膜晶体管的有源层,在显示区域,第一氧化物半导体层4作为显示区域的薄膜晶体管的有源层。

[0076] 步骤5、如图5所示,形成栅绝缘层6和栅金属层7;

[0077] 具体地,在沉积形成栅绝缘层6时,温度控制在 $210-290^\circ\text{C}$ 之间,栅绝缘层6选择 SiO_2 ,应尽可能提高 SiO_2 膜层的氧含量,确保高迁移率氧化物的器件特性,因为氧可以吸收有源层中的氢,栅绝缘层6的厚度在 $1000-2000\text{\AA}$ 之间。

[0078] 栅金属层7可以是Cu,Al,Ag,Mo,Cr,Nd,Ni,Mn,Ti,Ta,W等金属以及这些金属的合金,栅金属层7可以为单层结构或者多层结构,多层结构比如Cu\Mo,Ti\Cu\Ti,Mo\Al\Mo等,栅金属层7的厚度控制在 $3000-5000\text{\AA}$ 。

[0079] 步骤6、如图6所示,对栅绝缘层6和栅金属层7进行构图,形成栅绝缘层6和栅金属层7的图形。

[0080] 具体地,可以在栅金属层7上涂覆光刻胶,对光刻胶进行曝光显影后,形成光刻胶保留区域和光刻胶去除区域,首先利用湿刻工艺对光刻胶去除区域的栅金属层7进行刻蚀,然后利用干刻工艺对光刻胶去除区域的栅绝缘层6进行刻蚀,之后剥离剩余的光刻胶,形成栅绝缘层6和栅金属层7的图形,栅绝缘层6在衬底基板上的正投影与栅金属层7在衬底基板上的正投影重合,其中,栅金属层7的图形包括栅极和栅线。

[0081] 步骤7、如图7所示,形成层间绝缘层8;

[0082] 层间绝缘层8可以采用氧化物、氮化物或者氧氮化合物,具体可以采用 SiO_2 、 SiON 和 SiN_x 的组合膜层,厚度控制在 $3000-5000\text{\AA}$,对层间绝缘层8进行构图,形成暴露出有源层的第一过孔9和暴露出遮光层的第二过孔10。

[0083] 步骤8、如图8所示,形成源漏金属层11;

[0084] 源漏金属层11可以是Cu,Al,Ag,Mo,Cr,Nd,Ni,Mn,Ti,Ta,W等金属以及这些金属的合金,源漏金属层11可以为单层结构或者多层结构,多层结构比如Cu\Mo,Ti\Cu\Ti,Mo\Al\Mo等,源漏金属层11的厚度控制在 $3000-5000\text{\AA}$ 之间。对源漏金属层11进行构图,形成源漏金属层11的图形,源漏金属层11的图形包括源电极、漏电极和数据线。

[0085] 源漏金属层11的图形通过第一过孔9与有源层连接,通过第二过孔10与遮光层3连接,通过遮光层3与源漏金属层11的图形并联可以降低源漏金属层11的图形的电阻。

[0086] 步骤9、如图9所示,形成钝化层12。

[0087] 钝化层12可以采用氧化物、氮化物或者氧氮化合物,具体可以采用SiO₂或SiON,厚度在3000-4000Å。

[0088] 经过上述步骤1-9即可完成顶栅型显示基板的背板制作,如图9所示,在GOA区域,第二氧化物半导体层5和第一氧化物半导体层4层叠设置组成GOA区域的薄膜晶体管的有源层,在显示区域,第一氧化物半导体层4作为显示区域的薄膜晶体管的有源层。第二氧化物半导体层采用迁移率高的氧化物半导体,比如IGZY0或IGTO,第一氧化物半导体层采用稳定性好的氧化物半导体,比如IGZO,从而既可以实现GOA区域的薄膜晶体管的迁移率的提升,又能保证GOA区域的薄膜晶体管性能的稳定;在GOA区域的薄膜晶体管的迁移率得到提升后,能够减少GOA区域的薄膜晶体管的宽度,从而将显示基板的边框做到更窄,实现显示基板的窄边框。

[0089] 在本发明各方法实施例中,所述各步骤的序号并不能用于限定各步骤的先后顺序,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,对各步骤的先后变化也在本发明的保护范围之内。

[0090] 除非另外定义,本公开使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同,而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系,当被描述对象的绝对位置改变后,则该相对位置关系也可能相应地改变。

[0091] 可以理解,当诸如层、膜、区域或基板之类的元件被称作位于另一元件“上”或“下”时,该元件可以“直接”位于另一元件“上”或“下”,或者可以存在中间元件。

[0092] 以上所述是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明所述原理的前提下,还可以作出若干改进和润饰,这些改进和润饰也应视为本发明的保护范围。

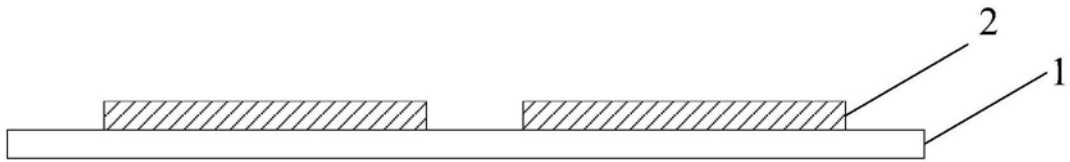


图1

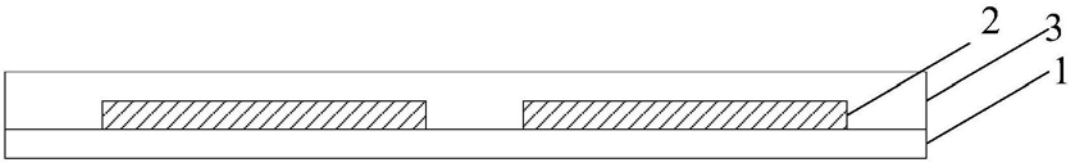


图2

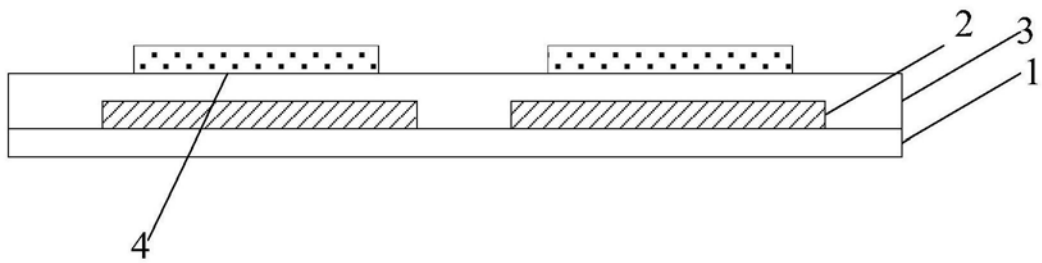


图3

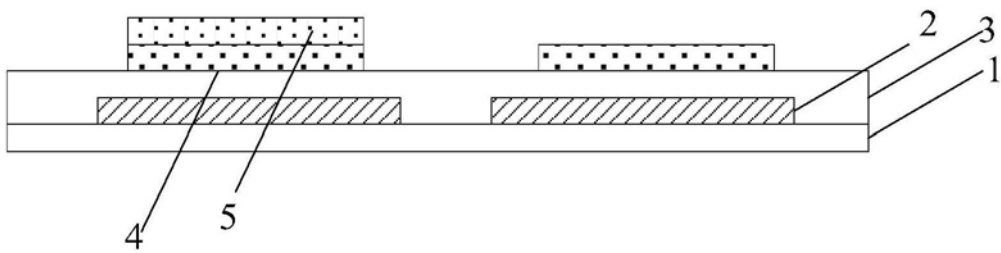


图4

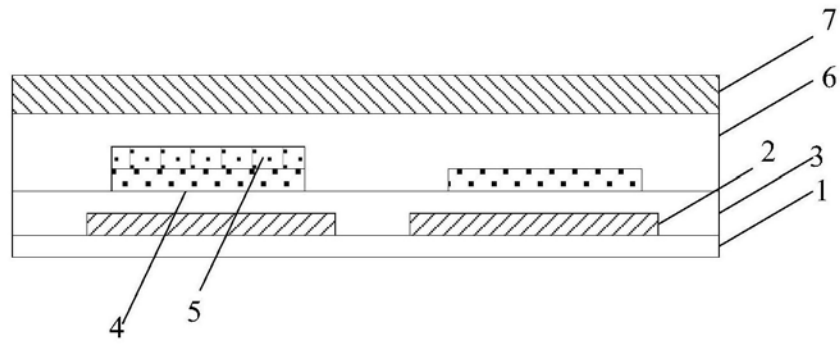


图5

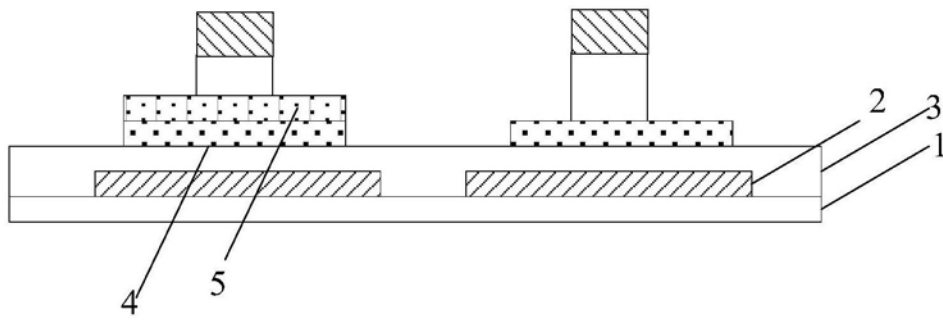


图6

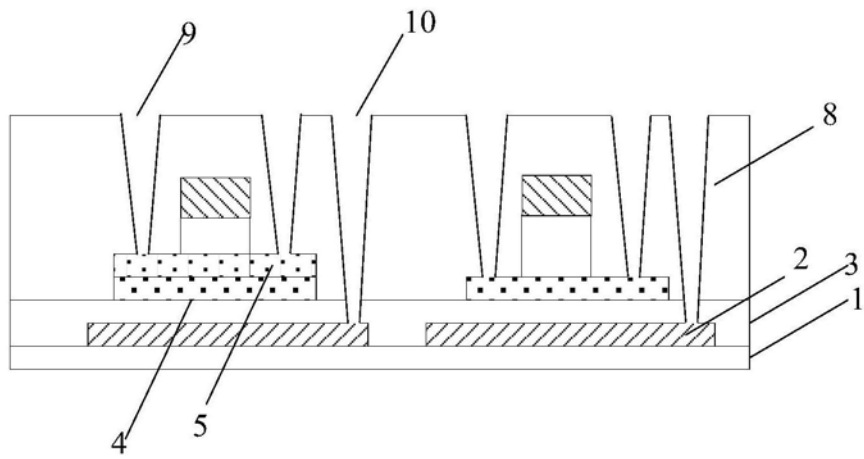


图7

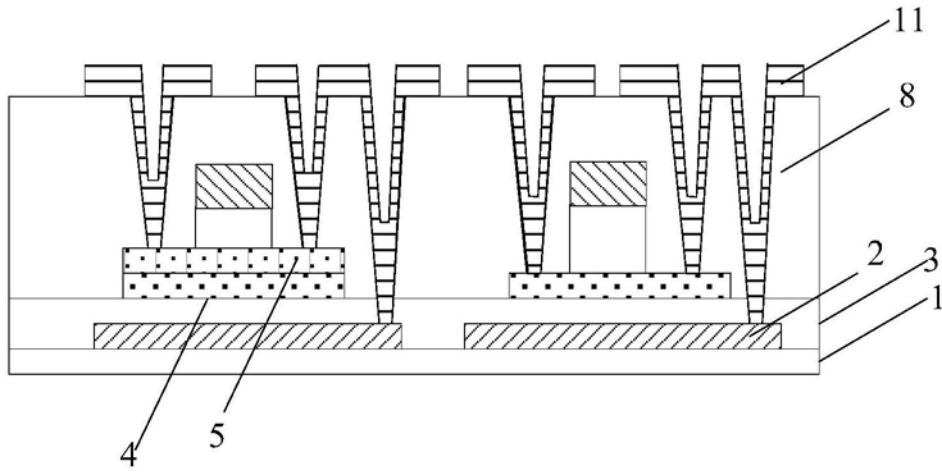


图8

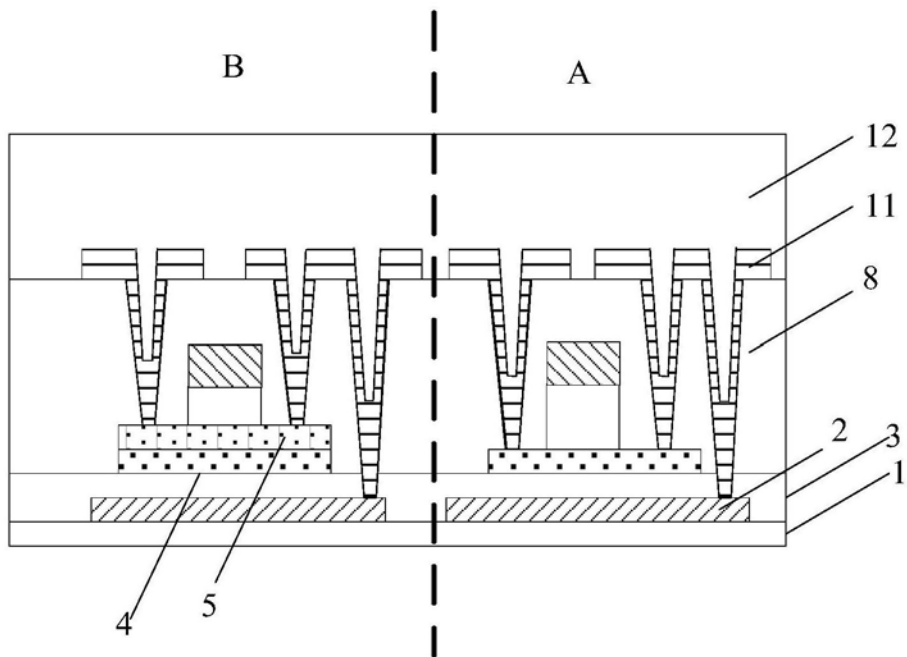


图9

专利名称(译)	显示基板及其制作方法、显示装置		
公开(公告)号	CN110010626A	公开(公告)日	2019-07-12
申请号	CN201910289224.1	申请日	2019-04-11
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	张文林 杨维		
发明人	张文林 杨维		
IPC分类号	H01L27/12 H01L27/32 H01L51/56		
代理人(译)	黄灿 张博		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种显示基板及其制作方法、显示装置，属于显示技术领域。其中，显示基板，包括显示区域和GOA区域，所述GOA区域的薄膜晶体管的有源层至少包括层叠设置的第二氧化物半导体层和第一氧化物半导体层，所述第一氧化物半导体层位于所述第二氧化物半导体层和所述OLED显示基板的衬底基板之间，所述第一氧化物半导体层的迁移率小于所述第二氧化物半导体层的迁移率。通过本发明的技术方案，能够实现显示产品的窄边框。

