



(12)发明专利申请

(10)申请公布号 CN 108039149 A

(43)申请公布日 2018.05.15

(21)申请号 201711285186.X

(22)申请日 2017.12.07

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

申请人 成都京东方光电科技有限公司

(72)发明人 曲加伟 廖文骏 李林宣 张陶然

冯巧 周烜 莫再隆 周才龙

(74)专利代理机构 北京中博世达专利商标代理有限公司 11274

代理人 申健

(51)Int.Cl.

G09G 3/3225(2016.01)

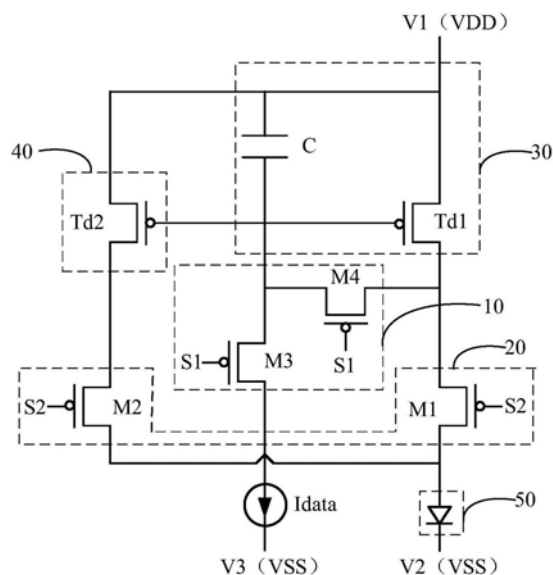
权利要求书2页 说明书7页 附图6页

(54)发明名称

一种OLED像素电路及其驱动方法、显示装置

(57)摘要

本发明提供一种OLED像素电路及其驱动方法、显示装置,涉及显示技术领域,可改善因驱动晶体管沟道的形成和截止时间增长所带来的OLED显示器上出现残像的问题。OLED像素电路包括:数据写入与补偿模块,分别连接第一驱动模块、第一信号端、以及数据信号端,用于对第一驱动模块进行阈值电压的补偿;第一驱动模块,还连接发光控制模块以及第一电压端,用于在得到阈值电压的补偿后,驱动发光模块;第二驱动模块,连接第一驱动模块、发光控制模块以及第一电压端,用于驱动发光模块;发光控制模块,还连接发光模块以及第二信号端,用于使第一驱动模块和第二驱动模块分别与发光模块连接;发光模块,用于通过第一驱动模块和第二驱动模块的共同驱动进行发光。



1. 一种OLED像素电路,其特征在于,包括:数据写入与补偿模块、发光控制模块、第一驱动模块、第二驱动模块以及发光模块;

所述数据写入与补偿模块,分别连接所述第一驱动模块、第一信号端、以及数据信号端,用于在所述第一信号端的控制下,对所述第一驱动模块进行阈值电压的补偿;

所述第一驱动模块,还连接所述发光控制模块以及所述第一电压端,用于在得到阈值电压的补偿后,在所述第一电压端以及所述发光控制模块的控制下,驱动所述发光模块;

所述第二驱动模块,连接所述第一驱动模块、所述发光控制模块以及所述第一电压端,用于在所述第一驱动模块、所述第一电压端以及所述发光控制模块的控制下,驱动所述发光模块;

所述发光控制模块,还连接所述发光模块以及第二信号端,用于在所述第二信号端的控制下,使所述第一驱动模块和所述第二驱动模块分别与所述发光模块连接;

所述发光模块,还连接第二电压端,用于在所述第二电压端的控制下,通过所述第一驱动模块和所述第二驱动模块的共同驱动进行发光。

2. 根据权利要求1所述的OLED像素电路,其特征在于,所述第一驱动模块包括存储电容和第一驱动晶体管;

所述存储电容的第一端连接所述数据写入与补偿模块,第二端连接所述第一电压端;

所述第一驱动晶体管的栅极连接所述存储电容的第一极,第一极连接所述第一电压端,第二极连接所述发光控制模块和所述数据写入与补偿模块。

3. 根据权利要求2所述的OLED像素电路,其特征在于,所述第二驱动模块包括第二驱动晶体管;

所述第二驱动晶体管的栅极连接所述存储电容的第一端,第一极连接所述第一电压端,第二极连接所述发光控制模块。

4. 根据权利要求3所述的OLED像素电路,其特征在于,所述发光控制模块包括第一晶体管和第二晶体管;

所述第一晶体管的栅极连接所述第二信号端,第一极连接所述第一驱动晶体管的第二极,第二极连接所述发光模块;

所述第二晶体管的栅极连接所述第二信号端,第一极连接所述第二驱动晶体管的第二极,第二极连接所述发光模块。

5. 根据权利要求4所述的OLED像素电路,其特征在于,所述第一晶体管 and 所述第二晶体管的宽长比相等。

6. 根据权利要求2所述的OLED像素电路,其特征在于,所述数据写入与补偿模块包括第三晶体管和第四晶体管;

所述第三晶体管的栅极连接所述第一信号端,第一极连接所述存储电容的第一端,第二极连接所述数据信号端;

所述第四晶体管的栅极连接所述第一信号端,第一极连接所述存储电容的第一端,第二极连接所述第一驱动晶体管的第二极。

7. 根据权利要求6所述的OLED像素电路,其特征在于,所述第三晶体管和所述第四晶体管均为双栅结构。

8. 根据权利要求1所述的OLED像素电路,其特征在于,所述数据信号端为数据信号电流

源,所述数据信号电流源还连接第三电压端。

9.一种显示装置,其特征在于,包括权利要求1-8任一项所述的OLED像素电路。

10.一种OLED像素电路的驱动方法,其特征在于,所述驱动方法包括:

在一帧的数据写入与补偿阶段,数据写入与补偿模块在第一信号端的控制下,对第一驱动模块进行阈值电压的补偿;

在一帧的发光阶段,发光控制模块在第二信号端的控制下,使所述第一驱动模块和第二驱动模块分别与发光模块连接;所述发光模块,在第二电压端的控制下,通过所述第一驱动模块和所述第二驱动模块的共同驱动进行发光。

一种OLED像素电路及其驱动方法、显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种OLED像素电路及其驱动方法、显示装置。

背景技术

[0002] 有机电致发光二极管(Organic Light Emitting Diode,OLED)显示器是目前研究领域的热点之一,与液晶显示器(Liquid Crystal Display,LCD)相比,OLED显示器具有低能耗、生产成本低、自发光、宽视角及相应速度快等优点。其中,像素电路设计是OLED显示器核心技术内容,具有重要的研究意义。

[0003] 虽然OLED显示器有上述的诸多优点,但是OLED像素电路中的驱动晶体管在长时间的工作后,驱动晶体管沟道的形成和截止时间会增长,即驱动晶体管的开关会发生迟滞,在切换画面的过程中,OLED显示器上会出现残像,使显示画面的观感变差。

发明内容

[0004] 本发明的实施例提供一种OLED像素电路及其驱动方法、显示装置,可改善因驱动晶体管沟道的形成和截止时间增长所带来的OLED显示器上出现残像的问题。

[0005] 为达到上述目的,本发明的实施例采用如下技术方案:

[0006] 一方面,提供一种OLED像素电路,包括:数据写入与补偿模块、发光控制模块、第一驱动模块、第二驱动模块以及发光模块;所述数据写入与补偿模块,分别连接所述第一驱动模块、第一信号端、以及数据信号端,用于在所述第一信号端的控制下,对所述第一驱动模块进行阈值电压的补偿;所述第一驱动模块,还连接所述发光控制模块以及所述第一电压端,用于在得到阈值电压的补偿后,在所述第一电压端以及所述发光控制模块的控制下,驱动所述发光模块;所述第二驱动模块,连接所述第一驱动模块、所述发光控制模块以及所述第一电压端,用于在所述第一驱动模块、所述第一电压端以及所述发光控制模块的控制下,驱动所述发光模块;所述发光控制模块,还连接所述发光模块以及第二信号端,用于在所述第二信号端的控制下,使所述第一驱动模块和所述第二驱动模块分别与所述发光模块连接;所述发光模块,还连接第二电压端,用于在所述第二电压端的控制下,通过所述第一驱动模块和所述第二驱动模块的共同驱动进行发光。

[0007] 可选的,所述第一驱动模块包括存储电容和第一驱动晶体管;所述存储电容的第一端连接所述数据写入与补偿模块,第二端连接所述第一电压端;所述第一驱动晶体管的栅极连接所述存储电容的第一极,第一极连接所述第一电压端,第二极连接所述发光控制模块和所述数据写入与补偿模块。

[0008] 可选的,所述第二驱动模块包括第二驱动晶体管;所述第二驱动晶体管的栅极连接所述存储电容的第一端,第一极连接所述第一电压端,第二极连接所述发光控制模块。

[0009] 可选的,所述发光控制模块包括第一晶体管和第二晶体管;所述第一晶体管的栅极连接所述第二信号端,第一极连接所述第一驱动晶体的第二极,第二极连接所述发光模块;所述第二晶体管的栅极连接所述第二信号端,第一极连接所述第二驱动晶体的第

二极,第二极连接所述发光模块。

[0010] 可选的,所述第一晶体管和所述第二晶体管的宽长比相等。

[0011] 可选的,所述数据写入与补偿模块包括第三晶体管和第四晶体管;所述第三晶体管的栅极连接所述第一信号端,第一极连接所述存储电容的第一端,第二极连接所述数据信号端;所述第四晶体管的栅极连接所述第一信号端,第一极连接所述存储电容的第一端,第二极连接所述第一驱动晶体管的第二极。

[0012] 可选的,所述第三晶体管和所述第四晶体管均为双栅结构。

[0013] 可选的,所述数据信号端为数据信号电流源,所述数据信号电流源还连接第三电压端。

[0014] 第二方面,提供一种显示装置,包括第一方面所述的OLED像素电路。

[0015] 第三方面,提供一种OLED像素电路的驱动方法,所述驱动方法包括:在一帧的数据写入与补偿阶段,数据写入与补偿模块在第一信号端的控制下,对第一驱动模块进行阈值电压的补偿;在一帧的发光阶段,发光控制模块在第二信号端的控制下,使所述第一驱动模块和第二驱动模块分别与发光模块连接;所述发光模块,在第二电压端的控制下,通过所述第一驱动模块和所述第二驱动模块的共同驱动进行发光。

[0016] 本发明实施例提供一种OLED像素电路,采用第一驱动模块和第二驱动模块共同驱动发光模块进行发光,使得数据信号端输入信号后,驱动发光模块进行发光的驱动电流放大一倍。与现有技术单个驱动模块相比,当输入至发光模块的驱动电路相同时,本发明提供的OLED像素电路数据信号端输入的信号是现有技术的一半,可以提高充电速度,达到高像素密度快速补偿的效果。

[0017] 此外,与现有技术相比,在相同灰阶亮度下,本发明提供OLED像素电路中第一驱动模块和第二驱动模块的负偏压比现有技术中单个驱动模块结构中驱动模块的负偏压小,只需要较少的载流子就能形成所需的沟道深度,减少沟道的形成和截止时间,减小迟滞现象,抑制残像,提升良率和信赖性。而且,由于驱动模块的负偏压较小,引起阈值电压漂移的可能性较小,可以进一步避免残像的产生。

附图说明

[0018] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0019] 图1为本发明实施例提供的一种OLED像素电路的结构示意图;

[0020] 图2为图1所示OLED像素电路的各个模块的一种具体结构示意图;

[0021] 图3为图1所示OLED像素电路的各个模块的另一种具体结构示意图;

[0022] 图4为用于驱动图2所示的OLED像素电路时采用的各个信号的时序图;

[0023] 图5和图6为图2所示的OLED像素电路对应不同情况时的等效电路图;

[0024] 图7和图8为本发明实施例提供的一种OLED像素电路的仿真效果图;

[0025] 图9为本发明实施例提供的一种OLED像素电路驱动方法流程示意图。

[0026] 附图标记

[0027] 10-数据写入与补偿模块;20-发光控制模块;30-第一驱动模块;40-第二驱动模块;50-发光模块。

具体实施方式

[0028] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0029] 本发明实施例提供一种OLED像素电路,如图1所示,包括:数据写入与补偿模块10、发光控制模块20、第一驱动模块30、第二驱动模块40以及发光模块50。

[0030] 具体的,数据写入与补偿模块10,分别连接第一驱动模块30、第一信号端S1、以及数据信号端Data,用于在第一信号端S1的控制下,对第一驱动模块30进行阈值电压的补偿。

[0031] 第一驱动模块30,还连接发光控制模块20以及第一电压端V1,用于在得到阈值电压的补偿后,在第一电压端V1以及发光控制模块20的控制下,驱动发光模块50。

[0032] 第二驱动模块40,连接第一驱动模块30、发光控制模块20以及第一电压端V1,用于在第一驱动模块30、第一电压端V1以及发光控制模块20的控制下,驱动发光模块50。

[0033] 发光控制模块20,还连接发光模块50以及第二信号端S2,用于在第二信号端S2的控制下,使第一驱动模块30和第二驱动模块40分别与发光模块50连接。

[0034] 发光模块50,还连接第二电压端V2,用于在第二电压端V2的控制下,通过第一驱动模块30和第二驱动模块40的共同驱动进行发光。

[0035] 本发明实施例提供一种OLED像素电路,采用第一驱动模块30和第二驱动模块40共同驱动发光模块50进行发光,使得数据信号端Data输入信号后,驱动发光模块50进行发光的驱动电流放大一倍。与现有技术单个驱动模块相比,当输入至发光模块50的驱动电路相同时,本发明提供的OLED像素电路数据信号端Data输入的信号是现有技术的一半,可以提高充电速度,达到高像素密度快速补偿的效果。

[0036] 此外,与现有技术相比,在相同灰阶亮度下,本发明提供的OLED像素电路中第一驱动模块30和第二驱动模块40的负偏压比现有技术中单个驱动模块结构中驱动模块的负偏压小,只需要较少的载流子就能形成所需的沟道深度,减少沟道的形成和截止时间,减小迟滞现象,抑制残像,提升良率和信赖性。而且,由于驱动模块的负偏压较小,引起阈值电压漂移的可能性较小,可以进一步避免残像的产生。

[0037] 进一步具体的,如图2所示,第一驱动模块30包括存储电容C和第一驱动晶体管Td1。

[0038] 存储电容C的第一端连接数据写入与补偿模块10,第二端连接第一电压端V1。

[0039] 第一驱动晶体管Td1的栅极连接存储电容C的第一极,第一极连接第一电压端V1,第二极连接发光控制模块20和数据写入与补偿模块10。

[0040] 需要说明的是,所述第一驱动模块30还可以包括并联的多个第一驱动晶体管Td1。上述仅仅是对第一驱动模块30的举例说明,其它与该第一驱动模块30功能相同的结构在此不再一一赘述,但都应当属于本发明的保护范围。

[0041] 如图2所示,第二驱动模块40包括第二驱动晶体管Td2。

[0042] 第二驱动晶体管Td2的栅极连接存储电容C的第一端,第一极连接第一电压端V1,第二极连接发光控制模块20。

[0043] 需要说明的是,所述第二驱动模块40还可以包括并联的多个第二驱动晶体管Td2。上述仅仅是对第二驱动模块40的举例说明,其它与该第二驱动模块40功能相同的结构在此不再一一赘述,但都应当属于本发明的保护范围。

[0044] 此处,在驱动过程中,第一驱动模块30中的存储电容C不仅用于控制第一驱动晶体管Td1,还用于控制第二驱动晶体管Td2。

[0045] 如图2所示,发光控制模块20包括第一晶体管M1和第二晶体管M2。

[0046] 第一晶体管M1的栅极连接第二信号端S2,第一极连接第一驱动晶体管Td1的第二极,第二极连接发光模块50。

[0047] 第二晶体管M2的栅极连接第二信号端S2,第一极连接第二驱动晶体管Td2的第二极,第二极连接发光模块50。

[0048] 需要说明的是,所述发光控制模块20还可以包括与第一晶体管M1并联的多个开关晶体管、和/或与第二晶体管M2并联的多个开关晶体管。上述仅仅是对发光控制模块20的举例说明,其它与发光控制模块20功能相同的结构在此不再一一赘述,但都应当属于本发明的保护范围。

[0049] 此处,为了避免第一晶体管M1和第二晶体管M2因宽长比的差异带来阈值电压的差异,本发明实施例优选的第一晶体管M1和第二晶体管M2的宽长比相等。

[0050] 如图2所示,数据写入与补偿模块10包括第三晶体管M3和第四晶体管M4。

[0051] 第三晶体管M3的栅极连接第一信号端S1,第一极连接存储电容C的第一端,第二极连接数据信号端Data。

[0052] 第四晶体管M4的栅极连接第一信号端S1,第一极连接存储电容C的第一端,第二极连接第一驱动晶体管Td1的第二极。

[0053] 需要说明的是,所述数据写入与补偿模块10还可以包括与第三晶体管M3并联的多个开关晶体管、和/或与第四晶体管M4并联的多个开关晶体管。上述仅仅是对数据写入与补偿模块10的举例说明,其它与数据写入与补偿模块10功能相同的结构在此不再一一赘述,但都应当属于本发明的保护范围。

[0054] 其中,第一信号端S1例如可以输入栅极扫描信号。

[0055] 此处,为了减小晶体管的漏电情况,长时间保持晶体管的性能和充电效果,本发明实施例优选的,第三晶体管M3和第四晶体管M4均为双栅结构。

[0056] 如图2所示,发光模块50包括发光器件L,发光器件L的阳极连接第一晶体管M1的第二极,阴极连接第二电压端V2。

[0057] 以上,需要说明的是,第一,数据信号端Data可以是数据信号电压端,用于为第三晶体管M3提供数据电压;也可以是数据信号电流源Idata,用于为第三晶体管M3提供数据电流,数据信号电流源Idata的一端与第三晶体管M3的第二极连接,另一端与第三电压端V3连接,形成回路。当第三晶体管M3的第二极连接高压时,第三电压端V3为低压端或者接地,当第三晶体管M3的第二极连接低压时,第三电压端V3为高压端。

[0058] 第二,本发明实施例对各个模块以及单元中的晶体管的类型不做限定,即上述第一驱动晶体管Td1、第二驱动晶体管Td2、第一晶体管M1、第二晶体管M2、第三晶体管M3以及

第四晶体管M4可以是N型晶体管或者P型晶体管。

[0059] 其中,上述晶体管的第一极可以是漏极、第二极可以是源极;或者,第一极可以是源极、第二极可以是漏极。本发明实施例对此不作限制。

[0060] 此外,根据晶体管导电方式的不同,可以将上述像素电路中的晶体管分为增强型晶体管和耗尽型晶体管。本发明实施例对此不作限制。

[0061] 图2以OLED像素电路中的晶体管均为P型晶体管为例进行示意,其中,第一电压端V1为输入高电平VDD,第二电压端V2和第三电压端V3输入低电平VSS或者接地,两者可以连接在同一电压端上。

[0062] 如图3所示,当OLED像素电路中的晶体管均为N型晶体管时,第一电压端V1输入低电平VSS或接地,第二电压端V2和第三电压端V3输入高电平VDD,两者可以连接在同一电压端上。

[0063] 本发明提供的OLED像素电路,通过电流补偿对阈值电压和电源I-R Drop (压降) 进行补偿,并对数据电流进行放大,在相同灰阶亮度下减小第一驱动晶体管Td1和第二驱动晶体管Td2的工作偏压,缓解迟滞问题,抑制了因长期在高偏压下工作而引起的残像问题。

[0064] 基于上述对各模块具体电路的描述,以下结合图2和图4对上述OLED像素驱动电路的具体驱动过程进行详细的说明。

[0065] 需要说明的是,本发明以下实施例均是以上述晶体管均为P型晶体管为例进行的说明。以第一电压端V1输入高电平,第二电压端V2和第三电压端V3输入低电平或接地为例进行的说明,并且,这里的高、低仅表示输入的电压之间的相对大小关系。

[0066] 如图4所示,该OLED像素电路的每一帧显示过程可以分为数据写入与补偿阶段P1和发光阶段P2,具体的:

[0067] 数据写入与补偿阶段P1,第一信号端S1输入低电平开启信号,第二信号端S2输入高电平截止信号,基于此,图2所示的OLED像素电路的等效电路图如图5所示,第三晶体管M3、第四晶体管M4、第一驱动晶体管Td1和第二驱动晶体管Td2均打开,第一晶体管M1和第二晶体管M2均截止(处于截止状态的晶体管以打“×”表示)。

[0068] 其中,第三晶体管M3在第一信号端S1的控制下开启,与数据信号电流源I_{data}连接,对第四晶体管M4进行复位,与此同时,对第一驱动模块30进行补偿。第三晶体管M3开启,数据信号电流源I_{data}的数据电流I_{data}写入到存储电容C的第一端,改变存储电容C第一端的电压,根据驱动电流 $I = \frac{W}{2L} \mu C_{ox} (V_{gs} - V_{th})^2$,其中, $\frac{W}{L}$ 为第一驱动晶体管Td1的宽长比,C_{ox}

为栅极电容, μ 为沟道载流子迁移率,V_{gs}为第一驱动晶体管Td1的栅-源电压,V_{th}为第一驱动晶体管Td1的阈值电压。由于第一驱动晶体管Td1的 $V_{gs} = V_g - VDD$,根据

$I_{data} = \frac{W}{2L} \mu C_{ox} (V_g - VDD - V_{th})^2$ 可知,稳定时临界条件为第一驱动晶体管Td1的饱和电流I等于外加数据电流I_{data},则补偿完成时,将数据电流写入到存储电容C,存储电容C第一端N点

电压为 $V_g = VDD + V_{th} - \sqrt{\frac{2LI_{data}}{W\mu C_{ox}}}$ 。

[0069] 发光阶段P2,第二信号端S2输入低电平开启信号,第一信号端S1S1输入高电平截止信号,基于此,图2所示的OLED像素电路的等效电路图如图6所示,第一晶体管M1、第二晶

体管M2、第一驱动晶体管Td1和第二驱动晶体管Td2均打开,第三晶体管M3和第四晶体管M4均截止。

[0070] 在第一晶体管M1和第二晶体管M2的控制下,第一驱动晶体管Td1和第二驱动晶体管Td2分别与发光模块50连接;发光模块50,在第二电压端V2的控制下,通过第一驱动晶体管Td1和第二驱动晶体管Td2的共同驱动进行发光。此时,通过第一驱动晶体管Td1和第二驱动晶体管Td2的共同作用将外加数据电流 I_{data} 放大2倍,第一驱动晶体管Td1和第二驱动晶

体管Td2产生的驱动电流为 $I_{data} = 2 \times \frac{W}{2L} \mu C_{ox} \left(VDD + V_{th} - \sqrt{\frac{2LI_{data}}{W\mu C_{ox}}} - VDD - V_{th} \right)^2 = 2I_{data}$,产生

2倍的数据电流 $2I_{data}$ 以驱动发光器件(例如OLED)发光,并且与第一电压端V1的高电平VDD和阈值电压 V_{th} 无关。如果未采用将外加数据电流 I_{data} 放大2倍处理,在相同灰阶下的数

据电流 $2I_{data}$ 写入存储电容C第一端N点电压为 $V_g = VDD + V_{th} - \sqrt{\frac{4LI_{data}}{W\mu C_{ox}}}$,则驱动晶体管的

栅-源电压 $V_{gs} = VDD + V_{th} - \sqrt{\frac{4LI_{data}}{W\mu C_{ox}}} - VDD = V_{th} - \sqrt{\frac{4LI_{data}}{W\mu C_{ox}}}$,如果采用将外加数据电流 I_{data}

放大2倍处理,在相同灰阶下的数据电流 $2I_{data}$ 写入存储电容C第一端N点电压为

$V_g = VDD + V_{th} - \sqrt{\frac{2LI_{data}}{W\mu C_{ox}}}$,则第一驱动晶体管Td1和第二驱动晶体管Td2的栅-源电压

$V_{gs} = VDD + V_{th} - \sqrt{\frac{2LI_{data}}{W\mu C_{ox}}} - VDD = V_{th} - \sqrt{\frac{2LI_{data}}{W\mu C_{ox}}}$,两者相比相同灰阶亮度下未对外加数据

电流 I_{data} 放大2倍处理的OLED像素电路(现有技术)中的驱动晶体管存在更大的负偏压

$\Delta V_{gs} = \sqrt{\frac{2LI_{data}}{W\mu C_{ox}}} - \sqrt{\frac{4LI_{data}}{W\mu C_{ox}}}$ 下工作,因此更容易造成阈值电压 V_{th} 漂移,引起残像,而对外加

数据电流 I_{data} 放大2倍处理的OLED像素电路(本发明)可降低阈值电压 V_{th} 漂移的可能性。

[0071] 其中,本发明提供的OLED像素电路可进行自动复位,当存储电容C第一端(N点)的电压高于数据信号电流源Idata给定数据电流 I_{data} 所需的第一驱动晶体管Td1栅极电压时,数据信号电流源Idata会抽取存储电容C第一端的电荷,使存储电容C第一端的电压降低到第一驱动晶体管Td1可以产生与数据电流 I_{data} 大小相等的电流为止;当存储电容C第一端的电压低于数据信号电流源Idata给定数据电流 I_{data} 所需的第一驱动晶体管Td1栅极电压时,第一驱动晶体管Td1产生的电流将大于数据电流 I_{data} ,则产生的电流中一部分用于作为驱动电流,另一部分向存储电容C第一端充电,直到存储电容C第一端的电压满足第一驱动晶体管Td1产生的电流等于数据电流 I_{data} 为止。

[0072] 如图7所示,图7对数据电流 I_{data} 放大的像素电路(两个驱动模块,图7中虚线所示)和未对数据电流 I_{data} 放大的像素电路(一个驱动模块,图7中实线所示)进行仿真的结果,从图7中的(a)可以看出单个驱动模块的电路存储电容C第一端N点的电压较两个驱动模块存储电容C第一端N点的电压低,即单个驱动模块驱动时驱动晶体管在更大的负偏压下工作。在相同灰阶亮度时,在最终产生的驱动电流一致的情况下(如图7中的(c)和(e)所示),双驱动晶体管驱动的外部数据电流 I_{data} 较单驱动晶体管驱动的外部数据电流 I_{data} 小1/2倍(如图

7中的(b)和(d)所示)。同时根据存储电容C的第一端N点充电斜率可以看出,双驱动晶体管驱动时只需要更小栅压变化,提高充电速度,可以实现高像素密度快速补偿的要求。

[0073] 图8给出了不同数据电流 I_{data} 下的仿真结果,如图8中的(b)所示,外部数据电流 I_{data} 为0.5uA、1uA、1.5uA时,如图8中的(c)所示驱动电流为数据电流 I_{data} 的2倍,存储电容C的第一端(N点)的电压如图8中的(a)所示。

[0074] 进一步优选的,如图4所示,在驱动过程中,为了避免第一驱动晶体管Td1、第二驱动晶体管Td2、第一晶体管M1、第二晶体管M2存在同时开启的状态,使第一信号端S1和第二信号端S2信号变换存在一个时间差 t ,即,第二信号端S2输入高电平截止信号,间隔时间 t_1 后,第一信号端S1再输入低电平开启信号;同理,第一信号端S1输入高电平截止信号,间隔时间 t_2 后,第二信号端S2再输入低电平开启信号。其中, t_1 和 t_2 可以相等。

[0075] 本发明实施例提供的OLED像素电路,通过采用将数据电流 I_{data} 放大的电流补偿技术完成现有像素补偿电路所具备的全部功能,并可以使驱动晶体管在更小的偏压应力下工作,只需更少的载流子就能形成所需的沟道深度,减少沟道形成和截止的时间,减小载流子在大的偏压下被栅绝缘层内缺陷俘获的概率,缓解迟滞现象,减小阈值电压 V_{th} 漂移,抑制残像,提高产品良率和信赖性。

[0076] 该OLED像素电路能够达到阈值电压的补偿、电源压降的补偿及抑制残像的效果,有效地稳定发光器件的驱动电流,改善发光器件的发光。此外,只需要更小栅压变化可以提高充电速度,可以实现高像素密度快速补偿的要求。此外,通过电流驱动不需要复位就可以实现补偿,减少走线等部件的排布量,增大内部布线空间余量。

[0077] 本发明实施例还提供一种显示装置,包括上述OLED像素电路。

[0078] 本发明实施例提供一种显示装置,包括如上所述的任意一种OLED像素电路。所述显示装置可以包括多个像素单元阵列,每一个像素单元包括如上所述的任意一个OLED像素电路。本发明实施例提供的显示装置具有与本发明前述实施例提供的OLED像素电路相同的有益效果,由于OLED像素电路在前述实施例中已经进行了详细说明,此处不再赘述。

[0079] 本发明实施例还提供一种OLED像素电路的驱动方法,如图9所示,该驱动方法包括:

[0080] S10、在一帧的数据写入与补偿阶段,数据写入与补偿模块10在第一信号端S1的控制下,对第一驱动模块30进行阈值电压的补偿。

[0081] S20、在一帧的发光阶段,发光控制模块20在第二信号端S2的控制下,使第一驱动模块30和第二驱动模块40分别与发光模块50连接;发光模块50,在第二电压端V2的控制下,通过第一驱动模块30和第二驱动模块40的共同驱动进行发光。

[0082] 本发明实施例提供的OLED像素电路的驱动方法,在两个阶段就可以完成复位、补偿(阈值电压和电源压降)和发光,提高了电路的处理速度。

[0083] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

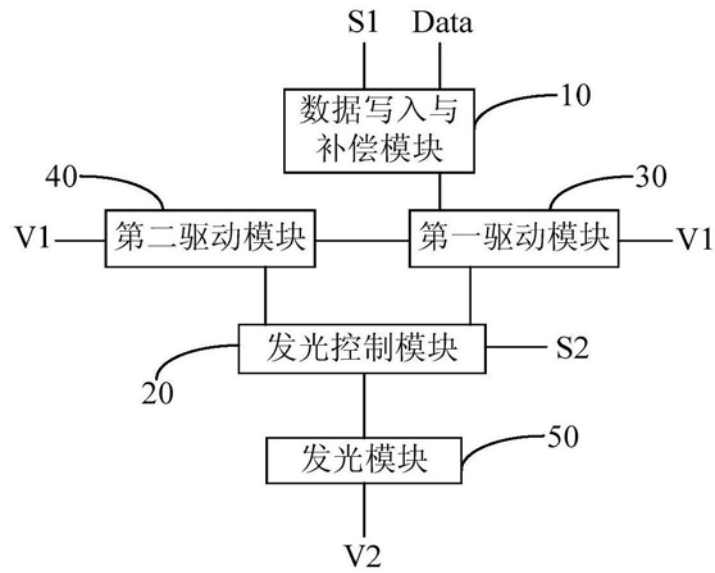


图1

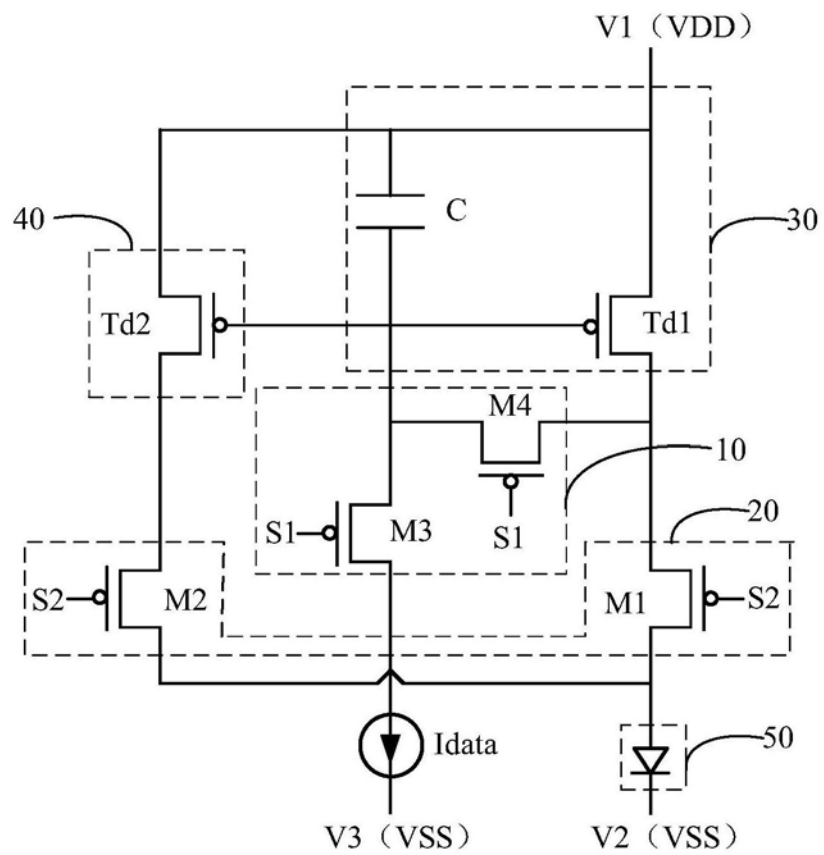


图2

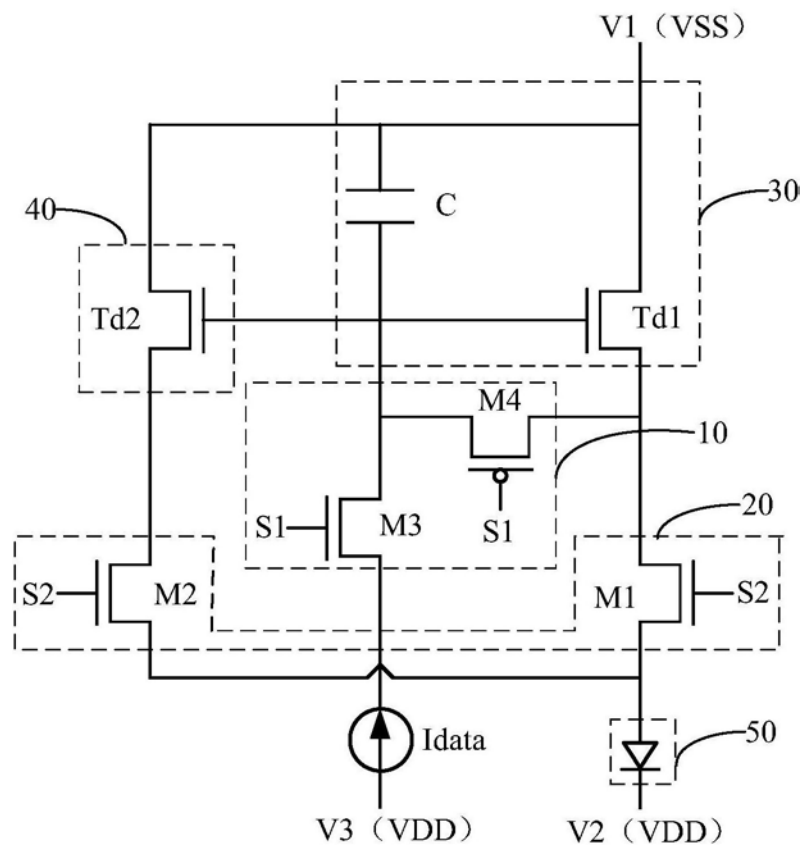


图3

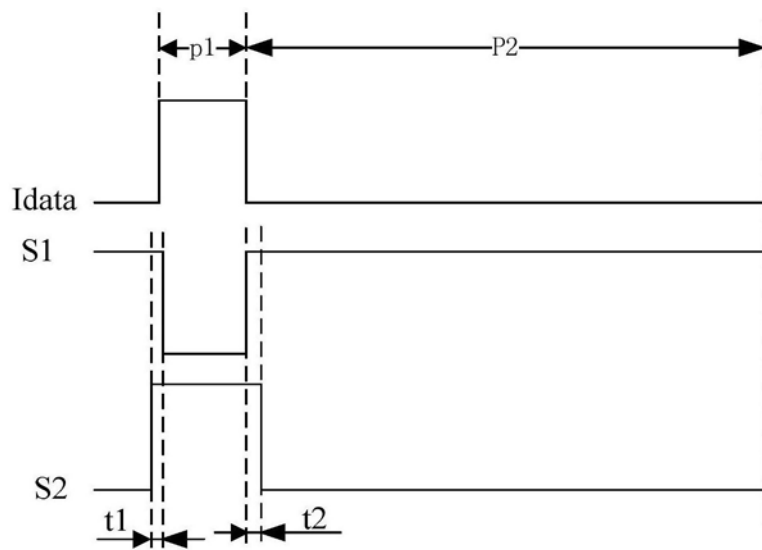


图4

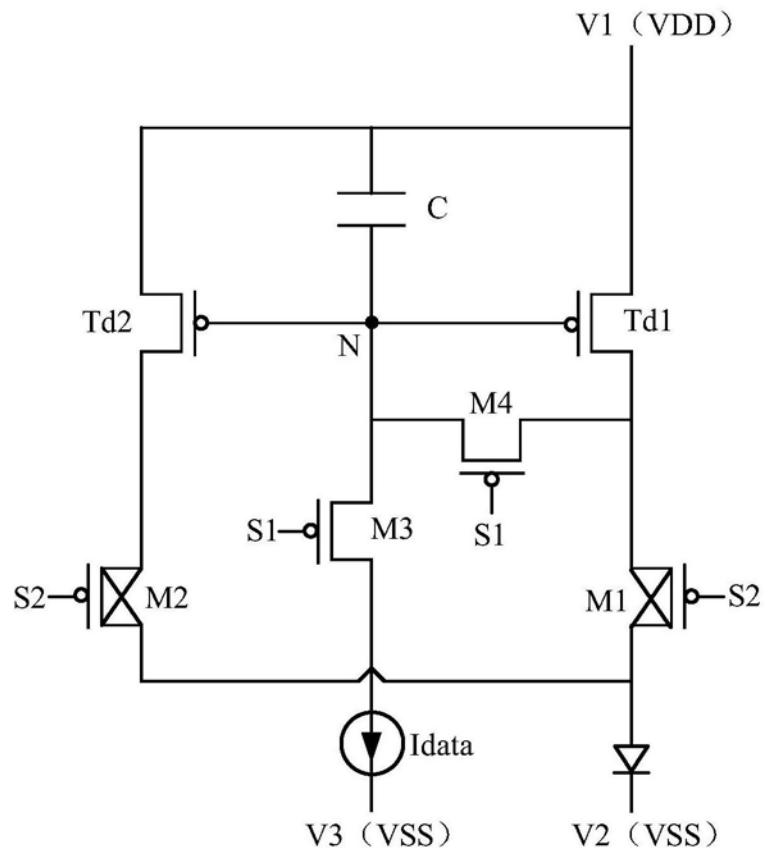


图5

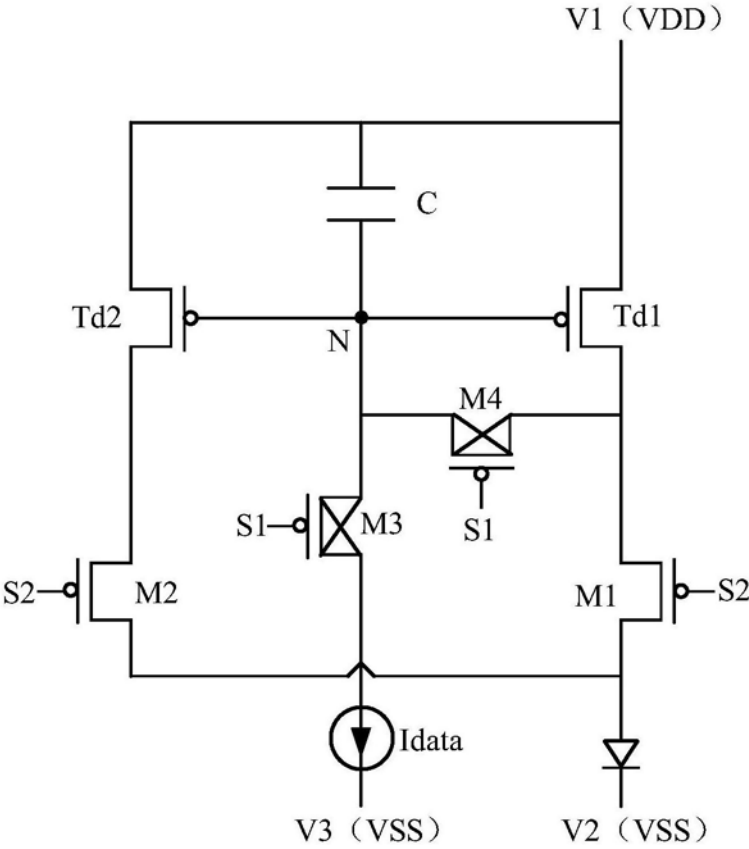


图6

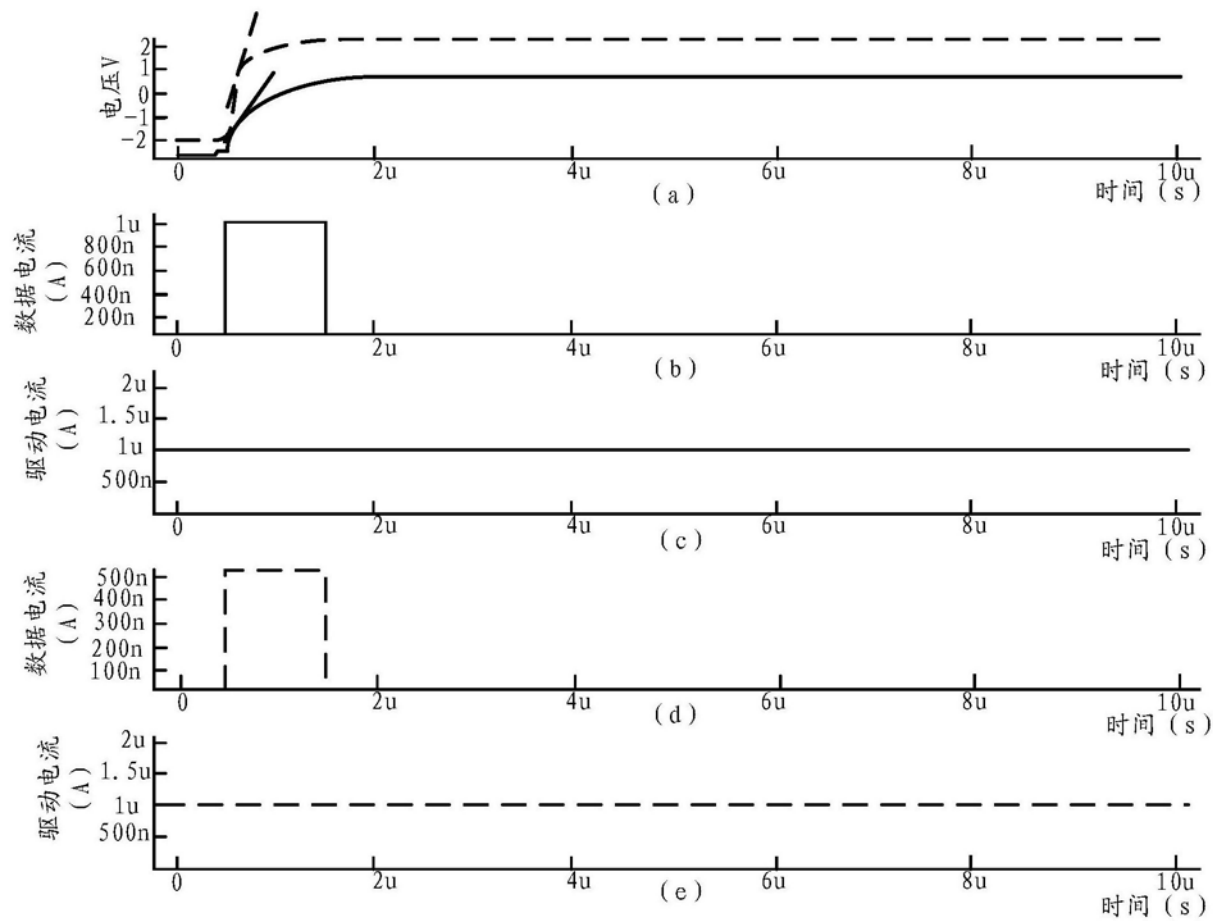


图7

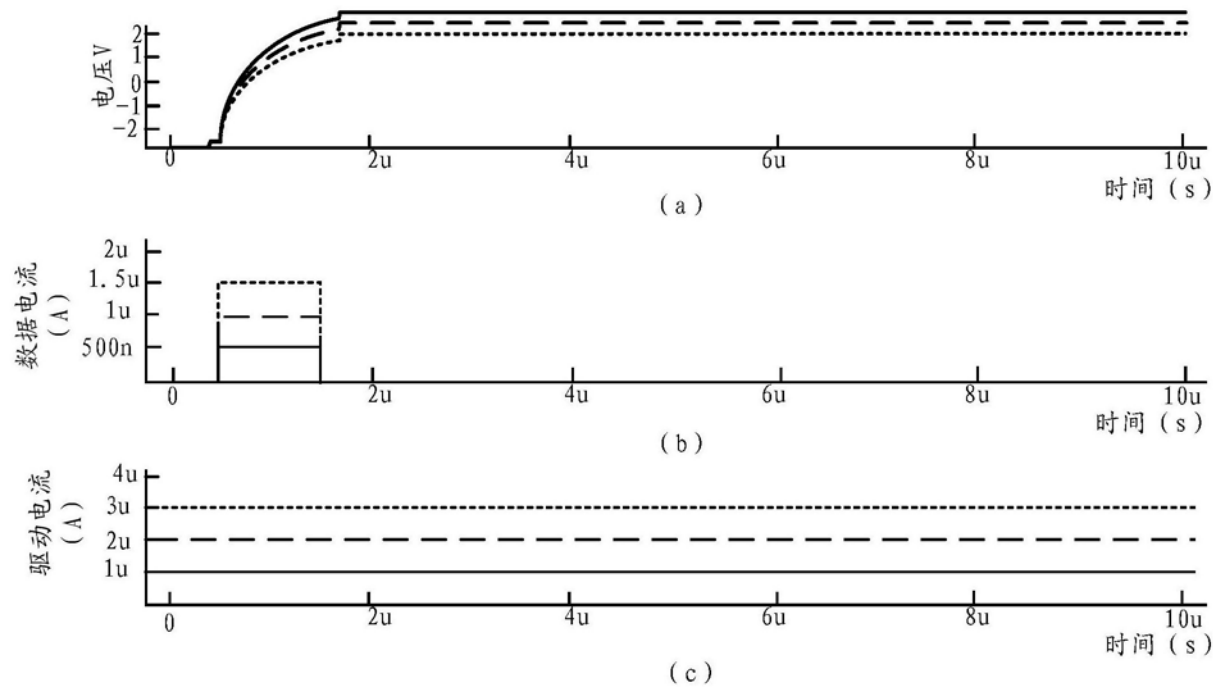


图8

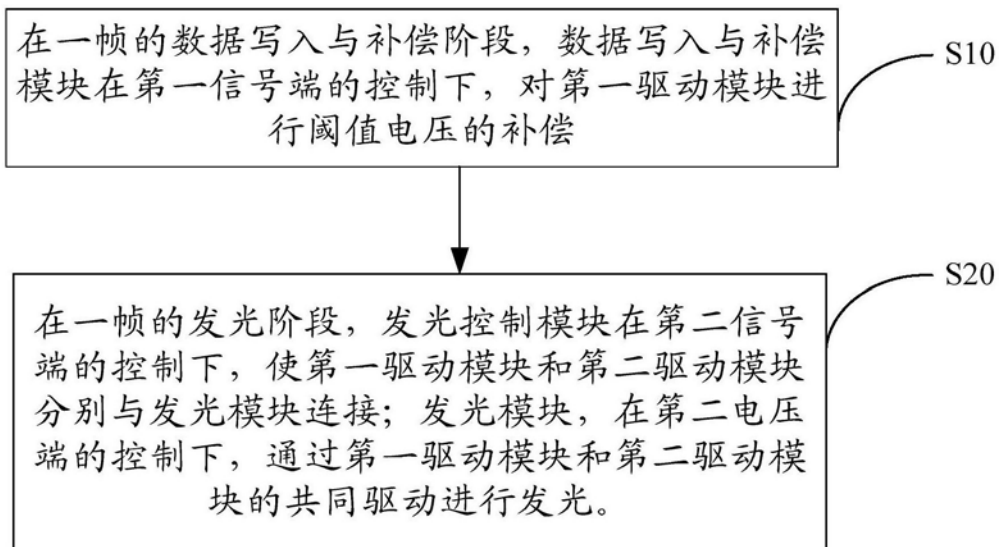


图9

专利名称(译)	一种OLED像素电路及其驱动方法、显示装置		
公开(公告)号	CN108039149A	公开(公告)日	2018-05-15
申请号	CN201711285186.X	申请日	2017-12-07
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	曲加伟 廖文骏 李林宣 张陶然 冯巧 周烜 莫再隆 周才龙		
发明人	曲加伟 廖文骏 李林宣 张陶然 冯巧 周烜 莫再隆 周才龙		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3225 G09G3/3233 G09G3/3258 G09G3/3291 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2300/0809 H01L29/42316		
代理人(译)	申健		
其他公开文献	CN108039149B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种OLED像素电路及其驱动方法、显示装置，涉及显示技术领域，可改善因驱动晶体管沟道的形成和截止时间增长所带来的OLED显示器上出现残像的问题。OLED像素电路包括：数据写入与补偿模块，分别连接第一驱动模块、第一信号端、以及数据信号端，用于对第一驱动模块进行阈值电压的补偿；第一驱动模块，还连接发光控制模块以及第一电压端，用于在得到阈值电压的补偿后，驱动发光模块；第二驱动模块，连接第一驱动模块、发光控制模块以及第一电压端，用于驱动发光模块；发光控制模块，还连接发光模块以及第二信号端，用于使第一驱动模块和第二驱动模块分别与发光模块连接；发光模块，用于通过第一驱动模块和第二驱动模块的共同驱动进行发光。

