



(12)发明专利申请

(10)申请公布号 CN 106129102 A

(43)申请公布日 2016. 11. 16

(21)申请号 201610822682.3

(22)申请日 2016.09.13

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 田宏伟 牛亚男

(74)专利代理机构 北京中博世达专利商标代理有限公司 11274

代理人 申健

(51)Int.Cl.

H01L 27/32(2006.01)

权利要求书1页 说明书7页 附图3页

(54)发明名称

一种OLED封装基板及其制备方法、OLED显示面板

(57)摘要

本发明实施例提供一种OLED封装基板及其制备方法、OLED显示面板,涉及显示技术领域,可降低位于阵列基板表面的阳极或阴极的电阻,从而降低OLED显示器件的功耗。该OLED封装基板划分为显示区域和非显示区域,其中,所述显示区域包括像素界定区域;所述OLED封装基板包括:衬底基板,设置在所述衬底基板上且位于所述像素界定区域内的导电体,所述导电体用于在所述OLED封装基板与阵列基板对盒时,与位于所述阵列基板表面的阴极或阳极相接触。用于OLED显示器件。



1. 一种OLED封装基板,划分为显示区域和非显示区域,其中,所述显示区域包括像素界定区域;其特征在于,

所述OLED封装基板包括:衬底基板,设置在所述衬底基板上且位于所述像素界定区域内的导电体,所述导电体用于在所述OLED封装基板与阵列基板对盒时,与位于所述阵列基板表面的阴极或阳极相接触。

2. 根据权利要求1所述的OLED封装基板,其特征在于,所述导电体包括辅助电极图案以及设置在所述辅助电极图案上、且与所述辅助电极图案接触的连接结构;

所述连接结构用于与所述阴极或所述阳极相接触。

3. 根据权利要求2所述的OLED封装基板,其特征在于,所述OLED封装基板还包括位于所述非显示区域的对位图案;

其中,所述对位图案与所述辅助电极图案同层同材料。

4. 根据权利要求2所述的OLED封装基板,其特征在于,所述显示区域还包括由所述像素界定区域界定出的多个亚像素区域,所述辅助电极图案为网状结构,所述网状结构中的每个网眼对应一个所述亚像素区域;

或者,所述辅助电极图案包括多个子辅助电极图案,一个所述子辅助电极图案包围一个所述亚像素区域。

5. 根据权利要求2所述的OLED封装基板,其特征在于,所述OLED封装基板还包括覆盖所述辅助电极图案的保护层,所述连接结构设置在所述保护层上;

所述连接结构穿过所述保护层上的过孔与所述辅助电极图案相接触。

6. 根据权利要求5所述的OLED封装基板,其特征在于,所述显示区域还包括由所述像素界定区域界定出的多个亚像素区域;

所述连接结构为连接柱,每个过孔位置处对应一个连接柱,一个亚像素区域周围对应的辅助电极图案通过多个连接柱与位于阵列基板表面的所述阳极或所述阴极相接触。

7. 根据权利要求2所述的OLED封装基板,其特征在于,所述连接结构的高度为 $0.05\sim 100\mu\text{m}$ 。

8. 根据权利要求7所述的OLED封装基板,其特征在于,所述连接结构的材料为透明导电材料。

9. 一种OLED显示面板,包括对盒的封装基板和阵列基板,其特征在于,所述阵列基板的表面为阴极或阳极,所述封装基板为权利要求1-8任一项所述的OLED封装基板。

10. 一种OLED封装基板的制备方法,其特征在于,包括:

在衬底基板上形成金属薄膜,并通过构图工艺在非显示区域形成对位图案,在显示区域的像素界定区域形成辅助电极图案;

在所述对位图案和所述辅助电极图案上形成保护层,该保护层具有露出部分所述辅助电极图案的过孔;

在所述保护层上形成导电薄膜,通过构图工艺在所述辅助电极图案上形成连接结构,所述连接结构穿过所述保护层上的过孔与所述辅助电极图案相接触。

一种OLED封装基板及其制备方法、OLED显示面板

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种OLED封装基板及其制备方法、OLED显示面板。

背景技术

[0002] 目前,OLED(Organic Electro-luminescent Display,有机电致发光显示装置)由于具有自发光、宽视角、响应速度快、可柔化等特点而受到越来越广泛的应用。

[0003] 其中,在OLED工艺中,以顶发射结构为最常应用的结构,OLED显示器件的结构可以包括:金属阳极、金属阴极以及位于两者之间的有机材料功能层,有机材料功能层包括发光层。以金属阴极设置在OLED显示面板的出光侧为例,发光层发出的光会从阴极一侧射出,为了降低出射光的损耗,一般制作阴极的金属层只有几个nm到数十nm左右,多数情况下在20nm以下。

[0004] 基于上述,由于阴极的厚度较薄,阴极往往成为整个OLED显示器件结构中电阻最大的部分。在驱动OLED显示器件进行发光的过程中,阴极部分的大电阻上有着较大的压降,根据电功率公式 $P=I^2R$,在电流一定的情况下,阴极部分会消耗较大的功率,从而导致OLED显示器件功耗的提升,进而使得阴极发热,而影响OLED显示器件的工作,造成OLED显示器件特性的变差和寿命的下降。

发明内容

[0005] 本发明的实施例提供一种OLED封装基板及其制备方法、OLED显示面板,可降低位于阵列基板表面的阳极或阴极的电阻,从而降低OLED显示器件的功耗。

[0006] 为达到上述目的,本发明的实施例采用如下技术方案:

[0007] 第一方面,提供一种OLED封装基板,划分为显示区域和非显示区域,其中,所述显示区域包括像素界定区域;所述OLED封装基板包括:衬底基板,设置在所述衬底基板上且位于所述像素界定区域内的导电体,所述导电体用于在所述OLED封装基板与阵列基板对盒时,与位于所述阵列基板表面的阴极或阳极相接触。

[0008] 优选的,所述导电体包括辅助电极图案以及设置在所述辅助电极图案上、且与所述辅助电极图案接触的连接结构;所述连接结构用于与所述阴极或所述阳极相接触。

[0009] 优选的,所述OLED封装基板还包括位于所述非显示区域的对位图案;其中,所述对位图案与所述辅助电极图案同层同材料。

[0010] 优选的,所述显示区域还包括由所述像素界定区域界定出的多个亚像素区域,所述辅助电极图案为网状结构,所述网状结构中的每个网眼对应一个所述亚像素区域;或者,所述辅助电极图案包括多个子辅助电极图案,一个所述子辅助电极图案包围一个所述亚像素区域。

[0011] 优选的,所述OLED封装基板还包括覆盖所述辅助电极图案的保护层,所述连接结构设置在所述保护层上;所述连接结构穿过所述保护层上的过孔与所述辅助电极图案相接

触。

[0012] 进一步优选的,所述显示区域还包括由所述像素界定区域界定出的多个亚像素区域;所述连接结构为连接柱,每个过孔位置处对应一个连接柱,一个亚像素区域周围对应的辅助电极图案通过多个连接柱与位于阵列基板表面的所述阳极或所述阴极相接触。

[0013] 优选的,所述连接结构的高度为0.05~100 μm 。

[0014] 优选的,所述连接结构的材料为透明导电材料。

[0015] 第二方面,提供一种OLED显示面板,包括对盒的封装基板和阵列基板,所述阵列基板的表面为阴极或阳极,所述封装基板为上述的OLED封装基板。

[0016] 第三方面,提供一种OLED封装基板的制备方法,包括:在衬底基板上形成金属薄膜,并通过构图工艺在非显示区域形成对位图案,在显示区域的像素界定区域形成辅助电极图案;在所述对位图案和所述辅助电极图案上形成保护层,该保护层具有露出部分所述辅助电极图案的过孔;在所述保护层上形成导电薄膜,通过构图工艺在所述辅助电极图案上形成连接结构,所述连接结构穿过所述保护层上的过孔与所述辅助电极图案相接触。

[0017] 本发明实施例提供一种OLED封装基板及其制备方法、OLED显示面板,由于OLED封装基板上设置有导电体,因而在OLED封装基板与阵列基板对盒时,导电体会与位于阵列基板表面的阳极或阴极接触,相当于给位于阵列基板表面的阳极或阴极并联了一个电阻,从而会降低位于阵列基板表面的阳极或阴极的电阻,避免了阳极或阴极消耗较大的功耗,进而降低了OLED显示器件的整体功耗,提高了OLED显示器件的特性和使用寿命。

附图说明

[0018] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0019] 图1为本发明实施例提供的一种OLED封装基板结构示意图一;

[0020] 图2为图1中BB`向剖视示意图;

[0021] 图3为本发明实施例提供的一种OLED封装基板的结构示意图二;

[0022] 图4(a)为本发明实施例提供的一种OLED封装基板包括对位图案和导电体的结构示意图一;

[0023] 图4(b)为本发明实施例提供的一种OLED封装基板包括对位图案和导电体的结构示意图二;

[0024] 图5为现有技术提供的一种在衬底基板上形成对位图案的结构示意图;

[0025] 图6为本发明实施例提供的一种辅助电极图案的结构示意图;

[0026] 图7为本发明实施例提供的一种OLED封装基板的结构示意图三;

[0027] 图8为本发明实施例提供的一种OLED显示面板的结构示意图;

[0028] 图9为本发明实施例提供的一种OLED封装基板的制备方法流程示意图。

[0029] 附图标记:

[0030] 01-显示区域;011-像素界定区域;012-亚像素区域;02-非显示区域;10-衬底基板;20-导电体;201-辅助电极图案;202-连接结构;30-对位图案;40-保护层;50-封装基板;

60-阵列基板;601-阴极;602-阳极;603-有机材料功能层;604-薄膜晶体管。

具体实施方式

[0031] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0032] 本发明实施例提供一种OLED封装基板,如图1所示,划分为显示区域01和非显示区域02,其中,显示区域(Active area,AA区域)01包括像素界定区域011;如图2所示,OLED封装基板包括:衬底基板10,设置在衬底基板10上且位于像素界定区域011内的导电体20,导电体20用于在OLED封装基板与阵列基板对盒时,与位于阵列基板表面的阴极或阳极相接触。

[0033] 需要说明的是,第一,OLED封装基板中的显示区域01、非像素区域02、像素界定区域011以及由像素界定区域011界定的亚像素区域012均是根据与OLED封装基板对盒的阵列基板的对应区域划分的;或者,是根据OLED显示面板上的对应区域划分的。在OLED封装基板上并不存在这些区域的实体界线。

[0034] 第二,对于与OLED封装基板对盒的阵列基板的类型不进行限定,可以是PMOLED(Passive Matrix Driving OLED,无源矩阵驱动有机发光二极管)阵列基板,也可以是AMOLED(Active Matrix Driving OLED,有源矩阵驱动有机发光二极管)阵列基板。当与OLED封装基板对盒的阵列基板是PMOLED阵列基板时,位于阵列基板表面的可以是阳极,也可以是阴极;当与OLED封装基板对盒的阵列基板是AMOLED阵列基板时,位于阵列基板表面的一般为阴极。

[0035] 第三,像素界定区域011,即,阵列基板上像素界定层所对应的区域,也即,阵列基板显示区域中的非发光区域。

[0036] 第四,对于导电体20的形状和尺寸不进行限定,只要导电体20能够在OLED封装基板与阵列基板对盒时,与位于阵列基板表面的阴极或阳极相接触即可。导电体20可以包围由像素界定区域011界定出亚像素区域012,也可以不包围亚像素区域012。附图1中以导电体20包围亚像素区域012为例进行示意。对于导电体20的材料,以能在导电体20与位于阵列基板表面的阳极或阴极接触后,能降低阳极或阴极的电阻为准。

[0037] 第五,对于衬底基板10的材料不进行限定。本领域技术人员应该明白,对于顶发射型OLED显示器件,为了不影响阵列基板上发光层发出光的正常出射,OLED封装基板应该是透明的,因而衬底基板10也应该是透明的。例如,衬底基板10可以为玻璃。

[0038] 本发明实施例提供一种OLED封装基板,由于OLED封装基板上设置有导电体20,因而在OLED封装基板与阵列基板对盒时,导电体20会与位于阵列基板表面的阳极或阴极接触,相当于给位于阵列基板表面的阳极或阴极并联了一个电阻,从而会降低位于阵列基板表面的阳极或阴极的电阻,避免了阳极或阴极消耗较大的功耗,进而降低了OLED显示器件的整体功耗,提高了OLED显示器件的特性和使用寿命。

[0039] 优选的,如图3所示,导电体20包括辅助电极图案201以及设置在辅助电极图案201上、且与辅助电极图案201接触的连接结构202;连接结构202用于与阴极或阳极相接触。

[0040] 其中,对于辅助电极图案201的形状和尺寸不进行限定。辅助电极图案201的尺寸越大,辅助电极图案201通过连接结构202与位于阵列基板表面的阳极或阴极接触后,阳极或阴极的电阻降低的越多。辅助电极图案201的形状例如可以是由多个六边形、星型、圆形或其他不规则形状组成的形状。

[0041] 此外,对于辅助电极图案201的材料不进行限定,只要辅助电极图案201与阳极或阴极并联后能降低阳极或阴极的电阻即可。辅助电极图案201的材料优选为电阻较小的材料,这样辅助电极图案201通过连接结构202与阵列基板表面的阳极或阴极接触后,可以更大减小阳极或阴极的电阻。

[0042] 示例的,辅助电极图案201的材料可以选自金属单质、金属氧化物或合金中的至少一种。其中,金属单质例如可以为Mo(钼)、Al(铝)、Ag(银)、Cu(铜)等。

[0043] 在此基础上,对于连接结构202的材料不进行限定,以连接结构202不影响阳极或阴极的电阻为准。由于树脂透明且电阻较小,因而连接结构202可以优选为树脂。对于连接结构202的高度,至少应保证在OLED封装基板与阵列基板对盒后,连接结构202可以接触到位于阵列基板表面的阳极或阴极。

[0044] 本发明实施例,通过连接结构202将辅助电极图案201与位于阵列基板表面的阳极或阴极相连接,而辅助电极图案201与阳极或阴极连接后,可降低位于阵列基板表面的阳极或阴极的电阻。

[0045] 优选的,如图1、图4(a)和图4(b)所示,OLED封装基板还包括位于非显示区域02的对位图案30;其中,对位图案30与辅助电极图案201同层同材料。

[0046] 为了确保OLED封装基板和阵列基板在对盒时,能够精确对位,因而如图5所示,现有技术中通常在OLED封装基板和阵列基板上分别制作对位图案30,这样根据对位图案30便可以确保OLED封装基板和阵列基板能够准确对位。此处,可以在OLED封装基板上设置一个对位图案30,也可以设置多个对位图案30。

[0047] 其中,对位图案30一般采用金属材料形成,例如Mo、Al、Ag、Cu等金属或合金。对位图案30的厚度一般为30~1000nm。此外,对于对位图案30的形状,以便于对位为准,例如可以是十字架型。

[0048] 需要说明的是,附图4(b)中仅示意出OLED封装基板的一部分,并不是全部的OLED封装基板。此外,附图4(b)中以辅助电极图案201以六边形的形式包围亚像素区域012为例进行示意。

[0049] 本发明实施例,由于对位图案30与辅助电极图案201同层同材料,因而可以在制作对位图案30的同时制作辅助电极图案201,从而简化了OLED封装基板的制作工艺,提高了生产效率。

[0050] 优选的,如图6所示,显示区域01还包括由像素界定区011界定出的多个亚像素区域012,辅助电极图案201为网状结构,网状结构中的每个网眼对应一个亚像素区域012;或者,如图1所示,辅助电极图案201包括多个子辅助电极图案,一个子辅助电极图案包围一个亚像素区域012。

[0051] 其中,网状结构中每个网眼的形状和子辅助电极图案的形状均与亚像素区域02的形状有关。示例的,如图4(b)所示,当亚像素区域012的形状为六边形时,此时每个网眼的形状或子辅助电极图案的形状可以为六边形。此外,对于网状结构中相邻网眼之间的间距以

及一个亚像素区域012周围子辅助电极图案的宽度不进行限定,优选为 $2\sim 1000\mu\text{m}$ 。在此基础上,为了避免辅助电极图案201对亚像素区域012发出的光的影响,因而辅助电极图案201和亚像素区域012应保持有一定的距离,优选的,辅助电极图案201到亚像素区域012的距离为 $3\mu\text{m}$ 。

[0052] 本发明实施例,无论是辅助电极图案201为网状结构,网状结构中的每个网眼对应一个亚像素区域012,还是辅助电极图案201包括多个子辅助电极图案,一个子辅助电极图案包围一个亚像素区域012,都能够使每个亚像素区域周围对应设置有辅助电极图案201,这样不仅使得辅助电极图案201的面积增大,而且可以更均匀地减小位于阵列基板表面的阳极或阴极的电阻。

[0053] 优选的,如图7所述,OLED封装基板还包括覆盖辅助电极图案201的保护层40,连接结构202设置在保护层40上;连接结构202穿过保护层40上的过孔与辅助电极图案201相接触。

[0054] 其中,对于保护层40的材料不进行限定,其应在OLED封装基板与阵列基板对盒时能起到密封作用,且不影响阵列基板上发光层发出光的出射。示例的,保护层40的材料可以为 SiO_x 或 SiN_x 或两者的复合结构。

[0055] 此外,保护层40可以是单层,也可以是多层。

[0056] 本发明实施例,在OLED封装基板上设置覆盖辅助电极图案201的保护层40,保护层40可以在OLED封装基板与阵列基板对盒时,密封封装基板和阵列基板,防止氧气或水汽进入,而影响阵列基板上发光层的性能。

[0057] 进一步优选的,显示区域01还包括由像素界定区域011界定出的多个亚像素区域012;如图3、图4(a)和图7所示,连接结构202为连接柱,每个过孔位置处对应一个连接柱,一个亚像素区域012周围对应的辅助电极图案201通过多个连接柱与位于阵列基板表面的阳极或阴极相接触。

[0058] 其中,由于每个过孔位置处对应一个连接柱,因而过孔的数量与连接柱的数量相同。此外,对于一个亚像素区域012周围对应设置的连接柱的数量不进行限定(附图4(b)中以设置3个连接柱为例进行示意),例如可以设置 $2\sim 10$ 个连接柱,对应在保护层40上应设置 $2\sim 10$ 个过孔。

[0059] 本发明实施例,通过多个连接柱将一个亚像素区域012周围对应的辅助电极图案201与位于阵列基板表面的阳极或阴极相接触,一方面,多个连接柱可以起到支撑封装基板的作用;另一方面,多个连接柱将辅助电极图案201与阳极或阴极相连接,相当于将辅助电极图案201分为多个部分与阳极或阴极并联,而并联电阻越多,总电阻越小,因而这样可以进一步地降低位于阵列基板表面的阳极或阴极的电阻。

[0060] 优选的,连接结构202的高度为 $0.05\sim 100\mu\text{m}$ 。

[0061] 需要说明的是,OLED封装基板与阵列基板对盒时,需要在OLED封装基板与阵列基板之间设置隔垫物(Photo Spacer,简称PS),以使OLED封装基板与阵列基板之间保持一定的距离。

[0062] 本发明实施例,当连接结构202的高度为 $0.05\sim 100\mu\text{m}$ 时,连接结构202可相当于隔垫物,因而无需在OLED封装基板上再形成隔垫物,这样便可以简化OLED封装基板制作工艺。

[0063] 进一步优选的,连接结构202的材料为透明导电材料。

[0064] 其中,连接结构202的材料例如可以为导电树脂/导电有机膜层。

[0065] 本发明实施例,由于连接结构202为透明导电材料,因而既可以将辅助电极图案201与位于阵列基板表面的阳极或阴极相连接,又可以避免对阵列基板上发光层发出光的遮挡,从而提高了阵列基板上发出层的出光效率。

[0066] 本发明实施例提供一种OLED显示面板,如图8所示,包括对盒的封装基板50和阵列基板60,阵列基板60的表面为阴极601或阳极602(附图8中以阵列基板60表面为阴极601为例进行示意),封装基板50为上述的OLED封装基板。

[0067] 其中,阵列基板可以是PMOLED阵列基板,也可以是AMOLED阵列基板(附图8中以阵列基板为AMOLED阵列基板为例进行示意)。当阵列基板为PMOLED阵列基板时,PMOLED阵列基板包括阴极601、阳极602以及设置在阳极602和阴极601之间的有机材料功能层603;当阵列基板为AMOLED阵列基板时,如图8所示,AMOLED阵列基板除包括阳极602、阴极601以及设置在阳极602和阴极601之间的有机材料功能层603外,还包括薄膜晶体管604,薄膜晶体管604包括栅极、栅绝缘层、源极、漏极以及有源层,其中漏极与阳极602电联接。

[0068] 本发明实施例,由于OLED封装基板的衬底基板10上设置有导电体20,因而在OLED封装基板与阵列基板60对盒时,OLED封装基板上的导电体20便可以 and 阵列基板60表面的阳极或阴极接触,相当于给阵列基板60表面的阳极和阴极并联了一个电阻,从而可以降低阵列基板60表面阳极或阴极的电阻,避免了阵列基板表面的阳极或阴极消耗较大的功耗,进而降低了OLED显示器件的整体功耗,提高了OLED显示器件的使用寿命。

[0069] 本发明实施例还提供一种OLED封装基板的制备方法,如图9所示,包括:

[0070] S100、在衬底基板10上形成金属薄膜,并通过构图工艺在非显示区域02形成对位图案30,在显示区域01的像素界定区域011形成辅助电极图案201。

[0071] 此处,构图工艺具体是指涂布光刻胶、曝光、显影、刻蚀以及剥离光刻胶工艺。

[0072] 其中,对于衬底基板10的材料不进行限定。本领域技术人员应该明白,对于顶发射型OLED显示器件,为了不影响阵列基板上发光层发出光的正常出射,OLED封装基板应是透明的,因而衬底基板10也应该是透明的。例如,衬底基板10可以为玻璃。

[0073] 此外,对于金属薄膜的材料不进行限定,金属薄膜的材料可以选自金属单质、金属氧化物或合金中的至少一种。

[0074] 在此基础上,对于形成的对位图案30和辅助电极图案201的形状和尺寸不进行限定,可以根据需要进行设置。一般对位图案30的形状为十字架型。辅助电极图案201的形状例如可以由多个六边形、星型、圆形或其他不规则形状组成的形状。

[0075] S101、在对位图案30和辅助电极图案201上形成保护层40,该保护层40具有露出部分辅助电极图案201的过孔。

[0076] 其中,对于保护层40的材料不进行限定,其应在OLED封装基板与阵列基板对盒时能起到密封作用,且不影响阵列基板上发光层发出光的出射。示例的,保护层40的材料可以为SiO_x或SiN_x或两者的复合结构。在此基础上,保护层40可以是单层,也可以是多层。

[0077] 此处,可以先在对位图案30和辅助电极图案201上形成保护薄膜,并通过刻蚀工艺在保护薄膜上形成过孔,从而形成保护层40。

[0078] S102、在保护层40上形成导电薄膜,通过构图工艺在辅助电极图案201上形成连接结构202,连接结构202穿过保护层40上的过孔与辅助电极图案201相接触。

[0079] 其中,构图工艺具体是指涂布光刻胶、曝光、显影、刻蚀以及剥离光刻胶工艺。

[0080] 此处,对于连接结构202的尺寸和形状不进行限定,可以根据需要进行设置。当连接结构202的高度为0.05~100 μm 时,连接结构202还可以相当于设置在OLED封装基板或阵列基板上的隔垫物。在此基础上,对于连接结构202的材料不进行限定,以连接结构202不影响阳极或阴极的电阻为准。优选的,连接结构202为透明导电材料。

[0081] 此外,对于一个亚像素区域012周围设置的过孔的数量不进行限定,可以根据需要进行设置。优选的,一个亚像素区域012周围设置2~10个过孔。

[0082] 本发明实施例提供一种OLED封装基板的制备方法,由于OLED封装基板上设置有辅助电极图案201以及与辅助电极图案201接触的连接结构202,因而在OLED封装基板与阵列基板对盒时,连接结构202可以与阵列基板表面的阳极或阴极接触,从而连接结构202可以将辅助电极图案201与位于阵列基板表面的阳极或阴极并联在一起,这样便可以降低位于阵列基板表面的阳极或阴极的电阻,避免了阳极或阴极消耗较大的功耗,进而降低了OLED显示器件的整体功耗,提高了OLED显示器件的使用寿命。

[0083] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

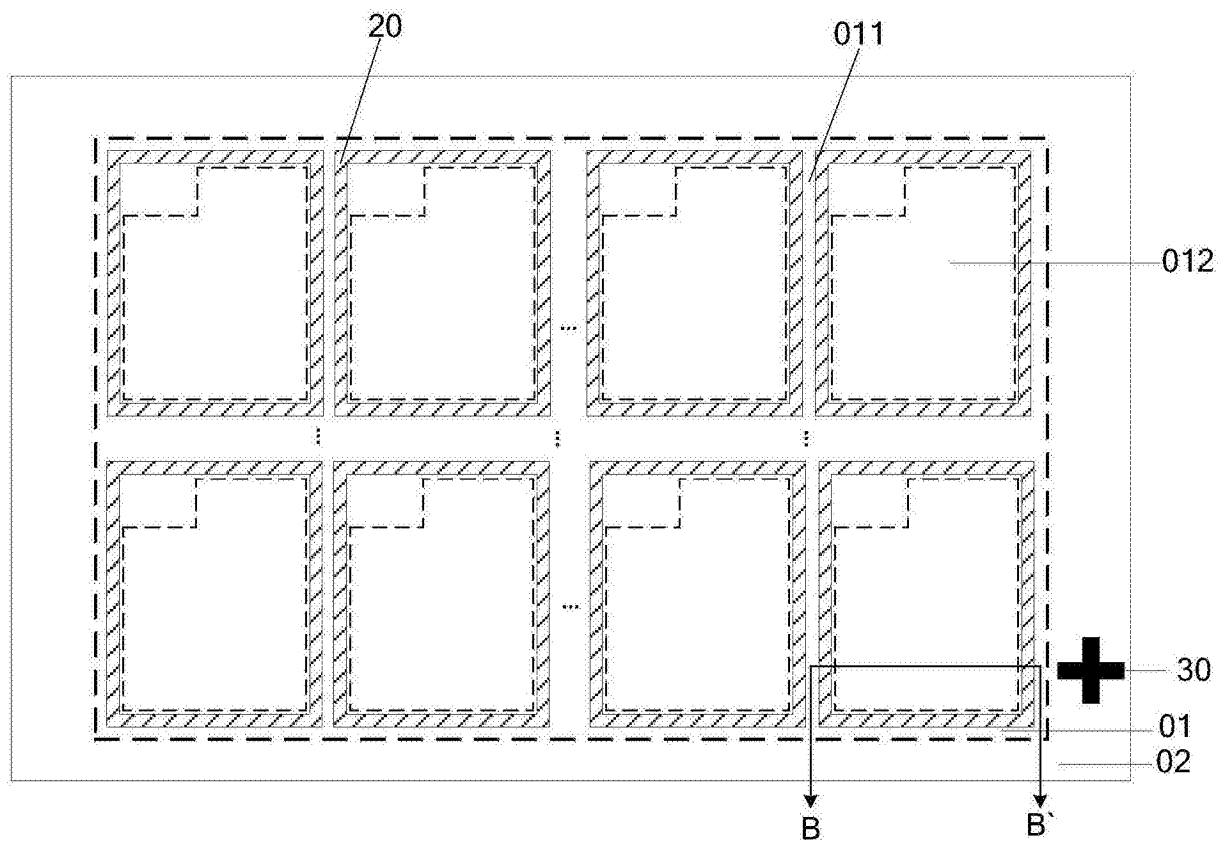


图1



图2

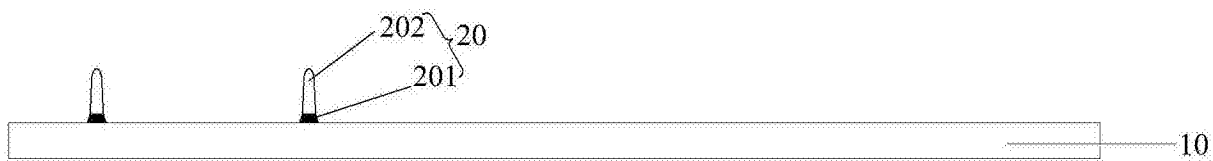


图3

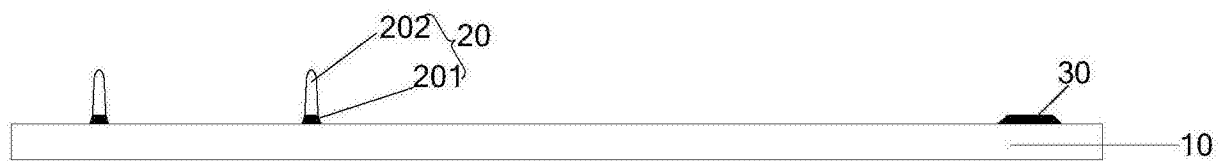


图4(a)

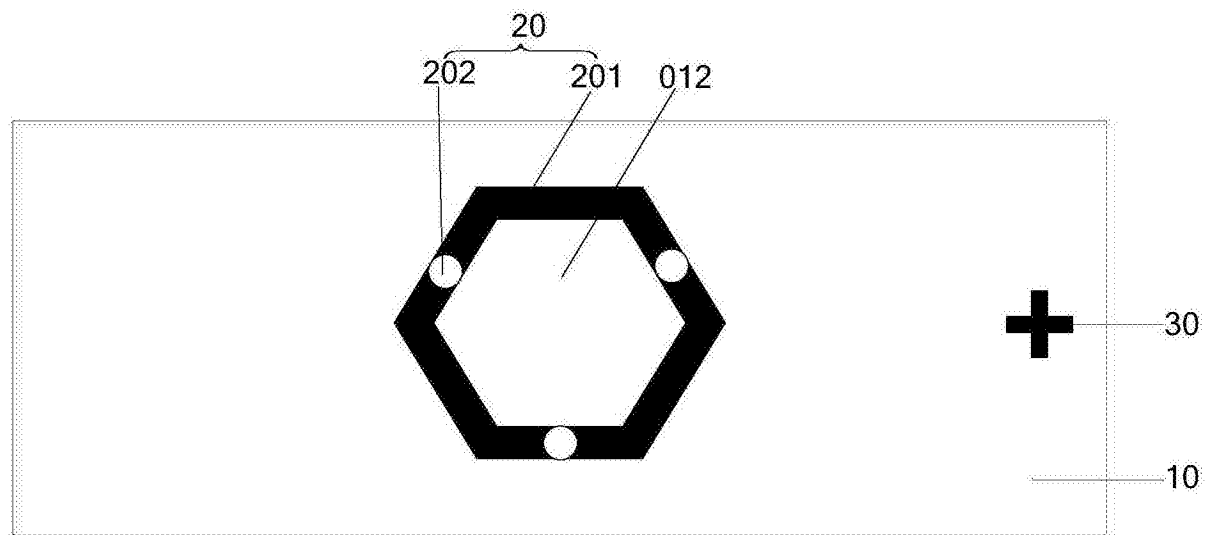


图4(b)



图5

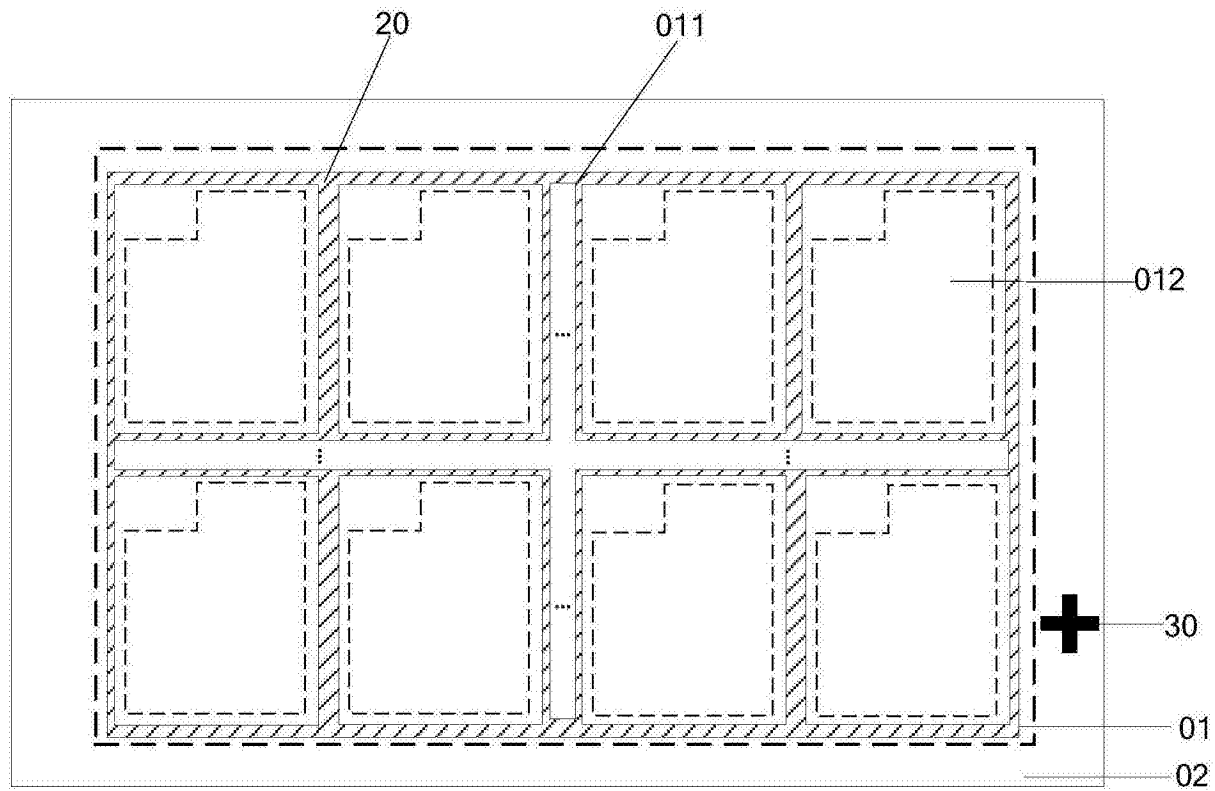


图6

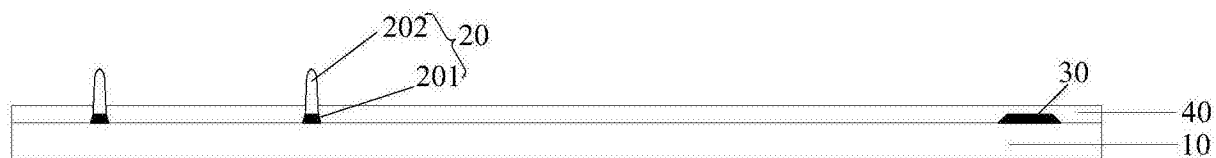


图7

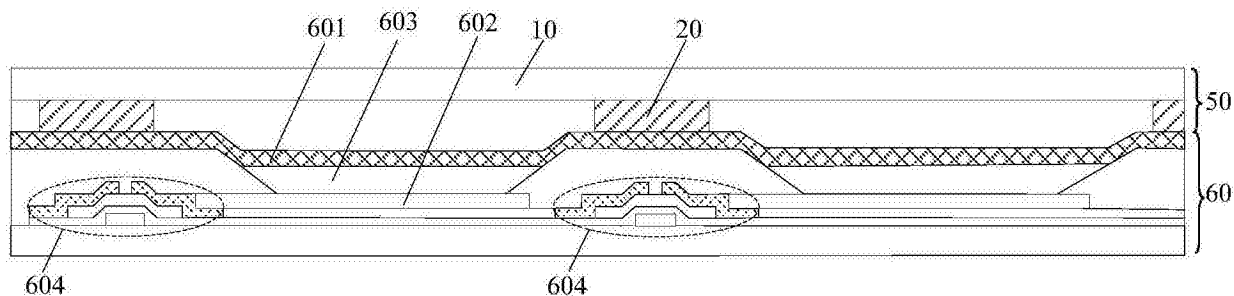


图8

在衬底基板上形成金属薄膜，并通过构图工艺在非显示区域形成对位图案，在显示区域的像素界定区域形成辅助电极图案

S100

在所述对位图案和所述辅助电极图案上形成保护层，该保护层具有露出部分所述辅助电极图案的过孔

S101

在所述保护层上形成导电薄膜，通过构图工艺在所述辅助电极图案上形成连接结构，所述连接结构穿过所述保护层上的过孔与所述辅助电极图案相接触

S102

图9

专利名称(译)	一种OLED封装基板及其制备方法、OLED显示面板		
公开(公告)号	CN106129102A	公开(公告)日	2016-11-16
申请号	CN201610822682.3	申请日	2016-09-13
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	田宏伟 牛亚男		
发明人	田宏伟 牛亚男		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3244 H01L27/3281 H01L27/3246 H01L51/5212 H01L51/5228 H01L51/5253 H01L51/56		
代理人(译)	申健		
外部链接	Espacenet SIPO		

摘要(译)

本发明实施例提供一种OLED封装基板及其制备方法、OLED显示面板，涉及显示技术领域，可降低位于阵列基板表面的阳极或阴极的电阻，从而降低OLED显示器件的功耗。该OLED封装基板划分为显示区域和非显示区域，其中，所述显示区域包括像素界定区域；所述OLED封装基板包括：衬底基板，设置在所述衬底基板上且位于所述像素界定区域内的导电体，所述导电体用于在所述OLED封装基板与阵列基板对盒时，与位于所述阵列基板表面的阴极或阳极相接触。用于OLED显示器件。

