



(12)发明专利

(10)授权公告号 CN 104282271 B

(45)授权公告日 2016.09.07

(21)申请号 201410575717.9

(22)申请日 2014.10.24

(65)同一申请的已公布的文献号

申请公布号 CN 104282271 A

(43)申请公布日 2015.01.14

(73)专利权人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 王颖

(74)专利代理机构 北京市柳沈律师事务所
11105

代理人 吕晓章 史新宏

(51) Int.Cl.

G09G 3/3258(2016.01)

(56)对比文件

CN 102646391 A, 2012.08.22,

CN 102708785 A, 2012.10.03,

CN 203812537 U, 2014.09.03,

CN 102651195 A, 2012.08.29,

CN 104036722 A, 2014.09.10,

JP 2010128314 A, 2010.06.10,

US 2008246785 A1, 2008.10.09,

US 2003218591 A1, 2003.11.27,

US 2013135272 A1, 2013.05.30,

US 2003151578 A1, 2003.08.14,

CN 101025890 A, 2007.08.29,

US 6593919 B1, 2003.07.15,

审查员 张辉

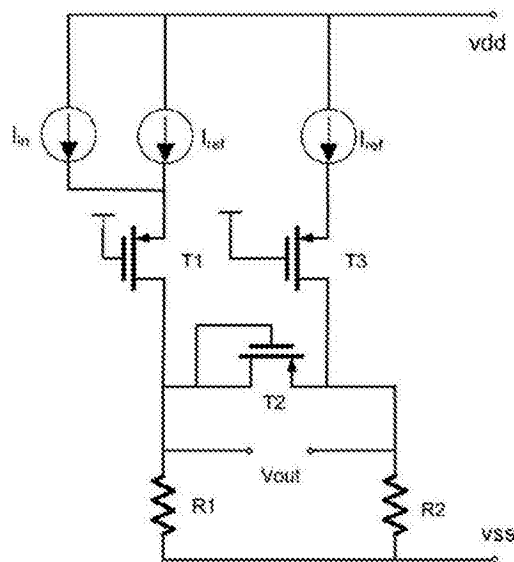
权利要求书2页 说明书6页 附图3页

(54)发明名称

一种显示系统的电阻压降的补偿电路

(57)摘要

公开了一种有源有机发光二极管显示系统的补偿电路设计。本公开提供一种显示系统的电阻压降的补偿电路,显示系统具有m个像素电路,补偿电路包括:m个由TFT器件构成的电流比较器,比较输入电流信号和参考电流信号,根据比较的结果输出电压信号;m个由TFT器件构成的编码器,将电压信号编码成数字电压信号并输出;控制器,被配置以计算数字电压信号和理想数字电压信号的差值,并生成数字差值信号;m个补偿电压发生器,每个被配置以将所述数字差值信号转换成补偿电压信号,并根据时序控制信号的控制将补偿电压信号写入对应的像素电路;和驱动器IC,被配置以根据来自每个像素电路的列线输入信号,生成时序控制信号。



1. 一种显示系统的电阻压降的补偿电路, 该显示系统具有 m 个像素电路, 所述补偿电路包括:

m 个由薄膜晶体管TFT器件构成的电流比较器, 每个电流比较器与一个像素电路相连接, 每个电流比较器被配置以接收来自连接的像素电路的ELVDD信号的采样的输入电流信号, 对输入电流信号与参考电流信号进行比较, 根据比较的结果输出电压信号;

m 个由TFT器件构成的编码器, 每个编码器与一个电流比较器相连接, 每个编码器被配置以接收来自连接的电流比较器的所述电压信号, 并将该电压信号编码成数字电压信号并输出;

控制器, 被配置以计算来自每个编码器的所述数字电压信号和理想数字电压信号之间的差值, 并生成数字差值信号;

m 个补偿电压发生器, 每个补偿电压发生器对应于一个像素电路, 每个补偿电压发生器被配置以将所述数字差值信号转换成补偿电压信号, 并根据驱动器芯片IC的时序控制信号的控制而将补偿电压信号写入对应的像素电路; 和

驱动器IC, 被配置以根据来自每个像素电路的列线输入信号, 生成时序控制信号,

其中, m 为自然数。

2. 如权利要求1所述的补偿电路, 其中, 每个电流比较器包括第一至第三晶体管、第一和第二电阻器; 第一晶体管和第三晶体管的栅极接地, 第一晶体管的源极接参考电流信号以及来自像素电路的输入电流信号, 第三晶体管的源极接参考电流信号, 第一晶体管的漏极接第二晶体管的漏极, 第三晶体管的漏极接第二晶体管的源极, 第二晶体管的栅极和漏极相连, 第二晶体管的栅极和漏极的交点接第一电阻器的第一端, 第二晶体管的源极接第二电阻器的第一端, 第一和第二电阻器的第二端接电压VSS, 第一电阻器的第一端和第二电阻器的第一端构成信号输出端以输出电压信号。

3. 如权利要求2所述的补偿电路, 其中, 第一和第二电阻器的阻值等于 R , 当输入电流信号等于参考电流信号时, 第一和第三晶体管均输出参考电流, 第二晶体管截止, 输出电压信号为0V; 当输入电流信号不等于参考电流信号时, 第二晶体管导通, 此时输出电压信号为输入电流信号与参考电流信号的差值与阻值 R 的乘积。

4. 如权利要求3所述的补偿电路, 其中, 每个编码器电路包括编码器单元, 该编码器单元包括第四晶体管和第五晶体管, 第四晶体管的漏极和栅极相连, 第四晶体管的源极构成输入电压端以接收来自电流比较器的输出电压信号, 第五晶体管的漏极和栅极相连, 第五晶体管的源极构成参考电压端以接收参考电压信号, 第四和第五晶体管的漏极和栅极的交点通过第三电阻器构成数字电压输出端以输出数字电压信号。

5. 如权利要求4所述的补偿电路, 其中, 如果补偿电路需要输出为 n 位数字电压信号, 则每个编码器包括:

包含 n 个缓冲器的缓冲器阵列, 被配置以缓冲和放大来自电流比较器的所述电压信号和 n 个参考电压信号, 并输出 n 个所述电压信号和 n 个参考电压信号到编码器单元阵列;

包含 n 个编码器单元的编码器单元阵列, 每个编码器单元的输入电压端接收 n 个所述电压信号之一, 以及每个编码器单元的参考电压端接收 n 个所述参考电压信号之一, 每个编码器单元的电压输出端输出一位数字电压信号, 以生成 n 位数字电压信号, 其中, n 为自然数。

6. 如权利要求5所述的补偿电路, 其中, 所述控制器利用像素电路的等效电路, 计算每

个像素电路在无补偿情况下的理想电压值并将其存入查找表,并利用查找表进行补偿电压信号的计算。

7.如权利要求4-6中的任何一个所述的补偿电路,其中,所述控制器比较每个编码器输出的数字电压信号和查找表中对应的理想电压信号,当两个信号不相等,则判断需要进行补偿;否则,判断不需要进行补偿。

8.如权利要求7所述的补偿电路,其中,所述控制器通过计算每个编码器输出的电压信号和查找表中的理想电压信号之间的差值而得到补偿电压信号。

9.如权利要求8所述的补偿电路,其中,每个补偿电压发生电路包括DAC转换电路,被配置以将补偿电压信号转换成模拟补偿电压值,并根据时序控制信号的控制而将其反馈输入对应的像素电路。

一种显示系统的电阻压降的补偿电路

技术领域

[0001] 本申请涉及一种有源有机发光二极管显示背板,尤其涉及对于有源有机发光二极管显示背板的IR drop(电阻压降)的补偿系统的实现。

背景技术

[0002] 在有源有机发光二极管显示系统中,有机发光二极管(OLED)的发光亮度和驱动电流成正比,而和驱动电压信号成指数关系,故在低灰度显示的状态下,其发光亮度的变化对于驱动电压信号的变化十分敏感。在AMOLED(Active Matrix/Organic Light Emitting Diode,有源矩阵有机发光二极管)显示面板内,电源信号线上的信号传输损耗会引起OLED器件驱动电压信号的变化,从而影响显示的均匀性,故在背板电路设计中常常引入补偿技术来对其进行补偿,其中外部补偿是常常采用的一种模式。采用具有补偿功能的像素电路和定制的驱动芯片配合使用来实现外部补偿。采用的像素电路结构如3T1C或4T2C等。而补偿机制的启动常常需要外围模组电路提供特定的模块来完成。

[0003] 对于电源线上IR drop的补偿,需要先进行采样,采样信号可以是电流信号或者电压信号。采样后的信号需要进行必要的判断,来确认是否需要进行补偿操作,例如:若IR drop引起的 ΔV 大于一个灰阶的驱动电压差值,则需要补偿。对采样信号进行判断之后,如需要补偿,则启动补偿电压发生器,产生补偿电压信号,补偿电压信号在驱动芯片时序信号控制线反馈给带有补偿功能设计的像素电路,实现对于电源线IR drop的补偿。

发明内容

[0004] 本发明的另外方面和优点部分将在后面的描述中阐述,还有部分可从描述中明显地看出,或者可以在本发明的实践中得到。

[0005] 本发明提出了一种采用外部补偿技术的有源有机放光二极管显示系统的设计方法,采用该系统电路,可以实现对于电源线的IR drop的补偿,从而提高显示的均匀性,提高显示的画质。

[0006] AMOLED显示技术,由于OLED的发光亮度在低灰度的状态下对于驱动电压信号的变化非常敏感,故背板电路和模组电路中的信号传输损耗会造成显示的不均匀。为了改善显示画质,常常采用外部补偿技术来减小IR drop的影响。本发明提供了一种对于电源ELVDD的补偿系统设计,其核心是对于像素区域内的ELVDD信号进行采样,若经过判断,ELVDD信号上的压降已经足以引起显示画面的不均匀,则启动补偿机制,即由补偿电压发生装置产生补偿电压信号,反馈给像素电路,对ELVDD进行必要的补偿,减轻由于ELVDD在像素区造成的显示画面不均匀,特别是对于低灰阶显示画面的影响。

[0007] 本申请通过了一种显示系统的电阻压降的补偿电路,该显示系统具有m个像素电路,所述补偿电路包括:m个由薄膜晶体管TFT器件构成的电流比较器,每个电流比较器与一个像素电路相连接,每个电流比较器被配置以接收来自连接的像素电路的ELVDD信号的采样的输入电流信号,对输入电流信号与参考电流信号进行比较,根据比较的结果输出电压

信号;m个由TFT器件构成的编码器,每个编码器与一个电流比较器相连接,每个编码器被配置以接收来自连接的电流比较器的所述电压信号,并将该电压信号编码成数字电压信号并输出;控制器,被配置以计算来自每个编码器的所述数字电压信号和理想数字电压信号之间的差值,并生成数字差值信号;m个补偿电压发生器,每个补偿电压发生器对应于一个像素电路,每个补偿电压发生器被配置以将所述数字差值信号转换成补偿电压信号,并根据驱动器芯片IC的时序控制信号的控制而将补偿电压信号写入对应的像素电路;和驱动器IC,被配置以根据来自每个像素电路的列线输入信号,生成时序控制信号,其中,m为自然数。

[0008] 采用薄膜晶体管器件(TFT)实现电流比较器电路和编码器电路,则这部分电路可以集成在玻璃基板上,大大提高了整个显示系统的系统集成性,降低了外围电路的复杂度。同时由于减少了引线,因而也降低了信号传输过程中的噪声干扰,提高了电路的性能。且由于制造工艺相同,没有额外的制备成本。

附图说明

[0009] 通过结合附图对本发明的优选实施例进行详细描述,本发明的上述和其他目的、特性和优点将会变得更加清楚,其中相同的标号指定相同结构的单元,并且在其中:

[0010] 图1示出了根据本发明实施例的电源ELVDD IR压降的补偿电路的结构框图。

[0011] 图2示出了根据本发明实施例的像素电路的示意图。

[0012] 图3示出了根据本发明实施例的图1的电流比较器的电路图。

[0013] 图4示出了根据本发明实施例的编码器单元的电路图。

[0014] 图5示出了根据本发明实施例的编码器的整体电路图。

[0015] 图6示出了根据本发明实施例的像素区域电路的电阻网络简化模型。

[0016] 图7示出了根据本发明实施例的WVGA AMOLED背板的半个面板的IR压降分布图。

[0017] 图8示出了根据本发明实施例的DAC转换电路。

具体实施方式

[0018] 下面将参照示出本发明实施例的附图充分描述本发明。然而,本发明可以以许多不同的形式实现,而不应当认为限于这里所述的实施例。相反,提供这些实施例以便使本公开透彻且完整,并且将向本领域技术人员充分表达本发明的范围。在附图中,为了清楚起见放大了组件。

[0019] 应当理解,当称“元件”“连接到”或“耦接”到另一元件时,它可以是直接连接或耦接到另一元件或者可以存在中间元件。相反,当称元件“直接连接到”或“直接耦接到”另一元件时,不存在中间元件。相同的附图标记指示相同的元件。这里使用的术语“和/或”包括一个或多个相关列出的项目的任何和所有组合。

[0020] 应当理解,尽管这里可以使用术语第一、第二、第三等描述各个元件、组件和/或部分,但这些元件、组件和/或部分不受这些术语限制。这些术语仅仅用于将元件、组件或部分相互区分开来。因此,下面讨论的第一元件、组件或部分在不背离本发明教学的前提下可以称为第二元件、组件或部分。

[0021] 这里使用的术语仅仅是为了描述特定实施例的目的,而并不意图限制本发明。这

里使用的单数形式“一”、“一个”和“那(这个)”也意图包含复数形式,除非上下文中明确地指出不包含。应当理解,术语“包括”当用在本说明书中时指示所述特征、整数、步骤、操作、元件和/或组件的存在,但并不排除一个或多个其他特征、整数、步骤、操作、元件、组件和/或其组合的存在或添加。

[0022] 除非另有定义,这里使用的所有术语(包括技术和科学术语)具有与本发明所属领域的普通技术人员共同理解的相同含义。还应当理解,诸如在通常字典里定义的那些术语应当被解释为具有与它们在相关技术的上下文中的含义相一致的含义,而不应理想化或极度形式化的意义来解释,除非这里明确地这样定义。

[0023] 图1示出了根据本发明实施例的电源ELVDD IR压降的补偿电路的结构框图。

[0024] 图2示出了根据本发明实施例的像素电路的示意图。

[0025] 本申请中的AMOLED显示系统的电源ELVDD IR压降的补偿电路的结构框图如图1所示。该系统采用图2所示的像素电路设计。

[0026] 如图1所述,AMOLED显示系统的补偿电路包括:由TFT(薄膜晶体管)器件构成的m个电流比较器101、由TFT器件构成的m个编码器102、控制器103、m个补偿电压发生器104和驱动器IC 105,m为自然数。

[0027] 如图1所述,显示面板包含m个像素电路,针对每个像素电路需要对其ELVDD信号进行采样,并对其进行补偿。因此,需要m个电流比较器101、m个编码器102、和m个补偿电压发生器104。由于每个所述器件的结构是相同的,因此为了简洁,下文将针对一个电流比较器、编码器和补偿电压发生器来进行说明。

[0028] 在图1中,Vref电压即为对电源电压ELVDD的IR drop进行补偿的补偿电压信号。对于ELVDD的采样操作,可以在两帧画面之间进行,即在有源显示区内的每个像素区域的ELVDD信号进行采样,采样信号为电流信号,该电流信号会送入电流比较器101。

[0029] 每个电流比较器101接收来自相应的像素电路的ELVDD信号的采样的输入电流信号,对输入电流信号与参考电流信号进行比较,根据比较的结果输出电压信号。也即,该输入电流信号经过电流比较器101后也会转换为电压信号。

[0030] 编码器102接收该电压信号,并将该电压信号编码成数字电压信号并输出。

[0031] 控制器103将该数字电压信号与理想数字电压信号进行比较,并生成数字差值信号。补偿电压发生器104将该数字差值信号转换成补偿电压信号,并根据驱动芯片105的时序控制信号的控制而将补偿电压信号写入显示像素电路,达到对ELVDD进行补偿的目的。

[0032] 驱动器IC 105被配置以根据来自像素电路的列线输入信号,生成时序控制信号。

[0033] 如图2所示,像素电路包括:数据线Data、栅线Gate、第一电源线ELVDD、第二电源线ELVSS、发光器件、驱动晶体管T3、存储电容C1、补偿信号线Vref、复位单元、数据写入单元、补偿单元及发光控制单元。复位单元包括:复位控制线Reset、复位信号线Vint、第一晶体管T1和第七晶体管T7。数据写入单元包括第四晶体管T4。补偿单元包括:第二晶体管T2。发光控制单元包括:发光控制线EM、第五晶体管T5和第六晶体管T6。

[0034] 图3示出了根据本发明实施例的图1的电流比较器的电路图。本领域技术人员应该理解,根据本发明实施例的电流比较器不限于图3所述的电路图,根据图3进行改动得到的其他能够实现相同功能的电路图也在本发明的范围内。

[0035] 如图3所示,电流比较器包括晶体管T1、T2和T3以及电阻器R1和R2。晶体管T1和晶

晶体管T3构成电流镜,晶体管T1和晶体管T3的栅极接地,晶体管T1的源极接输入电流源电路和参考电流源电路,晶体管T3的源极接参考电流源电路,晶体管T1的漏极接晶体管T2的漏极,晶体管T3的漏极接晶体管T2的源极。晶体管T2的栅极和漏极相连,构成一个正向偏置的二极管电路,晶体管T2的栅极和漏极的交点接电阻器R1的第一端,晶体管T2的源极接电阻器R2的第一端。电阻器R1和R2的第二端接VSS。电阻器R1的第一端和R2的第一端为电压信号输出端Vout。

[0036] 负载电阻器的阻值 $R1=R2=R$ 。Iref为电流源电路,其中Iref为标准参考电流值, Iin为输入电流值。若 $Iin=Iref$,则T1和T3均输出Iref电流,此时T2关闭,R1和R2上流过的电流均为Iref,输出电压Vout为0V;若 $Iin \neq Iref$,例如 $Iin=1.5Iref$,则此时,T2会导通,流经R2的电流变为 $1.5Iref$,而流经R1的电流仍为Iref,Vout此时为 $0.5IrefR$ 。

[0037] 图3只是一个电流比较器的具体电路实现方式,对于如图1所示的n个像素,需要n个如图3所示的电流比较器。

[0038] 图4示出了根据本发明实施例的编码器单元的电路图。本领域技术人员应该理解,根据本发明实施例的编码器单元不限于图4所述的电路图,其他能够实现相同功能的电路图也在本发明的范围内。

[0039] 图4为电压的编码器单元的电路图。当根据本发明实施例的补偿电路对精度要求不高时,例如仅需要一位数字电压输出,根据本发明实施例的编码器包含一个图4所示的编码器单元。

[0040] 如图4所示,编码器单元是由两个正向偏置的晶体管T4和T5构成的与门电路,其中Uin为输入电压端,也即,接收来自图3的输出电压Vout,Uref为参考电压端。晶体管T4和T5的漏极和栅极相连,构成一个二极管连接,即保证了电流的单向流动性,晶体管T4的源极构成Uin输入电压端,以及晶体管T5的源极构成Uref参考电压端。晶体管T4和T5的漏极和栅极的交接点通过电阻器R构成电压输出端以输出数字电压信号Uy。

[0041] 该电路的工作状态表如表1所示,转换为逻辑电路真值表如表2所示。则利用该编码器单元可将电流比较器输出的电压信号Uin转化为数字电压信号。

[0042] 表1编码器单元的工作状态表

输入		输出
Uin (V)	Uref (V)	Uy (V)
0	0	0
0	+5	0
+5	0	0
+5	+5	+5

[0044] 表2编码器单元的真值表

[0045]

输入		输出
U _{in}	U _{ref}	U _y
0	0	0
0	1	0
1	0	0
1	1	1

[0046] 利用编码器102,针对每个像素的采样电流经过电流比较器101处理之后输出的电压信号最终转换成数字电压信号。

[0047] 对于每个像素,编码器102中包含的编码器单元的数量取决于所需的电路的精度。例如,如果对整个补偿电路的精度要求较高时,如需要输出为8位数字电压信号,即可处理256灰阶的图像时,则需要8个编码器单元。由编码器单元构成的编码器如图5所示。

[0048] 图5示出了根据本发明实施例的编码器的整体电路图。

[0049] 如图5所示,编码器包括缓冲器阵列501和编码器单元阵列502。缓冲器阵列501包含n个缓冲器,被配置以缓冲和放大来自电流比较器的所述电压信号和n个参考电压信号,并输出n个所述电压信号和n个参考电压信号到编码器单元阵列502。编码器单元阵列502包含n个编码器单元。每个编码器单元的输入电压端接收n个所述电压信号之一,以及每个编码器单元的参考电压端接收n个所述参考电压信号之一。编码器单元阵列502中每个编码器单元的电压输出端输出一位数字电压信号U_{yi},以生成n位数字电压信号。其中,n为自然数,根据对于补偿电路的精度实际需要来确定。

[0050] 图6示出了根据本发明实施例的像素区域电路的电阻网络简化模型。图6是针对OLED显示中的像素矩阵进行的简化模型。但本领域技术人员应该理解,也可以采用其他的像素矩阵的简化模型。

[0051] 图7是显示全白画面时的像素电路正常工作时的电源电压的等高分布图。

[0052] 在全白画面时,理论上分析电源电压的电流最大,即直流压降最大,则将此作为判断是否需要补偿的最低标准,若采样得到某个像素点的ELVDD电压比此点对应的全白画面的ELVDD还低,则此时必须对该点的进行补偿。

[0053] 但本领域技术人员应该理解,虽然本申请的图7中以全白画面为例进行说明,但实际应用中,可以采用真实画面进行计算,得到像素阵列的电压分布图,从而用来进行更为精确的补偿。

[0054] 对于由编码器102输出的该数字电压信号的处理由诸如FPGA或者专门的IC的控制器103来完成。控制器103主要是采用查找表的方式来进行补偿电压信号的相应的计算。具体方法是采用等效电路的方式,对于像素区域内的电压分别进行计算,计算将每一像素点在无补偿的情况下的理想电压值并将其存入查找表,其用来计算电压分布的等效电路如图6所示,根据像素图像可以计算出理想的电压分布图。而电压分布的等高图如图7所示。

[0055] 图7的横坐标为像素矩阵的列数,纵坐标是像素矩阵的行数,该图为半个像素矩阵的电压分布等高图,从该图中读出的像素点电压值,即控制器103中的查找表中的理想电压值。

[0056] 控制器103根据比较编码器102输出的电压信号和查找表中的理想电压信号,可以判断该采样的像素点的电压是否需要补偿。也即,如果两个值不一致,则需要补偿。否则,不需要补偿。

[0057] 如果需要补偿,则该补偿电压信号由控制器103通过计算这两个信号之间的差值而得到。

[0058] 图8示出了根据本发明实施例的DAC转换电路。

[0059] 将控制器103计算得到补偿电压信号输入到补偿电压发生电路105。如图8所示,该补偿电压发生电路105的核心是DAC转化电路,其根据补偿电压信号生成补偿电压值,即将补偿电压信号转换成模拟补偿电压值,并将其反馈输入像素电路,实现对于ELVDD的补偿。

[0060] 图8为一个常见的电压型DAC电路结构,其输出只有一个电压。

[0061] 例如,当输入 $S_1S_2\cdots S_n=10\dots 0$ 时,则输出电压为 $V_{out}=V_1=IR$ 。

[0062] 当输入 $S_1S_2\dots S_n=11\dots 0$ 时,则输出为 $V_{out}=V_2=IR+2IR=3IR$ 。

[0063] ...

[0064] 以此类推。

[0065] 则此电路的 V_{out} 即为图1中的 V_{ref} ,将其提供给像素电路进行相应的补偿。

[0066] 虽然结合目前被认为是最实际和最优的实施例描述了本发明,但本领域技术人员应当理解本发明不限于所公开的实施例,相反,本发明旨在覆盖所附权利要求的精神和范畴之内包括的各种各样的修改和等价结构。

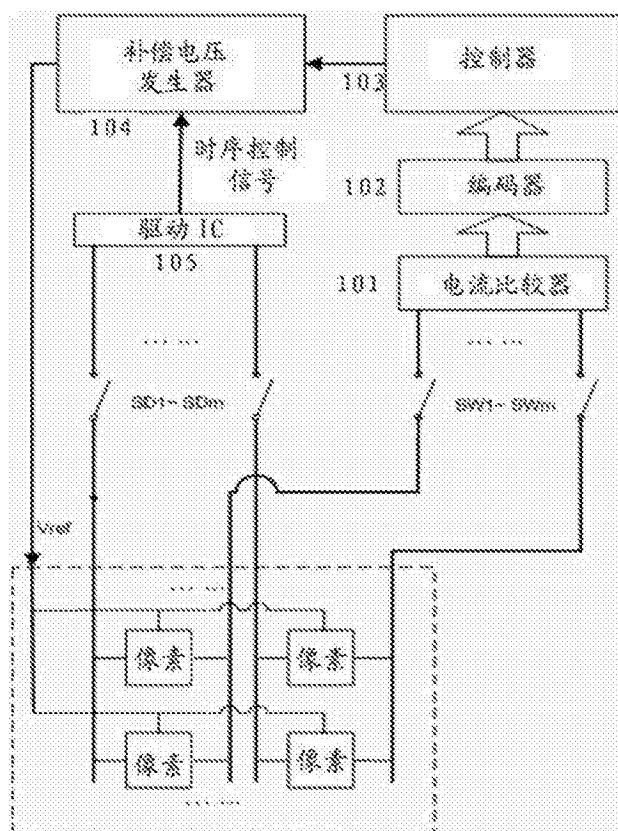


图 1

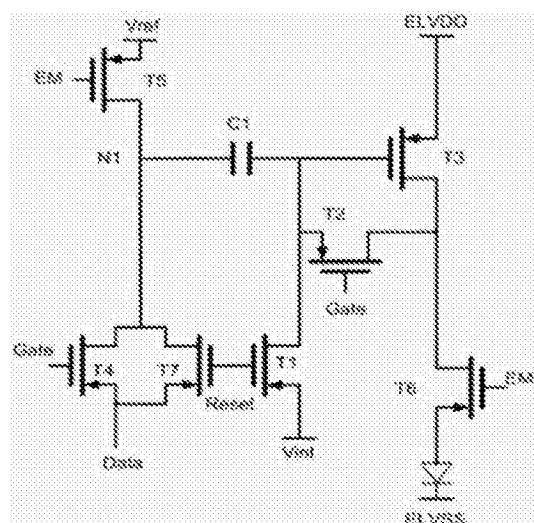


图 2

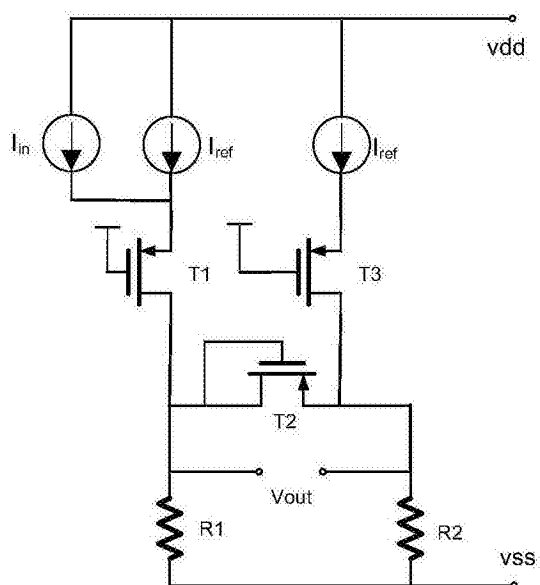


图3

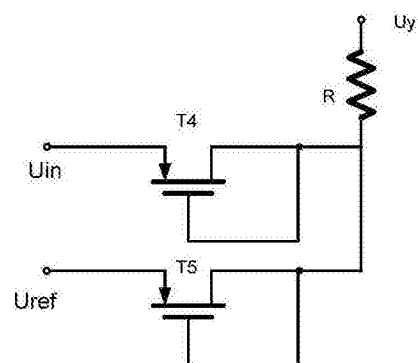


图4

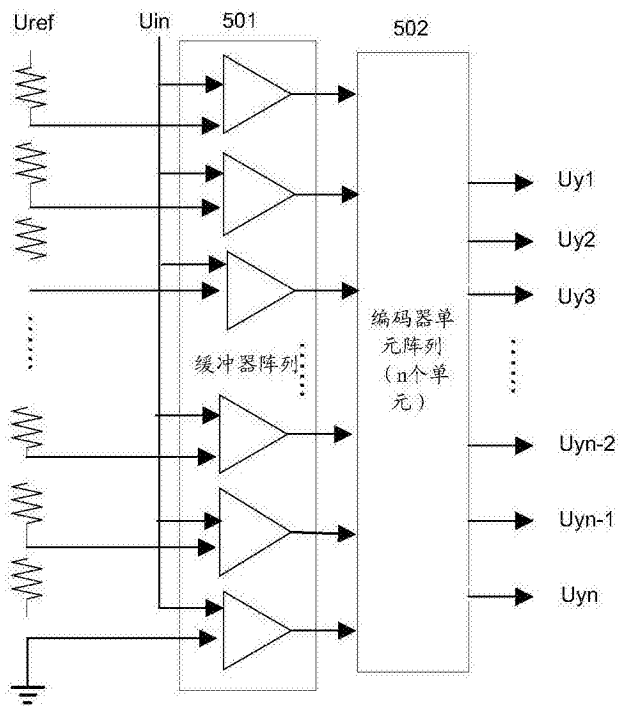


图5

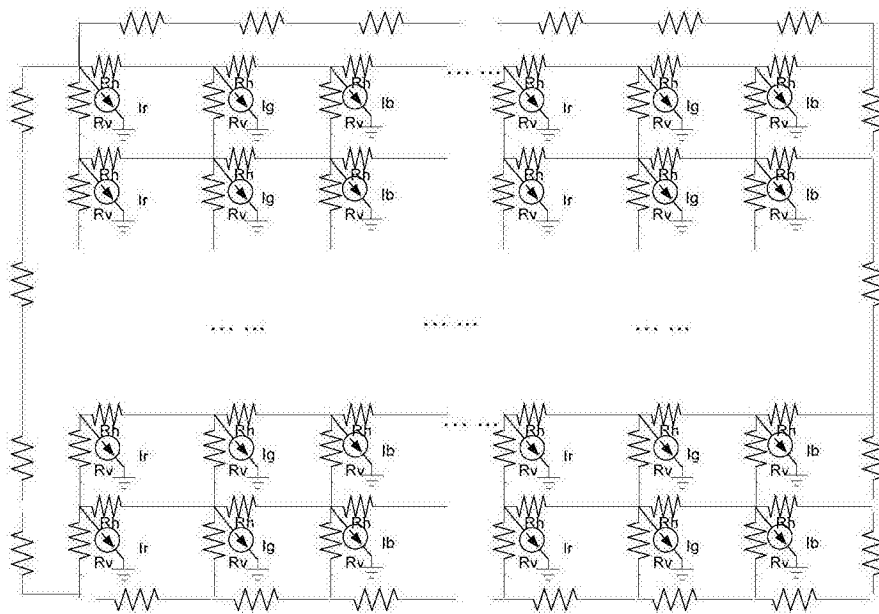


图6

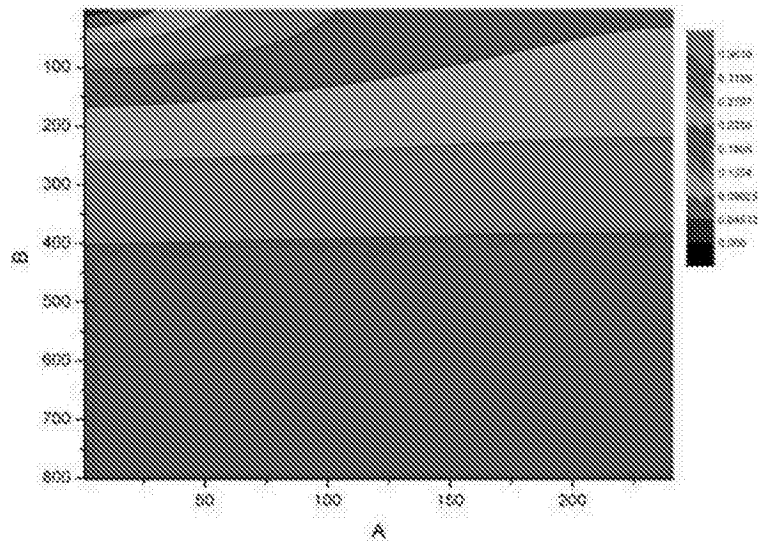


图7

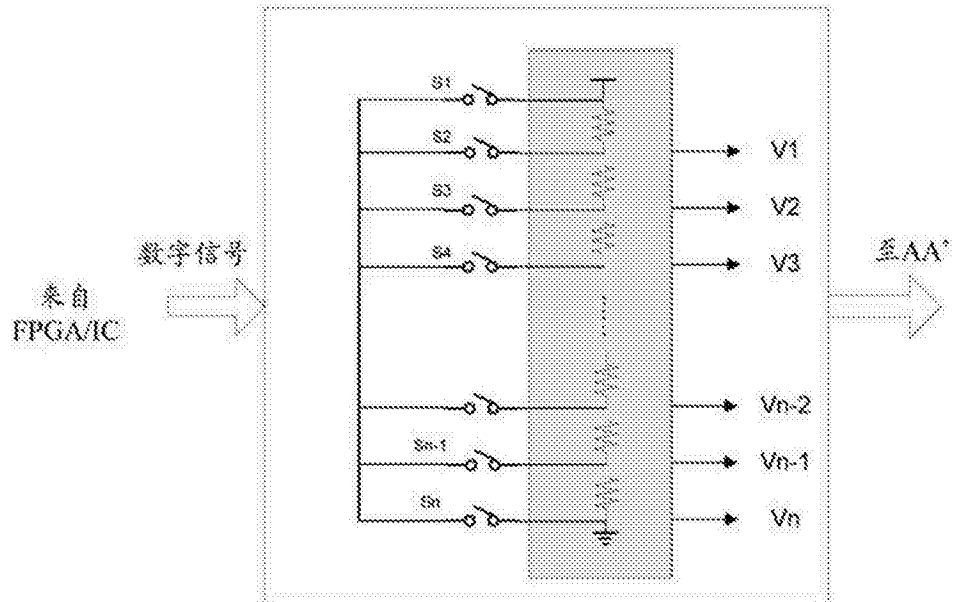


图8

专利名称(译)	一种显示系统的电阻压降的补偿电路		
公开(公告)号	CN104282271B	公开(公告)日	2016-09-07
申请号	CN201410575717.9	申请日	2014-10-24
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	王颖		
发明人	王颖		
IPC分类号	G09G3/3258 G09G3/3225		
CPC分类号	G09G3/3258 G09G3/3283 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2320/0223 G09G2320/0295 G09G2320/0693		
审查员(译)	张辉		
其他公开文献	CN104282271A		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种有源有机发光二极管显示系统的补偿电路设计。本公开提供一种显示系统的电阻压降的补偿电路，显示系统具有m个像素电路，补偿电路包括：m个由TFT器件构成的电流比较器，比较输入电流信号和参考电流信号，根据比较的结果输出电压信号；m个由TFT器件构成的编码器，将电压信号编码成数字电压信号并输出；控制器，被配置以计算数字电压信号和理想数字电压信号的差值，并生成数字差值信号；m个补偿电压发生器，每个被配置以将所述数字差值信号转换成补偿电压信号，并根据时序控制信号的控制将补偿电压信号写入对应的像素电路；和驱动器IC，被配置以根据来自每个像素电路的列线输入信号，生成时序控制信号。

