



(12)发明专利申请

(10)申请公布号 CN 110992881 A

(43)申请公布日 2020. 04. 10

(21)申请号 201911319828.2

(22)申请日 2019.12.19

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 王铁石 刘伟星 徐智强 韩东旭

(74)专利代理机构 北京润泽恒知识产权代理有限公司 11319

代理人 李娜

(51)Int.Cl.

G09G 3/3208(2016.01)

G09G 3/3233(2016.01)

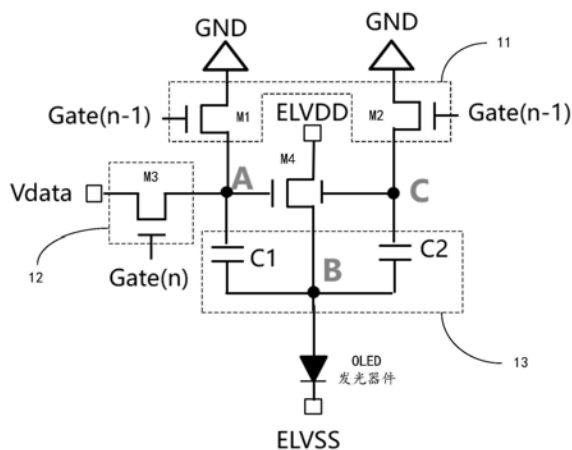
权利要求书2页 说明书8页 附图4页

(54)发明名称

一种像素驱动电路及其驱动方法、阵列基板、显示装置

(57)摘要

本申请提供了一种像素驱动电路及其驱动方法、阵列基板、显示装置,其中,像素驱动电路包括复位模块、数据写入模块、存储模块、驱动晶体管以及OLED器件。通过复位模块和存储模块,使具有双栅结构的驱动晶体管在充电发光阶段产生与其阈值电压无关的驱动电流,从而补偿由于阈值电压漂移而产生的画面不均现象;并且该驱动电流与电源电压无关,因此可以消除IR drop的影响。



1. 一种像素驱动电路,其特征在于,所述像素驱动电路包括复位模块、数据写入模块、存储模块、驱动晶体管以及OLED器件;

所述复位模块,分别与第一电压输入端、第二电压输入端、第一节点和第二节点连接,用于根据所述第一电压输入端输入的第一电压,将所述第二电压输入端输入的第二电压分别写入所述第一节点和所述第二节点;

所述数据写入模块,分别与第三电压输入端、第四电压输入端以及所述第一节点连接,用于根据所述第三电压输入端输入的第三电压,将所述第四电压输入端输入的第四电压写入所述第一节点;

所述存储模块,分别与所述第一节点、所述第二节点以及第三节点连接,用于存储所述第一节点与所述第三节点之间的电压,以及所述第二节点与所述第三节点之间的电压;

所述驱动晶体管为双栅晶体管,所述双栅晶体管的第一控制极与所述第一节点连接,第二控制极与所述第二节点连接,第一极与第五电压输入端连接,第二极与所述第三节点连接,用于根据所述第一节点和所述第二节点的电压,控制所述第五电压输入端与所述第三节点之间的导通或关断;

所述OLED器件的阳极与所述第三节点连接,阴极与第六电压输入端连接,用于在所述第三节点的电压以及所述第六电压输入端输入的第六电压的控制下发光。

2. 根据权利要求1所述的像素驱动电路,其特征在于,所述复位模块包括第一晶体管和第二晶体管;

所述第一晶体管的控制极与所述第一电压输入端连接,第一极与所述第二电压输入端连接,第二极与所述第一节点连接;

所述第二晶体管的控制极与所述第一电压输入端连接,第一极与所述第二电压输入端连接,第二极与所述第二节点连接。

3. 根据权利要求1所述的像素驱动电路,其特征在于,所述数据写入模块包括第三晶体管,所述第三晶体管的控制极与所述第三电压输入端连接,第一极与所述第四电压输入端连接,第二极与所述第一节点连接。

4. 根据权利要求1所述的像素驱动电路,其特征在于,所述存储模块包括第一电容和第二电容;

所述第一电容的第一端与所述第一节点连接,第二端与所述第三节点连接;

所述第二电容的第一端与所述第二节点连接,第二端与所述第三节点连接。

5. 一种阵列基板,其特征在于,所述阵列基板包括权利要求1至4任一项所述的像素驱动电路。

6. 一种显示装置,其特征在于,所述显示装置包括权利要求5所述的阵列基板。

7. 一种像素驱动方法,其特征在于,应用于权利要求1至4任一项所述的像素驱动电路,所述方法包括:

复位阶段,向所述第一电压输入端输入第一电压,向所述第二电压输入端输入第二电压,使所述复位模块在所述第一电压的控制下,将所述第二电压分别写入所述第一节点和所述第二节点;

补偿阶段,向所述第一电压输入端输入第一电压,向所述第二电压输入端输入第二电压,向所述驱动晶体管的第一极输入第五电压,使所述复位模块在所述第一电压的控制下,

将所述第二电压分别写入所述第一节点和所述第二节点,使所述驱动晶体管在所述第一节点的电压以及所述第二节点的电压控制下,将所述驱动晶体管的阈值电压写入所述第三节点;

充电发光阶段,向所述第三电压输入端输入第三电压,向所述第四电压输入端输入第四电压,向所述驱动晶体管的第一极输入所述第五电压,向所述OLED器件的阴极输入第六电压,使所述数据写入模块在所述第三电压的控制下,将所述第四电压写入所述第一节点,使所述驱动晶体管在所述第一节点的电压以及所述第二节点的电压控制下,形成驱动所述OLED器件发光的驱动电流。

8. 根据权利要求7所述的像素驱动方法,其特征在于,所述第二电压输入端为接地端。

9. 根据权利要求8所述的像素驱动方法,其特征在于,当所述复位模块包括第一晶体管和第三晶体管,所述数据写入模块包括第二晶体管,且所述第一晶体管、所述第三晶体管、所述第二晶体管以及所述驱动晶体管均为N型晶体管时,所述像素驱动方法包括:

复位阶段,向所述第一电压输入端输入高电平信号,向所述第三电压输入端输入低电平信号,向所述第四电压输入端输入低电平信号,向所述驱动晶体管的第一极输入低电平信号,向所述OLED器件的阴极输入高电平信号;

补偿阶段,向所述第一电压输入端输入高电平信号,向所述第三电压输入端输入低电平信号,向所述第四电压输入端输入低电平信号,向所述驱动晶体管的第一极输入高电平信号,向所述OLED器件的阴极输入高电平信号;

充电发光阶段,向所述第一电压输入端输入低电平信号,向所述第三电压输入端输入高电平信号,向所述第四电压输入端输入高电平信号,向所述驱动晶体管的第一极输入高电平信号,向所述OLED器件的阴极输入低电平信号。

10. 根据权利要求8所述的像素驱动方法,其特征在于,当所述复位模块包括第一晶体管和第三晶体管,所述数据写入模块包括第二晶体管,且所述第一晶体管、所述第三晶体管以及所述第二晶体管均为P型晶体管,所述驱动晶体管为N型晶体管时,所述像素驱动方法包括:

复位阶段,向所述第一电压输入端输入低电平信号,向所述第三电压输入端输入高电平信号,向所述第四电压输入端输入低电平信号,向所述驱动晶体管的第一极输入低电平信号,向所述OLED器件的阴极输入高电平信号;

补偿阶段,向所述第一电压输入端输入低电平信号,向所述第三电压输入端输入高电平信号,向所述第四电压输入端输入低电平信号,向所述驱动晶体管的第一极输入高电平信号,向所述OLED器件的阴极输入高电平信号;

充电发光阶段,向所述第一电压输入端输入高电平信号,向所述第三电压输入端输入低电平信号,向所述第四电压输入端输入高电平信号,向所述驱动晶体管的第一极输入高电平信号,向所述OLED器件的阴极输入低电平信号。

一种像素驱动电路及其驱动方法、阵列基板、显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别是涉及一种像素驱动电路及其驱动方法、阵列基板、显示装置。

背景技术

[0002] 有源矩阵有机发光二极管(Active Matrix Organic Light Emitting Diode,以下简称AMOLED)显示面板利用OLED发出不同亮度的光线,使与OLED对应的像素显示具有相应的亮度;相对于传统的薄膜晶体管液晶显示面板,AMOLED显示面板具有更快的反应速度,更高的对比度以及更广大的视角,是显示面板的一个重要的发展方向。

[0003] 驱动OLED发光的电流可以用以下公式表示:

$$[0004] \quad I_{OLED} = \frac{\beta}{2} (V_{gs} - V_{th})^2;$$

[0005] 其中, V_{gs} 为驱动晶体管的栅极与源极之间的电压差, β 是与驱动晶体管的工艺参数和特征尺寸有关的参数, V_{th} 为驱动晶体管的阈值电压。

[0006] 根据上述公式,驱动发光器件OLED发光的驱动电流与驱动晶体管的阈值电压 V_{th} 有关,而在实际应用中,TFT特性漂移等问题会导致各像素的驱动电流不均一,进而导致屏幕亮度不均一,影响显示效果。

发明内容

[0007] 本发明提供一种像素驱动电路及其驱动方法、阵列基板、显示装置,以提高显示画面的均一性。

[0008] 为了解决上述问题,本发明公开了一种像素驱动电路,所述像素驱动电路包括复位模块、数据写入模块、存储模块、驱动晶体管以及OLED器件;

[0009] 所述复位模块,分别与第一电压输入端、第二电压输入端、第一节点和第二节点连接,用于根据所述第一电压输入端输入的第一电压,将所述第二电压输入端输入的第二电压分别写入所述第一节点和所述第二节点;

[0010] 所述数据写入模块,分别与第三电压输入端、第四电压输入端以及所述第一节点连接,用于根据所述第三电压输入端输入的第三电压,将所述第四电压输入端输入的第四电压写入所述第一节点;

[0011] 所述存储模块,分别与所述第一节点、所述第二节点以及第三节点连接,用于存储所述第一节点与所述第三节点之间的电压,以及所述第二节点与所述第三节点之间的电压;

[0012] 所述驱动晶体管为双栅晶体管,所述双栅晶体管的第一控制极与所述第一节点连接,第二控制极与所述第二节点连接,第一极与第五电压输入端连接,第二极与所述第三节点连接,用于根据所述第一节点和所述第二节点的电压,控制所述第五电压输入端与所述第三节点之间的导通或关断;

[0013] 所述OLED器件的阳极与所述第三节点连接,阴极与第六电压输入端连接,用于在所述第三节点的电压以及所述第六电压输入端输入的第六电压的控制下发光。

[0014] 在一种可选的实现方式中,所述复位模块包括第一晶体管和第二晶体管;

[0015] 所述第一晶体管的控制极与所述第一电压输入端连接,第一极与所述第二电压输入端连接,第二极与所述第一节点连接;

[0016] 所述第二晶体管的控制极与所述第一电压输入端连接,第一极与所述第二电压输入端连接,第二极与所述第二节点连接。

[0017] 在一种可选的实现方式中,所述数据写入模块包括第三晶体管,所述第三晶体管的控制极与所述第三电压输入端连接,第一极与所述第四电压输入端连接,第二极与所述第一节点连接。

[0018] 在一种可选的实现方式中,所述存储模块包括第一电容和第二电容;

[0019] 所述第一电容的第一端与所述第一节点连接,第二端与所述第三节点连接;

[0020] 所述第二电容的第一端与所述第二节点连接,第二端与所述第三节点连接。

[0021] 为了解决上述问题,本发明还公开了一种阵列基板,所述阵列基板包括任一实施例所述的像素驱动电路。

[0022] 为了解决上述问题,本发明还公开了一种显示装置,所述显示装置包括任一实施例所述的阵列基板。

[0023] 为了解决上述问题,本发明还公开了一种像素驱动方法,应用于任一实施例所述的像素驱动电路,所述方法包括:

[0024] 复位阶段,向所述第一电压输入端输入第一电压,向所述第二电压输入端输入第二电压,使所述复位模块在所述第一电压的控制下,将所述第二电压分别写入所述第一节点和所述第二节点;

[0025] 补偿阶段,向所述第一电压输入端输入第一电压,向所述第二电压输入端输入第二电压,向所述驱动晶体管的第一极输入第五电压,使所述复位模块在所述第一电压的控制下,将所述第二电压分别写入所述第一节点和所述第二节点,使所述驱动晶体管在所述第一节点的电压以及所述第二节点的电压控制下,将所述驱动晶体管的阈值电压写入所述第三节点;

[0026] 充电发光阶段,向所述第三电压输入端输入第三电压,向所述第四电压输入端输入第四电压,向所述驱动晶体管的第一极输入所述第五电压,向所述OLED器件的阴极输入第六电压,使所述数据写入模块在所述第三电压的控制下,将所述第四电压写入所述第一节点,使所述驱动晶体管在所述第一节点的电压以及所述第二节点的电压控制下,形成驱动所述OLED器件发光的驱动电流。

[0027] 在一种可选的实现方式中,所述第二电压输入端为接地端。

[0028] 在一种可选的实现方式中,当所述复位模块包括第一晶体管和第二晶体管,所述数据写入模块包括第三晶体管,且所述第一晶体管、所述第二晶体管、所述第三晶体管以及所述驱动晶体管均为N型晶体管时,所述像素驱动方法包括:

[0029] 复位阶段,向所述第一电压输入端输入高电平信号,向所述第三电压输入端输入低电平信号,向所述第四电压输入端输入低电平信号,向所述驱动晶体管的第一极输入低电平信号,向所述OLED器件的阴极输入高电平信号;

[0030] 补偿阶段,向所述第一电压输入端输入高电平信号,向所述第三电压输入端输入低电平信号,向所述第四电压输入端输入低电平信号,向所述驱动晶体管的第一极输入高电平信号,向所述OLED器件的阴极输入高电平信号;

[0031] 充电发光阶段,向所述第一电压输入端输入低电平信号,向所述第三电压输入端输入高电平信号,向所述第四电压输入端输入高电平信号,向所述驱动晶体管的第一极输入高电平信号,向所述OLED器件的阴极输入低电平信号。

[0032] 在一种可选的实现方式中,当所述复位模块包括第一晶体管和第二晶体管,所述数据写入模块包括第三晶体管,且所述第一晶体管、所述第二晶体管以及所述第三晶体管均为P型晶体管,所述驱动晶体管为N型晶体管时,所述像素驱动方法包括:

[0033] 复位阶段,向所述第一电压输入端输入低电平信号,向所述第三电压输入端输入高电平信号,向所述第四电压输入端输入低电平信号,向所述驱动晶体管的第一极输入低电平信号,向所述OLED器件的阴极输入高电平信号;

[0034] 补偿阶段,向所述第一电压输入端输入低电平信号,向所述第三电压输入端输入高电平信号,向所述第四电压输入端输入低电平信号,向所述驱动晶体管的第一极输入高电平信号,向所述OLED器件的阴极输入高电平信号;

[0035] 充电发光阶段,向所述第一电压输入端输入高电平信号,向所述第三电压输入端输入低电平信号,向所述第四电压输入端输入高电平信号,向所述驱动晶体管的第一极输入高电平信号,向所述OLED器件的阴极输入低电平信号。

[0036] 与现有技术相比,本发明包括以下优点:

[0037] 本申请技术方案提供了一种像素驱动电路及其驱动方法、阵列基板、显示装置,其中,像素驱动电路包括复位模块、数据写入模块、存储模块、驱动晶体管以及OLED器件。通过复位模块和存储模块,使具有双栅结构的驱动晶体管在充电发光阶段产生与其阈值电压无关的驱动电流,从而补偿由于阈值电压漂移而产生的画面不均现象;并且该驱动电流与电源电压无关,因此可以消除IR drop的影响。

附图说明

[0038] 为了更清楚地说明本发明实施例的技术方案,下面将对本发明实施例的描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动性的前提下,还可以根据这些附图获得其他的附图。

[0039] 图1示出了本申请一实施例提供的一种像素驱动电路的结构示意图;

[0040] 图2示出了本申请一实施例提供的各输入信号驱动发光器件发光的时序图;

[0041] 图3示出了本申请一实施例提供的像素驱动电路在复位阶段的等效电路示意图;

[0042] 图4示出了本申请一实施例提供的像素驱动电路在补偿阶段的等效电路示意图;

[0043] 图5示出了本申请一实施例提供的像素驱动电路在充电发光阶段的等效电路示意图;

[0044] 图6示出了本申请一实施例提供的一种像素驱动方法的步骤流程图。

具体实施方式

[0045] 为使本发明的上述目的、特征和优点能够更加明显易懂,下面结合附图和具体实施方式对本发明作进一步详细的说明。

[0046] 本申请一实施例提供了一种像素驱动电路,参照图1,该像素驱动电路包括复位模块11、数据写入模块12、存储模块13、驱动晶体管M4以及OLED器件。

[0047] 复位模块11,分别与第一电压输入端Gate (n-1)、第二电压输入端GND、第一节点A和第二节点C连接,用于根据第一电压输入端Gate (n-1) 输入的第一电压,将第二电压输入端GND输入的第二电压分别写入第一节点A和第二节点C。

[0048] 数据写入模块12,分别与第三电压输入端Gate (n)、第四电压输入端Vdata以及第一节点A连接,用于根据第三电压输入端Gate (n) 输入的第三电压,将第四电压输入端Vdata输入的第四电压写入第一节点A。

[0049] 存储模块13,分别与第一节点A、第二节点C以及第三节点B连接,用于存储第一节点A与第三节点B之间的电压,以及第二节点C与第三节点B之间的电压。

[0050] 驱动晶体管M4为双栅晶体管,双栅晶体管的第一控制极与第一节点A连接,第二控制极与第二节点C连接,第一极与第五电压输入端ELVDD连接,第二极与第三节点B连接,用于根据第一节点A和第二节点C的电压,控制第五电压输入端ELVDD与第三节点B之间的导通或关断。

[0051] OLED器件的阳极与第三节点B连接,阴极与第六电压输入端ELVSS连接,用于在第三节点B的电压和第六电压输入端ELVSS输入的第六电压的控制下发光。

[0052] 本实施例提供的一种像素驱动电路在驱动像素的OLED器件发光的过程包括复位阶段、补偿阶段和充电发光阶段。

[0053] 复位阶段,向第一电压输入端Gate (n-1) 输入第一电压,向第二电压输入端GND输入第二电压,使复位模块11在第一电压的控制下,将第二电压分别写入第一节点A和第二节点C。

[0054] 其中,第二电压输入端GND为接地端,因此第二电压为0V。这样,在复位阶段,第一节点A和第二节点C的电压均为第二电压0V。为了确保OLED器件在复位阶段不发光,可以向第五电压输入端ELVDD输入低电平的五电压,向第六电压输入端ELVSS输入高电平的第六电压,这样驱动晶体管M4在复位阶段打开,使得第三节点具有第五电压。

[0055] 补偿阶段,向第一电压输入端Gate (n-1) 输入第一电压,使复位模块11在第一电压的控制下,将第二电压0V分别写入第一节点A和第二节点C,使得驱动晶体管M4在第一节点电压和第二节点电压的控制下,在补偿阶段先导通,当第三节点B的电压为 $-V_{th}$ 时关断,从而将驱动晶体管M4的阈值电压写入第三节点B。

[0056] 充电发光阶段,向第三电压输入端Gate (n) 输入第三电压,向第四电压输入端Vdata输入第四电压,使数据写入模块12在第三电压的控制下,将第四电压写入第一节点A;向第五电压输入端ELVDD(即驱动晶体管M4的第一极)输入第五电压,向第六电压输入端ELVSS(即OLED器件的阴极)输入第六电压,使驱动晶体管M4在第一节点A的电压以及第二节点C的电压控制下,形成驱动OLED器件发光的驱动电流。

[0057] 为了使OLED器件在充电发光阶段发光,可以向第五电压输入端ELVDD输入高电平的第五电压,向第六电压输入端ELVSS输入低电平的第六电压。在充电发光阶段,第一节点A

的电压 $V_A = V_{data}$,驱动晶体管M4导通并给第三节点B充电至驱动电压 $V_B = V_{oled}$,第二节点C的电压由于电容自举作用变为 $V_C = V_{oled} + V_{th}$,此时驱动OLED器件发光的驱动电流 I_{oled} 为:

$$[0058] \quad I_{OLED} \propto (V_{gs} - V_{th})^2$$

$$[0059] \quad I_{OLED} \propto \left\{ \frac{V_{data} + V_{oled}}{V_a} - \frac{V_{th} - V_{oled} - V_{th}}{V_c} \right\}^2$$

$$[0060] \quad I_{OLED} = WC_{ox} u / 2L * (V_{data})^2$$

[0061] 由以上公式可以得知,驱动OLED器件发光的驱动电流 I_{oled} 与驱动晶体管M4的阈值电压 V_{th} 无关,从而可以消除由于阈值电压漂移而产生的画面不均现象,使得OLED器件的亮度保持均一、稳定;同时该驱动电流 I_{oled} 与电源电压ELVDD或ELVSS均无关,因此可以消除由于IR Drop引起的像素发光不均的问题,进一步提高像素亮度的均一性。

[0062] 在一种可选的实现方式中,参照图1,复位模块11可以包括第一晶体管M1和第二晶体管M2;第一晶体管M1的控制极与第一电压输入端Gate (n-1) 连接,第一极与第二电压输入端GND连接,第二极与第一节点A连接;第二晶体管M2的控制极与第一电压输入端Gate (n-1) 连接,第一极与第二电压输入端GND连接,第二极与第二节点C连接。

[0063] 数据写入模块12可以包括第三晶体管M3,第三晶体管M3的控制极与第三电压输入端Gate (n) 连接,第一极与第四电压输入端Vdata连接,第二极与第一节点A连接。

[0064] 存储模块13可以包括第一电容C1和第二电容C2;第一电容C1的第一端与第一节点A连接,第二端与第三节点B连接;第二电容C2的第一端与第二节点C连接,第二端与第三节点B连接。

[0065] 在本实施方式中,上述的各晶体管中的“控制极”为栅极,“第一极”为源极,“第二极”为漏极;当然,也可以是“第一极”为漏极,“第二极”为源极。

[0066] 下面以第一晶体管M1、第二晶体管M2、第三晶体管M3、驱动晶体管M4均为N型晶体管为例,结合在此情况下各输入信号的时序,对本实施例提供的像素驱动电路驱动OLED器件发光的过程和原理进行详细介绍。

[0067] 参照图2,示出了各输入信号在驱动发光器件发光的时序图。在复位阶段,即时序图中的T1阶段,向第一电压输入端Gate (n-1) 输入高电平信号,第一晶体管M1和第二晶体管M2打开,使得第一节点A和第二节点C的电压为0V (第二电压输入端为GND)。为了确保OLED器件在该阶段不发光,可以向第五电压输入端ELVDD (即驱动晶体管的第一极) 输入低电平信号,向第六电压输入端ELVSS (即OLED器件的阴极) 输入高电平信号,这样驱动晶体管M4在复位阶段开启,第三节点B的电压为第五电压。在该阶段,可以向第三电压输入端Gate (n) 输入低电平信号,向第四电压输入端Vdata输入低电平信号,使得M3关闭。参照图3示出了像素驱动电路在复位阶段的等效电路示意图。

[0068] 在补偿阶段,即时序图中的T2阶段,向第一电压输入端Gate (n-1) 输入高电平信号,第一晶体管M1和第二晶体管M2仍然打开,使得第一节点A和第二节点C的电压为0V (第二电压输入端为GND)。同时向第五电压输入端ELVDD (即驱动晶体管的第一极) 输入高电平信号,向第六电压输入端ELVSS (即OLED器件的阴极) 输入高电平信号,使得驱动晶体管M4在该阶段先导通,当第三节点的电压由ELVDD变为 $-V_{th}$ 时关断。在该阶段,可以向第三电压输入

端Gate (n) 输入低电平信号,向第四电压输入端Vdata输入低电平信号,使得M3关闭。参照图4示出了像素驱动电路在补偿阶段的等效电路示意图。

[0069] 在充电发光阶段,即时序图中的T3阶段,向第三电压输入端Gate (n) 输入高电平信号,向第四电压输入端Vdata输入高电平信号,使得第三晶体管M3打开,第一节点A的电压 $V_A = V_{data}$ 。同时,向第五电压输入端ELVDD (即驱动晶体管的第一极) 输入高电平信号,向第六电压输入端ELVSS (即OLED器件的阴极) 输入低电平信号,使得驱动晶体管M4在该阶段打开,并对第三节点B进行充电至 $V_B = V_{oled}$ 时关断,在第二电容C2的自举作用下,第二节点C的电压变为 $V_C = V_{oled} + V_{th}$,其中 V_{oled} 的大小与驱动晶体管的栅极电压有关。在该阶段,可以向第一电压输入端Gate (n-1) 输入低电平信号,使得第一晶体管M1和第二晶体管M2关闭。参照图5示出了像素驱动电路在充电发光阶段的等效电路示意图。此时驱动OLED器件发光的驱动电流 I_{oled} 为:

$$[0070] \quad I_{OLED} \propto (V_{gs} - V_{th})^2$$

$$[0071] \quad I_{OLED} \propto \left\{ \frac{V_{data} + V_{oled}}{V_A} \frac{V_{th} - V_{oled}}{V_C} \frac{V_{oled} - V_{th}}{V_B} \frac{V_{th}}{V_{th}} \right\}^2$$

$$[0072] \quad I_{OLED} = WC_{ox} \mu / 2L * (V_{data})^2$$

[0073] 由以上公式可以得知,驱动OLED器件发光的驱动电流 I_{oled} 与驱动晶体管M4的阈值电压 V_{th} 无关,从而可以消除由于阈值电压漂移而产生的画面不均现象,使得OLED器件的亮度保持均一、稳定;同时该驱动电流 I_{oled} 与电源电压ELVDD或ELVSS均无关,因此可以消除由于IR Drop引起的像素发光不均的问题,进一步提高像素亮度的均一性。

[0074] 需要说明的是,本申请中各晶体管并不限于采用N型管,实际应用中,各晶体管还可以为P型管。当各晶体管为P型管时,可以根据各模块以及晶体管的功能适应调整图2中各信号的相位即可,例如,当M1、M2、M3为P型管时,Gate (n-1) 和Gate (n) 信号与图2中示出的对应信号的相位相反。

[0075] 本申请通过利用双栅晶体管特性以及电容耦合关系,对 V_{th} 和IR drop进行补偿,使得OLED器件的驱动电流只和Vdata电压相关,与驱动晶体管的 V_{th} 和电源电压ELVDD或ELVSS无关,从而消除了 V_{th} 和IR drop的影响,解决由于 V_{th} 不均和IR drop引起的面内亮度不均的问题。

[0076] 另外,现有技术通常采用7T1C、8T1C或5T2C等补偿电路,解决由于器件特性不均一而产生的亮度灰阶不同的问题,本实施例提供的像素驱动电路为4T2C结构,TFT数量比现有技术中的TFT数量少,有利于高PPI的像素设计,提高显示像素的开口率。

[0077] 本申请另一实施例还提供了一种阵列基板,该阵列基板可以包括任一实施例所述的像素驱动电路。

[0078] 本申请另一实施例还提供了一种显示装置,所述显示装置包括任一实施例所述的显示面板。

[0079] 需要说明的是,本实施例中的显示装置可以为:显示面板、电子纸、手机、平板电脑、电视机、笔记本电脑、数码相框、导航仪等任何具有2D或3D显示功能的产品或部件。

[0080] 本申请另一实施例还提供了一种像素驱动方法,应用于任一实施例所述的像素驱

动电路,参照图6,该像素驱动方法可以包括:

[0081] 步骤601:复位阶段,向所述第一电压输入端输入第一电压,向所述第二电压输入端输入第二电压,使所述复位模块在所述第一电压的控制下,将所述第二电压分别写入所述第一节点和所述第二节点。

[0082] 步骤602:补偿阶段,向所述第一电压输入端输入第一电压,向所述第二电压输入端输入第二电压,向所述驱动晶体管的第一极输入第五电压,使所述复位模块在所述第一电压的控制下,将所述第二电压分别写入所述第一节点和所述第二节点,使所述驱动晶体管在所述第一节点的电压以及所述第二节点的电压控制下,将所述驱动晶体管的阈值电压写入所述第三节点。

[0083] 步骤603:充电发光阶段,向所述第三电压输入端输入第三电压,向所述第四电压输入端输入第四电压,向所述驱动晶体管的第一极输入所述第五电压,向所述OLED器件的阴极输入第六电压,使所述数据写入模块在所述第三电压的控制下,将所述第四电压写入所述第一节点,使所述驱动晶体管在所述第一节点的电压以及所述第二节点的电压控制下,形成驱动所述OLED器件发光的驱动电流。

[0084] 其中,第二电压输入端可以为接地端GND,第二电压为0V。

[0085] 在一种可选的实现方式中,当所述复位模块包括第一晶体管和第二晶体管,所述数据写入模块包括第三晶体管,且所述第一晶体管、所述第二晶体管、所述第三晶体管以及所述驱动晶体管均为N型晶体管时,所述像素驱动方法包括:

[0086] 复位阶段,向所述第一电压输入端输入高电平信号,向所述第三电压输入端输入低电平信号,向所述第四电压输入端输入低电平信号,向所述驱动晶体管的第一极输入低电平信号,向所述OLED器件的阴极输入高电平信号;

[0087] 补偿阶段,向所述第一电压输入端输入高电平信号,向所述第三电压输入端输入低电平信号,向所述第四电压输入端输入低电平信号,向所述驱动晶体管的第一极输入高电平信号,向所述OLED器件的阴极输入高电平信号;

[0088] 充电发光阶段,向所述第一电压输入端输入低电平信号,向所述第三电压输入端输入高电平信号,向所述第四电压输入端输入高电平信号,向所述驱动晶体管的第一极输入高电平信号,向所述OLED器件的阴极输入低电平信号。

[0089] 在另一种可选的实现方式中,当所述复位模块包括第一晶体管和第二晶体管,所述数据写入模块包括第三晶体管,且所述第一晶体管、所述第二晶体管以及所述第三晶体管均为P型晶体管,所述驱动晶体管为N型晶体管时,所述像素驱动方法包括:

[0090] 复位阶段,向所述第一电压输入端输入低电平信号,向所述第三电压输入端输入高电平信号,向所述第四电压输入端输入低电平信号,向所述驱动晶体管的第一极输入低电平信号,向所述OLED器件的阴极输入高电平信号;

[0091] 补偿阶段,向所述第一电压输入端输入低电平信号,向所述第三电压输入端输入高电平信号,向所述第四电压输入端输入低电平信号,向所述驱动晶体管的第一极输入高电平信号,向所述OLED器件的阴极输入高电平信号;

[0092] 充电发光阶段,向所述第一电压输入端输入高电平信号,向所述第三电压输入端输入低电平信号,向所述第四电压输入端输入高电平信号,向所述驱动晶体管的第一极输入高电平信号,向所述OLED器件的阴极输入低电平信号。

[0093] 具体的,本实例提供的像素驱动电路的驱动方法具体工作过程和原理可以参照前述实施例的描述,此处不再赘述。

[0094] 本申请实施例提供了一种像素驱动电路及其驱动方法、阵列基板、显示装置,其中,像素驱动电路包括复位模块、数据写入模块、存储模块、驱动晶体管以及OLED器件。通过复位模块和存储模块,使驱动晶体管在充电发光阶段产生与其阈值电压无关的驱动电流,从而补偿由于阈值电压不均一而产生的画面不均现象;并且该驱动电流与电源电压无关,因此可以消除IR drop的影响。

[0095] 本说明书中的各个实施例均采用递进的方式描述,每个实施例重点说明的都是与其他实施例的不同之处,各个实施例之间相同相似的部分互相参见即可。

[0096] 最后,还需要说明的是,在本文中,诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来,而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、商品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、商品或者设备所固有的要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排除在包括所述要素的过程、方法、商品或者设备中还存在另外的相同要素。

[0097] 以上对本发明所提供的一种像素驱动电路及其驱动方法、阵列基板、显示装置进行了详细介绍,本文中应用了具体个例对本发明的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本发明的方法及其核心思想;同时,对于本领域的一般技术人员,依据本发明的思想,在具体实施方式及应用范围上均会有改变之处,综上所述,本说明书内容不应理解为对本发明的限制。

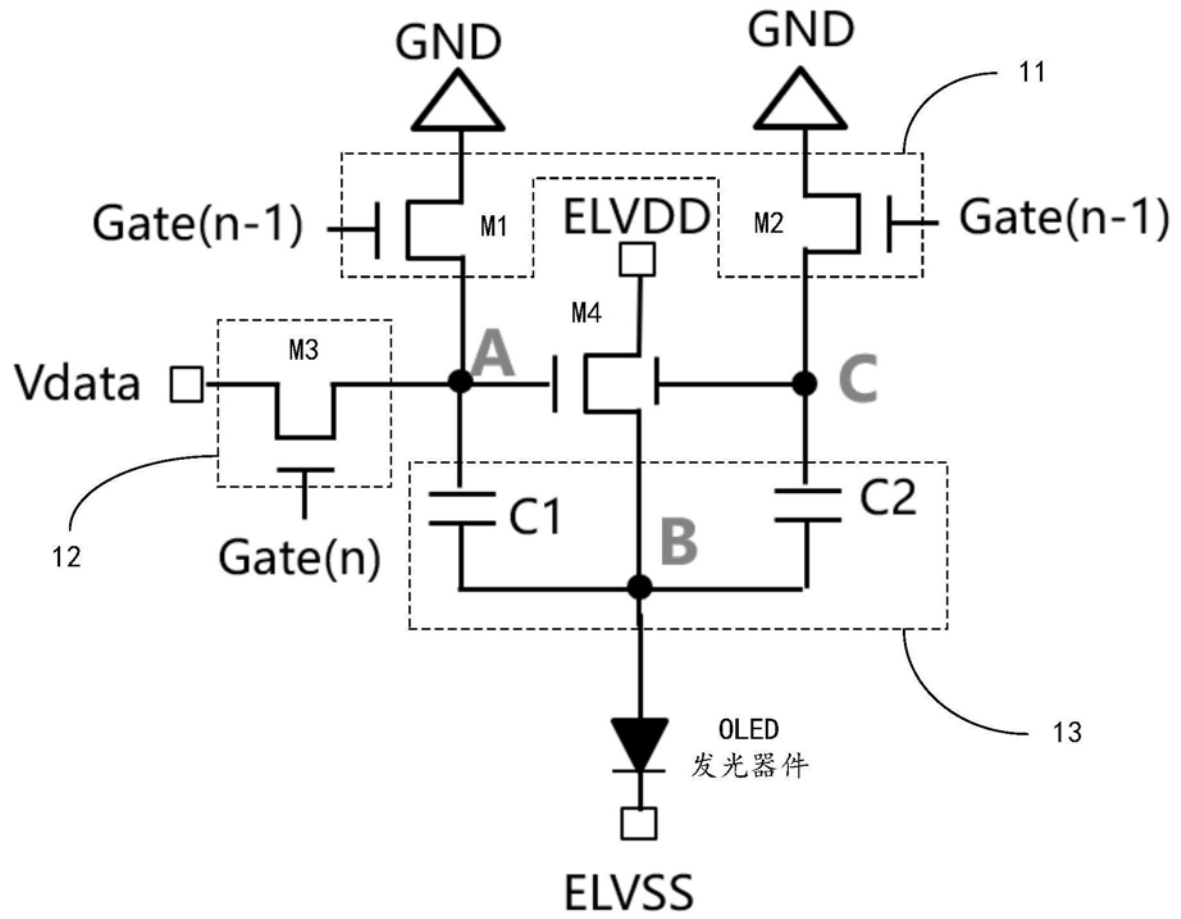


图1

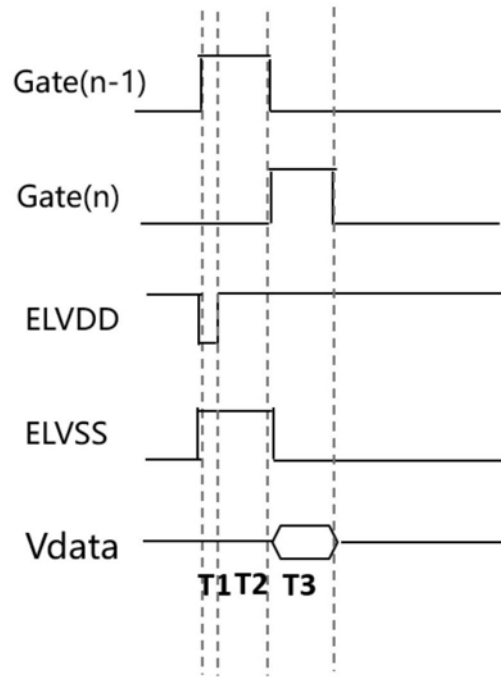


图2

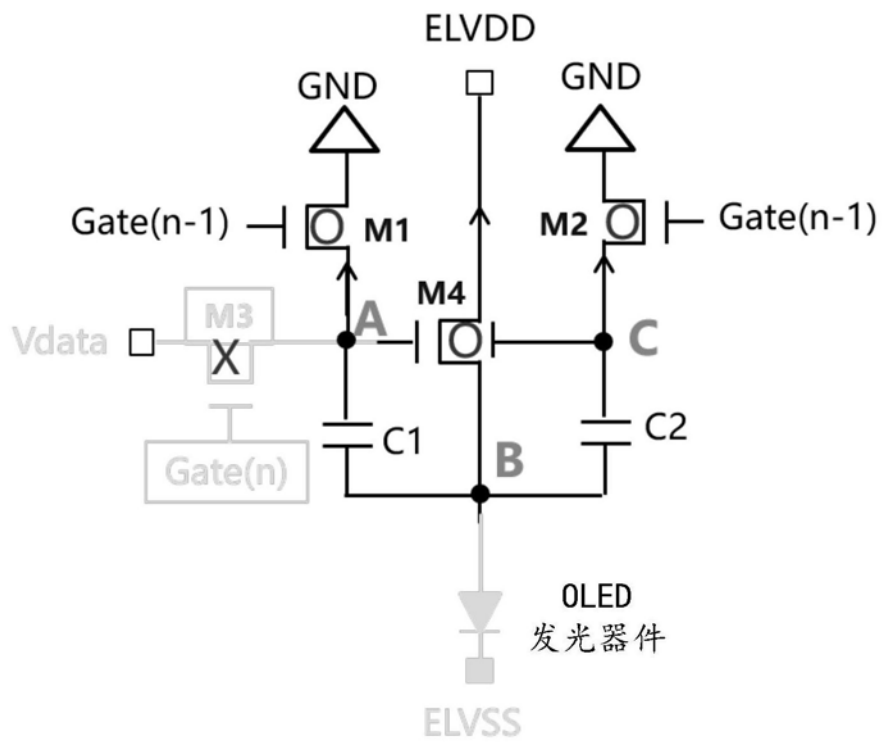


图3

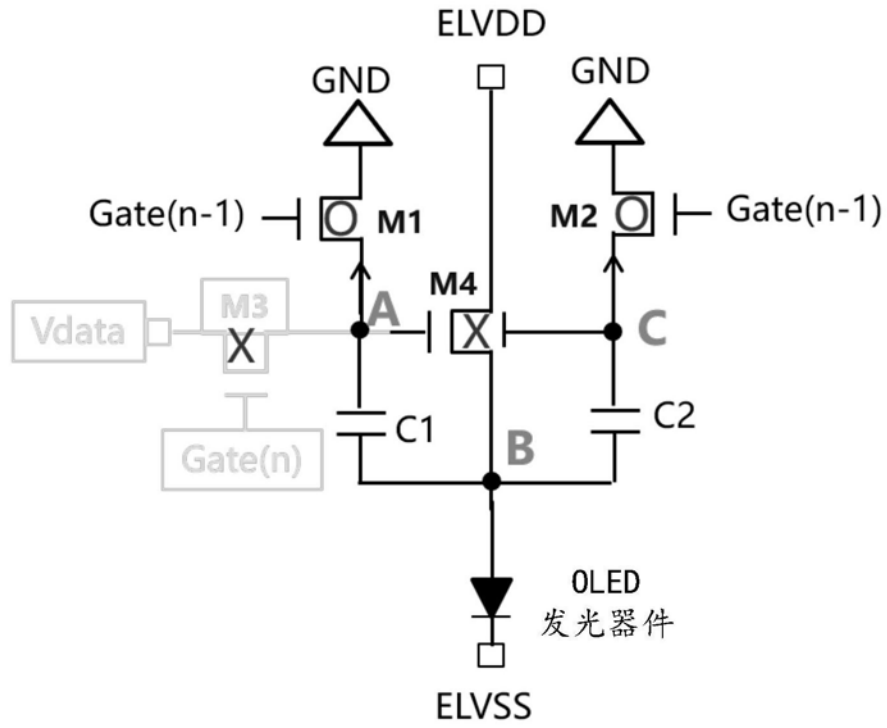


图4

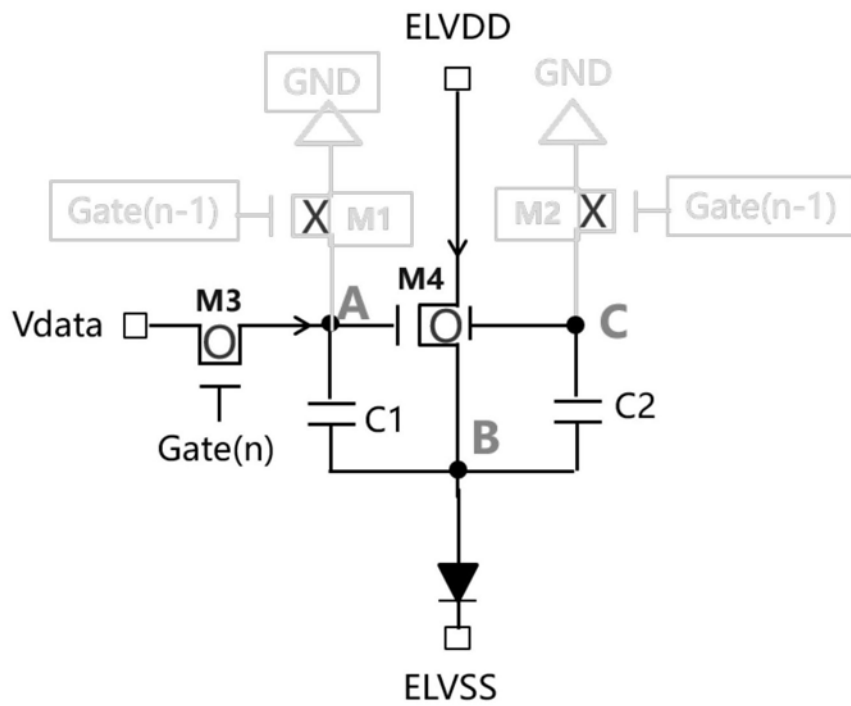


图5

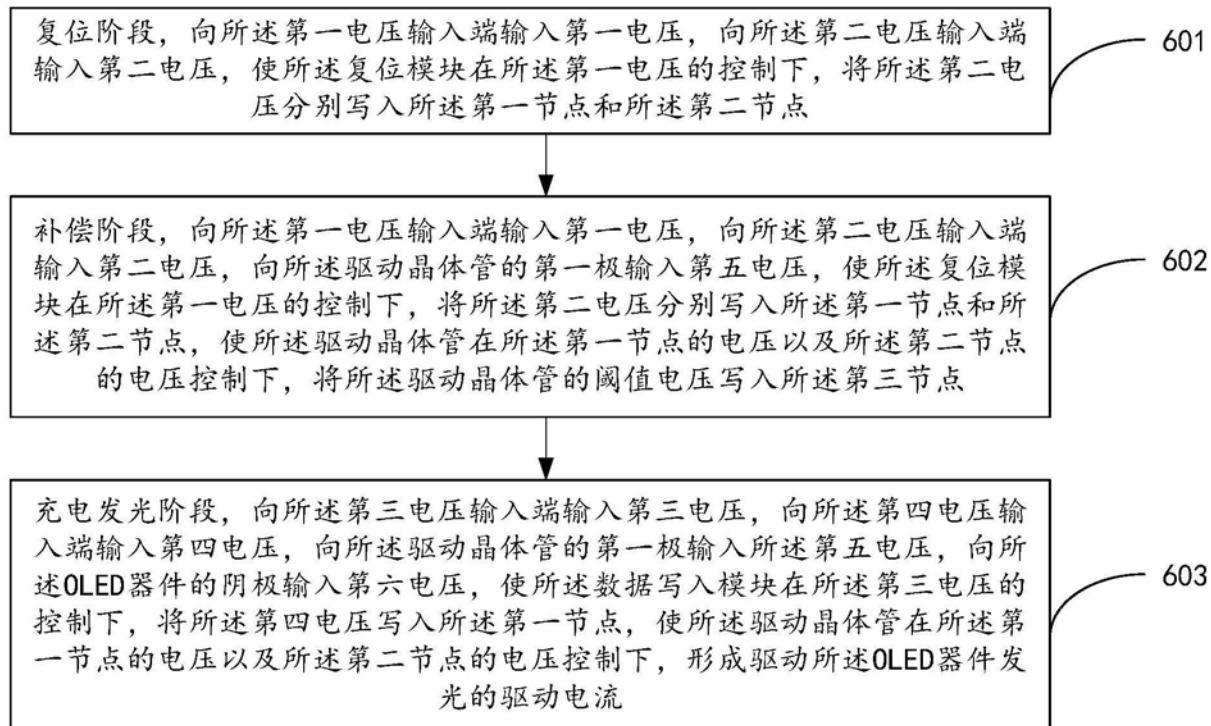


图6

专利名称(译)	一种像素驱动电路及其驱动方法、阵列基板、显示装置		
公开(公告)号	CN110992881A	公开(公告)日	2020-04-10
申请号	CN201911319828.2	申请日	2019-12-19
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	王铁石 刘伟星 徐智强 韩东旭		
发明人	王铁石 刘伟星 徐智强 韩东旭		
IPC分类号	G09G3/3208 G09G3/3233		
CPC分类号	G09G3/3208 G09G3/3233		
代理人(译)	李娜		
外部链接	Espacenet SIPO		

摘要(译)

本申请提供了一种像素驱动电路及其驱动方法、阵列基板、显示装置，其中，像素驱动电路包括复位模块、数据写入模块、存储模块、驱动晶体管以及OLED器件。通过复位模块和存储模块，使具有双栅结构的驱动晶体管在充电发光阶段产生与其阈值电压无关的驱动电流，从而补偿由于阈值电压漂移而产生的画面不均现象；并且该驱动电流与电源电压无关，因此可以消除IR drop的影响。

