



(12)发明专利申请

(10)申请公布号 CN 110060635 A

(43)申请公布日 2019.07.26

(21)申请号 201910275324.9

(22)申请日 2019.04.08

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明  
街道塘明大道9-2号

(72)发明人 蔡振飞 曹昆

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51)Int.Cl.

G09G 3/3225(2016.01)

G09G 3/3233(2016.01)

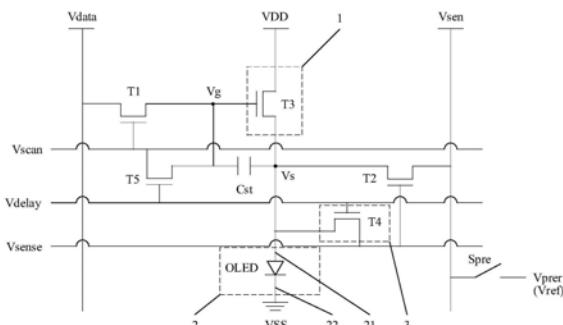
权利要求书2页 说明书9页 附图3页

(54)发明名称

像素电路及OLED显示面板

(57)摘要

本发明提供一种像素电路及OLED显示面板，其像素电路包括：驱动电路；发光电路，与驱动电路一一对应设置，发光电路包括第一电极和第二电极，在显示帧周期的显示时间内，第一电极的电压大于第二电极的电压；延缓电路，用于在显示帧周期的第一预设时间内，向第一电极以及第二电极中的至少一个电极提供延缓电压，以使在显示帧周期的第一预设时间内，第一电极的电压小于第二电极的电压，第一预设时间位于显示帧周期的非显示时间内；本发明通过在第一预设时间内改变发光器件OLED两端的电流流向，即将发光器件OLED置于反向偏置，恢复电子的状态，缓解了发光器件OLED的电化学性能漂移，进而改善了发光器件OLED寿命短的问题。



1. 一种像素电路，其特征在于，包括：

驱动电路；

发光电路，与驱动电路一一对应设置，所述发光电路包括第一电极和第二电极，在显示帧周期的显示时间内，所述第一电极的电压大于所述第二电极的电压；

延缓电路，用于在所述显示帧周期的第一预设时间内，向所述第一电极以及所述第二电极中的至少一个电极提供延缓电压，以使在所述显示帧周期的第一预设时间内，所述第一电极的电压小于所述第二电极的电压，所述第一预设时间位于所述显示帧周期的非显示时间内。

2. 如权利要求1所述的像素电路，其特征在于，所述延缓电路与所述第一电极电连接，用于在所述第一预定时间内，向所述第一电极提供延缓电压；在所述第一预定时间内，所述第二电极为低电位电压，所述延缓电压小于所述低电位电压。

3. 如权利要求1所述的像素电路，其特征在于，所述延缓电路与所述第二电极电连接，用于在所述第一预定时间内，向所述第二电极提供延缓电压；在所述第一预定时间内，所述第一电极为低电位电压，所述延缓电压大于所述低电位电压。

4. 如权利要求1所述的像素电路，其特征在于，所述延缓电路包括第一延缓电路和第二延缓电路，所述第一延缓电路与所述第一电极电连接，用于在所述第一预定时间内，向所述第一电极提供第一延缓电压；所述第二延缓电路与所述第二电极电连接，用于在所述第一预定时间内，向所述第二电极提供第二延缓电压，所述第一延缓电压小于所述第二延缓电压。

5. 如权利要求1所述的像素电路，其特征在于，所述像素电路还包括反偏电路，用于在所述显示帧周期的第二预设时间内，向所述驱动电路的驱动晶体管提供反偏电压，以使所述驱动晶体管处于反偏状态，所述第二预设时间位于所述显示帧周期的非显示时间内。

6. 如权利要求5所述的像素电路，其特征在于，所述反偏电路包括第一反偏电路和第二反偏电路，所述第一反偏电路与所述驱动晶体管的栅极电连接，用于在所述第二预定时间内，向所述栅极提供第一反偏电压；所述第二反偏电路与所述驱动晶体管的输入端电连接，用于在所述第二预定时间内，向所述输入端提供第二反偏电压；在所述第二预定时间内，所述驱动晶体管的输出端为低电位电压，所述第一反偏电压和所述第二反偏电压均小于所述低电位电压。

7. 如权利要求5所述的像素电路，其特征在于，所述反偏电路包括第三反偏电路和第四反偏电路，所述第三反偏电路与所述驱动晶体管的栅极电连接，用于在所述第二预定时间内，向所述栅极提供第三反偏电压；所述第四反偏电路与所述驱动晶体管的输出端电连接，用于在所述第二预定时间内，向所述输出端提供第四反偏电压；在所述第二预定时间内，所述驱动晶体管的输入端为低电位电压，所述第三反偏电压和所述低电位电压均大于所述第四反偏电压。

8. 如权利要求1所述的像素电路，其特征在于，所述像素电路还包括正压电路，用于在所述显示帧周期的第三预设时间内，向所述驱动电路的第一开关晶体管和第二开关晶体管中的至少一个开关晶体管提供正向电压，以使所述至少一个开关晶体管处于正压状态，所述第三预设时间位于所述显示帧周期的非显示时间内。

9. 如权利要求1至8任一所述的像素电路，其特征在于，所述像素电路包括驱动晶体管、

第一开关晶体管、第二开关晶体管和、存储电容、第三开关晶体管、第四开关晶体管；所述第一开关晶体管的输出端、所述第三开关晶体管的输出端、所述存储电容的第一电极、以及所述驱动晶体管的栅极电连接，所述第一开关晶体管的栅极和所述第三开关晶体管的输入端电连接，所述第二开关晶体管的输出端、所述第四开关晶体管的输出端、所述驱动晶体管的输出端、所述存储电容的第二电极、以及所述发光电路的第一电极电连接，所述第二开关晶体管的栅极和所述第四开关晶体管的输入端电连接，所述第三开关晶体管的栅极和所述第四开关晶体管的栅极电连接，所述驱动晶体管的输入端与电源第一电位电连接，所述发光电路的第二电极与电源第二电位电连接。

10. 一种OLED显示面板，其特征在于，包括像素阵列，所述像素阵列包括至少一个如权利要求1至9任一所述的像素电路，所述像素电路包括：

驱动电路；

发光电路，与驱动电路一一对应设置，所述发光电路包括第一电极和第二电极，在显示帧周期的显示时间内，所述第一电极的电压大于所述第二电极的电压；

延缓电路，用于在所述显示帧周期的第一预设时间内，向所述第一电极以及所述第二电极中的至少一个电极提供延缓电压，以使在所述显示帧周期的第一预设时间内，所述第一电极的电压小于所述第二电极的电压，所述第一预设时间位于所述显示帧周期的非显示时间内。

## 像素电路及OLED显示面板

### 技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素电路及OLED显示面板。

### 背景技术

[0002] 现有AMOLED(Active Matrix Organic Light Emitting Diode,有源矩阵有机发光二极管)显示面板由于相较于液晶显示面板更加轻薄,具有广泛的应用。

[0003] 目前大尺寸AMOLED面板的开发通常采用如图1所示的3T1C像素电路架构,在一个显示帧周期内,如图2所示,首先扫描线路和感应线路输入高压,第一开关晶体管T1和第二开关晶体管T2导通,驱动晶体管T3的栅极电压Vg写入数据电压Vdata,驱动晶体管T3的输出端电压Vs写入参考电压Vref,之后扫描线路和感应线路切回低压,基于存储电容Cst,驱动晶体管T3维持导通,发光器件发光直至所述电容Cst提供的压差Vgs降为0,在一个显示帧周期内,发光器件OLED的电流流向一直为由正极Vs到负极VSS,寿命较短。

[0004] 即现有OLED面板的使用寿命有待提高。

### 发明内容

[0005] 本发明提供一种像素电路及OLED显示面板,以解决现有OLED面板寿命较短的问题。

[0006] 为解决以上问题,本发明提供的技术方案如下:

[0007] 本发明实施例提供一种像素电路,包括:

[0008] 驱动电路;

[0009] 发光电路,与驱动电路一一对应设置,所述发光电路包括第一电极和第二电极,在显示帧周期的显示时间内,所述第一电极的电压大于所述第二电极的电压;

[0010] 延缓电路,用于在所述显示帧周期的第一预定时间内,向所述第一电极以及所述第二电极中的至少一个电极提供延缓电压,以使在所述显示帧周期的第一预定时间内,所述第一电极的电压小于所述第二电极的电压,所述第一预定时间位于所述显示帧周期的非显示时间内。

[0011] 在本发明提供的像素电路中,所述延缓电路与所述第一电极电连接,用于在所述第一预定时间内,向所述第一电极提供延缓电压;在所述第一预定时间内,所述第二电极为低电位电压,所述延缓电压小于所述低电位电压。

[0012] 在本发明提供的像素电路中,所述延缓电路与所述第二电极电连接,用于在所述第一预定时间内,向所述第二电极提供延缓电压;在所述第一预定时间内,所述第一电极为低电位电压,所述延缓电压大于所述低电位电压。

[0013] 在本发明提供的像素电路中,所述延缓电路包括第一延缓电路和第二延缓电路,所述第一延缓电路与所述第一电极电连接,用于在所述第一预定时间内,向所述第一电极提供第一延缓电压;所述第二延缓电路与所述第二电极电连接,用于在所述第一预定时间内,向所述第二电极提供第二延缓电压,所述第一延缓电压小于所述第二延缓电压。

[0014] 在本发明提供的像素电路中，所述像素电路还包括反偏电路，用于在所述显示帧周期的第二预设时间内，向所述驱动电路的驱动晶体管提供反偏电压，以使所述驱动晶体管处于反偏状态，所述第二预设时间位于所述显示帧周期的非显示时间内。

[0015] 在本发明提供的像素电路中，所述反偏电路包括第一反偏电路和第二反偏电路，所述第一反偏电路与所述驱动晶体管的栅极电连接，用于在所述第二预定时间内，向所述栅极提供第一反偏电压；所述第二反偏电路与所述驱动晶体管的输入端电连接，用于在所述第二预定时间内，向所述输入端提供第二反偏电压；在所述第二预定时间内，所述驱动晶体管的输出端为低电位电压，所述第一反偏电压和所述第二反偏电压均小于所述低电位电压。

[0016] 在本发明提供的像素电路中，所述反偏电路包括第三反偏电路和第四反偏电路，所述第三反偏电路与所述驱动晶体管的栅极电连接，用于在所述第二预定时间内，向所述栅极提供第三反偏电压；所述第四反偏电路与所述驱动晶体管的输出端电连接，用于在所述第二预定时间内，向所述输出端提供第四反偏电压；在所述第二预定时间内，所述驱动晶体管的输入端为低电位电压，所述第三反偏电压和所述低电位电压均大于所述第四反偏电压。

[0017] 在本发明提供的像素电路中，所述像素电路还包括正压电路，用于在所述显示帧周期的第三预设时间内，向所述驱动电路的第一开关晶体管和第二开关晶体管中的至少一个开关晶体管提供正向电压，以使所述至少一个开关晶体管处于正压状态，所述第三预设时间位于所述显示帧周期的非显示时间内。

[0018] 在本发明提供的像素电路中，所述像素电路包括驱动晶体管、第一开关晶体管、第二开关晶体管和、存储电容、第三开关晶体管、第四开关晶体管；所述第一开关晶体管的输出端、所述第三开关晶体管的输出端、所述存储电容的第一电极、以及所述驱动晶体管的栅极电连接，所述第一开关晶体管的栅极和所述第三开关晶体管的输入端电连接，所述第二开关晶体管的输出端、所述第四开关晶体管的输出端、所述驱动晶体管的输出端、所述存储电容的第二电极、以及所述发光电路的第一电极电连接，所述第二开关晶体管的栅极和所述第四开关晶体管的输入端电连接，所述第三开关晶体管的栅极和所述第四开关晶体管的栅极电连接，所述驱动晶体管的输入端与电源第一电位电连接，所述发光电路的第二电极与电源第二电位电连接。

[0019] 本发明实施例还提供一种OLED显示面板，其包括像素阵列，所述像素阵列包括至少一个像素电路，所述像素电路包括：

[0020] 驱动电路；

[0021] 发光电路，与驱动电路一一对应设置，所述发光电路包括第一电极和第二电极，在显示帧周期的显示时间内，所述第一电极的电压大于所述第二电极的电压；

[0022] 延缓电路，用于在所述显示帧周期的第一预设时间内，向所述第一电极以及所述第二电极中的至少一个电极提供延缓电压，以使在所述显示帧周期的第一预设时间内，所述第一电极的电压小于所述第二电极的电压，所述第一预设时间位于所述显示帧周期的非显示时间内。

[0023] 本发明的有益效果为：

[0024] 本发明提供一种像素电路及OLED显示面板，其像素电路包括：驱动电路；发光电

路,与驱动电路一一对应设置,发光电路包括第一电极和第二电极,在显示帧周期的显示时间内,第一电极的电压大于第二电极的电压;延缓电路,用于在显示帧周期的第一预设时间内,向第一电极以及第二电极中的至少一个电极提供延缓电压,以使在显示帧周期的第一预设时间内,第一电极的电压小于第二电极的电压,第一预设时间位于显示帧周期的非显示时间内。通过在第一预设时间内改变发光器件OLED两端的电流流向,即将发光器件OLED置于反向偏置,恢复电子的状态,缓解了发光器件OLED的电化学性能漂移,进而改善了发光器件OLED寿命短的问题。

## 附图说明

[0025] 为了更清楚地说明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单介绍,显而易见地,下面描述中的附图仅仅是发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

- [0026] 图1为现有OLED显示面板的像素电路的等效电路图;
- [0027] 图2为现有OLED显示面板的像素电路的工作时序图;
- [0028] 图3为本发明实施例提供的OLED显示面板的像素电路的一种等效电路图;
- [0029] 图4为本发明实施例提供的OLED显示面板的像素电路的第一局部等效电路图;
- [0030] 图5为本发明实施例提供的OLED显示面板的像素电路的第二局部等效电路图;
- [0031] 图6为本发明实施例提供的OLED显示面板的像素电路的一种工作时序图。

## 具体实施方式

[0032] 下面将结合本发明的具体实施方案,对本发明实施方案和/或实施例中的技术方案进行清楚、完整的描述,显而易见的,下面所描述的实施方案和/或实施例仅仅是本发明一部分实施方案和/或实施例,而不是全部的实施方案和/或实施例。基于本发明中的实施方案和/或实施例,本领域普通技术人员在没有做出创造性劳动前下所获得的所有其他实施方案和/或实施例,都属于本发明保护范围。

[0033] 本发明所提到的方向用语,例如[上]、[下]、[左]、[右]、[前]、[后]、[内]、[外]、[侧]等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明和理解本发明,而非用以限制本发明。术语“第一”、“第二”等仅用于描述目的,而不能理解为指示或是暗示其相对重要性或者隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”等的特征可以明示或者隐含地包括一个或者更多个该特征。

[0034] 参照图1和图2,在现有的OLED像素电路中,在一个显示帧周期内,扫描线路为第一开关晶体管T1的栅极提供高压V<sub>scan</sub>,感应线路为第二开关晶体管T2的栅极提供高压V<sub>sense</sub>,所述第一开关晶体管T1和所述第二开关晶体管T2导通,驱动晶体管T3的栅极电压V<sub>g</sub>写入数据电压V<sub>data</sub>,驱动晶体管T3的输出端电压V<sub>s</sub>写入参考电压V<sub>ref</sub>,之后扫描线路和感应线路切回低压,基于存储电容C<sub>st</sub>,所述驱动晶体管T3维持导通,发光器件OLED发光直至所述电容C<sub>st</sub>提供的压差V<sub>gs</sub>降为0,在所述的显示时间内,电流的流向一直为从正极V<sub>s</sub>到负极V<sub>SS</sub>,即所述OLED一直处于正向偏置,俘获电子的状态,长时间的正向偏置会带来OLED的电化学性能漂移,进而造成OLED寿命下降。

[0035] 针对以上现有OLED显示面板存在的OLED电化学性能漂移,进而造成OLED寿命下降的问题,本发明提供一种像素电路可以解决这个问题。

[0036] 在一种实施例中,如图3所示,本发明提供的像素电路,包括:

[0037] 驱动电路1;

[0038] 发光电路2,与所述驱动电路1一一对应设置,所述发光电路2包括第一电极21和第二电极22,在所述显示帧周期的显示时间内,所述第一电极21的电压小于所述第二电极22的电压;

[0039] 延缓电路3,用于在显示帧周期的第一预设时间内,向所述第一电极21以及所述第二电极22中的至少一个电极提供延缓电压,以使在所述显示帧周期的第一预设时间内,所述第一电极21的电压小于所述第二电极22的电压,所述第一预设时间位于所述显示帧周期的非显示时间内。

[0040] 本实施例提供一种像素电路包括:驱动电路;发光电路,与驱动电路一一对应设置,发光电路包括第一电极和第二电极,在显示帧周期的显示时间内,第一电极的电压大于第二电极的电压;延缓电路,用于在显示帧周期的第一预设时间内,向第一电极以及第二电极中的至少一个电极提供延缓电压,以使在显示帧周期的第一预设时间内,第一电极的电压小于第二电极的电压,第一预设时间位于显示帧周期的非显示时间内。通过在第一预设时间内改变发光器件OLED两端的电流流向,即将发光器件OLED置于反向偏置,恢复电子的状态,缓解了发光器件OLED的电化学性能漂移,进而改善了发光器件OLED寿命短的问题。

[0041] 在一种实施例中,如图4中的a所示,所述延缓电路3与所述第一电极21电连接,在所述第一预定时间内,所述延缓电路3向晶体管T4的栅极输入高压Vdelay,驱使晶体管T4导通,向晶体管T4的输入端输入延缓电压Vdel1,从而所述第一电极21写入延缓电压Vdel1,所述第二电极22写入电压VSS,所述Vdel1小于所述VSS,如此,发光器件OLED的电势为所述第二电极22高于所述第一电极21,电流流向为所述第二电极22流向所述第一电极21,即所述OLED处于反向向偏置,恢复电子的状态,缓解了OLED的电化学性能漂移,进而改善了OLED寿命短的问题。

[0042] 在一种实施例中,如图4中的b所示,所述延缓电路3与所述第二电极22电连接,在所述第一预定时间内,所述延缓电路3向晶体管T4的栅极输入高压Vdelay,驱使晶体管T4导通,向晶体管T4的输入端输入延缓电压Vdel1,从而所述第二电极22写入延缓电压Vdel1,所述第一电极21写入电压Vs,所述Vdel1大于所述Vs,如此,发光器件OLED的电势为所述第二电极22高于所述第一电极21,电流流向为所述第二电极22流向所述第一电极21,即所述OLED处于反向向偏置,恢复电子的状态,缓解了OLED的电化学性能漂移,进而改善了OLED寿命短的问题。

[0043] 在一种实施例中,如图4中的c所示,所述延缓电路3包括第一延缓电路31和第二延缓电路32,所述第一延缓电路31与所述第一电极21电连接,在所述第一预定时间内,所述第一延缓电路31向晶体管T4的栅极输入高压Vdelay,驱使所述晶体管T4导通,向所述晶体管T4的输入端输入第一延缓电压Vdel11,从而所述第一电极21写入所述第一延缓电压Vdel11;所述第二延缓电路32与所述第二电极22电连接,在所述第一预定时间内,所述第一延缓电路32向晶体管T5的栅极输入高压Vdelay,驱使所述晶体管T5导通,向所述晶体管T5的输入端输入第二延缓电压Vdel12,从而所述第二电极22写入所述第二延缓电压Vdel12;所述第一

延缓电压Vde11小于所述第二延缓电压Vde12,电流流向为所述第二电极22流向所述第一电极21,即所述OLED处于反向向偏置,恢复电子的状态,缓解了OLED的电化学性能漂移,进而改善了OLED寿命短的问题。

[0044] 对于驱动晶体管T3而言,参照图1和图2,在现有的OLED像素电路中,在一个显示帧周期内,扫描线路为第一开关晶体管T1的栅极提供高压Vscan,感应线路为第二开关晶体管T2的栅极提供高压Vsense,所述第一开关晶体管T1和所述第二开关晶体管T2导通,驱动晶体管T3的栅极电压Vg写入数据电压Vdata,驱动晶体管T3的输出端电压Vs写入参考电压Vref,之后扫描线路和感应线路切回低压,基于存储电容Cst,所述驱动晶体管T3维持导通,直至所述存储电容Cst提供的压差Vgs降为0,在所述的显示时间内,所述驱动晶体管T3一直处于正向偏置,俘获电子的状态,长时间的正向偏置会使所述驱动晶体管T3的阈值电压增大,从而降低所述驱动晶体管T3的寿命。

[0045] 针对以上现有OLED显示面板存在的驱动晶体管T3阈值电压增大,进而造成的驱动晶体管T3寿命下降的问题,本发明提供的像素电路还包括如图5所示的反偏电路4可以缓解这个问题。所述反偏电路4用于在所述显示帧周期的第二预设时间内,向所述驱动晶体管T3提供反偏电压,以使所述驱动晶体管T3处于反偏状态,所述第二预设时间位于所述显示帧周期的非显示时间内。

[0046] 在一种实施例中,如图5中的a所示,所述反偏电路4包括第一反偏电路41和第二反偏电路42,所述第一反偏电路41与所述驱动晶体管T3的栅极电连接,在所述第二预定时间内,所述反偏线路向晶体管T6的栅极提供高电压Vreverse,所述晶体管T6导通,驱动所述驱动晶体管T3的栅极写入电压Vrev1;所述第二反偏电路42与所述驱动晶体管T3的输出端电连接,在所述第二预定时间内,所述反偏线路向晶体管T7的栅极提供高电压Vreverse,所述晶体管T7导通,驱动所述驱动晶体管T3的输出端写入电压Vrev2;在所述第二预定时间内,所述驱动晶体管T3的输入端为低电位电压,所述Vrev1和所述低电位电压均小于所述Vrev2,即所述驱动晶体管T3处于反向偏置,恢复电子的状态,缓解了所述驱动晶体管T3长时间正向偏置产生阈值电压增大的问题,从而增长了驱动晶体管的寿命。

[0047] 在一种实施例中,如图5中的b所示,所述反偏电路4包括第三反偏电路43和第四反偏电路44,所述第三反偏电路43与所述驱动晶体管T3的栅极电连接,在所述第二预定时间内,所述反偏线路向反偏晶体管T6的栅极提供高电压Vreverse,所述反偏晶体管T6导通,驱动所述驱动晶体管T3的栅极写入电压Vrev3;所述第四反偏电路44与所述驱动晶体管T3的输入端电连接,在所述第二预定时间内,所述反偏线路向反偏晶体管T7的栅极提供高电压Vreverse,所述反偏晶体管T7导通,驱动所述驱动晶体管T3的输入端写入电压Vrev4;在所述第二预定时间内,所述驱动晶体管T3的输出端为低电位电压,所述Vrev3和所述Vrev4均小于所述低电位电压,,即所述驱动晶体管T3处于反向偏置,恢复电子的状态,缓解了所述驱动晶体管T3长时间正向偏置产生阈值电压增大的问题,从而增长了驱动晶体管的寿命。

[0048] 在一种实施例中,如图5中的c所示,所述反偏电路4包括第五反偏电路45和第六反偏电路46,所述第五反偏电路45与所述驱动晶体管T3的输出端电连接,在所述第二预定时间内,所述反偏线路向反偏晶体管T6的栅极提供高电压Vreverse,所述反偏晶体管T6导通,驱动所述驱动晶体管T3的输出端写入电压Vrev5;所述第六反偏电路46与所述驱动晶体管T3的输入端电连接,在所述第二预定时间内,所述反偏线路向反偏晶体管T7的栅极提供高

电压Vreverse,所述反偏晶体管T7导通,驱动所述驱动晶体管T3的输入端写入电压Vrev6;在所述第二预定时间内,所述驱动晶体管T3的栅极为低电位电压,所述低电位电压和所述Vrev6均小于所述Vrev5,,即所述驱动晶体管T3处于反向偏置,恢复电子的状态,缓解了所述驱动晶体管T3长时间正向偏置产生阈值电压增大的问题,从而增长了驱动晶体管的寿命。

[0049] 在一种实施例中,如图5中的d所示,所述反偏电路4包括第七反偏电路47、第八反偏电路48、和第九反偏电路49,所述第七反偏电路47与所述驱动晶体管T3的栅极电连接,在所述第二预定时间内,所述反偏线路向反偏晶体管T6的栅极提供高电压Vreverse,所述反偏晶体管T6导通,驱动所述驱动晶体管T3的栅极写入电压Vrev7;所述第八反偏电路48与所述驱动晶体管T3的输出端电连接,在所述第二预定时间内,所述反偏线路向反偏晶体管T7的输出端提供高电压Vreverse,所述反偏晶体管T7导通,驱动所述驱动晶体管T3的输出端写入电压Vrev8;所述第九反偏电路49与所述驱动晶体管T3的输入端电连接,在所述第二预定时间内,所述反偏线路向反偏晶体管T8的输出端提供高电压Vreverse,所述反偏晶体管T8导通,驱动所述驱动晶体管T3的输出端写入电压Vrev9;所述Vrev7和所述Vrev9均小于所述Vrev8,,即所述驱动晶体管T3处于反向偏置,恢复电子的状态,缓解了所述驱动晶体管T3长时间正向偏置产生阈值电压增大的问题,从而增长了驱动晶体管的寿命。

[0050] 对于第一开关晶体管T1和第二开关晶体管T2而言,参照图1和图2,在现有的OLED像素电路中,在一个显示帧周期的显示时间内,扫描线路为第一开关晶体管T1的栅极提供高压Vscan,感应线路为第二开关晶体管T2的栅极提供高压Vsense,所述第一开关晶体管T1和所述第二开关晶体管T2导通,驱动晶体管T3的栅极电压Vg写入数据电压Vdata,驱动晶体管T3的输出端电压Vs写入参考电压Vref,之后扫描线路和感应线路切回低压,即此后的周期时间内,所述第一开关晶体管T1和所述第二开关晶体管T2一直处于负向偏置的状态,长时间的负向偏置会造成电子的负向漂移,当负向漂移到达一定程度所述开关晶体管会失去开关的作用。

[0051] 针对以上现有OLED显示面板存在的开关晶体管存在的电子负向漂移导致失去开关作用的问题,本发明提供的像素电路还包括正压电路可以缓解这个问题。所述正压电路用于在所述显示帧周期的第三预设时间内,向所述第一开关晶体管T1和第二开关晶体管T2中的至少一个开关晶体管提供正向电压,以使所述至少一个开关晶体管处于正压状态,所述第三预设时间位于所述显示帧周期的非显示时间内。

[0052] 在一种实施例中,所述正压电路包括第一正压电路和第二正压电路,所述第一正压电路与所述第一开关晶体管的栅极电连接,用于在所述第三预定时间内,向所述栅极提供第一正压电压;所述第二正压电路与所述第一开关晶体管的输入端电连接,用于在所述第三预定时间内,向所述输入端提供第二正压电压;在所述第三预定时间内,所述第一开关晶体管的输出端为低电位电压,所述第一正压电压和所述第二正压电压均大于所述低电位电压。

[0053] 在一种实施例中,所述正压电路包括第三正压电路和第四正压电路,所述第三正压电路与所述第一开关晶体管的栅极电连接,用于在所述第三预定时间内,向所述栅极提供第三正压电压;所述第四正压电路与所述第一开关晶体管的输出端电连接,用于在所述第三预定时间内,向所述输出端提供第四正压电压;在所述第三预定时间内,所述第一开关

晶体管的输入端为低电位电压,所述第三正压电压和所述低电位电压均大于所述第四正压电压。

[0054] 在一种实施例中,所述正压电路包括第五正压电路和第六正压电路,所述第五正压电路与所述第一开关晶体管的输入端电连接,用于在所述第三预定时间内,向所述输入端提供第五正压电压;所述第二正压电路与所述第一开关晶体管的输出端电连接,用于在所述第三预定时间内,向所述输出端提供第六正压电压;在所述第三预定时间内,所述第一开关晶体管的栅极为低电位电压,所述第五正压电压和所述低电位电压均大于所述第六正压电压。

[0055] 在一种实施例中,所述正压电路包括第七正压电路、第八正压电路和第九正压电路,所述第一正压电路与所述第一开关晶体管的栅极电连接,用于在所述第三预定时间内,向所述栅极提供第七正压电压;所述第八正压电路与所述第一开关晶体管的输入端电连接,用于在所述第三预定时间内,向所述输入端提供第八正压电压;所述第九正压电路与所述第一开关晶体管的输出端电连接,用于在所述第三预定时间内,向所述输出端提供第九正压电压,所述第七正压电压和所述第八正压电压均大于所述第九正压电压。

[0056] 在一种实施例中,所述正压电路包括第十正压电路和第十一正压电路,所述第十正压电路与所述第二开关晶体管的栅极电连接,用于在所述第三预定时间内,向所述栅极提供第十正压电压,所述第十一正压电路与所述第二开关晶体管的输入端电连接,用于在所述第三预定时间内,向所述输入端提供第十一正压电压;在所述第三预定时间内,所述第二开关晶体管的输出端为低电位电压,所述第十正压电压和所述第十一正压电压均大于所述低电位电压。

[0057] 在一种实施例中,所述正压电路包括第十二正压电路和第十三正压电路,所述第十二正压电路与所述第二开关晶体管的栅极电连接,用于在所述第三预定时间内,向所述栅极提供第十二正压电压;所述第十三正压电路与所述第二开关晶体管的输出端电连接,用于在所述第三预定时间内,向所述输出端提供第十三正压电压;在所述第三预定时间内,所述第二开关晶体管的输入端为低电位电压,所述第十二正压电压和所述低电位电压均大于所述第十三正压电压。

[0058] 在一种实施例中,所述正压电路包括第十四正压电路和第十五正压电路,所述第十四正压电路与所述第二开关晶体管的输入端电连接,用于在所述第三预定时间内,向所述输入端提供第十四正压电压;所述第十五正压电路与所述第二开关晶体管的输出端电连接,用于在所述第三预定时间内,向所述输出端提供第十五正压电压;在所述第三预定时间内,所述第二开关晶体管的栅极为低电位电压,所述第十四正压电压和所述低电位电压均大于所述第十五正压电压。

[0059] 在一种实施例中,所述正压电路包括第十六正压电路、第十七正压电路和第十八正压电路,所述第十六正压电路与所述第二开关晶体管的栅极电连接,用于在所述第三预定时间内,向所述栅极提供第十六正压电压;所述第十七正压电路与所述第二开关晶体管的输入端电连接,用于在所述第三预定时间内,向所述输入端提供第十七正压电压;所述第十八正压电路与所述第二开关晶体管的输出端电连接,用于在所述第三预定时间内,向所述输出端提供第十八正压电压,所述第十六正压电压和所述第十七正压电压均大于所述第十八正压电压。

[0060] 所述正压电路的工作原理与所述反偏电压的工作原理类似,可参照图5的实施例,在此不再作图介绍。

[0061] 以上所述第一预定时间、所述第二预定时间和所述第三预定时间可以为分别不同时间,也可以其中两个为同一时间,还可以三个全为同一时间。

[0062] 现结合具体实施例对本发明的像素电路进一步的诠释说明。

[0063] 如图3所示,为本发明的一种实施例的像素电路图,所述像素电路包括第一开关晶体管T1、第二开关晶体管T2、驱动晶体管T3和、存储电容Cst、第三开关晶体管T4、第四开关晶体管T5;所述第一开关晶体管T1的输出端、所述第三开关晶体管T4的输出端、所述存储电容Cst的第一电极、以及所述驱动晶体管T3的栅极电连接,所述第一开关晶体管T1的栅极和所述第三开关晶体管T4的输入端电连接,所述第二开关晶体管T2的输出端、所述第四开关晶体管T5的输出端、所述驱动晶体管T3的输出端、所述存储电容Cst的第二电极、以及所述发光电路的第一电极电连接,所述第二开关晶体管T2的栅极和所述第四开关晶体管T5的输入端电连接,所述第三开关晶体管T4的栅极和所述第四开关晶体管T5的栅极电连接,所述驱动晶体管T3的输入端与电源第一电位电连接,所述发光电路的第二电极与电源第二电位电连接;所述第三开关晶体管T4相当于以上所述延缓电路、所述反偏电路和所述正向电路,所述第四开关晶体管T5相当于以上所述反偏电路和所述正向电路。

[0064] 如图6所示,为本发明与图3所示的像素电路图对应的工作时序图。一个显示帧周期包括显示时间Display和非显示时间Nondisplay,非显示时间又包括第一预定时间ST1、第二预定时间ST2和第三预定时间ST3,所述第一预定时间ST1、所述第二预定时间ST2和所述第三预定时间ST3为同一时间。

[0065] 在所述的显示时间内,扫描线路为第一开关晶体管T1的栅极提供22V扫描电压Vscan,所述第一开关晶体管T1导通,驱动晶体管T3的栅极电压Vg写入22V数据电压Vdata;感应线路为第二开关晶体管T2的栅极提供22V感应电压Vsense,所述第二开关晶体管T2导通,所述驱动晶体管T3的输出端电压Vs写入0V参考电压Vref;延缓线路为第三开关晶体管T4的栅极和第四开关晶体管T5的栅极提供-8V低压Vdelay,所述第三开关晶体管T4和所述第四开关晶体管T5均处于断开状态。

[0066] 之后所述扫描线路和所述感应线路切至-8V低压,所述第一开关晶体管T1和所述第二开关晶体管T2断开;基于存储电容Cst,所述驱动晶体管T3维持导通,发光器件OLED发光直至所述存储电容Cst提供的压差Vgs降为0。

[0067] 在所述的非现实时间的第一预定时间ST1内,所述延缓电路由低压切入22V高压Vdelay,所述第三开关晶体管T4和所述第四开关晶体管T5导通,所述驱动晶体管T3的输出端电压Vs写入-3V感应电压Vsense,所述驱动晶体管T3的栅极电压Vg写入-8V扫描电压Vscan。

[0068] 所述发光器件OLED的第一电极电压Vs为-3V,第二电极电压VSS为0V,电流流向为所述第二电极22流向所述第一电极21,即所述OLED处于反向偏置,恢复电子的状态,缓解了OLED的电化学性能漂移,进而改善了OLED寿命短的问题。

[0069] 所述驱动晶体管T3的栅极电压Vg为-8V,输出端电压Vs为-3V,栅输出端电压大于0,即所述驱动晶体管T3处于反向偏置,恢复电子的状态,缓解了所述驱动晶体管T3长时间正向偏置产生阈值电压增大的问题,从而增长了驱动晶体管的寿命。

[0070] 所述第一开关晶体管T1的栅极电压V<sub>scan</sub>为-8V,输入端电压V<sub>data</sub>为0V,输出端电压V<sub>g</sub>为-8V,栅极-输出电压为0V,即所述第一开关晶体管T1为非负向偏置,恢复电子的状态,缓解了所述第一开关晶体管T1电子负向漂移导致失去开关作用的问题。

[0071] 所述第二开关晶体管T2的栅极电压V<sub>sense</sub>为-3V,输入端电压V<sub>ref</sub>为0V,输出端电压V<sub>s</sub>为-3V,栅极-输出电压为0V,即所述第二开关晶体管T2为非负向偏置,恢复电子的状态,缓解了所述第二开关晶体管T2电子负向漂移导致失去开关作用的问题。

[0072] 同时,本发明还提供一种OLED显示面板,其包括像素阵列,所述像素阵列包括至少一个像素电路,所述像素电路包括:

[0073] 驱动电路;

[0074] 发光电路,与驱动电路一一对应设置,所述发光电路包括第一电极和第二电极,在显示帧周期的显示时间内,所述第一电极的电压大于所述第二电极的电压;

[0075] 延缓电路,用于在所述显示帧周期的第一预设时间内,向所述第一电极以及所述第二电极中的至少一个电极提供延缓电压,以使在所述显示帧周期的第一预设时间内,所述第一电极的电压小于所述第二电极的电压,所述第一预设时间位于所述显示帧周期的非显示时间内。

[0076] 本实施例提供一种OLED显示面板,其包括像素阵列,所述像素阵列包括至少一个像素电路,像素电路包括:驱动电路;发光电路,与驱动电路一一对应设置,发光电路包括第一电极和第二电极,在显示帧周期的显示时间内,第一电极的电压大于第二电极的电压;延缓电路,用于在显示帧周期的第一预设时间内,向第一电极以及第二电极中的至少一个电极提供延缓电压,以使在显示帧周期的第一预设时间内,第一电极的电压小于第二电极的电压,第一预设时间位于显示帧周期的非显示时间内。通过在第一预设时间内改变发光器件OLED两端的电流流向,即将发光器件OLED置于反向偏置,恢复电子的状态,缓解了发光器件OLED的电化学性能漂移,进而改善了发光器件OLED寿命短的问题。

[0077] 根据上述实施例可知:

[0078] 本发明提供一种像素电路及OLED显示面板,其像素电路包括:驱动电路;发光电路,与驱动电路一一对应设置,发光电路包括第一电极和第二电极,在显示帧周期的显示时间内,第一电极的电压大于第二电极的电压;延缓电路,用于在显示帧周期的第一预设时间内,向第一电极以及第二电极中的至少一个电极提供延缓电压,以使在显示帧周期的第一预设时间内,第一电极的电压小于第二电极的电压,第一预设时间位于显示帧周期的非显示时间内。通过在第一预设时间内改变发光器件OLED两端的电流流向,即将发光器件OLED置于反向偏置,恢复电子的状态,缓解了发光器件OLED的电化学性能漂移,进而改善了发光器件OLED寿命短的问题。

[0079] 综上所述,虽然本发明已以优选实施例揭露如上,但上述优选实施例并非用以限制本发明,本领域的普通技术人员,在不脱离本发明的精神和范围内,均可作各种更动与润饰,因此本发明的保护范围以权利要求界定的范围为准。

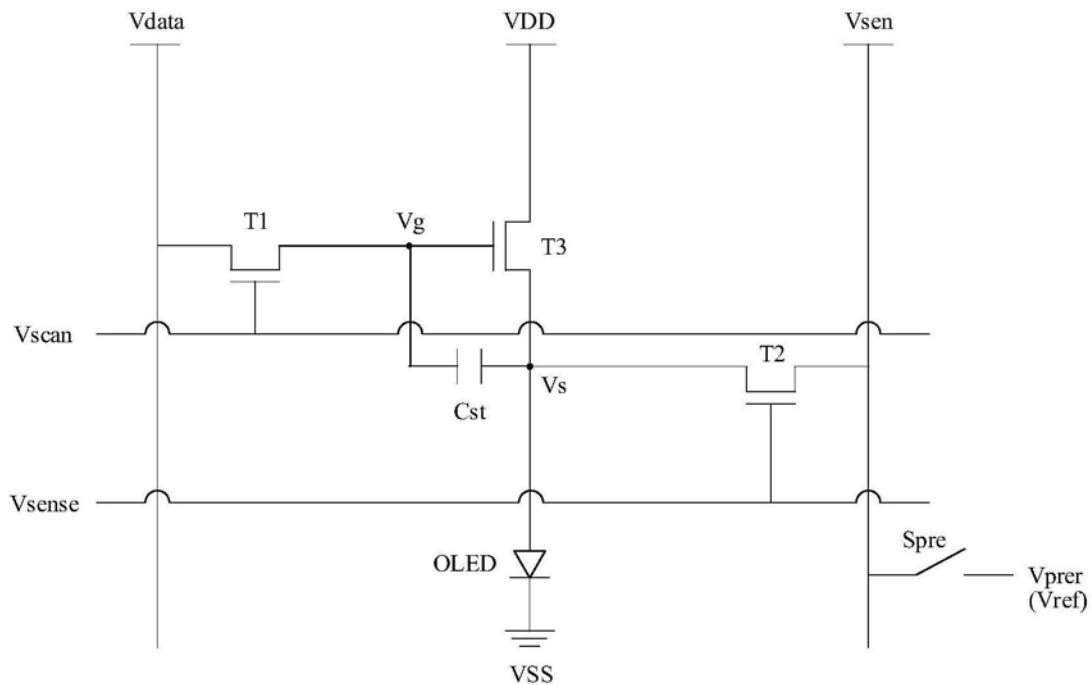


图1

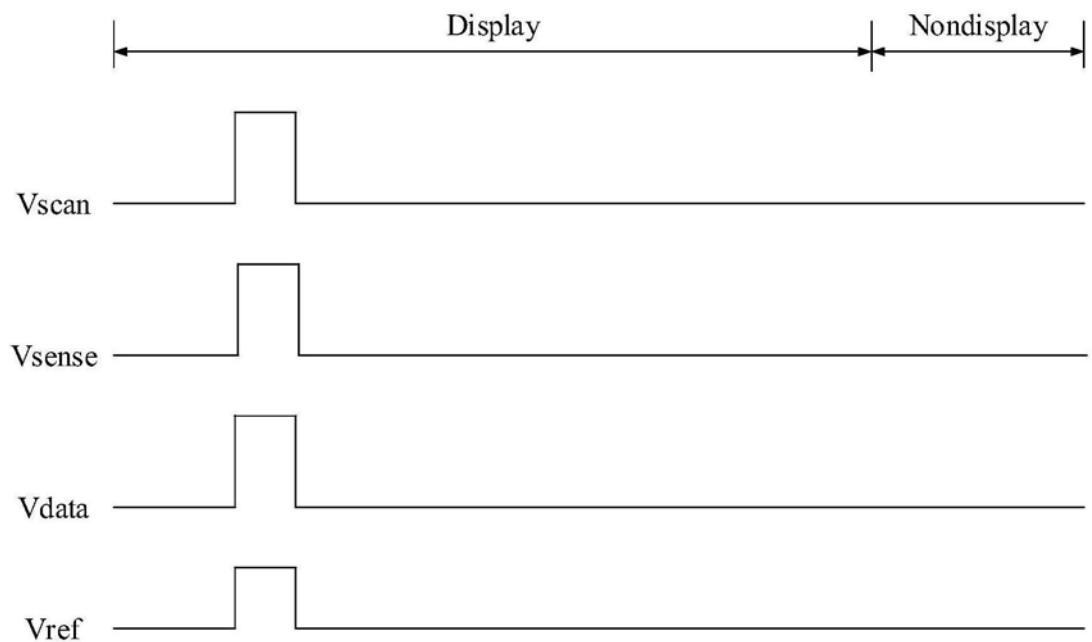


图2

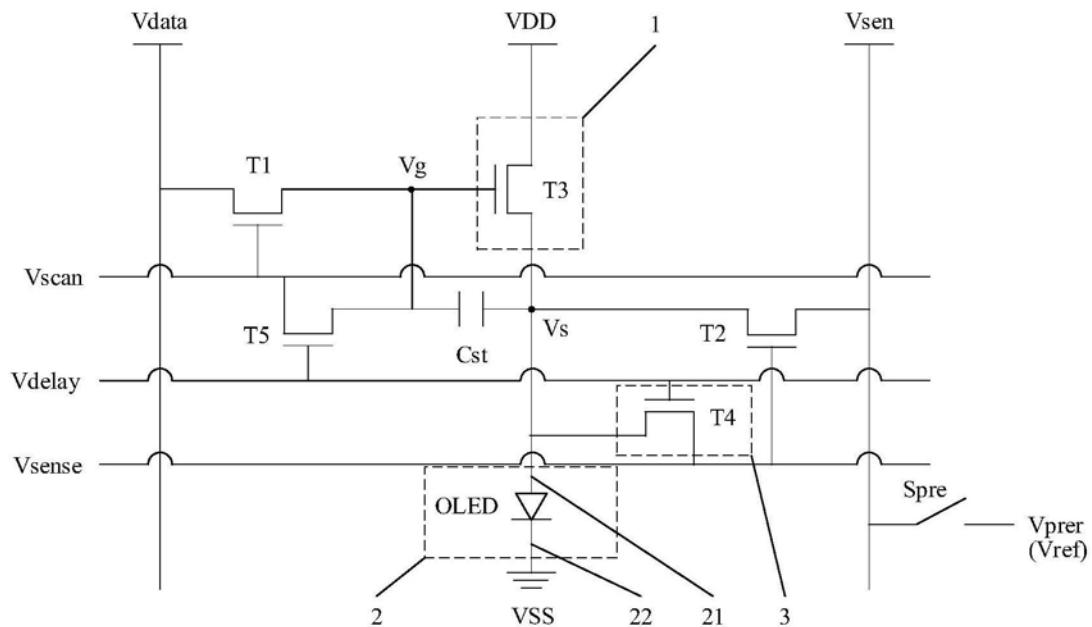


图3

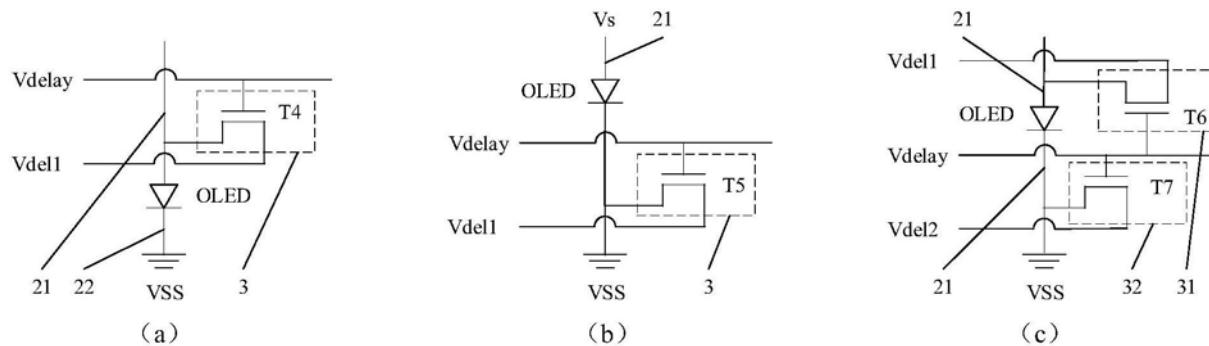


图4

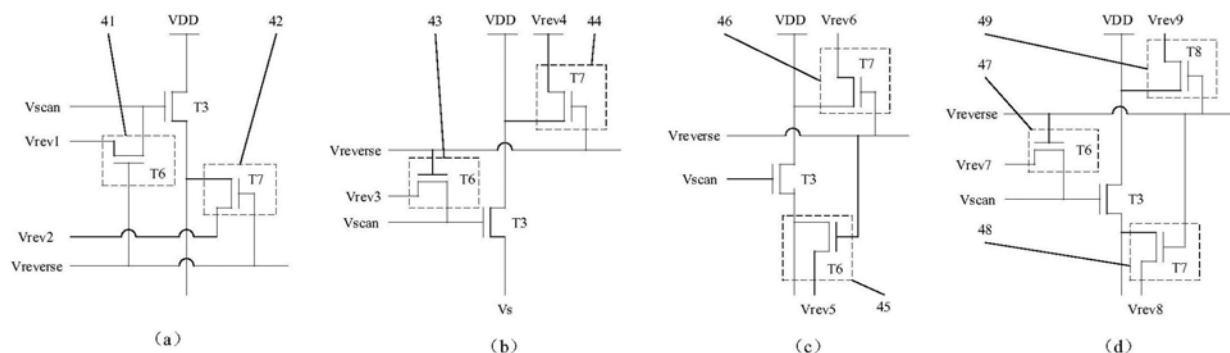


图5

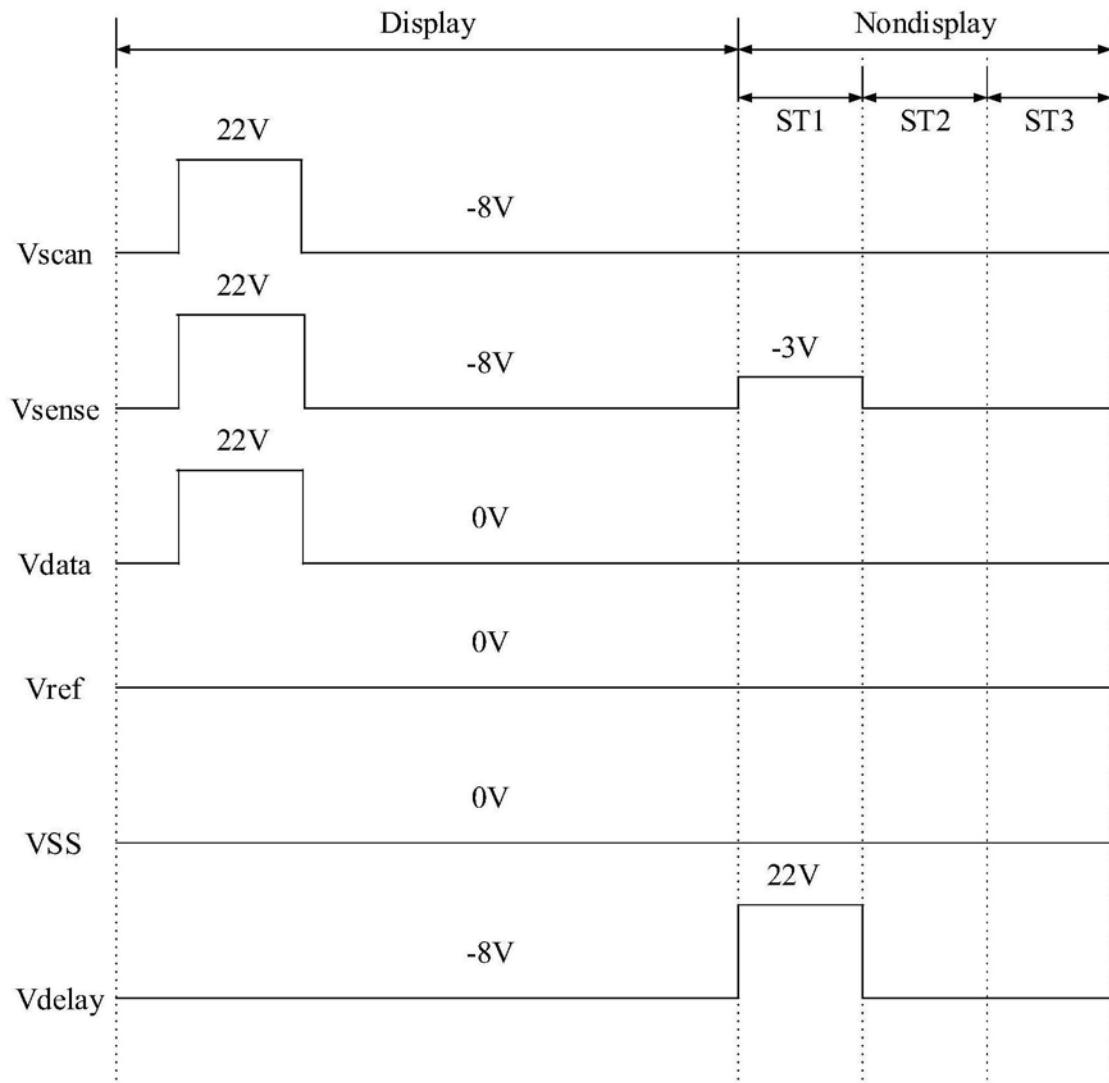


图6

专利名称(译)	像素电路及OLED显示面板		
公开(公告)号	<a href="#">CN110060635A</a>	公开(公告)日	2019-07-26
申请号	CN201910275324.9	申请日	2019-04-08
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	蔡振飞 曹昆		
发明人	蔡振飞 曹昆		
IPC分类号	G09G3/3225 G09G3/3233		
CPC分类号	G09G3/3225 G09G3/3233		
代理人(译)	黄威		
外部链接	<a href="#">Espacenet</a> <a href="#">Sipo</a>		

### 摘要(译)

本发明提供一种像素电路及OLED显示面板，其像素电路包括：驱动电路；发光电路，与驱动电路一一对应设置，发光电路包括第一电极和第二电极，在显示帧周期的显示时间内，第一电极的电压大于第二电极的电压；延缓电路，用于在显示帧周期的第一预设时间内，向第一电极以及第二电极中的至少一个电极提供延缓电压，以使在显示帧周期的第一预设时间内，第一电极的电压小于第二电极的电压，第一预设时间位于显示帧周期的非显示时间内；本发明通过在第一预设时间内改变发光器件OLED两端的电流流向，即将发光器件OLED置于反向偏置，恢复电子的状态，缓解了发光器件OLED的电化学性能漂移，进而改善了发光器件OLED寿命短的问题。

