



(12)发明专利申请

(10)申请公布号 CN 109037282 A

(43)申请公布日 2018.12.18

(21)申请号 201810821595.5

(22)申请日 2018.07.24

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 程鸿飞

(74)专利代理机构 北京中博世达专利商标代理有限公司 11274

代理人 申健

(51)Int.Cl.

H01L 27/32(2006.01)

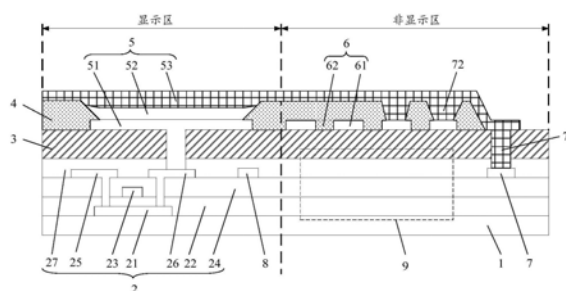
权利要求书3页 说明书7页 附图5页

(54)发明名称

一种阵列基板及其制作方法、显示面板、显示装置

(57)摘要

本发明实施例公开一种阵列基板及其制作方法、显示面板、显示装置，涉及显示技术领域，用于保护阵列基板非显示区的GOA电路，并确保阵列基板的工艺良率及显示效果。所述阵列基板包括显示区和非显示区；所述阵列基板还包括衬底基板以及设在所述衬底基板一侧的平坦化层；所述衬底基板与所述非显示区对应且面向所述平坦化层的一侧设有GOA电路；所述平坦化层与所述非显示区对应且背离所述衬底基板的表面设置有阳极金属层；所述阳极金属层在所述衬底基板的正投影覆盖所述GOA电路在所述衬底基板的正投影，且所述阳极金属层镂空设置。本发明实施例提供的阵列基板及其制作方法、显示面板、显示装置用于OLED显示装置。



1. 一种阵列基板,包括显示区和非显示区;其特征在于,所述阵列基板还包括衬底基板以及设在所述衬底基板一侧的平坦化层;

所述衬底基板与所述非显示区对应且面向所述平坦化层的一侧设有GOA电路;所述平坦化层与所述非显示区对应且背离所述衬底基板的表面设置有阳极金属层;所述阳极金属层在所述衬底基板的正投影覆盖所述GOA电路在所述衬底基板的正投影,且所述阳极金属层镂空设置。

2. 根据权利要求1所述的阵列基板,其特征在于,所述平坦化层与所述显示区对应且背离所述衬底基板的表面阵列设置有OLED;所述OLED包括相对设置的阳极和阴极,以及设在所述阳极和所述阴极之间的发光层;

所述阳极金属层与所述OLED的阳极同层设置。

3. 根据权利要求2所述的阵列基板,其特征在于,所述非显示区设置有阴极走线,所述阴极走线位于所述平坦化层面向所述衬底基板的一侧;

所述阳极金属层在所述衬底基板的正投影不覆盖所述阴极走线在所述衬底基板的正投影;

所述平坦化层与所述阴极走线对应的部分设置有至少一个第一过孔,所述OLED的阴极通过所述至少一个第一过孔与所述阴极走线连接。

4. 根据权利要求3所述的阵列基板,其特征在于,所述阳极金属层与所述OLED的阴极之间形成有像素界定层;所述像素界定层在所述衬底基板的正投影覆盖所述阳极金属层在所述衬底基板的正投影,且不覆盖所述阴极走线在所述衬底基板的正投影;

所述像素界定层与所述阳极金属层对应的部分设置有至少一个第二过孔,所述OLED的阴极还通过所述至少一个第二过孔与所述阳极金属层的非镂空部连接。

5. 根据权利要求2所述的阵列基板,其特征在于,所述非显示区设置有阴极走线,所述阴极走线位于所述平坦化层面向所述衬底基板的一侧;

所述OLED的阴极通过所述阳极金属层与所述阴极走线连接。

6. 根据权利要求5所述的阵列基板,其特征在于,所述阳极金属层包括镂空部和非镂空部;所述OLED的阴极与所述阳极金属层的非镂空部连接,且所述OLED的阴极不覆盖所述阳极金属层的镂空部。

7. 根据权利要求6所述的阵列基板,其特征在于,所述阳极金属层与所述OLED的阴极之间形成有像素界定层;所述像素界定层覆盖所述阳极金属层的镂空部。

8. 根据权利要求6所述的阵列基板,其特征在于,

所述阳极金属层的非镂空部包括第一连接部和第二连接部;所述第一连接部为所述阳极金属层与所述OLED的阴极连接的部分,所述第二连接部为所述阳极金属层与所述阴极走线连接的部分;

所述第一连接部在所述衬底基板的正投影与所述第二连接部在所述衬底基板的正投影重合;

或,所述第一连接部在所述衬底基板的正投影与所述第二连接部在所述衬底基板的正投影部分重合;

或,所述第一连接部在所述衬底基板的正投影、与所述第二连接部在所述衬底基板的正投影之间具有间隔。

9. 根据权利要求8所述的阵列基板,其特征在于,所述阳极金属层与所述OLED的阴极之间形成有像素界定层;

所述第一连接部在所述衬底基板的正投影与所述第二连接部在所述衬底基板的正投影重合时,所述平坦化层与所述第二连接部对应的部分设置有至少一个第三过孔,所述阳极金属层的第一连接部通过所述至少一个第三过孔与所述阴极走线连接;

所述第一连接部在所述衬底基板的正投影与所述第二连接部在所述衬底基板的正投影部分重合,且所述像素界定层在所述衬底基板的正投影覆盖所述第二连接部在所述衬底基板的正投影时,所述平坦化层与所述第二连接部对应的部分设置有至少一个第三过孔,所述像素界定层与所述第一连接部对应的部分设置有至少一个第四过孔,所述像素界定层与所述第二连接部对应的部分设置有至少一个第五过孔;所述OLED的阴极通过所述至少一个第四过孔与所述第一连接部连接,所述OLED的阴极还通过所述至少一个第五过孔与所述第二连接部连接;所述第二连接部通过所述至少一个第三过孔与所述阴极走线连接;

所述第一连接部在所述衬底基板的正投影与所述第二连接部在所述衬底基板的正投影部分重合,且所述像素界定层在所述衬底基板的正投影不覆盖所述第二连接部在所述衬底基板的正投影时,所述平坦化层与所述第二连接部对应的部分设置有至少一个第三过孔,所述像素界定层与所述第一连接部对应的部分设置有至少一个第四过孔;所述OLED的阴极通过所述至少一个第四过孔与所述第一连接部连接,且所述OLED的阴极还与所述第二连接部直接连接;所述第二连接部通过所述至少一个第三过孔与所述阴极走线连接;

所述第一连接部在所述衬底基板的正投影、与所述第二连接部在所述衬底基板的正投影之间具有间隔时,所述平坦化层与所述第二连接部对应的部分设置有至少一个第三过孔,所述像素界定层与所述第一连接部对应的部分设置有至少一个第四过孔,所述至少一个第四过孔在所述衬底基板的正投影、与所述至少一个第三过孔在所述衬底基板的正投影之间具有间隔;所述OLED的阴极通过所述至少一个第四过孔与所述第一连接部连接,所述第二连接部通过所述第三过孔与所述阴极走线连接。

10. 根据权利要求3-9任一项所述的阵列基板,其特征在于,所述显示区设置有数据线,所述数据线位于所述平坦化层面向所述衬底基板的一侧;

所述阴极走线与所述数据线同层设置。

11. 一种阵列基板的制作方法,其特征在于,包括:

提供一衬底基板,所述衬底基板包括显示区和非显示区;

在所述衬底基板的一侧依次形成GOA电路和平坦化层,所述GOA电路位于所述非显示区;

在所述平坦化层与所述非显示区对应且背离所述衬底基板的表面形成阳极金属层,并镂空所述阳极金属层。

12. 根据权利要求11所述的阵列基板的制作方法,其特征在于,

所述在所述平坦化层与所述非显示区对应且背离所述衬底基板的表面形成阳极金属层,并镂空所述阳极金属层的步骤,包括:

在所述平坦化层背离所述衬底基板的表面形成电极层,并将所述电极层图案化;所述电极层与所述显示区对应的部分形成阵列设置的OLED的阳极,所述电极层与所述非显示区对应的部分形成镂空的阳极金属层。

13. 根据权利要求12所述的阵列基板的制作方法, 其特征在于,

所述在所述衬底基板的一侧形成平坦化层的步骤, 包括:

在所述衬底基板的一侧的非显示区形成阴极走线;

在所述阴极走线背离所述衬底基板的一侧形成所述平坦化层, 在所述平坦化层与所述阴极走线对应的部分形成至少一个第一过孔;

所述阳极金属层在所述衬底基板的正投影不覆盖所述至少一个第一过孔在所述衬底基板的正投影; 所述阵列基板的制作方法, 还包括:

在所述阳极金属层、所述平坦化层和所述OLED的阳极背离所述衬底基板的表面上形成像素界定层; 所述像素界定层在所述衬底基板的正投影不覆盖所述至少一个第一过孔在所述衬底基板的正投影;

在所述像素界定层与所述OLED的阳极相对的部分形成开口, 在所述开口形成OLED的发光层; 在所述像素界定层和所述OLED的发光层背离所述衬底基板的表面上、以及所述至少一个第一过孔中, 形成OLED的阴极, 所述OLED的阴极通过所述至少一个第一过孔与所述阴极走线连接;

或, 在所述像素界定层与所述OLED的阳极相对的部分形成开口, 并在所述像素界定层与所述阳极金属层的非镂空部对应的部分形成至少一个第二过孔; 在所述开口形成OLED的发光层; 在所述像素界定层和所述OLED的发光层背离所述衬底基板的表面上、以及所述至少一个第一过孔和所述至少一个第二过孔中, 形成OLED的阴极; 所述OLED的阴极通过所述至少一个第一过孔与所述阴极走线连接, 所述OLED的阴极通过所述至少一个第二过孔与所述阳极金属层的非镂空部连接。

14. 根据权利要求12所述的阵列基板的制作方法, 其特征在于,

所述在所述衬底基板的一侧形成平坦化层的步骤, 包括:

在所述衬底基板的一侧的非显示区形成阴极走线;

在所述阴极走线背离所述衬底基板的一侧形成所述平坦化层, 在所述平坦化层与所述阴极走线对应的部分形成至少一个第三过孔;

所述阳极金属层的非镂空部通过所述至少一个第三过孔与所述阴极走线连接;

所述阵列基板的制作方法, 还包括:

在所述阳极金属层、所述平坦化层和所述OLED的阳极背离所述衬底基板的表面上形成像素界定层;

在所述像素界定层与所述OLED的阳极相对的部分形成开口, 并在所述像素界定层与所述阳极金属层的非镂空部对应的部分形成至少一个第四过孔;

在所述开口形成OLED的发光层;

在所述像素界定层和所述OLED的发光层背离所述衬底基板的表面上、以及所述至少一个第四过孔中, 形成OLED的阴极; 所述OLED的阴极通过所述至少一个第四过孔与所述阳极金属层连接。

15. 一种显示面板, 其特征在于, 包括如权利要求1-10任一项所述的阵列基板。

16. 一种显示装置, 其特征在于, 包括如权利要求15所述的显示面板。

一种阵列基板及其制作方法、显示面板、显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种阵列基板及其制作方法、显示面板、显示装置。

背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,简称为OLED),特别是有源矩阵有机发光二极管(Active-matrix Organic Light Emitting Diode,简称为AMOLED),因具有高亮度、全视角、响应速度快以及可柔性显示等优点,已在显示领域得到广泛应用。

[0003] 目前,在AMOLED显示面板中,其阵列基板的显示区通常呈阵列状设置有多个像素单元,每个像素单元均包括OLED以及与OLED阳极连接的像素驱动电路;各像素驱动电路分别与GOA(Gate driver On Array,阵列基板行驱动)电路连接,该GOA电路通常设置在阵列基板的非显示区。此外,OLED设在对应像素驱动电路背离衬底基板的一侧,OLED与对应的像素驱动电路之间通常设置有平坦化层;GOA电路一般设在衬底基板和平坦化层之间。然而,GOA电路的结构复杂,将其小型化集成在阵列基板的非显示区后,GOA电路容易发生静电损伤,导致GOA电路产生致命失效或潜在失效。

发明内容

[0004] 本发明实施例的目的在于提供一种阵列基板及其制作方法、显示面板、显示装置,用于保护阵列基板非显示区的GOA电路,并确保阵列基板的工艺良率及显示效果。

[0005] 为了实现上述目的,本发明实施例提供如下技术方案:

[0006] 本发明实施例的第一方面提供了一种阵列基板,包括显示区和非显示区;该阵列基板还包括衬底基板以及设在衬底基板一侧的平坦化层;衬底基板与非显示区对应且面向平坦化层的一侧设有GOA电路;平坦化层与非显示区对应且背离衬底基板的表面设置有阳极金属层;阳极金属层在衬底基板的正投影覆盖GOA电路在衬底基板的正投影,且阳极金属层镂空设置。

[0007] 本发明实施例提供的阵列基板,在平坦化层与非显示区对应且背离衬底基板的表面设置阳极金属层,并使得阳极金属层在衬底基板的正投影覆盖GOA电路在衬底基板的正投影,可以利用阳极金属层对GOA电路进行防静电保护,从而避免GOA电路发生静电损伤。而且,本发明实施例提供的阵列基板,将设在平坦化层表面的阳极金属层镂空设置,还可以利用阳极金属层的镂空区域,减少阳极金属层对平坦化层放出气体的阻挡,以确保平坦化层中存在的遇热易挥发的有机物质容易在其烘干工艺中或阵列基板的其他后续工艺中挥发出去,从而避免在阳极金属层面向平坦化层的表面出现气泡集聚,有利于确保阵列基板的工艺良率,进而确保阵列基板的显示效果良好。

[0008] 基于上述阵列基板的技术方案,本发明实施例的第二方面提供了一种阵列基板的制作方法;所述阵列基板的制作方法,包括:提供一衬底基板,衬底基板包括显示区和非显示区;在衬底基板的一侧依次形成GOA电路和平坦化层,该GOA电路位于上述非显示区;在平

平坦化层与非显示区对应且背离衬底基板的表面形成阳极金属层,并镂空该阳极金属层。

[0009] 基于上述阵列基板的技术方案,本发明实施例的第三方面提供一种显示面板,所述显示面板包括上述技术方案所提供的阵列基板。

[0010] 基于上述显示面板的技术方案,本发明实施例的第四方面提供一种显示装置,所述显示装置包括上述技术方案所提供的显示面板。

[0011] 本发明实施例提供的阵列基板的制作方法、显示面板以及显示装置所能实现的有益效果,与上述技术方案提供的阵列基板所能达到的有益效果相同,在此不做赘述。

附图说明

[0012] 此处所说明的附图用来提供对本发明的进一步理解,构成本发明的一部分,本发明的示意性实施例及其说明用于解释本发明,并不构成对本发明的不当限定。在附图中:

[0013] 图1为相关技术中阵列基板的像素驱动电路原理图;

[0014] 图2为本发明实施例提供的一种阵列基板的平面结构示意图;

[0015] 图3为本发明实施例提供的一种阵列基板的B-B' 剖视示意图;

[0016] 图4为本发明实施例提供的另一种阵列基板的B-B' 剖视示意图;

[0017] 图5为本发明实施例提供的另一种阵列基板的B-B' 剖视示意图;

[0018] 图6为本发明实施例提供的另一种阵列基板的B-B' 剖视示意图;

[0019] 图7为本发明实施例提供的另一种阵列基板的B-B' 剖视示意图;

[0020] 图8为本发明实施例提供的另一种阵列基板的B-B' 剖视示意图;

[0021] 图9为本发明实施例提供的一种阵列基板的制作方法流程图。

[0022] 附图标记:

[0023]	1-衬底基板,	11-显示区,	12-非显示区,
[0024]	13-COF封装区,	2-薄膜晶体管,	21-有源层,
[0025]	22-栅绝缘层,	23-栅极,	24-层间绝缘层,
[0026]	25-漏极,	26-源极,	27-钝化层,
[0027]	3-平坦化层,	4-像素界定层,	5-OLED,
[0028]	51-阳极,	52-发光层,	53-阴极,
[0029]	6-阳极金属层,	61-非镂空部,	62-镂空部,
[0030]	7-阴极走线,	71-第一过孔,	72-第二过孔,
[0031]	73-第三过孔,	74-第四过孔,	75-第五过孔,
[0032]	8-数据线,	9-G0A电路。	

具体实施方式

[0033] 为便于理解,下面结合说明书附图,对本发明实施例提供的阵列基板及其制作方法、显示面板、显示装置进行详细描述。

[0034] 目前,在采用AMOLED的阵列基板的显示区,通常呈阵列状设置有多个像素单元,其中,同一行的各像素单元共用一条栅线,同一列的各像素单元共用一条数据线。每个像素单元包括OLED以及与OLED阳极连接的像素驱动电路;所述像素驱动电路的电路原理图如图1所示,该像素驱动电路包括开关用薄膜晶体管T₁、驱动用薄膜晶体管T₂以及存储电容;开关

用薄膜晶体管T₁的栅极与栅线Gate连接,开关用薄膜晶体管T₁的源极与数据线Data连接,开关用薄膜晶体管T₁的漏极分别与驱动用薄膜晶体管T₂的栅极以及存储电容的一个极板C₁连接,驱动用薄膜晶体管T₂的源极分别与存储电容的另一个极板C₂以及电源线Vdd连接,驱动用薄膜晶体管T₂的漏极与OLED的阳极连接。

[0035] 上述各像素驱动电路一般通过设在阵列基板的非显示区的GOA (Gate Driver on Array,阵列基板行驱动) 电路进行驱动。由于各像素驱动电路和GOA电路的结构比较复杂,通常会在各像素驱动电路和GOA电路背离衬底基板的一侧设置厚度较大的平坦化层,以便将阵列基板的各OLED设在一平面。然而,由于GOA电路的结构比较复杂,阵列基板的非显示区通常还设有其他多种类型的诸如数据线引线、栅线引线以及电源引线等的外围信号线,使得在将GOA电路小型化集成在阵列基板的非显示区后,GOA电路容易发生静电损伤,导致GOA电路产生致命失效或潜在失效。

[0036] 由此,本发明实施例提供了一种阵列基板,请参阅图2-图8,该阵列基板包括显示区11和非显示区12;还包括衬底基板1以及设在衬底基板1一侧的平坦化层3,衬底基板1与非显示区12对应且面向平坦化层3的一侧设有GOA电路9;平坦化层3与非显示区12对应且背离衬底基板1的表面设置有阳极金属层6;阳极金属层6在衬底基板1的正投影覆盖GOA电路9在衬底基板1的正投影,且阳极金属层6镂空设置。

[0037] 本发明实施例提供的阵列基板,在平坦化层3与非显示区12对应且背离衬底基板1的表面设置阳极金属层6,并使得阳极金属层6在衬底基板1的正投影覆盖GOA电路9在衬底基板1的正投影,可以利用阳极金属层6对GOA电路9进行防静电保护,从而避免GOA电路9发生静电损伤,以确保阵列基板的可靠性。

[0038] 此外,由于平坦化层3一般采用有机树脂材料制作形成,平坦化层3中存在有部分遇热易挥发的有机物质,比如有机溶剂或小分子材料等,容易在阵列基板后续的制作工艺中遇热挥发,导致平坦化层出现放气现象;而且,形成在平坦化层3表面的阳极金属层6,可能会阻挡平坦化层3中的气体放出,使得阳极金属层6面向平坦化层3的表面出现气泡集聚,造成阵列基板制作不良,从而容易降低阵列基板的工艺良率,并对其显示效果产生不良影响。因此,本发明实施例提供的阵列基板,将设在平坦化层3表面的阳极金属层6镂空设置,还可以利用阳极金属层6的镂空区域,减少阳极金属层6对平坦化层3放出气体的阻挡,以确保平坦化层3中存在的遇热易挥发的有机物质容易在其烘干工艺中或阵列基板的其他后续工艺中挥发出去,从而避免在阳极金属层6面向平坦化层3的表面出现气泡集聚,有利于确保阵列基板的工艺良率,进而确保阵列基板的显示效果良好。

[0039] 可选的,上述阵列基板为OLED基板,其平坦化层3与显示区11对应且背离衬底基板1的表面阵列设置有OLED5;OLED5包括相对设置的阳极51和阴极53,以及设在阳极51和阴极53之间的发光层52。上述阳极金属层6通常与OLED5的阳极51同层设置。

[0040] 上述OLED5的阴极53通常采用金属材料制作形成,比如铝(Al)或银(Ag)等;OLED5的阳极51通常采用铟锡氧化物(Indium Tin Oxide,简称ITO)材料制作形成,当然,OLED5的阳极51也可以采用由ITO材料及金属材料制作的叠层结构,比如ITO和银(Ag)的叠层结构,或ITO和镁(Mg)的叠层结构等,以使得阳极51具有更为优良的导电性能。上述阳极金属层6与OLED5的阳极51同层设置,二者一般采用相同材料并可在一次构图工艺中制作成型。另外,上述OLED5的发光层52可以为单层结构或多层结构;其单层结构是指发光层52由一层有

机发光层构成;其多层结构是指发光层52包括有机发光层和空穴传输层,或,有机发光层和空穴传输层等至少两层的膜层结构。

[0041] 需要补充的是,上述阵列基板的非显示区12通常还设有除GOA电路9之外的阴极走线7、数据线引线、栅线引线、时钟信号线以及电源引线等外围信号线;阵列基板还包括设置在非显示区12旁侧的COF (Chip On Film,覆晶薄膜)封装区13。

[0042] 上述GOA电路9和阴极走线7一般均设置在平坦化层3面向衬底基板1的一侧。可选的,OLED5的阴极53通过阳极金属层6与阴极走线7连接,或,OLED5的阴极53直接与阴极走线7连接。

[0043] 值得一提的是,上述阳极金属层6镂空设置,其一般包括有镂空部62和非镂空部61。当OLED5的阴极53通过阳极金属层6与阴极走线7连接时,OLED5的阴极53通常是与阳极金属层6的非镂空部61连接,而且,OLED5的阴极53并不覆盖阳极金属层6的镂空部62,这样能够避免OLED5的阴极53对阳极金属层6的镂空部进行遮挡,从而能够防止OLED5的阴极53与阳极金属层6连接的部分对平坦化层3的放气路径进行封闭。

[0044] 可以理解的是,在一些实施例中,像素界定层4通常形成在平坦化层3背离衬底基板1的表面,OLED5通常形成在像素界定层5的开口区域,这也就是说阳极金属层6与OLED5的阴极53之间形成有像素界定层4,像素界定层4会对应覆盖阳极金属层6的镂空部62。像素界定层4和平坦化层3一般均可采用有机树脂材料制备形成。

[0045] 上述阳极金属层6镂空设置,具体可以有多种实现方式,比如在阳极金属层6上形成镂空孔阵列或镂空槽阵列等;其中,各镂空孔和镂空槽的形状、面积以及分布密度等均可根据实际需要自行设定,本实施例对此不作限定。此外,OLED5的阴极53通过阳极金属层6与阴极走线7连接时,请参阅图5-图8,根据阳极金属层6的镂空部62结构,阳极金属层6的非镂空部61一般包括有第一连接部和第二连接部;其中,第一连接部是指阳极金属层6与OLED5的阴极53连接的部分,第二连接部是指阳极金属层6与阴极走线7连接的部分,第一连接部和第二连接部根据实际需要可以有多种设置方式。

[0046] 示例性的,本实施例给出了如下四种设置方式:

[0047] 第一种,请参阅图5,阳极金属层6的第一连接部在衬底基板1的正投影与其第二连接部在衬底基板1的正投影重合;具体可表现为:平坦化层3与阳极金属层6的第二连接部对应的部分设置有至少一个第三过孔73,阳极金属层6的第一连接部通过上述至少一个第三过孔73与阴极走线7连接。

[0048] 第二种,请参阅图6,阳极金属层6的第一连接部在衬底基板1的正投影与其第二连接部在衬底基板1的正投影部分重合,像素界定层4在衬底基板1的正投影覆盖阳极金属层6的第二连接部在衬底基板1的正投影时,平坦化层3与阳极金属层6的第二连接部对应的部分设置有至少一个第三过孔73,像素界定层4与阳极金属层6的第一连接部对应的部分设置有至少一个第四过孔74,像素界定层4与阳极金属层6的第二连接部对应的部分设置有至少一个第五过孔75;OLED5的阴极53通过该至少一个第四过孔74与阳极金属层6的第一连接部连接,OLED5的阴极53还通过该至少一个第五过孔75与阳极金属层6的第二连接部连接;阳极金属层6的第二连接部通过上述至少一个第三过孔73与阴极走线7连接。

[0049] 需要补充的是,上述实施例中提到的第四过孔74和第五过孔75属于同一种过孔,二者具有相同的结构和功能,对其进行第四和第五的划分只是为了清楚说明上述实施例中

各不同结构的连接关系,即,将像素界定层4中与阳极金属层6的第一连接部对应的过孔限定为第四过孔74,而将其与阳极金属层6的第二连接部对应的过孔限定为第五过孔75,此外并无其他实质限定。

[0050] 第三种,请参阅图7,阳极金属层6的第一连接部在衬底基板1的正投影与其第二连接部在衬底基板1的正投影部分重合,像素界定层4在衬底基板1的正投影不覆盖阳极金属层6的第二连接部在衬底基板1的正投影时,平坦化层3与阳极金属层6的第二连接部对应的部分设置有至少一个第三过孔73,像素界定层4与阳极金属层6的第一连接部对应的部分设置有至少一个第四过孔74;OLED5的阴极53通过该至少一个第四过孔74与阳极金属层6的第一连接部连接,且OLED5的阴极53还与阳极金属层6的第二连接部直接连接;阳极金属层6的第二连接部通过上述至少一个第三过孔73与阴极走线7连接。

[0051] 第四种,请参阅图8,阳极金属层6的第一连接部在衬底基板1的正投影与其第二连接部在衬底基板1的正投影之间具有间隔;具体可表现为:平坦化层3与阳极金属层6的第二连接部对应的部分设置有至少一个第三过孔73,像素界定层4与阳极金属层6的第一连接部对应的部分设置有至少一个第四过孔74,该至少一个第四过孔74在衬底基板1的正投影与上述至少一个第三过孔73在衬底基板1的正投影之间具有间隔;OLED5的阴极53通过上述至少一个第四过孔74与阳极金属层6的第一连接部连接,阳极金属层6的第二连接部通过上述至少一个第三过孔与阴极走线7连接。

[0052] 可以理解的是,在一些实施例中,请参阅图3和图4,阳极金属层6在衬底基板1的正投影不覆盖阴极走线7在衬底基板1的正投影,这样OLED5的阴极53可以直接与阴极走线7连接。

[0053] 示例性的,请继续参阅图3和图4,在本实施例提供的阵列基板中,其衬底基板1面向平坦化层3的表面依次层叠设置有有源层21、栅绝缘层22、栅极23、层间绝缘层24、源极25/漏极26以及钝化层27;平坦化层3一般形成在钝化层27背离衬底基板1的表面。上述阵列基板的显示区通常还设置有与源极25/漏极26同层设置的数据线8,阴极走线7一般可与数据线8同层设置,即阴极走线7、数据线8以及源极25/漏极26可以采用相同的材料制作,并在一次构图工艺中制作成型。

[0054] 上述栅极23、源极25/漏极26、阴极走线7以及数据线8,通常可采用铜(Cu)、铝(Al)、钼(Mo)、钛(Ti)、铬(Cr)以及钨(W)等金属材料或其合金材料中的一种或几种制备形成,比如由铜制作的单层金属线,由Mo\Al\Mo形成的叠层金属线,由Ti\Cu\Ti形成的叠层金属线,以及由MoTi\Cu形成的叠层金属线等。上述有源层21一般可采用铟镓锌氧化物层(indium gallium zinc oxide,简称IGZO)、低温多晶硅等半导体层;栅绝缘层22、层间绝缘层24以及钝化层27均可以为单层结构,比如氮化硅层或氧化硅层,也可以为多层结构,比如由氮化硅层和氧化硅层形成的叠层结构。

[0055] 本实施例中,阴极走线7与数据线8同层设置,阴极走线7背离衬底基板1的表面依次被钝化层27和平坦化层3所覆盖,平坦化层3以及钝化层27与阴极走线7对应的部分设置有至少一个第一过孔71,OLED5的阴极53可通过该至少一个第一过孔71与阴极走线7直接连接。此外,可选的,请参阅图4,阳极金属层6与OLED5的阴极53之间形成有像素界定层4,该像素界定层4在衬底基板1的正投影覆盖阳极金属层6在衬底基板1的正投影,但不覆盖阴极走线7在衬底基板1的正投影;像素界定层4与阳极金属层6对应的部分设置有至少一个第二过

孔72, OLED5的阴极53还可以通过该至少一个第二过孔72与阳极金属层6的非镂空部61连接。

[0056] 本发明实施例还提供了一种阵列基板的制作方法,请参阅图9,该制作方法包括:

[0057] 步骤S1,提供一衬底基板,该衬底基板包括显示区和非显示区。

[0058] 步骤S2,在衬底基板的一侧依次形成G0A电路和平坦化层,该G0A电路位于非显示区。

[0059] 步骤S3,在平坦化层与非显示区对应且背离衬底基板的表面形成阳极金属层,并镂空该阳极金属层。

[0060] 本发明实施例提供的阵列基板的制作方法,用于制作上述实施例所提供的阵列基板,其所能实现的技术效果与上述阵列基板相同,此处不再赘述。

[0061] 需要说明的是,上述阵列基板为OLED基板时,其平坦化层与显示区对应且背离衬底基板的表面通常阵列设置有OLED;该OLED包括相对设置的阳极和阴极,以及设在阳极和阴极之间的发光层。上述阳极金属层通常与OLED的阳极同层形成。可选的,上述步骤S3中,在平坦化层与非显示区对应且背离衬底基板的表面形成阳极金属层,并镂空阳极金属层的步骤,包括:

[0062] 在平坦化层背离衬底基板的表面形成电极层,并将电极层图案化;该电极层与显示区对应的部分形成阵列设置的OLED的阳极,该电极层与非显示区对应的部分形成镂空的阳极金属层。

[0063] 可以理解的是,上述阵列基板的非显示区通常还设有阴极走线,阴极走线一般设置在平坦化层面向衬底基板的一侧。

[0064] 示例性的,本实施例提供的阵列基板在采用如图3或图4所示的结构时,上述步骤S2中,在衬底基板的一侧形成平坦化层的步骤,包括:

[0065] 在衬底基板1的一侧的非显示区形成阴极走线7。

[0066] 在阴极走线7背离衬底基板1的一侧形成平坦化层3,在平坦化层3与阴极走线7对应的部分形成至少一个第一过孔71。

[0067] 可选的,阳极金属层6在衬底基板1的正投影不覆盖上述至少一个第一过孔71在衬底基板1的正投影, OLED5的阴极53可直接与阴极走线7连接。

[0068] 请参阅图3,上述阵列基板的制作方法还包括:

[0069] 在阳极金属层6、平坦化层3和OLED的阳极51背离衬底基板1的表面上形成像素界定层4,该像素界定层4在衬底基板1的正投影不覆盖上述至少一个第一过孔71在衬底基板1的正投影;在像素界定层4与OLED5的阳极51相对的部分形成开口,在该开口形成OLED5的发光层52;在像素界定层4和OLED5的发光层52背离衬底基板1的表面上、以及上述至少一个第一过孔71中,形成OLED5的阴极53,该OLED5的阴极53通过上述至少一个第一过孔71与阴极走线7连接。

[0070] 或者,请参阅图4,上述阵列基板的制作方法还包括:

[0071] 在阳极金属层6、平坦化层3和OLED的阳极51背离衬底基板1的表面上形成像素界定层4,该像素界定层4在衬底基板1的正投影覆盖阳极金属层6在衬底基板1的正投影,且不覆盖阴极走线7在衬底基板1的正投影;在像素界定层4与OLED5的阳极51相对的部分形成开口,并在像素界定层4与阳极金属层6的非镂空部61对应的部分形成至少一个第二过孔72;

在像素界定层4的上述开口形成OLED5的发光层52;在像素界定层4和OLED5的发光层52背离衬底基板1的表面上、以及上述至少一个第一过孔71和至少一个第二过孔72中,形成OLED5的阴极53;该OLED5的阴极53通过上述至少一个第一过孔71与阴极走线7连接,并通过上述至少一个第二过孔72与阳极金属层6的非镂空部61连接。

[0072] 示例性的,本实施例提供的阵列基板在采用如图5、图6、图7或图8所示的结构时,上述步骤S2中,在衬底基板的一侧形成平坦化层的步骤,包括:

[0073] 在衬底基板1的一侧的非显示区形成阴极走线7。

[0074] 在阴极走线7背离衬底基板1的一侧形成平坦化层3,在平坦化层3与阴极走线7对应的部分形成至少一个第三过孔73;阳极金属层6的非镂空部61通过该至少一个第三过孔73与阴极走线7连接。

[0075] 可选的,OLED5的阴极53通过阳极金属层6与阴极走线7连接。上述阵列基板的制作方法还包括:

[0076] 在阳极金属层6、平坦化层3和OLED5的阳极51背离衬底基板1的表面上形成像素界定层4;在像素界定层4与OLED5的阳极51相对的部分形成开口,并在像素界定层4与阳极金属层6的非镂空部61对应的部分形成至少一个第四过孔74;在像素界定层4的上述开口形成OLED5的发光层52;在像素界定层4和OLED5的发光层52背离衬底基板1的表面上、以及上述至少一个第四过孔74中,形成OLED5的阴极53;该OLED5的阴极53通过上述至少一个第四过孔74与阳极金属层6连接。

[0077] 本发明实施例还提供了一种显示面板,所述显示面板包括上述实施例提供的阵列基板。所述显示面板中的阵列基板与上述实施例中的阵列基板具有的优势相同,此处不做赘述。

[0078] 本发明实施例还提供了一种显示装置,所述显示装置包括上述实施例提供的显示面板。所述显示装置中的显示面板与上述实施例中的显示面板具有的优势相同,此处不做赘述。

[0079] 上述实施例提供的显示装置可以为手机、平板电脑、电视机、显示器、笔记本电脑、数码相框或导航仪等具有显示功能的产品或部件。

[0080] 在上述实施方式的描述中,具体特征、结构、材料或者特点可以在任何一个或多个实施例或示例中以合适的方式结合。

[0081] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

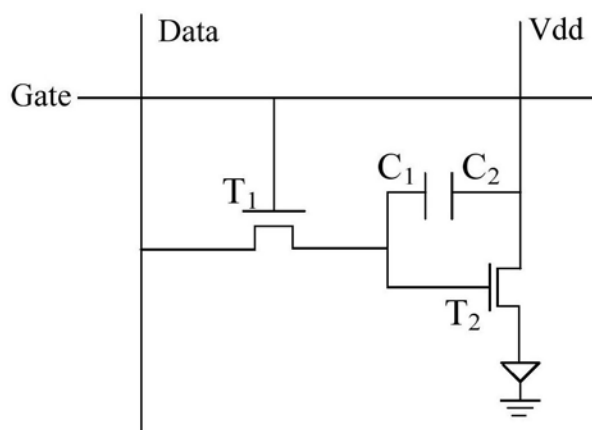


图1

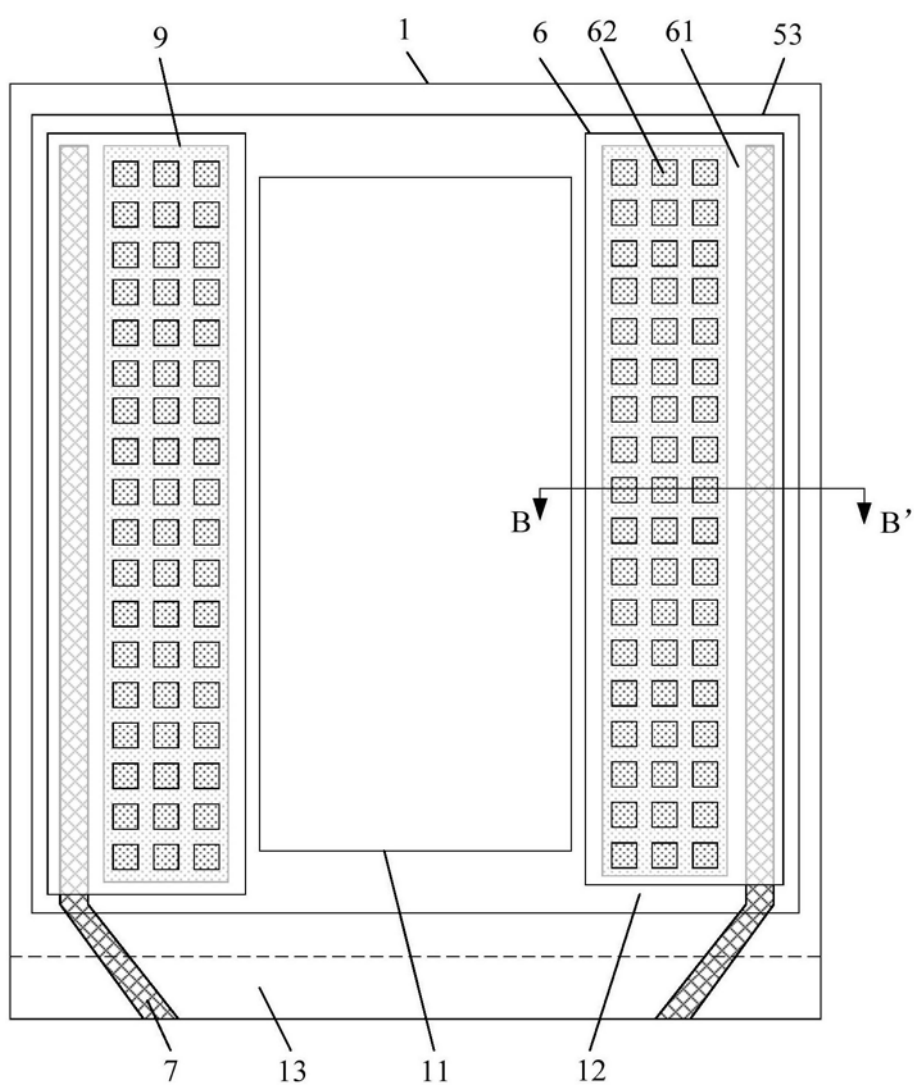


图2

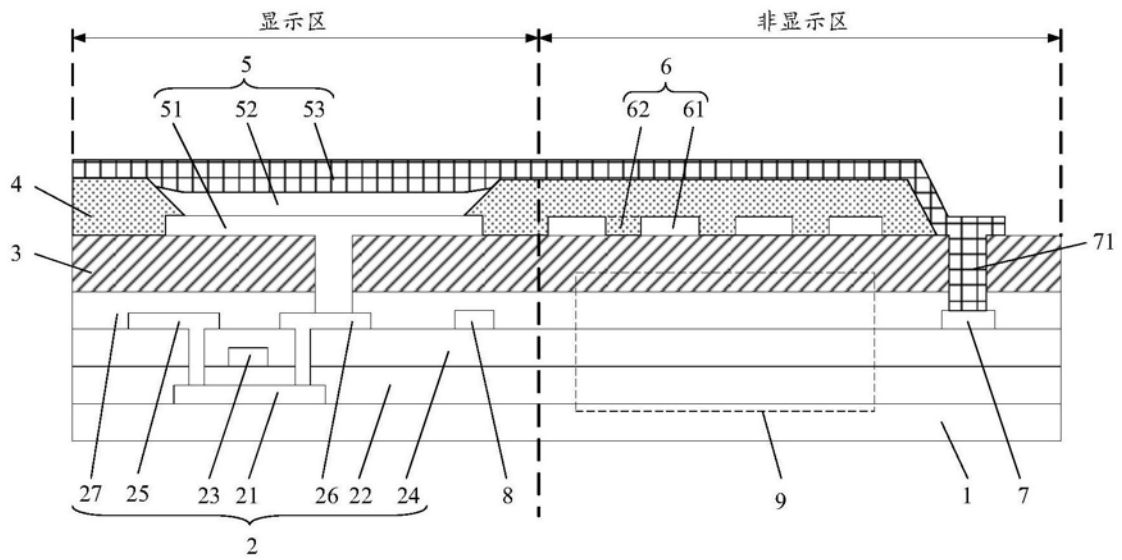


图3

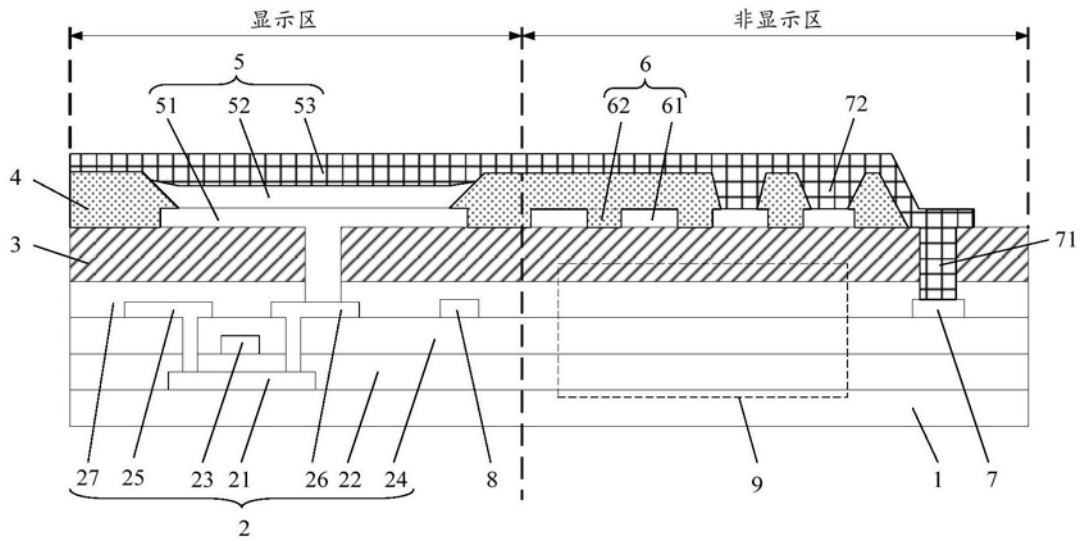


图4

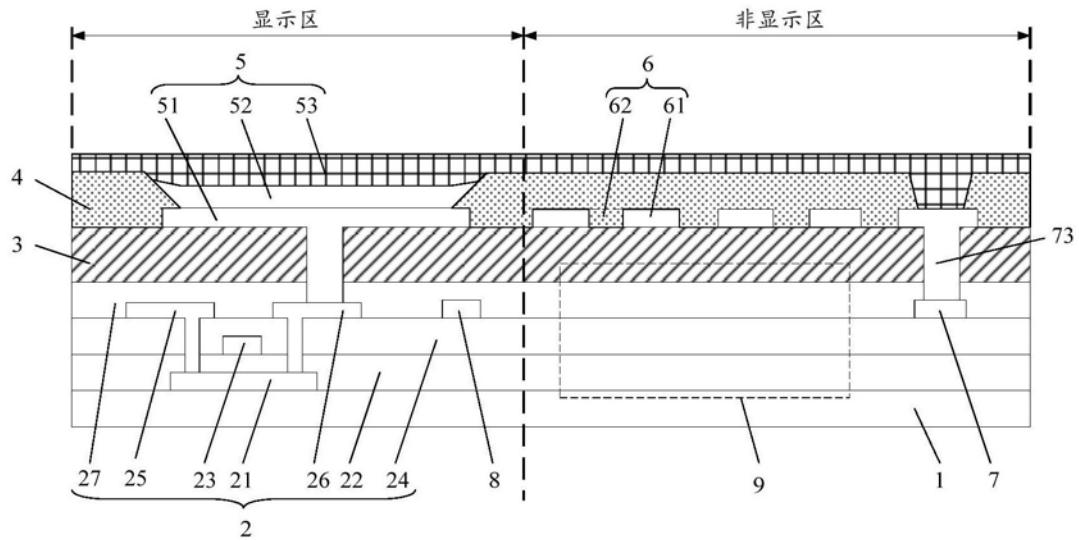


图5

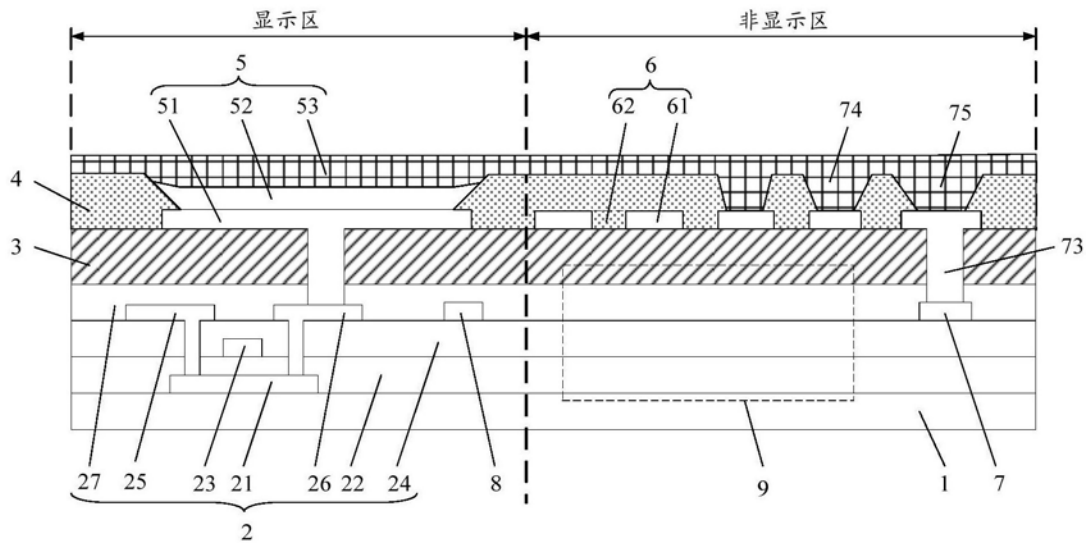


图6

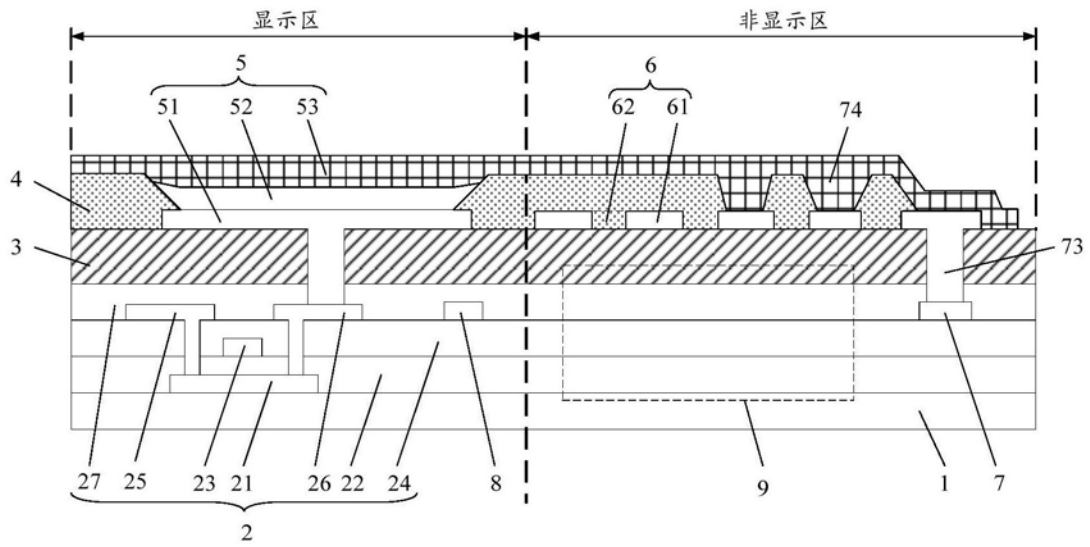


图7

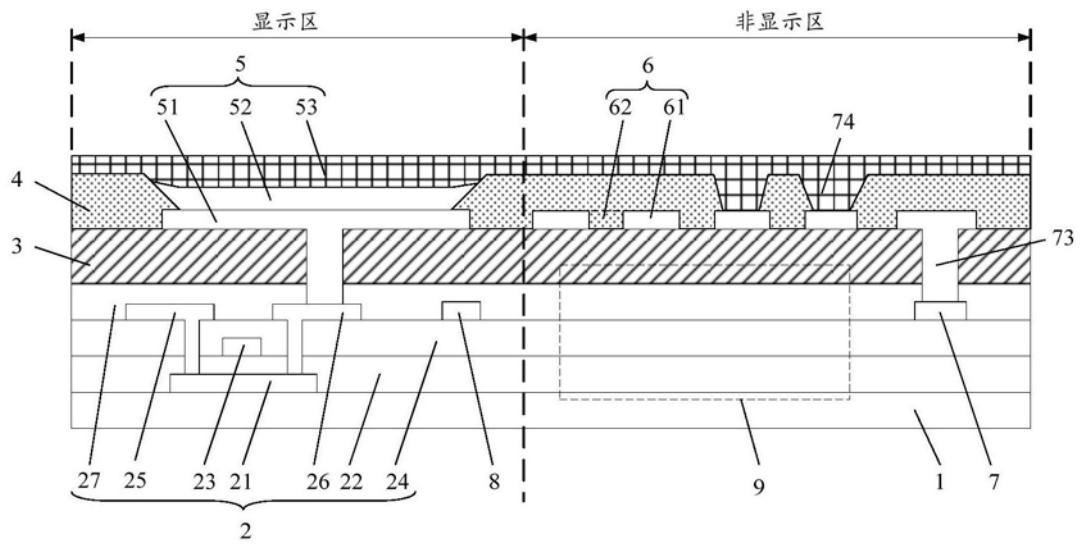


图8

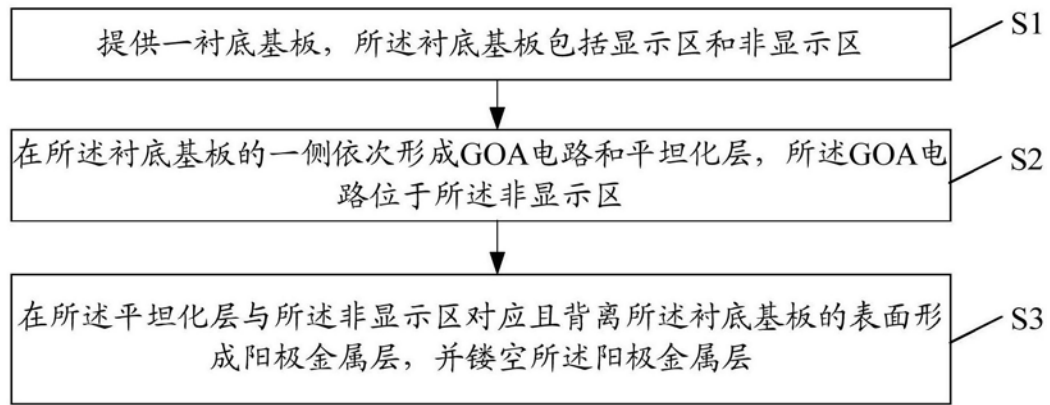


图9

专利名称(译)	一种阵列基板及其制作方法、显示面板、显示装置		
公开(公告)号	CN109037282A	公开(公告)日	2018-12-18
申请号	CN201810821595.5	申请日	2018-07-24
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	程鸿飞		
发明人	程鸿飞		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3244 H01L27/3276 H01L27/0288 H01L27/0296 H01L27/124 H01L27/3246 H01L27/3258 H01L27/3272 H01L2227/323		
代理人(译)	申健		
外部链接	Espacenet SIPO		

摘要(译)

本发明实施例公开一种阵列基板及其制作方法、显示面板、显示装置，涉及显示技术领域，用于保护阵列基板非显示区的GOA电路，并确保阵列基板的工艺良率及显示效果。所述阵列基板包括显示区和非显示区；所述阵列基板还包括衬底基板以及设在所述衬底基板一侧的平坦化层；所述衬底基板与所述非显示区对应且面向所述平坦化层的一侧设有GOA电路；所述平坦化层与所述非显示区对应且背离所述衬底基板的表面设置有阳极金属层；所述阳极金属层在所述衬底基板的正投影覆盖所述GOA电路在所述衬底基板的正投影，且所述阳极金属层镂空设置。本发明实施例提供的阵列基板及其制作方法、显示面板、显示装置用于OLED显示装置。

